

## LPLEC법으로 성장시킨 GaAs 단결정의 Compensation

고 경 현  
아주대학교 재료공학과  
(1992. 5. 27 접수)

### Compensation in LPLEC GaAs Single Crystals

Kyung Hyun Ko  
Dept. of Materials Science and Engineering, Ajou University  
(Received May 27, 1992)

**요 약.** 저압식 LEC(LPLEC)법으로 성장시킨 고순도의 갈륨비소 단결정내에는 탄소 등의 불순물의 유입량이  $10^{15}\text{cm}^{-3}$  이하로 매우 작아지게 되므로 이 경우 SI(Semi-insulating) 성질을 가진 단결정을 제조하기 위해서는 melt 중의 As분율을 낮추어 주어야 한다. 이 경우 큰 비저항을 가지는 이 유는 EL2와 탄소간의 compensation 이외에도 native defect인 H1( $E_v+77\text{meV}$ ,  $E_v+200\text{meV}$ )의 double charge acceptor와 H2( $E_v+68\text{meV}$ )의 기여도 동시에 고려해야 한다. 통계적인 기법으로 compensation 기구를 분석하면 SI GaAs는 탄소량이  $10^{15}\text{cm}^{-3}$  이하일 때 melt의 조성이 0.45 근처로 유지하면 제조가 가능하다.

**ABSTRACT.** Semiinsulating GaAs crystals employing LPLEC technique should be grown from the Ga-rich melt due to a very low incorporation of unintentional impurities such as carbon ( $<10^{15}\text{cm}^{-3}$ ). High resistivity of this material can be derived from the balanced compensation among not only EL2 deep donors and carbon acceptors but also H1 double charge native acceptors( $E_v+77\text{meV}$ ,  $E_v+200\text{meV}$ ) and H2 native acceptors( $E_v+68\text{meV}$ ). Considering of the complicated compensation mechanism using statistical calculation of the electron occupancy of each level, SI GaAs crystal with low impurity contents( $<10^{15}\text{cm}^{-3}$ ) can be successfully obtained by maintaining the melt composition around 0.45 As mole fraction.

**Key Words :** LPLEC GaAs, Ga-rich melt, Compensation

#### 1. 서 론

갈륨비소 집적회로의 기관인 SI GaAs(semi-insulating GaAs) wafer는 그 제조나 집적회로 제조 공정시의 열적 안정성에 대하여 많은 연구가 진행되어 왔다.<sup>1, 2</sup> 현재 보편적으로 알려진 wafer의 제조법은 As-rich한 melt로부터의 LEC(Liquid Encapsulated Czochralski) 단결정을 얻는 것이며 집적회로 제작시 비소가 기상으

로 유출되는 것을 방지함으로써 wafer의 전기적 특성을 안정화시킬 수 있는 것으로 알려져 있다.<sup>3</sup>

이러한 방법은 SI 갈륨비소의 큰 비저항이 AsGa 결합에 관련된 EL2와 탄소 acceptor간의 상호 compensation에 의한 결과로 해석할 때 그 타당성을 가지게 된다.<sup>4</sup> 그러나 탄소의 유입이 적은 저압식 LEC puller의 경우에는 상대적으로 풍부한 EL2에 비하여 acceptor량이 적으므로 비저항이 감소하여 compensation

의 균형이 상실될 우려가 있다.<sup>5, 6</sup> 따라서 저압식 LEC puller를 이용하여 SI GaAs를 제조하려면 기존과는 다른 단결정 성장의 조건이 정립되어야 하며, 이에 따른 compensation의 새로운 해석도 필요하게 된다. 예를 들어 탄소의 양이 적을 경우에는 갈륨비소에 항상 존재하는 deep donor인 EL2와 compensation을 이루기 위한 acceptor의 상대적인 양이 충분하여야 EL2와 균형을 이룰 수 있고 이러한 acceptor에는 결정 성장시 불가피하게 유입되는 탄소 이외에도 GaAs에 관련된 native acceptor가 있으므로<sup>7, 8</sup> 본 연구에서는 이와 같은 결합간의 상호 compensation에서 SI GaAs가 형성될 수 있는 가능성을 분석하였다.

2. 실험방법

갈륨비소 단결정은 이전에 보고된 것과 같이 저압식 LEC puller에서 melt의 조성을 Ga-rich하게 유지하면서 성장시켰다.<sup>8</sup> 단결정의 compensation 분석에 사용될 결합조성과 melt stoichiometry와의 정량적 관계는 DLTS법을 이용하여 확립하였다. 이러한 방법으로 분석된 모든 결합농도는 각 결합의 가능한 모든 charge state를 다 고려할 경우 실제 단결정 성장시 바로 적용 가능한 growth model이 된다.

3. 결과 및 고찰

SI GaAs에 대한 charge compenston 기구는 다음과 같은 식에 기초를 두고 있다. 즉,

$$n + \sum N_A^i = p + \sum N_D^i$$

여기에서 n, p는 전자와 정공의 농도이며,  $\sum N_A^i$  및  $\sum N_D^i$ 는 각각 이온화된 모든 acceptor와 donor 농도의 합이다. 현재에 사용되는 LEC puller의 경우에는 pBN 도가나를 사용하므로 undoped 갈륨비소 단결정의 경우  $\sum N_A^i$ 는 탄소 acceptor의 농도( $[C_{As}^-]$ )가 되며  $\sum N_D^i$ 는 1가로 이온화된 EL2의 농도 ( $[EL2^+]$ )가 된다.<sup>1</sup> 이때 각 결합의 이온화 정도는 Fermi-Dirac의 분포식에 의하여  $[C_{As}^-] = [C_{As}] f_a$  및  $[EL2^+] = [EL2] (1 - f_d)$ 의 형태가 된다.  $f_a$ 와  $f_d$ 는 acceptor와 donor의 전자의 occupation function이며 다음과 같이 주어진다.<sup>9,</sup>

<sup>10</sup> 즉,

$$f_{a,or d} = 1 / (1 + (g_0/g_1) \exp \{ (E_i - E_F) / kT \} )$$

여기에서  $E_i$ 는 center의 band gap 내에서의 energy level이며  $g_0, g_1$ 은 neutral과 single charge center의 de-generation factor이다. 탄소 acceptor의 경우  $g_0/g_1$ 의 값은 1/4이며 EL2의 경우는 ground state를 s-like state로 가정할 경우 2가 된다. 따라서 undoped LEC SI-GaAs의 경우 shallow한 탄소는 완전히 이온화될 것이므로 위의 compensation식은  $n=p$ 의 SI 조건으로부터

$$N_C = N_{EL2^+} = N_{EL2} \cdot \left[ \frac{1}{1 + 2 \exp \{ (E_F - E_a) / kT \} } \right]$$

이 된다. 여기서  $E_a$ 는 EL2의 ionization energy, 즉  $(E_C - E_{EL2})$ 이다. 널리 사용되는 LEC puller에서 단결정 성장시 유입되는 탄소의 양은  $1 \times 10^{16}$  atoms/cm<sup>3</sup> 정도 이므로 이 경우 위의 식을 만족할 수 있는 EL2의 양은  $\sim 10^{15}$ cm<sup>-3</sup> 정도이다.<sup>1</sup>

EL2의 양은 널리 알려진 바와 같이 단결정 성장시 melt 내의 As분율( $[As] / ([As] + [Ga])$ )에 비례하여 증가하므로 결국 SI-GaAs를 LEC법으로 성장시키기 위하여는 melt 중 As분율은 0.5~0.52 정도가 되어야 한다. <sup>1, 3</sup>실제 여러 연구자들에 의해 밝혀진 undoped GaAs의 비저항에 대한 melt 조성의 영향을 Fig. 1<sup>11</sup>에 나타내었다. 실제 p-type semiconducting에서 SI로 변화하는 조성은 0.47 As분율인데, 이것은 전자와 정공의 이동도의 차이에 기인한 것이며  $n=p$ 인 intrinsic 조성은 As분율이 0.505 근처임을 알 수 있다. 따라서 실험결과에 대한 해석으로 위의 식이 잘 이용될 수 있음을 보여준다고 하겠다. 또한 이러한 melt의 조성은 현재 SI-GaAs 단결정 성장의 표준작업조건이 된다. 그러나 저압식 LEC puller에서의 단결정 성장시는 탄소의 유입량이  $1 \times 10^{15}$ cm<sup>-3</sup> 이하인 것으로 보고되었는 바<sup>5, 6</sup> 이 경우 같은 melt 조성을 유지할 경우에는 donor인 EL2가 상대적으로 많아지므로  $n > p$ 인 조건이 되어 비저항이 오히려 감소하게 된다. 따라서 이 경우의 SI-GaAs는 Ga-rich한 melt에서 성장시켜야 한다.

Ga-rich melt에서 단결정을 성장시킬 경우에는 탄소와 EL2 이외에도  $E_v + 77$  meV (-/0)와  $E_v + 200$  meV(-/-)의 double charge native acceptor(H1)와

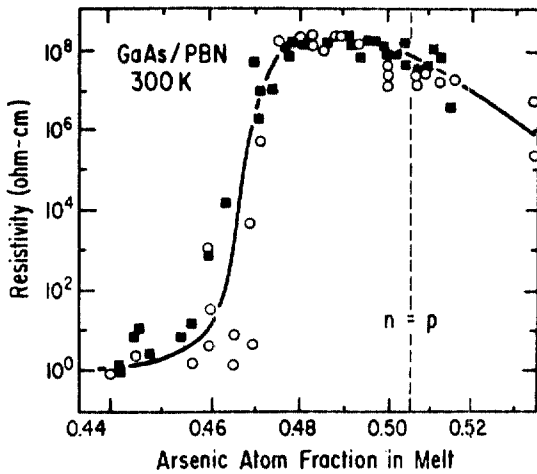


Figure 1. Resistivity of undoped GaAs grown by the conventional LEC method vs. the arsenic atom fraction in the melt. : ■ - results of Westinghouse group(ref. 2), ○ - results of Rockwell group (ref. 1)

$E_v + 68\text{meV}(-/0)$ 의 single charge native acceptor(H2)가 상당량 형성되므로 이들이 compensation에 미치는 영향은 반드시 고려되어야 한다.<sup>7,8</sup> 또한 밝혀진 바와 같이 EL2도  $E_c - 0.759\text{eV}(0/+)$ 의 level 이외에  $E_v + 0.54\text{eV}(+/+/+)$ 의 두 level을 형성하므로<sup>12</sup> 정밀한 compensation의 해석을 위하여는 이러한 double charge center의 효과도 충분히 고려해야 하 것이다. Double charge center의 전자 occupation probability는 Fermi-Dirac의 통계적 기법을 이용하면 다음과 같이 구할 수 있다.<sup>9,10</sup>

$$f_0 = \frac{1}{1 + (g_1/g_0)\exp[(E_F - E_1)/kT] + (g_2/g_0)\exp[(2E_F - E_2)/kT]}$$

$$f_1 = \frac{1}{1 + (g_0/g_1)\exp[(E_1 - E_2 + E_F)/kT] + [(g_2/g_1)\exp[(E_1 - E_F)/kT]}$$

$$f_2 = \frac{1}{1 + (g_0/g_2)\exp[(E_2 - 2E_F)/kT] + (g_1/g_2)\exp[(E_2 - E_1 - E_F)/kT]}$$

여기서 subscript 0, 1, 2는 각각 neutral, single charge, double charge state를 의미한다. 여기에서

GaAs의 band structure로부터 EL2의 경우  $g_0=1, g_1=2, g_2=1$ 의 값을, acceptor의 경우에는  $g_0=6, g_1=4, g_2=1$ 의 값을 취한다. 또한 이 경우의 compensation 분석에 이용되는 charge balance식은 다음과 같다.

$$n + N_{H1}^- + 2N_{H1}^{--} + N_{H2}^- + N_C^- = p + N_{EL2}^+ + 2N_{EL2}^{++}$$

탄소의 농도를  $0, 1 \times 10^{15}, 5 \times 10^{15}\text{cm}^{-3}$ 으로 가정하고 DLTS 등으로 분석된 EL2, H1 및 H2의 melt 조성과의 관계에 대한 정량적 data를<sup>13</sup> 위의 식에 대입하면 melt 조성에 따른 GaAs 내의 Fermi energy의 변화를 예측할 수 있는데, 그 결과를 Fig. 2에 나타냈다. Fig. 2로부터 p-type→SI로의 전이는 탄소의 양이 적어질수록 좀더 Ga-rich한 melt에서 일어나는 것을 알 수 있는데, 저압식 ( $[C] < 1 \times 10^{15}\text{cm}^{-3}$ )인 경우에는 As 분율이 0.45~0.46에서 전이가 됨을 알 수 있다. 또 이러한 Fermi energy의 변화는 다음 식을 이용하여 GaAs의 비저항의 변화로 바꾸어 생각할 수 있다. 즉,

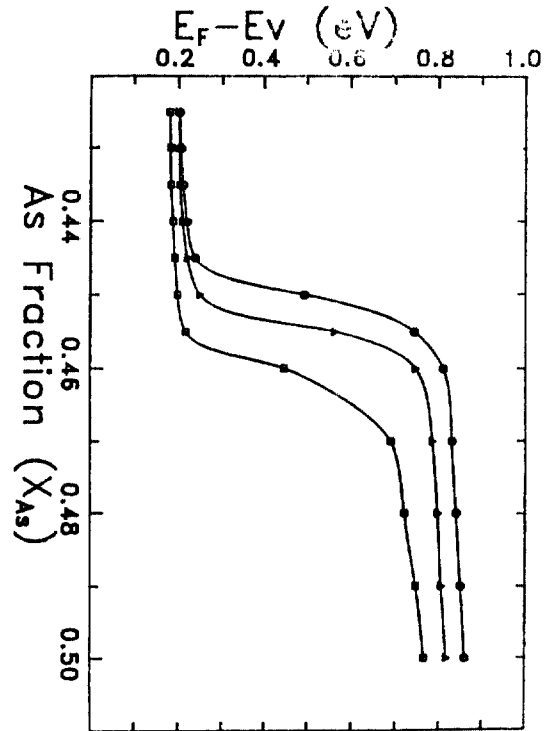


Figure 2. Fermi energy of undoped LPLEC GaAs vs. the arsenic atom fraction in the melt calculated from detailed compensation analysis. : ○, ▲, □ data points represent  $0, 1 \times 10^{15}$ , and  $5 \times 10^{15}$  carbon contents, respectively.

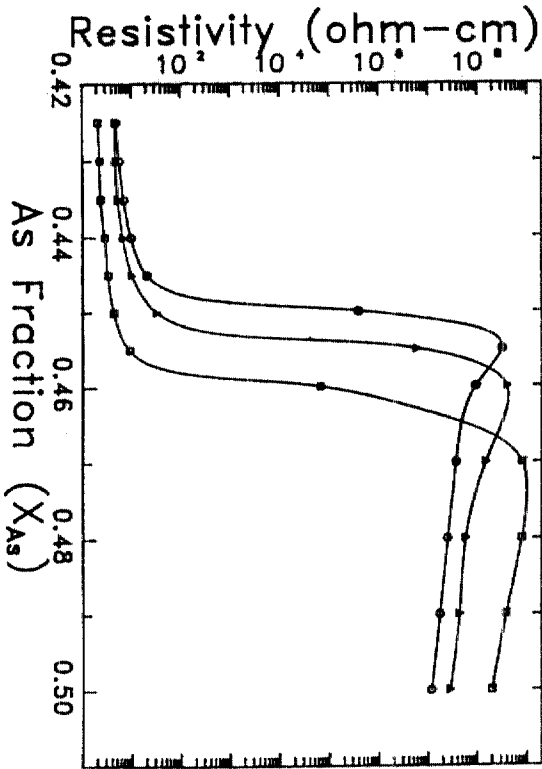


Figure 3. Resistivity of undoped LPLEC GaAs vs. the arsenic atom fraction in the melt calculated from the result of Figure 2. : ○, ▲, □ data points represent 0, 1 × 10<sup>15</sup>, and 5 × 10<sup>15</sup> carbon contents, respectively.

$$\rho = \sigma^{-1} = [e(n_{\mu m} + p_{\mu p})]^{-1}$$

여기서  $\rho$  및  $\sigma$ 는 각각 비저항과 전도도,  $\mu m$ 과  $\mu p$ 는 각각 전자와 정공의 유동도이다. Fig. 3은 이와 같이 구한 GaAs의 비저항과 melt 조성과의 관계를 나타낸 것이다. 탄소의 유입량이 10<sup>15</sup>cm<sup>-3</sup> 이하인 경우에 비저항의 최대치는 0.445~0.455의 As분율(melt중)로 나타났고, 0.45 근처의 As분율을 가진 melt에서 성장시킬 경우 비저항이 10<sup>7</sup>Ω-cm 이상인 SI-GaAs 단결정의 제조가 가능한 것으로 분석된다.

#### 4. 결 론

탄소 등 불순물의 유입이 적은 저압식 LEC puller에서 갈륨비소 단결정을 성장시킬 경우는 melt 중 As의 분율이 0.45 근처인 조건에서도 SI 성질을 갖게 제조할 수 있다. 이러한 갈륨비소의 비저항은 EL2, 탄소 acceptor 이외에도 H1, H2의 native acceptor의 기여도 함께 고려하여 분석하여야 한다.

#### 5. 후 기

본 연구는 아주대학교 교내연구 지원에 의해 이루어 졌으며 이에 감사드립니다.

#### 참고문헌

- Holmes, D. E., R. T. Chen, K. R. Elliot, C. G. Kirkpatrick, and P. W. Yu, *IEEE Trans. on Electronic Devices*, **ED-29**, 1045(1982).
- Ta. L. B, H. M. Hobgood, and R. N. Thomas, *Appl. Phys. Lett.*, **41**, 1091(1982).
- Elliot, K. R., R. T. Chen, S. G. Greenbaum, and R. J. Wagner, *Semi-insulating III-V Materials*, Shiva Pub. Ltd. (Kah-neeta Oregon), 1984, 239
- G. M Martin, J. P. Farges, G. Jacob, J. P. Hallias, and G. Poiblaud, *J. Appl. Phys.*, **51**, 2840(1980)
- D. C. Look, P. W. Yu, and W. M. Theis, *Appl. Phys. Lett.*, **62**, 1083(1986).
- P. W. Yu, D. C. Look, and W. Ford, *J. Appl. Phys.*, **62**, 2960(1987).
- M. Bugajski, K. H. Ko, J. Lagowski, and H. C. Gatos, *J. Appl. Phys.*, **65**, 596(1989).
- 고경현, 안재환, *한국요업학회지*, **28**, 141(1991).
- Look, D. C., *Semiconductor and Semimetals*, Academic Press, NY, **V.19**, 75(1983).
- Look, D. C., *Phys. Rev. B.*, **24**, 5852(1981).
- Lagowski, J., and H. C. Gatos, 13th Intl. conf. on Defects in Semiconductors, AIME, Coronado, CA., 73(1984).
- Lagowski, J., D. G. Lin, T. P. Chen, M. Skowronski, and H. C. Gatos, *Appl. Phys. Lett.*, **47**, 929(1985).
- for example, see ref. 8