

SiO₂기판에 증착된 Ti박막의 산화 및 계면반응

김영남* · 강성철* · 박진성 · 이내인 · 김일권 · 김영욱

삼성전자(주) 반도체 부문 *분석기술팀, 기반기술센터
(1993년 1월 21일 접수)

Oxidation and Interface Reaction for the Ti Film on SiO₂ Substrate

Young-Nam Kim*, Sung-Chul Kang*, Jin-Seong Park, Nae-In Lee,
Il-Kwon Kim and Young-Wug Kim

*Technology Assurance Dept., Research and Development Center,
Semiconductor Business, SamSung Electronics, Suwon 449-900
(Received January 21, 1993)

요 약—산화분위기에서의 Ti/SiO₂ 박막의 산화거동 및 계면반응을 조사했다. SiO₂막위에 100 nm의 티타늄을 스퍼터법으로 형성하여 급속가열로(Rapid Thermal Processor)에서 온도를 달리하여 산화시켰다. 산화거동은 박막의 면저항의 측정, 산화막 두께측정, XPS(X-ray Photoelectron Spectroscopy)에 의한 조성분석으로 평가했다. 산화시 티타늄 면저항은 표면에서 산화로 인해 약 500°C 이상에서 증가하기 시작해서 800°C 에서 포화되었다. 이 때 막두께는 약 700°C 이상에서 약 2배로 증가한 후 일정한 두께를 나타내었다. 이 결과로부터 산화부산물에 도전성물질이 존재하는 것을 알 수 있었다. TEM과 XPS분석결과 400°C 이상에서 산화시 Ti 표면에서부터 TiO₂가 형성되고 600°C 이상에서는 TiO₂와 SiO₂의 계면에 TiO_x의 형성과 Si의 석출이 확인되었다. 석출되는 Si의 양은 온도에 따라 증가했다.

Abstract—The oxidation behavior of the titanium film and the interface between titanium and underlying SiO₂ were investigated. The titanium film, 100 nm thick, sputtered on the SiO₂ film was oxidized at different temperatures using rapid thermal processor (RTP). The oxidation behavior was evaluated by the contactless resistivity measurement and measuring the thickness of the oxidized film. X-ray photoelectron spectroscopy (XPS) was performed for composition analysis of samples. The sheet resistance of the oxidized Ti film increased with oxidation temperature above 500°C and saturated at 800°C. The oxidized film thickness also increased with temperature, and become about 2 times of original thickness of the Ti film above 700°C. This might indicate that conducting oxide film (TiO_x) was formed during oxidation. According to TEM observation and XPS analysis, the Ti film was oxidized above 400°C from its surface. When it was oxidized above 600°C, the formation of TiO₂ and the precipitation of Si occurred at the interface between TiO₂ and SiO₂. The amount of the precipitated Si increased with temperature.

1. 서 론

고용점 금속 실리사이드 중에서 가장 낮은 저항을 나타내는 티탄 실리사이드(Ti silicide) 재료는 ULSI (Ultra Large Scale Integration) 소자의 폴리사이드 (polycide) 또는 셀리사이드(self-aligned silicide; SALICIDE) 공정에 적용되어 트랜지스터의 동작속도를 향상시킬 수 있어 많은 연구가 진행되고 있다[1, 2]. 그림 1에 폴리사이드와 셀리사이드 구조의 트랜지스터 소자를 도식적으로 나타내었다. 셀리사이드 공정은 SiO₂ 스페이서(spacer)를 갖는 MOS(Metal-Oxide Semiconductor) 구조에 실리사이드가 형성될 수 있는 금속막을 증착하고 약 600°C의 온도에서 열처리에 의해 소스 또는 드레인(source or drain) 영역 및 폴리실리콘(poly-Si) 위에서만 고상반응으로 실리사이드를 형성시킨 후, SiO₂ 스페이서 위에 존재하는 미반응 Ti 및 TiN을 선택에칭으로 제거하고 다시 850°C의 이차열처리에 의해 안정한 실리사이드막을 형성시키는 것이다[5]. 이 때 선택에칭시 SiO₂ 스페이서의 증착막 또는 반응 부산물의 제거가 불충분하면 게이트와 소스 또는 드레인 간의 전기적 단선이 유발되어 MOS 트랜지스터의 동작이 불가능해지는 문제가 있다. 따라서 Ti와 SiO₂간의 반응 거동을 이해하고 셀리사이드 공정시 선택에칭의 최적화로 트랜지스터의 신뢰성을 향상시키는 것이 매우 중요하다. 최근 보고에 의하면 Ti와 SiO₂간에 반응은 500°C 이상에서 일어나며 SiO₂ 스페이서 위에 TiSi_x와 같은 도전성 물질이 잔류하여 게이트와 소스 또는 드레인 간에 단락이 될 수 있다고 보고되고 있다[6, 7]. 그러나 Ti 산화물 도전성 및 Ti와 SiO₂간의 반응 부산물에 대한 연구는 아직 불충분한 상태여서 게이트와 소스 또는 드레인 간의 단락을 유발시키는 물질을 검토함으로써 향후 반도체소자의 제조공정의 기초지식을 얻기 위한 목적으로 SiO₂ 위에 증착된 Ti 막을 산화 온도를 달리하여 산화시킨 후 반응 생성물의 변화를 조사하여 Ti 산화물의 도전성 여부와 Ti와 SiO₂간의 계면반응을 조사했다.

2. 실험방법

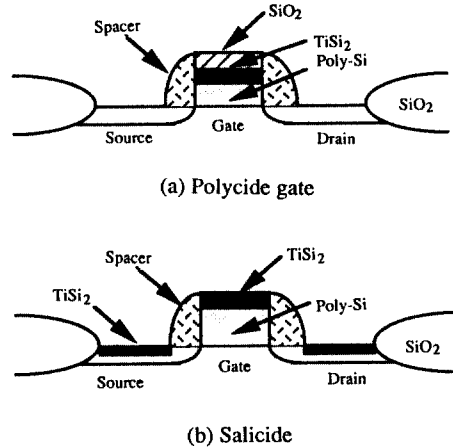


그림 1. 폴리사이드 게이트(a)와 셀리사이드 구조(b)의 트랜지스터 소자.

본 실험에서는 저항이 10 Ωcm인 6인치 P형(100) 실리콘웨이퍼 위에 100 nm 두께의 SiO₂막을 LP-CVD법으로 형성시켰다. 이 때 형성조건은 SiH₄ 가스와 N₂O 가스의 유량비가 1:50, 온도가 780°C 압력은 0.4 mTorr였다. 그후 magnetron 스퍼터법을 사용하여 초기진공을 10⁻⁷ Torr 이하로 하고 7 mTorr의 Ar 분위기에서 플라즈마를 형성시켜 200°C에서 Ti를 100 nm 두께로 스퍼터하여 증착했다. 얻어진 시료에 대해 RTP(Rapid Thermal Process) 장비를 이용하여 O₂ 분위기에서 급속가열 온도를 400°C에서 1000°C 범위내에서 변화시켜 20초간 Ti산화 및 Ti와 SiO₂의 (이하, Ti/SiO₂ 구조로 칭함) 계면반응을 유도하였다. 산화 부산물의 도전성은 Tencor Instrument사의 장비명 M-gauge(모델명 M-300)에 의해 무접촉 전극방식으로 면저항이 측정되었고 산화된 막의 두께는 주사전자 현미경으로 평가하였다. 산소 분위기에서 열처리에 따른 다층구조의 깊이에 따른 물질의 동정과 조성 상태는 아르곤이온 스퍼터링에 이은 X-선 광전자 분광기(X-ray Photoelectron Spectroscopy, XPS)로 측정하였다.

3. 결과 및 고찰

SiO₂막 위에 존재하는 100 nm 두께의 Ti에 있어서 산화온도에 따른 면저항의 변화를 그림 2에 나타내었다. 산화전의 면저항값은 5.27 Ω/□이었다. 400°C에

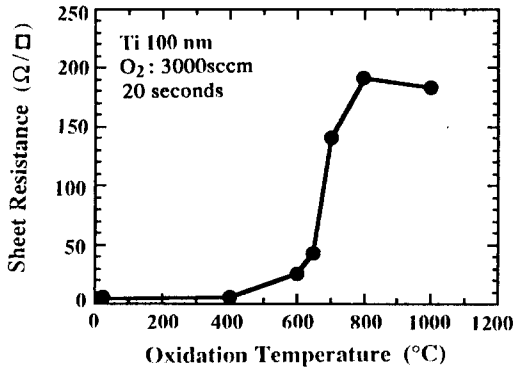


그림 2. SiO₂막위의 Ti막에 있어서 산화 온도에 따른 면저항의 변화.

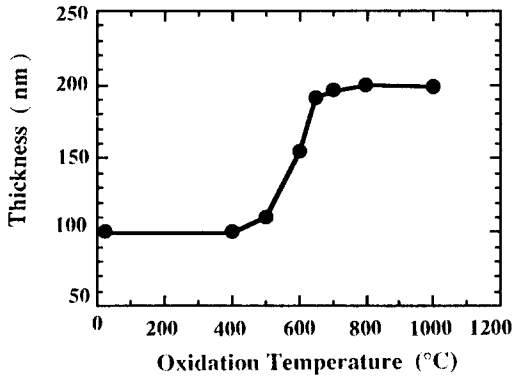


그림 3. SiO₂막위의 Ti막에 있어서 산화 온도에 따른 막두께 변화.

서 5.58 Ω/□로 약간 증가되었으나 그 변화폭은 적은 것을 알 수 있다. 그러나 400°C 이상에서 면저항의 증가는 급격히 일어나고 있고 약 800°C 이상의 온도에서 면저항값은 180 Ω/□로 완전히 포화되어 있는 것을 알 수 있다. 그림 3은 SiO₂막 위의 Ti이 산화에 따른 Ti 또는 Ti 산화물의 막두께의 변화를 나타낸 것이다. 증착상태에서 100 nm인 Ti막의 두께는 400°C 이상 온도에서의 산화에 의해 증가하기 시작하여 약 700°C 내외에서 2배로 증가된 약 200 nm 정도로 포화되어 있다. 그림 2와 그림 3은 600°C 부근에서 비교해 보면 막두께는 증가하나 면저항은 낮은 온도 영역이 존재함을 알 수 있다.

400°C에서 산화시 깊이에 따른 각 원소의 XPS 분석결과를 그림 4에 나타내었다. 표면에서 Ti 2p

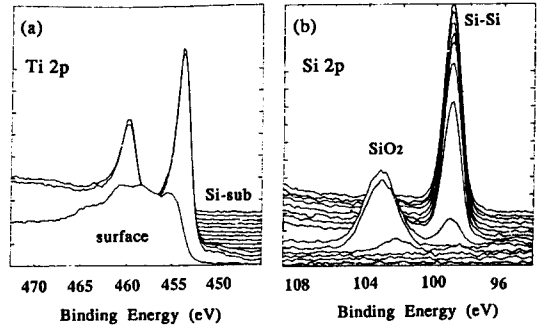


그림 4. Ti/SiO₂ 적층막을 400°C에서 산화시킨 경우 깊이 에 따른 Ti과 Si의 XPS 분석결과. (a) Ti (b) Si.

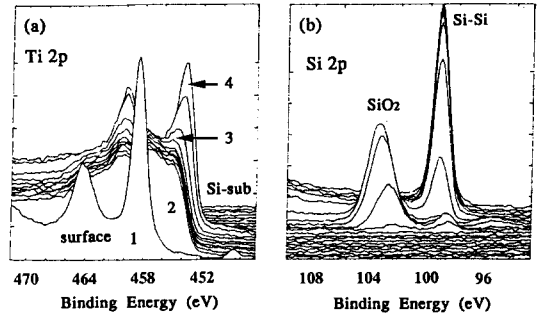


그림 5. Ti/SiO₂ 구조를 600°C에서 산화시킨 경우 깊이 에 따른 Ti과 Si의 XPS 분석결과. (a) Ti (b) Si.

피크의 chemical shift가 생겨났다. 표면의 Ti 2p_{3/2}, Ti 2p_{1/2} 피크는 458.5 eV, 464.2 eV의 주 피크를 가지며 이 값은 TiO₂에 해당하는 값이다[8]. 산소와 Ti이 결합하여 형성되는 산화물은 TiO, Ti₂O₃ 및 TiO₂ 등이며 TiO₂가 열역학적으로 가장 안정한 물질이다. XPS 분석결과로부터 표면에서는 TiO₂가 형성되고 TiO₂의 하부에는 열처리전 Ti/SiO₂ 구조를 유지하고 있음을 알 수 있다. 그림 2에서 산화전 면저항 값이 5.27 Ω/□이고 400°C에서 5.58 Ω/□으로 약간 증가된 값을 보여주고 있다. 즉 비저항(ρ) 41 μΩcm인 Ti막의 두께(t)와 면저항(R_s) 관계식인 ρ=R_st를 이용하여 0.3 Ω/□의 면저항 증가를 가져오는 Ti 두께 감소량을 계산하면 약 6 nm이 된다. 이는 약 12 nm의 TiO₂ 두께에 해당되며 그림 4의 XPS에서 얻어지는 TiO₂ 두께도 15 nm이내인 것을 계산으로부터 알 수 있어 저항변화와 XPS에 의한 분석결과는 잘 일치함을 알

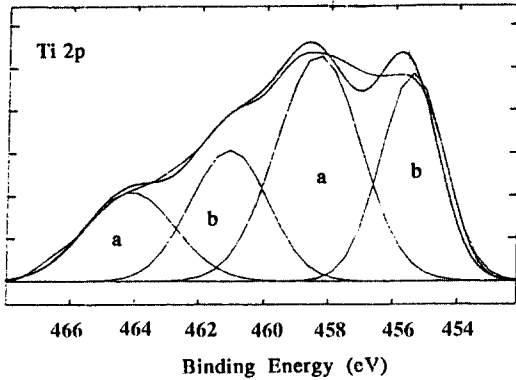


그림 6. 600°C에서 산화된 시료 표면을 sputtering하고 난 후 얻은 그림 5(a)의 2번 스펙트럼을 curve fitting한 결과.

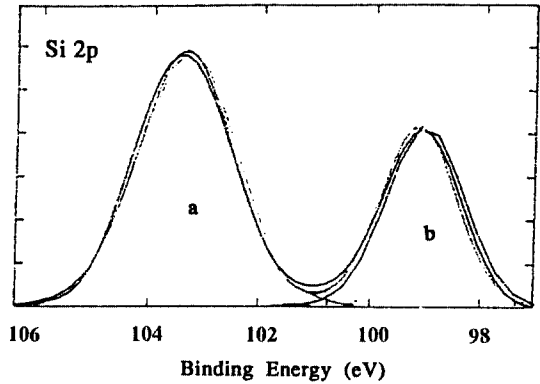


그림 8. 600°C에서 산화시 Ti/SiO₂ 계면에서 나타난 Si 스펙트럼을 curve fitting한 결과.

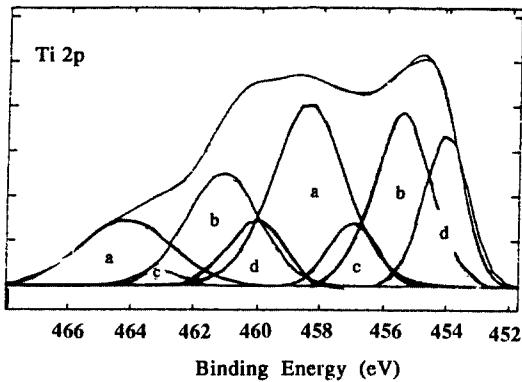


그림 7. Ti막을 600°C에서 산화시 나타난 그림 5(a)의 3번 스펙트럼을 curve fitting한 결과.

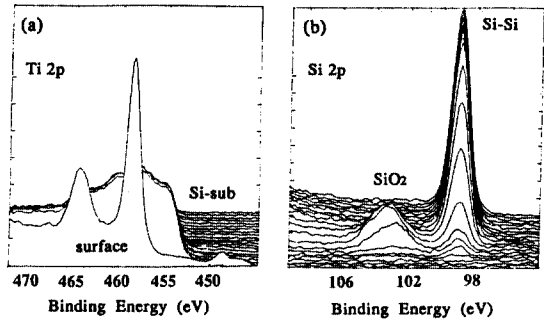


그림 9. Ti/SiO₂ 구조를 800°C에서 산화시킨 경우 깊이 에 따른 Ti와 Si의 XPS 분석결과. (a) Ti (b) Si.

수 있다.

600°C 산화의 Ti/SiO₂ 구조의 깊이에 따른 XPS 분석결과를 그림 5에 나타내었다. (a)는 Ti 2p, (b)는 Si 2p의 분석결과이다. 표면에 TiO₂층이 존재하고 있다. 그러나 그림 5(a)의 2번 스펙트럼은 TiO₂의 주 피크 이외에 다른 미지의 피크가 겹쳐 나타난 것으로 보여진다. 그림 6에서처럼 그림 5(a)의 2번 스펙트럼을 curve fitting을 이용해 분리시켜 보면 주 피크인 a 뿐만 아니라 b의 피크가 함께 나타남을 알 수 있고 b 피크는 선택에칭으로 나오는 피크로 사료된다. 즉 Ti 산화물에서 아르곤 이온 에칭 때문에 나타나는 선택에칭 효과에 의한 피크(이하, p-TiO₂로 칭함)이다. Ti와 SiO의 계면에 존재하는 그림 5(a)의 3번 스펙

트럼을 curve fitting한 것과 스펙트럼을 분리시켜 얻어진 각 피크의(a, b, c, d)의 분석결과를 그림 7과 표 1에 나타내었다. 600°C에서는 Ti의 산화반응이 아직 불완전한 상태로 Ti 층이 전부 TiO₂로 치환되지 못하고 TiO₂와 O-rich TiO 및 Ti-rich TiO가 혼재되어 있다. SiO₂ 바로위의 스펙트럼인 그림 5(a)의 4번 피크의 경우는 Ti-rich TiO가 강하게 나타나고 있다. Ti의 실리사이드가 Ti와 SiO₂의 계면에서 형성될 경우는 실리사이드내의 Ti 피크는 순금속 Ti의 주 피크 위치인 453.8 eV와 459.9 eV에서 나타나고 Si의 피크는 순 Si의 것보다 낮은 결합에너지 위치로 shift되어 나타나야 한다. 그림 5의 (b)에 나타낸 SiO₂막 표면에서 나타나는 Si 2p 스펙트럼을 curve fitting한 결과를 그림 8에 나타내었다. SiO₂ 피크 이외에 Si의 피크가 순 Si의 결합에너지 값인 99.1 eV의 값을 가

표 1. 600°C 열처리된 Ti/SiO₂ 계면에서 나타난 Ti peak의 화학적 결합상태

Binding Energy (eV)	Phase
464.2	TiO ₂
458.5	
461.1	P-TiO ₂
455.6	
463.1	O-rich TiO
457.1	
460.2	Ti-rich TiO
454.2	

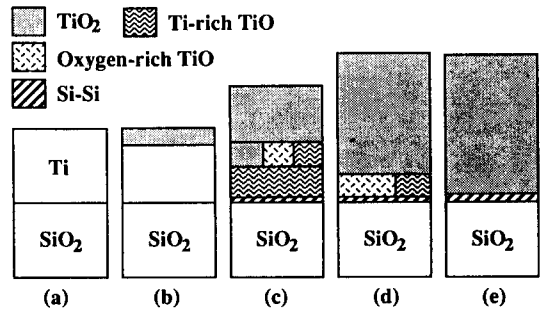


그림 11. Ti/SiO₂ 구조를 각 온도에서 산화시켰을 때 얻어진 막구조.

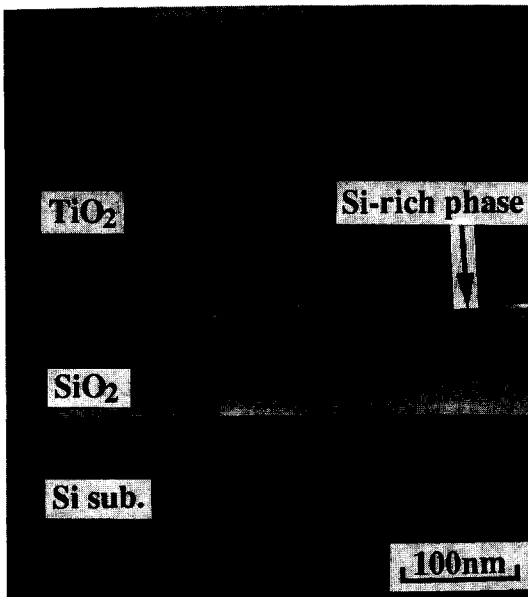


그림 10. 800°C에서 산화시킨 시료의 단면 투과전자 현미경 사진.

지며 SiO₂막 표면에서 일정한 깊이까지 존재함을 알 수 있다. 이는 SiO₂막과 Ti가 반응하여 Ti-rich TiO를 일부 형성시킨 후 Si이 SiO₂ 표면에 생성된 것을 나타낸다. 그림 3에서 100 nm의 Ti층이 600°C에서 150 nm으로 두께가 증가했다. 이는 XPS분석결과에서 TiO₂막 두께가 증가된 것과 잘 일치하고 있다. 그러나 그림 2에서 면저항 값이 600°C에서 25.74 Ω/□ 즉 산화된 Ti의 저항에서 5배의 증가를 나타내고 있다. 이 값은 하부의 실리콘 기판의 면저항인 200 Ω/□에 비하면 매우 낮은 저항이다. XPS결과에서 Ti층이

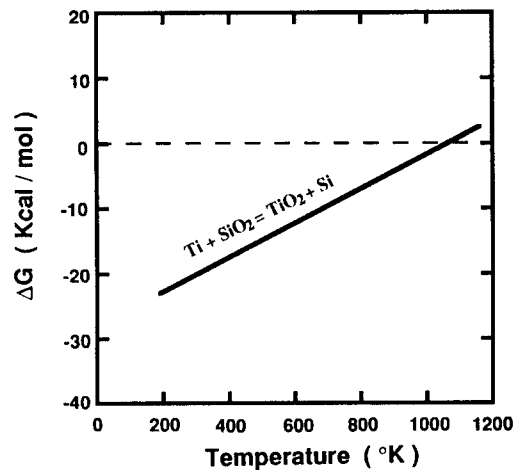


그림 12. Ti과 SiO₂의 반응에 의한 Si 석출반응의 온도에 따른 Gibbs 자유에너지 곡선.

존재하지 않는 것으로부터 부도체의 TiO₂와 SiO₂ 사이에 존재하는 TiO_x가 도전성을 띤 물질임을 나타내는 결과로 사료된다.

그림 9는 800°C에서 산화시킨 시료의 깊이에 따른 각 원소의 XPS스펙트럼이다. Ti/SiO₂ 구조가 TiO₂/Si/SiO₂로 변환된 것을 알 수 있다. 그림 2에서 면저항 값이 Si기판의 면저항에 해당하는 약 180 Ω/□로 증가하였고 막 두께는 그림 3에서 약 20 nm으로 산화된 Ti층의 2배로 증가된 것으로 부터 Ti층이 산화에 의해 모두 부도체인 산화층으로 바뀌어진 것을 알 수 있다. 석출된 Si의 양을 그림 8과 그림 9에서 비교하면 800°C 경우가 600°C 경우보다 더 많은 것을 알 수 있다. 그림 10에 800°C에서 산화시킨 시료의 단면 TEM 사진을 나타내었다. SiO₂위의 TiO₂층이

존재하고 SiO₂와 TiO₂층 계면에 새로운 결정상의 층이 형성되어 있는것을 알 수 있다. XPS 분석 결과로부터 이 층은 Si rich인 것으로 사료된다.

지금까지 얻어진 산소 분위기에서 Ti/SiO₂/Si 시편의 열처리 온도에 따른 조성변화를 그림 11에 도시했다. 기존의 보고에 의하면 Ti/SiO₂를 500°C 이상에서 열처리할 때 Ti가 SiO₂와 반응하여 Ti와 SiO₂ 계면에 TiO_x와 TiSi₂가 형성되고 TiO_x와 TiSi₂두께는 온도에 의존한다고 보고되고 있다[8]. 그러나 본 연구결과는 Ti/SiO₂ 계면에서는 Ti-Si의 결합이 아닌 Si-Si 결합이 존재하고 있었다. 따라서 Ti과 SiO₂가 반응한 경우 실리사이드의 형성보다는 TiO_x의 생성과 SiO₂ 표면에서 Si의 석출이 일어나는 것으로 사료된다. 이를 열역학적으로 검토하면 그림 12와 같다. 또한 XPS로 조성변화에 따른 정확한 두께를 측정할 수 없기 때문에 TiO_x의 비저항 값을 알 수 없으나 그림 2의 면저항 값이 600°C에서 25.74 Ω/□ 을 갖고 있으므로 TiO_x가 도전성을 띤 물질임을 확인할 수 있었다. 이를 게이트와 소스/드레인 간의 단락을 반응 생성물 관점에서 검토하면 도전성 TiO_x의 생성과 Si 석출과 밀접한 관계가 있을 것으로 사료된다. 따라서 셀리사이드 공정에서는 스페이서 SiO₂위에 형성되는 도전성 TiO_x와 Si 등을 선택에칭으로 완전히 제거하는 것이 중요한 것을 알 수 있다.

4. 결 론

SiO₂ 막위에 스퍼터로 형성시킨 Ti 박막을 산화 분위기하의 급속가열로에서 20초간 산화를 시켜 Ti/SiO₂ 박막의 산화 및 계면반응 거동을 조사한 결과 다음의 결론을 얻었다.

1. SiO₂막위의 Ti가 산화될 때 면저항은 400°C 이상에서 급격히 증가하여 800°C에서 포화되었다. 막 두께는 약 500°C 이상에서 산화에 의해 증가되어 약 700°C 정도에서 Ti 두께의 약 2배로 포화됨을 알 수 있었다.

2. XPS 분석결과 400°C 이상에서 산화시 Ti 표면에서 TiO₂의 성장이 확인되었고 600°C와 650°C에서는 TiO_x의 층이 TiO₂와 SiO₂층 사이에서 형성되었다.

3. TiO_x는 도전성이 있는 물질임이 저항값으로 확인되었다.

4. 600°C 이상에서는 TiO₂ 형성뿐만 아니라 Ti와 SiO₂의 계면에 Si의 석출이 확인되었다. 생성되는 Si의 양은 온도에 따라 증가하는 경향을 보였다.

참고문헌

1. C. Y. Ting, M. Wittmer, S. S. Lyer and S. B. Brodsky, *J. Electrochem. Soc.* **131**, 2934 (1984).
2. G. J. P. Krooshof *et al.*, *J. Appl. Phys.* **63**, 5110 (1988).
3. D. Gonbean and R. Dormony, *Surf. Sci.* **254**, 81 (1991).
4. R. Beyers, *J. Vac. Technol.* **B2(4)**, 781 (1984).
5. M. E. Alperin, T. C. Hollaway, R. A. Haken, C. D. Gosmeyer, R. V. Karnaugh, and W. D. Parmantie, *IEEE Trans. elec. Dev.* **ED-32**, 141 (1985).
6. N. S. Parekh, H. Roede, A. A. Bos, A. G. M. Jonkers and R. D. J. Verhaar, *IEEE Trans. Elec. Dev.* **ED-38**, 88 (1991).
7. A. E. Morgan, E. K. Broadbent, K. N. Ritz, D. K. Sadana and B. J. Burrow, *J. Appl. Phys.* **64**, 344 (1988).
8. J. M. Sung and C. Y. Lu, *IEEE Trans. Elec. Dev.* **ED-10**, 481 (1989).