

동기 정류회로에 의한 저전압 파워 서플라이

金熙峻, 池昊均
漢陽大學校 電氣工學科

1. 서론

저전압 파워 서플라이는 출력전압이 3.3 ± 0.3 [V] 인 전원 공급장치로서 JEDEC(the Joint Electronic Devices Engineering Council) 표준으로 설정되어 있다. 최근 3.3 [V] 를 구동전압으로 채택한 VHSIC(Very High Speed Integrated Circuit)가 급속히 발전하고 있으며 수년내에 모든 5 [V] 구동 IC들을 대체할 전망이다. [1] 구동전압이 3.3 [V] 인 경우에는 저전력 손실, 집적도의 향상, 저온 동작등이 보장되기 때문에 메모리 분야 및 CPU를 중심으로해서 그 이외의 주변소자까지 활발하게 적용되고 있다. 또한 배터리를 이용한 휴대용 컴퓨터(랩탑, 팜탑) 및 각종 포터블 전자기에 적용되면 배터리 수명연장의 효과를 가져오게 되어 단위 시간당 필요한 배터리의 수를 줄일수 있거나 동수의 배터리를 가지고 보다 긴 시간동안 부하를 구동할 수 있게 된다. [2] [3] 따라서 고속 경량단소화된 전자기기의 광범위한 출현이 가능하게 되어 앞으로 3.3 [V] 로 구동되는 고속, 저전력 소모 IC 및 배터리 구동 전자기기의 수요가 급격히 증가될 전망이며 이에 부응하여 높은 효율을 갖는 3.3 [V] 파워 서플라이에 대한 수요도 증가 될것이다.

그런데 이러한 저전압 파워 서플라이의 경우 출력전압 5 [V] 를 갖는 기존의 파워 서플라이에서 동일한 소자와 토폴로지를 사용하여 단순히 시비율을 조절하거나(PWM 컨버터) 주파수만을 조절하여(공진형 컨버터) 출력전압을 3.3 [V] 로 설정하는 경우 전력손실의 증가로 인하여 높은 효율을 기대하기가 어렵다. 저전압 파워 서플라이에서 일어나는 손실의 대부분은

정류손실과 스위칭 손실이다. 전형적인 DC/DC 컨버터의 경우 입력 필터, 주 스위치 부분, 변압기, 출력 평활 필터, 그리고 출력전압을 일정하게 유지시켜주기 위한 제어부분으로 나뉜다. 그림 1에 이와같은 일반적인 DC/DC 컨버터의 주요 구조를 나타내었으며 그림 2에는 컨버터 각부분의 전력손실 분포를 나타내었다. [4] 그림 2에서 알수 있는바와 같이 저전압 파워 서플라이 손실의 대부분은 정류손실이며 이는 쇼트키 다이오드의 고정적인 순방향 전압강하에 기인한 것이다.

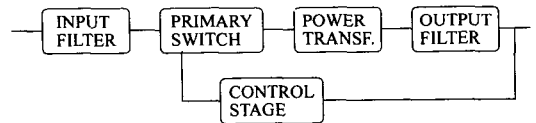


그림 1. DC/DC 컨버터의 일반적인 구조

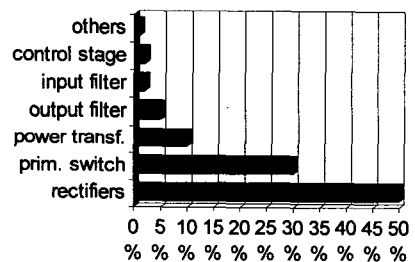


그림 2. 100W DC/DC 컨버터의 전력손실 분포

쇼트키 다이오드 고유의 순방향 전압강하로 말미암은 이러한 정류손실을 저감시키기 위해서 BJT, Enhancement MOSFET 및 Depletion MOSFET 를 이용한 동기 정류회로가 제안되었으며 [5] [6] [7] 현

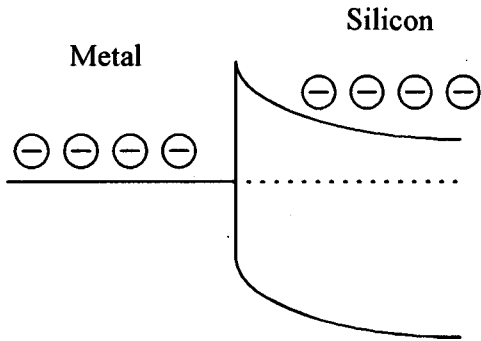
재 활발하게 연구되고 있다.

본고에서는 동기 정류기로 사용되는 Enhancement MOSFET의 특성 및 이를 이용한 동기 정류회로의 구현 방법을 기술하고 쇼트키 다이오드 정류기와 손실 비교 그리고 현재까지의 연구 진행 방향 및 결과, 전망을 종합하여 개괄적으로 기술하고자 한다.

II. 쇼트키 다이오드 정류기 및 MOSFET 동기 정류기의 동작

쇼트키 다이오드는 PN 접합 다이오드에 비하여 빠른 스위칭 속도와 양호한 역회복 특성을 가지므로 출력 전압이 5-100 [V] 인 파워 서플라이에서 널리 채용되어 왔다. 그러나 출력전압이 5 [V] 이하인 경우 고유의 순방향 전압강하로 말미암아 큰 전력 손실을 일으키게 되어 저전압 파워 서플라이에는 적합하지 않다. 다음 그림 3은 쇼트키 다이오드의 동작을 보여준다.

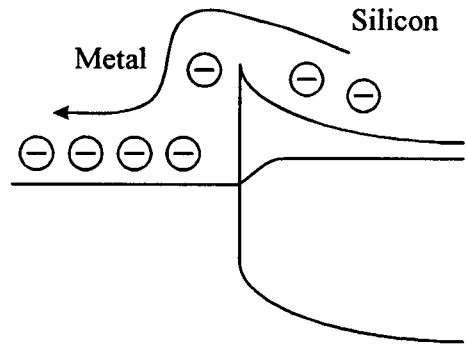
그림3(a)는 바이어스 되지 않은 쇼트키 다이오드의



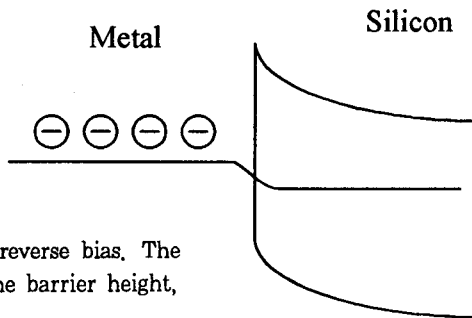
(a) The energy band diagram with no bias applied. The electrons on both sides of the barrier are in equilibrium

에너지 밴드를 보여준다. 쇼트키 다이오드에 순방향 바이어스를 걸어주면 실리콘측에서의 에너지 장벽의 높이가 낮아지고 전도전자들이 실리콘으로부터 금속으로 흘러들어간다. 에너지 장벽을 넘어서 금속으로 흘러들어간 전자들은 금속내에 존재하는 수많은 전자들에 합류한다.

MOSFET의 전도과정은 게이트와 소스사이의 인가 전압에 의하여 제어된다. 그림4는 MOSFET의 에너지 밴드와 다수 캐리어의 흐름을 보여준다. 소스에 비하여 드레인 전압이 높게 바이어스 되어 있고 게이트 소스간에 아무런 바이어스가 걸려 있지 않은 경우 보디영역의 에너지 장벽은 소스영역과 드레인영역을 분리한다. 게이트 전압이 소스를 기준으로 정(+)으로 바이어스 되는 경우에는 보디영역의 전위장벽이 임계전압 V_{TH} 에 이를때까지 낮아지며 n형의 소스영역과 드레인영역이 만나게 된다. 이때에 전자들은 소스영역에서 드레인영역으로 자유롭게 흐를 수 있게 된다. 이러한 조건하에서 보디영역의 표면은 역전된다. 이러한 전도영역은 채널영역이라 불리운다. 전자들은 쇼트키 다이오드에서처럼 다수 캐리어의 역할을 하게 된다.

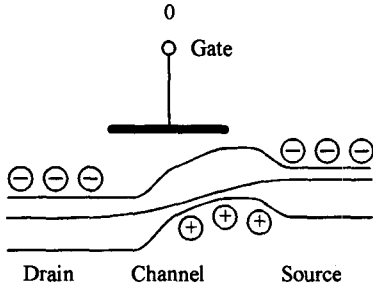


(b) The energy band diagram with a forward bias. The applied voltage reduces the barrier height, and electrons flow.

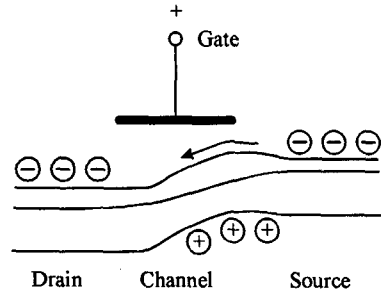


(c) The energy diagram with a reverse bias. The applied voltage does not affect the barrier height, and no current flows.

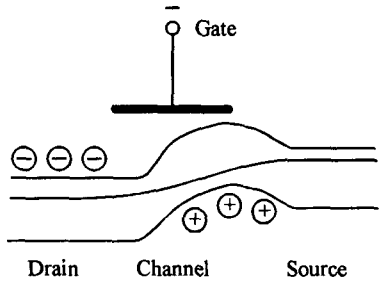
그림 3. 쇼트키 다이오드의 동작



(a) The energy band diagram with no gate bias but a positive drain-to-source bias. The electrons in the source and the drain regions are separated by the "body region" barrier.

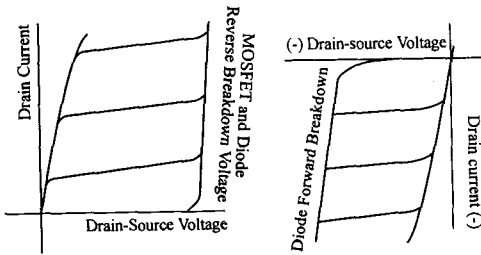


(b) The band diagram with a positive gate bias and a positive drain-to-source bias. The electrons in the source flow freely to the drain, because the barrier height is lowered.



(c) The band diagram with a negative bias and a positive drain-to-source bias. The electrons in the source and the drain region are separated by the body region barrier enhanced by the gate bias.

그림 4. N-Channel MOSFET의 동작



(a) (b)

그림 5. (a) 제1사분면 특성 (b) 제3사분면 특성

게이트 소스간에 부(-)의 전압이 인가되면 보디영역의 에너지 장벽의 높이가 증가되어 소스영역 및 드레인영역에 있던 전자들은 에너지의 측면에서 볼 때 서로간에 더 멀리 떨어져 있게 된다. 이러한 행태는 보디영역의 표면에서의 축적이라 불리운다.

게이트 소스간 전압이 정(+)에서 부(-)로 전환될 때 소스영역과 드레인 영역을 연결하고 있던 n형의

전도 영역이 p형으로 반전되며 이때에 캐리어들의 흐름은 급격하게 차단된다.

동기정류기로서 사용되는 MOSFET는 소스 드레인간 바이어스의 방향이 반대이다. 전류의 흐름은 그림5(b)에서와 같이 소스에서 드레인으로 흐른다. 즉 3사분면에서 동작하게 되며 쇼트키 다이오드와는 달리 Offset 전압이 없다.

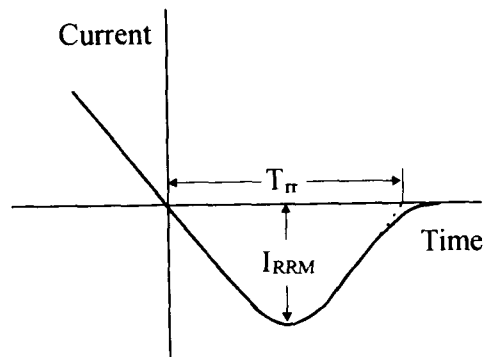


그림 6. MOSFET 기생 다이오드의 역회복 특성

MOSFET를 3사분면에서 동작시킬때는 보다 드레인의 기생 다이오드의 도통되지 않도록 유의 하여야 한다. MOSFET의 제조과정에서 생겨나는 기생 다이오드는 일반적인 PN 접합 다이오드와 유사한 성질을 가지고 있어서 이 다이오드가 도통이 되면 그림 6과 같은 역회복 특성으로 큰 회복전류 스파이크를 필요로 한다. 또한 순방향 전압강하가 쇼트키 다이오드보다 매우 크므로 전력손실이 증가하게 된다.^[9]

III. MOSFET를 이용한 동기 정류기와 쇼트키 다이오드의 손실비교

쇼트키 다이오드 정류기 및 MOSFET 동기 정류기의 전력손실을 비교하기 위하여 각각의 손실에 대한 평가가 필요하다. 다이오드의 경우 전력손실은 다음과 같이 주어진다.^{[6] [10]}

$$P_1 = (I_r)(V_{os}) + (I_r^2)(R_b) + I_r V_r D_1 \quad (1)$$

- 여기서,
- V_{os} = 다이오드 순방향 전압강하
- I_r = 순방향 실효전류
- R_b = bulk 저항
- I_r = 역전류
- V_r = 역전압
- D_1 = 역저지 구간의 시비율

일반적인 쇼트키 다이오드의 경우에 역저지 구간동안의 전력손실은 무시할 수 있는 정도이다. 그러므로 쇼트키 다이오드의 전력손실은 다음식 (2)와 같이 근사화 할 수 있다.

$$P_1 \sim (I_r)(V_{os}) + (I_r^2)(R_b) \quad (2)$$

MOSFET의 경우 전도손실은 다음 식(3)으로 나타낼 수 있다.

$$P_2 = I_r^2 R_{DS} D / N + (N/2)(C_{in})(V_o/D)^2 f \quad (3)$$

- 여기서,
- R_{DS} = MOSFET의 드레인 전류가 I_r 일때의 드레인 소스간의 on 저항
- D = MOSFET가 도통되는 시비율
- V_o = 파워 서플라이의 출력전압

- f = 스위칭 주파수
 - C_{in} = MOSFET의 입력 커패시턴스
 - N = 병렬로 연결된 MOSFET의 수
- MOSFET 정류기가 쇼트키 다이오드 정류기에 비하여 낮은 전도 손실을 갖기 위해서는 P_2 가 P_1 보다 작아야만 한다. 즉,

$$I_r^2 R_{DS} D / N + (N/2)(C_{in})(V_o/D)^2 f \leq I_r V_{os} + I_r^2 R_b \quad (4)$$

위의 식(4)에서 볼수 있는바와 같이 동기 정류기로 사용하기 위해서는 일반적으로 낮은 R_{DS} 및 낮은 입력 커패시턴스를 가진 MOSFET를 선택하여야 한다.

IV. MOSFET 동기 정류기를 채용한 FORWARD 컨버터

본 연구실에서는 저전압 파워 서플라이에 있어서 MOSFET 동기 정류기를 채용하면 쇼트키 다이오드 정류기보다 낮은 전도손실을 가지게 되고 따라서 보다 높은 효율을 얻을수 있음을 확인하기 위하여 스위칭 주파수 50 [kHz], 입력전압 50 [V], 출력 3.3 [V] / 10 [A] 를 갖는 FORWARD 컨버터 두개를 제작하였다. 하나는 쇼트키 다이오드 정류기를 채용하고 다른 하나는 MOSFET 동기 정류기를 채택하여 효율을 비교 검토 하였다. 설계시 다음과 같은 사항들을 고려 하였다.

1. FORWARD 컨버터의 설계 고려사항

1) 낮은 항복전압을 갖는 스위치를 사용하기 위하여 주 스위치의 전압 스트레스는 최소화 되어야 한다. 변압기의 voltage-second balance에 의해 다음과 같은 관계를 얻을수 있다.

$$V_{IN} T_{on} = (V_{DS} - V_{IN}) T_{reset}, \quad T_{reset} \leq T_{off} \quad (6)$$

- 여기서,
- V_{DS} = 주 스위치의 전압 스트레스
- T_{on} = on 시간
- T_{reset} = reset 시간

그러므로, 전압 스트레스는 off 시간의 종료시점에 변압기 자속이 reset 되도록 설정될때 최소화 된다. 즉, $T_{reset} = T_{off}$ 이어야 한다.

2) 스위치의 전압 및 전류 스트레스가 최소화 될 수 있도록 시비율 D를 크게 해주어야 한다. FORWARD 컨버터의 출력전압은 다음과 같이 주어진다.

$$V_o = V_{in} \frac{D}{N} \quad (7)$$

시비율 D가 크면 변압기의 1.2차간 권선비 N

($N=N_1/N_2$)을 크게 설계 할 수 있다. 주 스위치의 전류 스트레스 ($I_{I_{KS}}$) 및 정류기의 전압 스트레스 (V_{D1})는 변압기의 권선비와 다음과 같은 역비례 관계를 갖는다.

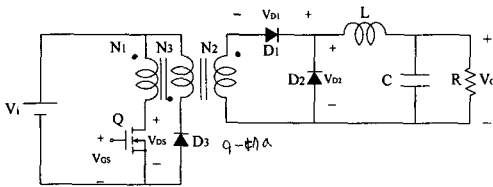
$$I_{I_{KS}} = \frac{I_o}{N},$$

$$V_{D1} = \frac{V_{in}}{N} \quad (8)$$

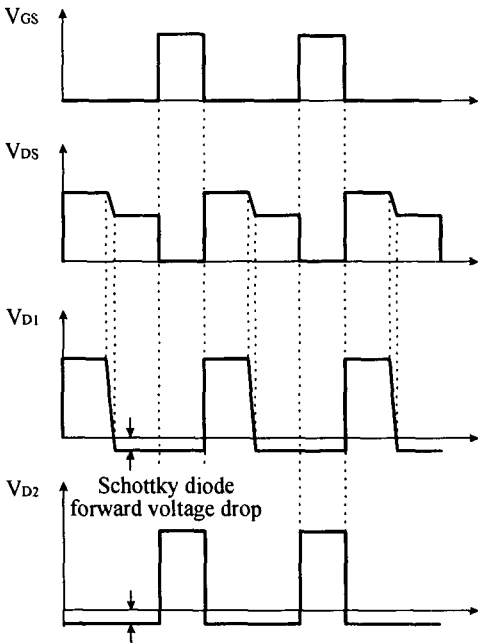
따라서, 낮은 스위치 스트레스 및 전도 손실을 갖기 위해 시비율을 크게 해야 한다

3) 전력손실을 줄이기 위하여 변압기의 자화 에너지를 전원측으로 회생시키는 것이 바람직하다.

그림 7에 쇼트키 다이오드를 정류기로 채택한 FORWARD 컨버터의 회로도 및 주요 동작 파형을 나타내었다. D_1, D_2 의 파형에서 쇼트키 다이오드 정류기의 순방향 전압강하를 볼 수 있다.



(a)



(b)

그림 7. 쇼트키 다이오드 정류기를 채용한 FORWARD 컨버터의 회로도 및 주요 동작파형

2. 자기구동 MOSFET 동기정류기의 설계 고려사항
적절한 동작을 위하여 다음과 같은 사항들을 고려하여 자기구동 동기정류기를 구성한다.

(1) 게이트 구동 회로

자기구동 방식은 게이트를 구동하기 위한 가장 간편한 방법이다. 이는 변압기 2차측에서의 부가적인 보조 권선으로 구성 한다. 그림8에 이러한 게이트 구동회로를 나타내었다. 이 방식의 장점은 간편성에 있다. 외부에서 별도로 게이트 구동신호를 부가하는 것에 비해 부품점수를 줄일 수 있다. 그러나 게이트 구동 신호를 제어할 수 없다는 단점이 존재한다. 즉, FORWARD 컨버터의 경우 환류 MOSFET의 게이트 구동 전압은 다음 on 기간이 시작되기 이전에 영전압에 도달하여 환류 MOSFET는 off 된다. 이때에도 부하전류는 계속해서 흐르게 되는데 이때의 전류 흐름의 매개체는 MOSFET의 보다 다이오드이다. 그러므로 이로 인한 전력손실이 커지게 되어 동기정류기를 사용하는 이점을 얻을 수 없다. S_2 에 부가한 쇼트키 다이오드는 이러한 보다 다이오드의 도통을 방지하기 위한 것이다.

자기구동 방식의 또다른 단점은 게이트 구동 전압이 변압기를 매개로 하기 때문에 입력전압에 곧바로 비례한다는 점이다. 대부분의 MOSFET는 게이트 구동전압이 ± 20 이내로 한정되어 있다. 이 전압을 넘어서서 구동하게 되면 MOSFET는 파괴된다. 그러므로 게이트 보호회로가 필요하게 된다. MOSFET의 게이트와 소스사이의 제너 다이오드가 이와 같은 게이트 보호를 위하여 부가되었다.

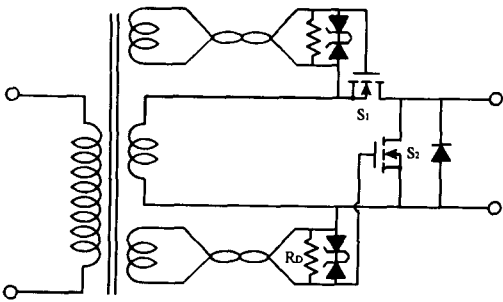


그림 8. 게이트 구동회로 및 보호회로

2) $I_{D,RMS}$ 저감

MOSFET의 전도손실 P_c 는 R_{DS} 로 인한 손실이 대부분이며 이는 수식 (3)에 의해 $I_D^2(rms)R_{DS}$ 와 같이 간략하게 기술하면 R_{DS} 는 또한 I_D 와 함수관계를 가지고 있으므로 다음과 같이 기술된다.

$$P_c \propto I_D^\alpha \quad (9)$$

단, $\alpha > 2$.

결과적으로 고효율을 위해서는 $I_D(rms)$ 가 가능한 작아야 한다. 필터 인덕터를 정상치보다 크게 설계하면 필터를 통과하는 전류의 파형물을 변경시킬 수 있으며 이로써 실효전류의 크기를 줄일 수 있다. 그림 9에 이러한 예를 들어 놓았다.

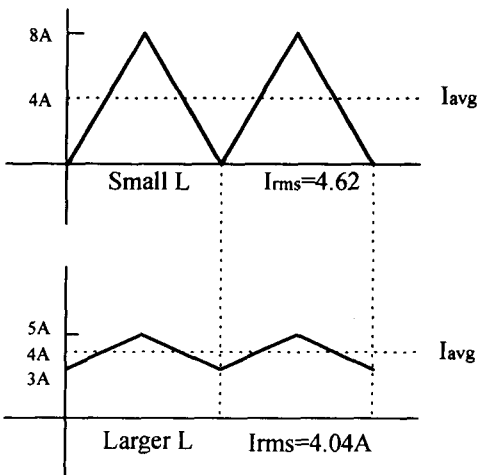
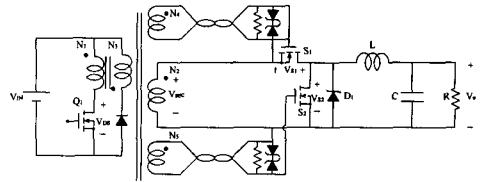


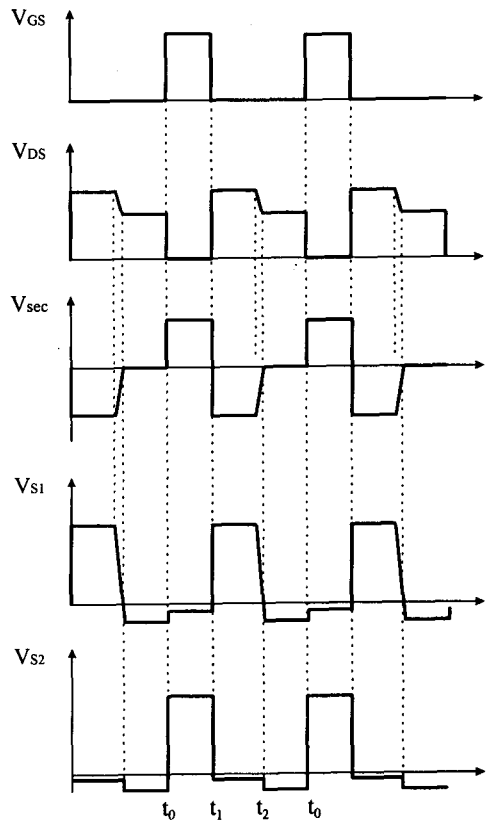
그림 9. 인덕터 전류파형과 실효전류와의 관계

3. 자기구동 MOSFET 동기정류기를 채용한 FORWARD 컨버터의 동작

MOSFET 자기동조 동기정류기를 이용한 FORWARD 컨버터의 회로도 및 주요한 동작 파형을 그림 5에 나타내었다. 출력 필터 인덕터는 충분히 크다고 가정하여 전류원으로 간주하여 해석하면 정상상태 동작시 한 스위칭 주기동안 다음과 같은 3가지 단계가 존재하게 된다.



(a)



(b)

그림 10. 자기구동 MOSFET 동기정류기를 이용한 FORWARD 컨버터의 회로도 및 주요 동작파형

1) t_0-t_1 : 주 스위치 Q_1 은 시간 t_0 에 on 된다. 이 기간동안 순방향 스위치 S_1 이 on 되고 환류 스위치 S_2 가 off 된다. 리셋 다이오드는 off.

2) t_1-t_2 : 주 스위치 Q_1 이 시간 t_1 에 off 된다. V_{DS} 가 시간 t_2 에 V_{IN} 과 같아질 때까지 리셋 다이오드 및 환류 스위치 S_2 가 on 된다. 순방향 스위치 S_1 은 이 기간동안 off 상태에 머문다.

3) t_2-t_0 : V_{DS} 는 V_{IN} 으로 유지된다. 변압기 2차측에 걸리는 전압이 시간 t_2 에 영전압에 이르게 된다. 순방향 스위치 S_1 과 리셋 다이오드가 off 된다. 쇼트키 다이오드 D_1 이 이 기간동안 on 되어 환류 스위치 S_2 를 대체하여 출력 전류를 환류 한다. D_1 의 도통은 MOSFET의 내부 기생 다이오드의 도통을 방지한다. 그러나 이 기간은 가능한 한 짧아야 동기 정류기의 이점을 최대한 확보하여 정류손실을 줄일 수 있다. 시간 t_0 에 Q_1 이 다시 on 되고 다음 주기로 넘어간다

4. 실험결과

쇼트키 다이오드 정류기 및 자기구동 MOSFET 정류기를 채용한 서로 다른 두개의 입력전압 50 [V] 출력 3.3 [V] /10 [A] FORWARD 컨버터를 구성하였다. 각각의 컨버터는 주 스위치의 전류 및 전압 스트레스를 최대한 억제하여 최대의 효율을 얻을 수 있도록 설계되었다. 표 1.에 실험에 사용한 FORWARD 컨버터의 주요 구성품들을 나타내었다.

표 1. 실험 제작 컨버터의 주요 구성품

C m-ponent	Conventional	Self-driven
primary switch Q_1	IRF540	IRF540
Core	PC40 EI40	PC40 EI40
N_1	18	18
N_2	5	5
N_3	27	27
N_4	*	5
N_5	*	7
Rectifiers	S30D40C	IRFZ44 * 2
Filter Inductor	104 μ H	104 μ H
Filter Cap.	1000 μ F * 2	1000 μ F * 2
Input Cap.	2200 μ F	2200 μ F

MOSFET 동기정류기로서 IRFZ44를 선택하였는데 주요특성을 표 2에 나타내었다. 그림 11은 두 컨버터의 실측효율 곡선이다.

표 2. IRFZ44의 특성

V_{DS} (V)	V_{GS} (V)	Ron(m Ω)	Cin(nF)	Coss(nF)
		$V_{GS}=10V, I_D=33A$ Typ. 0.021		
60	± 20	Typ. 0.021	2500pF	1200pF

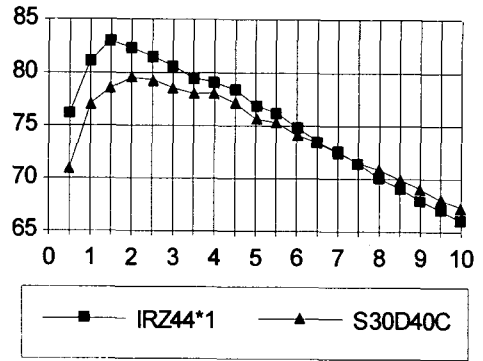


그림 11. 실측 효율곡선

MOSFET는 전류가 증가할수록 선형저항과 같은 특성을 갖는 구간을 벗어나게 되는데 이는 다음과 같은 두가지 이유 때문이다. 첫째로 전류가 증가 할수록 더 많은 캐리어가 채널을 통과하여 지나가게 되는데 이로 인하여 transverse 전압 강하를 일으키게 된다. 채널 영역이 좁아지면 디바이스로 흐르는 전류가 포화하게 된다. 이로 말미암아 R_{DS} 가 증가하게 된다. 전류의 증가는 또한 채널 저항값을 증가시키게 되는데 이는 디바이스의 열 때문이다. 그러므로, MOSFET의 효율곡선의 하향화 추세는 채널 저항값의 정(+)의 온도계수와 I^2R 전력손실 때문이다. 경부하(3.3 [V] /0.5 [A]) 및 중부하(3.3 [V] /10 [A])에서의 실험파형을 각각 그림 12-15에 걸쳐 나타내었다. 효율곡선 및 파형에서 볼수 있듯이 MOSFET 동기 정류회로가 쇼트키 다이오드 동기 정류기에 비하여 부분적인 구간내에서는 효율이 개선됨을 확인 할수 있었다. 본 실험의 결과 지적할 수 있는 미비점은 제3의 권선을 이용한 리셋방식을 채용하였기 때문에 경부하에서는 dead time이 발생하여 MOSFET 동기 정류기가 영전압으로 구동되어 쇼트

키 다이오드를 부가해야 한다는 점과 MOSFET 동기 정류기의 입력 커패시턴스로 인한 적잖은 발진으로 인하여 추가적인 손실이 발생하였다는 점, 그리고 스위칭 손실에 대한 고려가 없었다는 점이다. 앞으로 이에 대한 연구가 진행되어야 할 것이다.

V. 결론 및 전망

향후 저전압 파워 서플라이의 수요가 증가할 것임에 비추어 높은 효율을 갖는 컨버터 회로 확립의 중요성은 자명하다 할수 있다. 이와 같은 상황에서 쇼트키 다이오드 정류기의 사용은 한계점에 도달하고 있으며 MOSFET를 사용한 동기 정류회로가 널리 연구되고 있다. 현재까지의 저전압 파워 서플라이의 연구방향은 크게 MOSFET 동기 정류회로의 구동에 유리한 토폴로지의 연구 및 동기 정류기 전용의 소자 개발 두가지로 집약할 수 있다. 토폴로지 측면의 연구로서는 PWM FORWARD 컨버터의 경우에는 경부하에서부터 중부하까지 동기 정류회로를 dead time 없이 구동할 수 있도록 공진 리셋 방식을 이용하거나^[11], 더 나아가 동기 정류기로서 사용되는 MOSFET의 입력 커패시턴스를 흡수하기 위하여

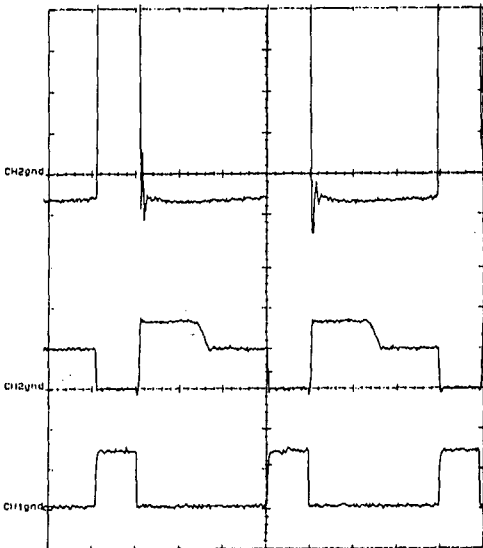


그림 12. 일반적인 FORWARD 컨버터의 실험 파형 (경부하)
 V_{D2} 500mV/div, V_{IS} 50V/div, V_{CS} 10V/div

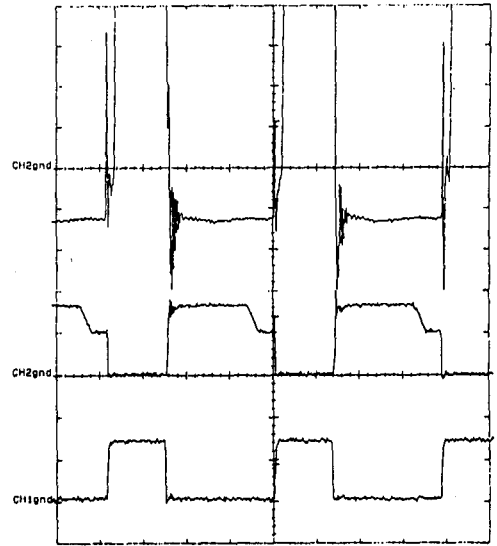


그림 13. 일반적인 Forward 컨버터의 실험 파형 (중부하) V_{D2}
 500mV/div, V_{IS} 50V/div, V_{CS} 10V/div

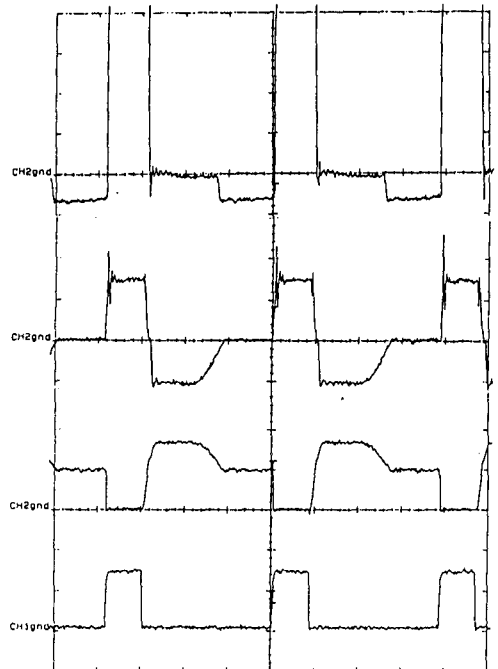


그림 14. 자기구동 MOSFET 동기정류기를 이용한 Forward 컨버터 (경부하) V_{D2} 500mV/div, V_{SER} 10V/div, V_{DS}
 50V/div, V_{CS} 10V/div

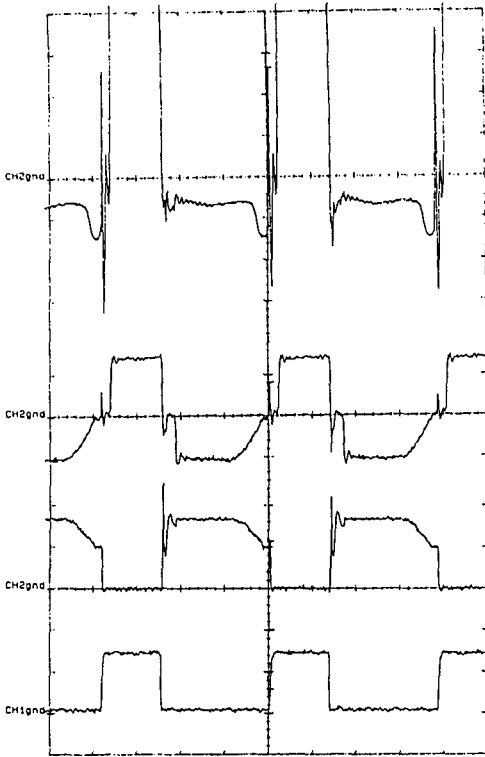


그림 15. 자기구동 MOSFET 동기정류기를 이용한 Forward 콘버터 (중부하) $V_{SE} 500\text{mV/div}$, $V_{SER} 10\text{V/div}$, $V_{DS} 50\text{V/div}$, $V_{CS} 10\text{V/div}$

Saturable Core를 사용한 토폴로지등이^[12] 연구되고 있다. 공진형 컨버터의 경우에는 동기 정류회로의 Soft-Switching이라는 측면에서 그리고 동기 정류기로서 사용되는 MOSFET의 입력 캐패시턴스를 적극적으로 흡수할 수 있다는 측면에서 바람직하며 활발히 연구되고 있다.^{[4] [6] [13]} MOSFET 소자개발면에서는 여러 MOSFET 생산 업체에서 연구가 진행되어 현재 드레인 소스간 저항값이 10m에 달하는 MOSFET가 속속 출현하고 있는 실정이다.

參考文獻

[1] J.A. Cobos, J. Sebastian, J. Uceda, E. de la Cruz, and J.M. Gras, "Study of the Applicability of Self-Driven Synchronous Rectification to Resonant

Topologies", *IEEE Power Electronics Specialists Conference*, pp.933-940, 1992.

- [2] Dave Bursky, "A Tidal Wave of 3-V ICs Opens Up Many Options", *Electronic Design*, pp.37-48, Aug. 20, 1992.
- [3] "Mixing 3-V and 5-V ICs", *IEEE Spectrum*, pp.40-42, Mar. 1993.
- [4] A. de Hoz and E. de la Cruz, "Analysis and Design of a Zero Current Switched Quasi-Resonant Converter with Synchronous Rectification For Low Output Voltage Applications", *IEEE Power Electronics Specialists Conference*, pp.221-228, 1992.
- [5] Eiji Sakai and Koosuke Harada "Improvement of Reverse Recovery Characteristic in Synchronous Rectifiers Using a Bipolar Transistor Driven by a Current Transformer", *IEICE COMMUN. VOL.E75-B. NO.11 NOV. 1992*.
- [6] Richard Blanchard and Phillip E. Thibodeau, "The Design of a High Efficiency, Low Voltage Power Supply Using MOSFET Synchronous Rectification and Current Mode Control", *IEEE Power Electronics Specialists Conference Record*, pp.355-361, 1985.
- [7] Richard A. Blanchard and Phillip E. Thibodeau, "Use of Depletion Mode MOSFET Devices in Synchronous Rectification", *IEEE Power Electronics Specialists Conference Record*, pp.81-86, 1986.
- [8] R. Blanchard and M. Alexander, "Use MOSPOWER Transistors as Synchronous Rectifiers in Switched-Mode Power Supplies", *MOSPOWER Applications Handbook*, Siliconix Technical Article, pp.5-95-5-100, 1984, Siliconix Inc.
- [9] M. Alexander, R. Blanchard, R. Severns, "MOSFETs Move in on Low

Voltage Rectification". *MOSPOWER Applications Handbook*. Siliconix Technical Article, pp.5-69-5-86. 1984. Siliconix Inc.

[10] Naokami Nurakami, Junichi Asoh, Kazuhiko Sakahibara, and Toshiaki Yachi, "A High-Efficiency 30W Board Mounted Power Supply Module", in *Proc. of IEEE INTELEC*, pp.122-127, Nov. 1991.

[11] N. Murakami, H.Naniki, K.Sakahibara, and T. Yachi, "A Simple and Efficient Synchronous Rectifier for FORWARD DC-DC Converters", *APEC* pp.463-468,

1993.

[12] Eiji Sakai, Seiji Nakamura, Hiroshi Sakamoto, and Koosuke Harada, "MOSFET Synchronous Rectifier with Saturable Transformer Commutation for High Frequency Converters", *IEEE Power Electronics Specialists Conference*, pp.1024-1030, 1993.

[13] W.A. Tabisz, F.C. Lee, and D.Y. Chen, "A MOSFET Resonant Synchronous Rectifier for High-Frequency DC/DC Converters", *IEEE Power Electronics Specialists Conference*, pp.769-779, 1990. Ⓢ

筆者紹介



金熙峻

1954年 11月 16日生

1976年 2月 한양대학교 전자공학과

1978年 2月 한양대학교 전자공학과 (석사)

1986年 3月 일본 구주대학교 전자공학과 (박사)

1991年 ~ 1992年 미국 VPEC 교환 교수

1987年 ~ 현재 한양대학교 전기공학과 부교수

주관심 분야 : DC/DC 컨버터, 공진형 컨버터, 인공위성용 전원시스템



池昊均

1967年 9月 28日生

1992年 2月 한양대학교 전기공학과

1992年 3月 한양대학교 전기공학과 (석사 과정)

주관심 분야 : 저전압 DC/DC 컨버터