

On-board 전원 설계 기술

魏 啓 祚, 林 範 善
(株)東亞電機

I. 서론

II. On-board 설계시 고려 사항

전자 통신 산업의 발달과 함께 전원공급장치도 소형 경량화되어 package type 공급 방식에서 보드별 분산 제어 방식으로 변환되고 있다. 이는 회로방식의 개발과 부품의 발달로인하여 발열, 무게, 크기등이 현저하게 줄고 장치의 고장으로 인한 과급 장애를 줄이며, 무순단 서비스 및 유지보수의 편리를 도모하고 전자장치의 digital 화에 따라 응답성이 좋은 안정된 고품질의 다양한 전원을 공급하고 선로 및 connector 접촉저항, 유도잡음 등을 피하기위해 보드단위로 전원을 공급하는 on-board DC/DC converter의 사용 범위가 확대되고 있다.

1. 부품 선정

일반적인 부품 선정 조건 외에도 on-board형 전원에서 특히 고려되어야 할 항목들은 다음과 같다.

1) 낮은 부품 선정

on-board 전원은 SMT를 이용한 고밀도 실장이며 전원 자체가 board에 실장되기 때문에 전원 높이로 인해 board 실장이 어렵거나 필요없는 공간이 남게 되어서도 안된다. 따라서 IC류의 높이(소켓 사용), 소형 릴레이, 기타 반도체 부품, 통신 system의 표준 slot등을 고려 전원 높이를 계산하고 전원의 base

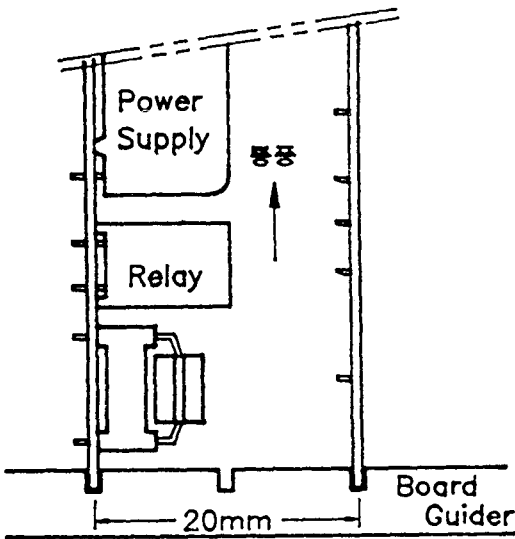


그림 1. on-board 전원 실장도

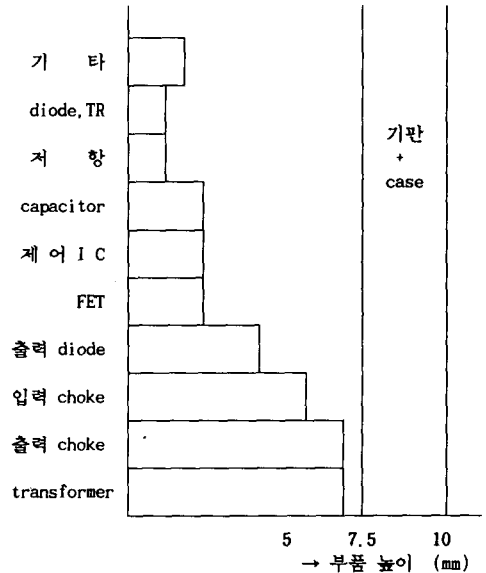


그림 2. 부품 높이

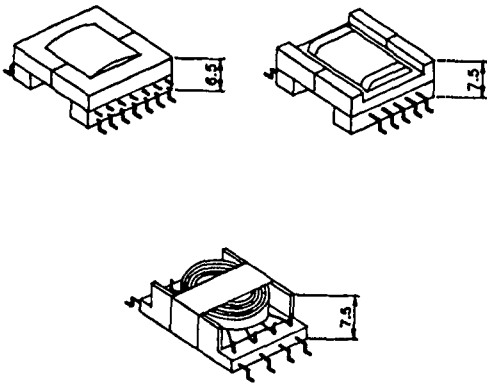


그림 3. 박형 transformer 외관

기판, case 두께, case와 board 간격 등을 고려하면 7.5mm 이하의 부품 선정이 바람직 하다. 그러기 때문에 transformer 및 출력 filter choke의 높이를 줄이는게 관건이다. 그림 1은 shelf slot 및 반도체 부품, 통풍을 고려하여 적절한 부품 높이를 산출한 예이며 그림 2는 이에따라 선정된 부품의 높이를 그래프화 시킨 것이며 그림 3은 박형 transformer의 외관이다.

2) 작은 실장 면적

고밀도 실장을 위해서는 실장 면적이 작은 부품을 선정해야 한다. 이는 높이 및 방열면적과 상대되기 때문에 방열을 고려하여 부품 실장 면적이 작은 부품을 선정 해야 한다. 그림 4는 부품들의 실장면적을 예시한 것이다.

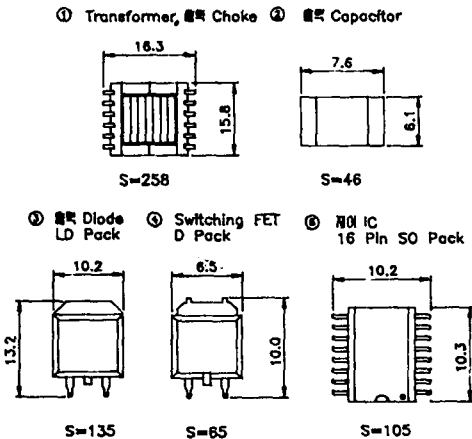


그림 4. 부품 실장 면적

3) 저손실 부품

on-board 전원은 고밀도 실장, 방열의 어려움, 타 부품에의 영향 때문에 고효율이 요구된다. 전체 손실의 약 80% 정도가 출력 diode, 주switch, transformer 출력 filter choke의 손실이므로 이 손실을 줄이는게 관건이다. 출력 diode는 역회복시간 및 순방향 전압강하 Vf가 작은 부품을 사용하며 주 switching FET는 on 저항(Ron)이 적고 input capacitance (Ciss)가 작은 부품을 선정 한다. 간편한 방법으로 Ron X Ciss가 작은 FET를 선정한다. 또 transformer는 고주파에서 손실이 적은 자심 재료를 선정하고, core 손실과 coil 손실이 같도록 ΔB (flux density swing) 및 선정을 설계한다. 표1은 몇개회사의 SBD Vf를 비교하였고 표2는 FET의 Ron 및 Ciss를 비교 하였다. 그림5는 core 손실비교도이며 그림 6은 transformer 최적설계를 나타낸 그래프 이다.

표 1. SBD의 Vf 비교

제품	Vf(v)	Vf(v)
	If=5A Tc=25℃	If=5A Tc=80℃
A	0.535	0.502
B	0.495	0.453
C	0.445	0.406
D	0.438	0.398

표 2. FET 의 Ron 및 Ciss 비교

제품	Vds	ids	Ron	Ciss	Ron×Ciss
A	200V	3A	0.5Ω	380pF	190
B	200V	5A	0.65Ω	400pF	260
C	200V	15A	0.22Ω	1250pF	275

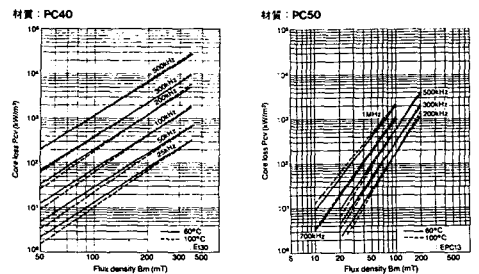


그림 5. core 손실 비교

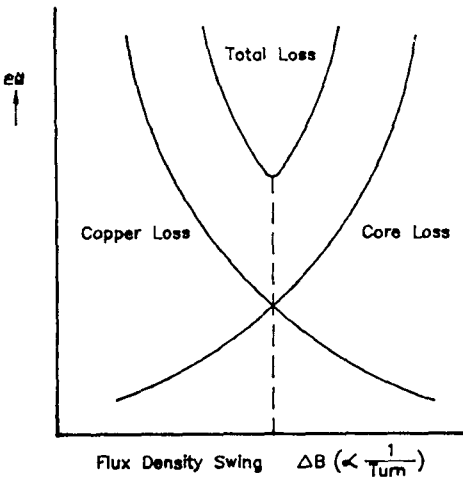


그림 6. transformer 최적 설계 그래프

4) 고주파 대응 부품

on-board 전원은 소형화 필요성 때문에 고주파로 설계된다. 따라서 제어 IC는 고주파 특성이 좋은 IC를 채용하고 낮은 impedance, 고주파 특성이 좋은 ceramic capacitor 등이 선정된다. 그림 7은 capacitor의 주파수에 따른 특성을 나타낸다.

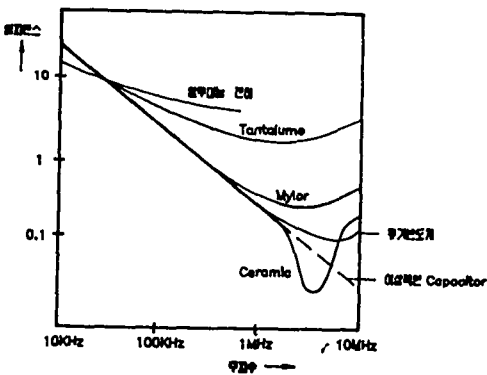


그림 7. capacitor 주파수 특성

5) 고신뢰도 부품

on-board 전원은 molding 되거나 부품 교체가 곤란하여 수리 불가능 제품의 개념으로 설계된다. 따라서 광범위 사용 온도범위 (-25°C ~ +85°C), 통신 산업용 등급 이상의 고신뢰도 부품을 사용하며, 고장율이 높은 가변저항, 전해 capacitor, opto device 등의 사용을 피한다.

2. 실장구조 및 기판 특성

부품 손실, 동작온도 범위에 따라 방열 체계가 정해지고 사용기판 및 열확산 물질의 열저항, 부품 junction 온도 관리, case 방열 능력에 따라 실장구조는 다음 몇가지로 나눌수 있다.

1) glass epoxy 기판

개별 부품은 glass epoxy 기판에 취부되며 thermal 충전물(epoxy, silicon 계등)에 의해 case로 열이 전달되는 방열 체계이다. glass epoxy는 가격, 가공성, 양면실장, 작업 성이 좋고, through hole 부품 혼용이 가능하여 방열이 크게 문제 되지 않은 15W급이하에서 많이 사용된다. 그림 8은 glass epoxy 기판을 사용한 실장 구조의 예다.

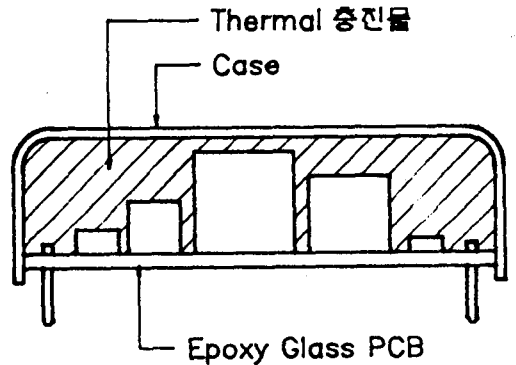


그림 8. glass epoxy 기판 사용구조

2) ceramic(Al_2O_3)기판

열전달이 우수하고 print저항 사용이 가능하여 고밀도 설계에 유리하나 충격에 약하고, 가공이 어렵고, pattern 저항 때문에 대전류에 부적합하다. 그림 9는 ceramic 기판을 사용한 실장 구조의 예이고, 표 3은 ceramic기판에 사용할 수 있는 도체 저항의 비교치이다.

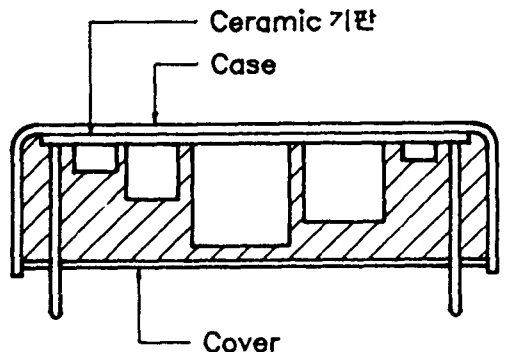


그림 9. ceramic 기판사용 구조

표 3. 세라믹 기판의 도체 저항 비교

도체 종류	도체 저항 폭:1mm, 길이:30mm, 두께:15 μ m
Pd-Ag	0.4735 Ω
Pt-Ag	0.1608 Ω
Cu	0.0457 Ω

3) 금속 기판

금속 (Al, Cu) 판위에 절연접착제로 동판을 붙여 그 판을 가공하여 만든 기판으로 별도의 case 없이 사용가능하고 대전류용으로 적합하다. 그러나 가격, 작업성, 절연도등의 단점이 있다. 주로 대전류용에 epoxy 보조기판 (control부)과 함께 사용된다. 그림 10은 금속기판을 이용한 실장구조 예다.

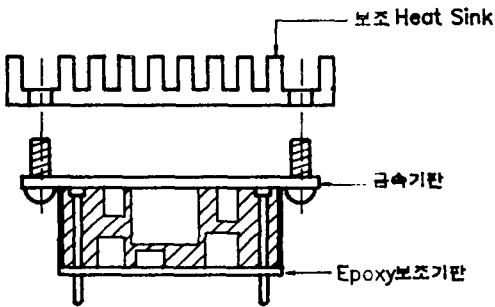


그림 10. 금속기판 실장 구조

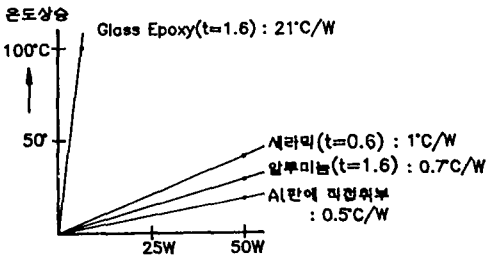


그림 11. 기판별 열저항

표 4. 기판별 특성 비교

항목	열저항	도체저항	양면실장	열팽창률	가공성	강도
세라믹	○	△	○	◎	△	△
glass epoxy	×	◎	◎	○	○	○
금속기판	◎	○	×	△	△	◎

3. 방열 설계

방열설계는 부품의 손실에 의한 온도 상승이 최고 사용 주위온도에서 부품의 junction 절대치를 초과하지 않도록 열저항이 낮게 설계해야 한다. 이에 따라 부품별 junction 상한 온도와 손실, 전원의 동작 주위 온도 상한, 열전달경로의 열저항을 구하고 case 방열 능력을 설계한다. 다음은 ceramic 기판을 사용한 15W급 전원의 방열 설계 예이다.

1) 부품별 junction 상한 온도

부품 data book 에 표시된 Junction 상한온도, 혹은 derating곡선 그래프, 손실 Pd와 열저항, 최고 사용주위 온도로 부터 구할수 있다.

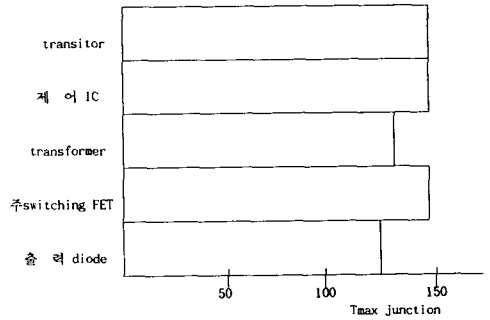


그림 12. junction 온도 상한

2) 손실 분포

48V 입력 5V/3A(15W) 출력, 효율 83%의 DC/DC converter 손실 분포의 예이다.

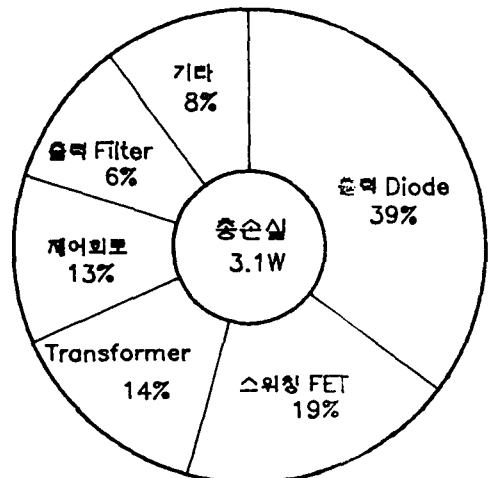


그림 13. 손실분포

3) 방열 구조 및 방열 경로의 열저항에 의한 case 상한 온도 및 방열 능력 계산

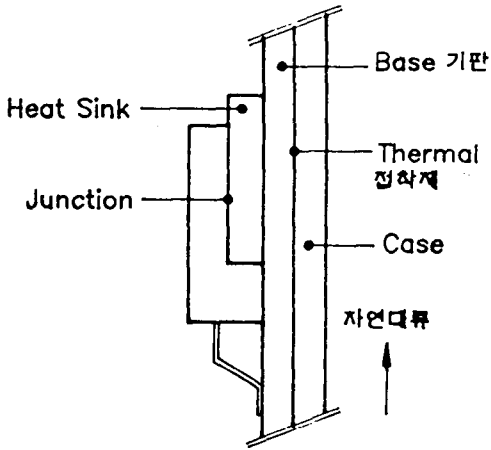


그림 14. 방열구조 및 열전달 경로

- 부품 열저항 $R_{th\ j-c} = R_{th\ j-h/s} + R_{th\ h/s-b} + R_{th\ b-c}$
- 온도상승 $\Delta T = R_{th\ j-c} \times P_d$

표 5. 부품별 손실에 의한 온도 상승

부품	열저항 (Rth jc)	손실 (Pd)	온도상승	case한온도	비고
출력 diode	5.8℃/W	1.21W	7.02℃	117℃	LD-pack
주switching FET	7.8℃/W	0.59W	4.60℃	145℃	D-pack
transformer	25℃/W	0.22W	5.50℃	124℃	· EPC-13 · coil손실
Control IC	17℃/W	0.25W	4.25℃	120℃	16pin SOIC

- 계산값에 의해 case 관리 상한 온도는 117℃ 이며 주위온도 +85℃ 까지 사용 하기 위해서는 Case 방열 능력은 열저항이 $R_{th\ c-a} = 9.6℃/W$ 이하로 설계 되어야 한다.

$R_{th\ j-c}$: junction 에서 case 까지의 열저항

$R_{th\ j-h/s}$: junction 에서 부품 heat sink 까지의 열저항

$R_{th\ h/s-b}$: 부품 heat sink 에서 base 기판까지의 열저항

$R_{th\ b-c}$: base 기판에서 case 까지의 열저항

$R_{th\ c-a}$: case 에서 주위온도로의 열저항

4. on-board 전원 기능 및 특징

1) 과전류 보호 개선

그림 15의 수하특성과 같이 short 전류가 출력 diode 및 부품 정격을 넘지 않도록 2중 보호 회로가 채택 된다.

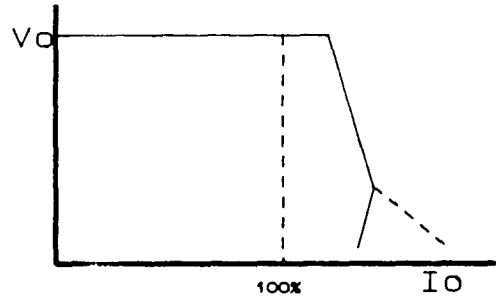


그림 15. 과전류 보호 수하 특성

2) 과전압 보호

과전압 원인제거후(수리) 재사용 개념 (shut down 방식)이 아닌 수리 불가능한 개념으로 설계 되기 때문에 zener clamping 으로 과전압 파급만 방지하는 방법이 효과적이다.

3) V-adj단자

전압 조정용 가변저항을 외부에 추가하여 사용할 수 있도록 V-adj 단자를 인출한다.

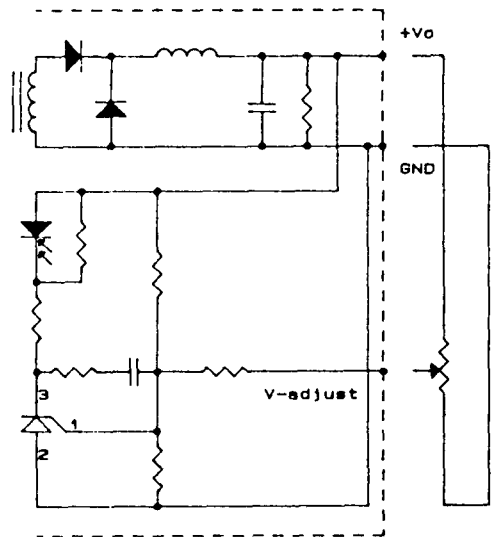


그림 16. V-adj 회로

4) remote on/off

입력선의 switch를 사용하지 않고 TTL 신호로 전원의 on/off 제어를 할수 있도록 remote on/off 단자가 인출된다.

5) in-rush 제한 및 외부 fuse

보드가 shelf에 삽입 됨과 동시에 전원이 투입되므로 입력 capacitor charge 전류로 인해 connector가 손상될 우려가 있다. 이때문에 입력 capacitor의 용량은 가능한한 작게 사용하여 in-rush를 제한하며 in-rush를 고려하여 fuse를 선정 입력 단자에 직렬 삽입하여 사용 하도록 설계된다.

6) 고전력 밀도


일반적으로 자연대류 방식에서 보조 heat sink 없이 사용되는 on-board 전원 (25W이하)의 전력 밀도는 4W~10W/in³이다. 전력밀도를 올리는데는 부품의 실장 문제 보다 case 방열능력이 문제가 된다. 보조 heat sink를 사용하거나 강제 공냉방식을 사용한 100W 이상의 전력 밀도는 20~28W/in³정도까지 상용화 되었다.

Ⅲ. 결 론

본고에서는 주로 package 전원에서의 중복된 내용

을 피하고 on-board 전원에서의 고려 사항만 고찰해 보았다. 이제 on-board 전원 향후 과제는 높이를 processor 나 memory IC 와 같은 높이로 줄이며 고밀도 실장을 위해서는 효율의 증대와 열저항의 감소가 요구되며 신뢰도의 증대 실장 기술 (SMT)등의 개발이 요구된다. 높이를 줄이기 위해서는 고주파 대응부품, transformer의 core 및 권선기술(planar 권선) 등의 개발이 요구되며 효율증대를 위해서는 Vf 가 낮은 SBD 개발 혹은 동기 정류기술에 대한연구, on 저항및 input capacitance가 작은 FET 개발, 저손실 자심 재료등의 개발이 요구된다. 이제 on board 전원기술의 성과는 재료 기술, 부품기술등의 주변 기술의 바탕위에서 기대된다 할수 있겠다.

參 考 文 獻

- [1] Keith H.billing handbook of switch-mode power supplies, MCGraw - Hill publishing company. 3 - 67
- [2] Switching regulator technolgy. Japan industriy engineering center p108 - 113
- [3] 전원회로 설계 마스터.전자기술연구회 p123 - 134. 

筆者紹介



林 範 善

1961年 12月 15日生

1982年 2月 안양 공전 전자과 졸업

1984年 12月 ~ 현재 (주)동아전기 부설 전원연구소 선임연구원

주관심 분야 : On - board



魏 啓 祚

1958年 2月 28日生

1982年 2月 전남대학교 계측제어 공학과 학사

1985年 6月 ~ 현재 (주)동아전기 부설 전원연구소 선임연구원

주관심 분야 : 박형 전원