

고속 광통신용 PIN-전치증폭기 수광모듈 제작 및 특성 측정*

박찬용 · 박경현 · 강승구 · 송민규 · 김홍만 · 황인덕 · 박형무

한국전자통신연구소 화합물반도체연구부

윤태열 · 심창섭

한국전자통신연구소 광통신연구실

유 지 범

성균관대학교 재료공학과

정 종 민

한국과학기술원 전기·전자공학과

(1993년 12월 30일 받음)

단일모드 광섬유를 부착한 고속 광통신용 PIN-전치증폭기 모듈을 GaInAs PIN 광검출기와 GaAs 전치증폭기를 하이브리드로 집적하여 제작하였다. PIN 광검출기의 정전용량은 0.35 pF이었으며 이 소자의 수광직경은 20 μm 였다. 제작된 수광모듈의 -3 dB 차단주파수는 2 GHz 이상이었으며, 2.5 Gbps NRZ (PRBS=2²³-1) 입력광신호에 대해 비트오율이 10⁻⁹일 때 -25.2 dBm의 수신감도를 보였다.

I. 서 론

광수신기는 광송신기, 광전송로 및 광수신기로 구성되는 광전송시스템의 성능을 결정짓는 중요한 부분의 하나로 광섬유를 통해 전송되어온 약한 광신호를 검출하여 원래의 디지털 전송신호 형태로 복원하는 역할을 담당하며 기본적으로 광검출기(수광소자), 증폭기, 디지털 신호처리회로로 구성된다. 이 중에서 수광소자와 전치증폭기 부분은 전체 광수신기의 대표적인 성능평가 기준인 대역폭과 수신감도를 결정하게 되므로 고속화, 저잡음화 및 넓은 다이내믹 레인지를 얻기 위한 방향으로 끊임없이 연구 개발이 이루어지고 있는데, 이러한 연구 방향의 주류는 수광소자와 전치증폭기를 집적화하는 것이다. 광수신기에서 수광소자-전치증폭기 집적기술은 단일광전집적회로(Monolithic OEIC) 기술 및 하이브리드 집적기술로 크게 나누어진다. 단일광전집적회로 기술은 수광소자와 전치증폭기를 단일기판상에 집적시킨 것으로 수광소자가 연결된 전치증폭기의 입력정전용량을 줄이

므로써 빠른 응답과 좋은 수신감도를 기대할 수 있다. 이 기술은 현재 많은 관심을 받고 있고 궁극적으로 매우 유용한 기술이지만 실질적으로 많은 시스템에 빨리 응용되지 못하고 있다. 이는 서로 다른 기능을 갖는 소자, 즉 서로 다른 최적구조를 갖는 광소자와 전자소자를 동일 기판(웨이퍼)상에 집적화해야 하는 어려움에 기인한다.^[1]

하이브리드 집적방식은 수광소자와 전치증폭기가 각각 최대성능을 갖도록 설계하고 제작한 후 동일 패키지내에 하이브리드로 집적하므로 기존의 패키징된 개별 소자 조합시 인터페이스에 발생하는 기생특성들을 많이 제거할 수 있을 뿐만 아니라 회로파라미터를 쉽게 제어할 수 있어서 대역폭과 잡음특성을 좋게 할 수 있는 장점이 있다. 특히 이 방법은 기존의 수광소자와 상용가능한 전치증폭기를 이용하여 구현할 수 있으므로 그 실용성이 매우 높으며,^[2] 주로 PIN-전치증폭기 구조로 구현되고 있다.^[3-6] PIN PD는 시스템 내부의 온도상승에 따른 수신감도 변화가 작고 구동전압이 낮으며 이득조절회로가 필요없기 때문에 광수신기의 측면에서는 회로구성이 간편하고 경제적이다. 따라서 LAN과 같은 근거리 기간전송망에서는 PIN 전치증폭기 타입의 수광모듈이 유리하

* 본 연구는 한국통신의 출연금에 의해 수행되었음.

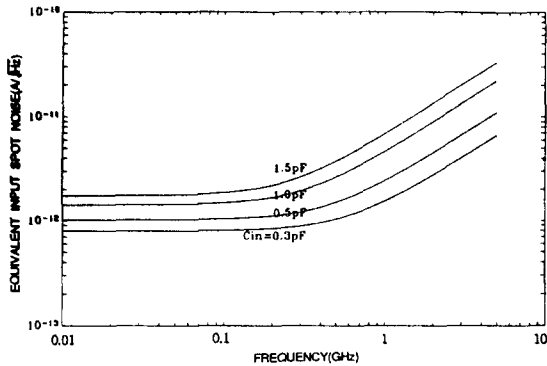


그림 1. GaAs 전치 증폭기의 입력 정전용량에 대한 잡음 특성.

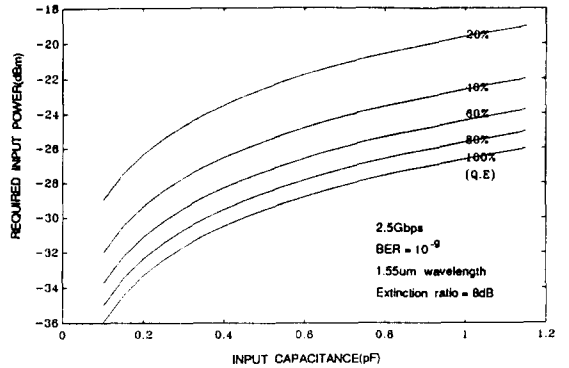


그림 2. 입력정전용량 및 양자효율에 대해 계산한 수신 감도 특성.

며 이는 본 연구의 한 배경을 이루고 있다.

본 연구에서는 장파장 영역에서 빠른 응답특성과 좋은 수신감도를 보이는 InGaAs PIN PD와 저잡음 GaAs transimpedance형 전치증폭기를 집적화하고 단일모드 광섬유를 부착하여 PIN-FET 광수신 모듈을 제작하고, 2.5 Gbps 동작속도에서 측정된 결과를 보고하고자 한다.

II. 수광소자 변수가 수신감도에 미치는 영향

PIN-FET을 수광소자+전치증폭기 형태로 광수신기의 첫단으로 사용할 때 고려하여야 할 잡음성분은 FET gate의 누설전류 및 PIN PD의 누설전류에 의한 산탄잡음(Shot Noise), PIN PD 및 FET 입력단 바이어스 저항에 의한 열잡음, FET 채널의 열잡음, gate 유도잡음 및 상관잡음이다. PIN-FET 광수신기의 입력 총 등가잡음전력밀도는 식 (1)과 같다.^[7,8]

$$\langle i_n^2 \rangle = \left(\frac{4kT}{R_L} + 2qI_L \right) I_2 B + \frac{4kT\Gamma}{g_m} \left\{ \frac{I_2 B}{R_L^2} + (2\pi C_T)^2 I_3 B^3 \right\} \quad (1)$$

여기서 R_L 은 PIN PD 및 FET 입력단 바이어스 저항치, g_m 은 FET의 트랜스 컨덕턴스, I_L 은 총누설전류(PD와 FET gate의 누설전류의 합), Γ 는 FET의 잉여잡음계수(Excess Noise Factor), C_T 는 광수신기 입력단에서 총 정전용량, B 는 bit rate이며, NRZ 데이터를 가정하면 I_2 및 I_3 는 Personick Integral로 알려진 상수로 각각 0.56 및 0.087이다. 이 때 광수신기의 수신감도는 식 (2)와 같다.

$$\eta \langle P \rangle = \left(\frac{h\nu Q}{q} \right) \langle i_n^2 \rangle^{1/2} \frac{(1+r)}{(1-r)} \quad (2)$$

여기서 η 는 PIN PD의 양자효율(광섬유와의 결합효율 포함), $\langle P \rangle$ 는 광수신기로 입력되는 평균수신 광전력, ν 는 입력광의 주파수, r 은 발광원의 소광비(extinction ratio), Q 는 최대 허용 BER(Bit Error Rate)과 관련된 상수로 BER이 10^{-9} 일 때 약 6이다. 식 (1)과 (2)에서 보는 바와 같이 전송속도가 커지면 수신감도는 B^3 항에 포함된 변수인 C_T 값에 주로 영향을 받게 된다. 즉, 누설전류는 bit rate가 Gbps급인 전송속도에 대해서는 거의 영향을 미치지 않으며 양자효율은 식 (2)에 포함된 항으로 정전용량에 비해 훨씬 영향이 적다. 따라서 Gbps급 고속 광통신용 수광소자는 정전용량을 줄이는 것이 가장 중요함을 알 수 있다. 정전용량의 최소화 이외에도 PIN PD 측면에서는 가능한 한 작은 누설전류와 큰 양자효율을 갖도록 제작하는 것이 바람직하다.

그림 1은 본 연구에서 사용한 GaAs preamplifier(AT&T, 모델명: HG1210AXA)의 등가입력잡음전류 곡선이다. 이 입력잡음 특성으로부터 수광소자의 입력 정전용량에 따른 PIN-FET 모듈의 수신감도를 예측할 수 있다. 2.5 Gbps NRZ code를 가정하고 10^{-9} BER, 입력 광파장 및 extinction ratio를 1.55 μm , 8 dB로 가정하면 입력정전용량 및 양자효율(결합효율 포함)의 변화에 따른 수신감도는 그림 2와 같다. 따라서 40% 및 60%의 수광소자의 양자효율(quantum efficiency; 광섬유와의 결합효율 포함)에 대해 -28 dBm의 수신감도를 위해서 요구되는 수광소자와 서브마운트의 총정전용량은 각각 0.3 pF 이하 및 0.4 pF 이하임을 알 수 있으며 -26 dBm을 얻기 위해서는 0.5 및 0.7 pF 이하여야 함을 계산을 통해 알 수 있다. 또한 80% 이상의 양자효율 및 0.3 pF의 총 입력정전용량을 가정하면 -30 dBm의 수신감도도 가능함을 알 수 있다.

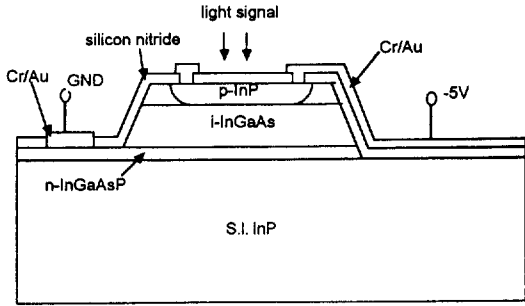


그림 3. PIN-PD구조 단면도.

III. 수광모듈 제작

1. 칩 제작

제작한 수광소자의 구조는 그림 3과 같으며 기생정전용량을 줄이기 위해 반절연 InP 기판을 이용하였다. 결정성장엔 LPE를 이용하여 n-type으로 $10^{18}/\text{cm}^3$ 도핑된 InGaAsP를 $1.0\ \mu\text{m}$ 두께로 성장하고 불순물 농도가 적은 InGaAs를 $2\ \mu\text{m}$ 가량 성장한 다음 MOCVD를 이용하여 InP를 $0.8\ \mu\text{m}$ 성장시켰다. InGaAsP층은 음접촉저항의 감소와 선택에칭 특성의 향상을 위해 밴드갭 과장이 $1.3\ \mu\text{m}$ 가 되도록 조절하였다. InGaAs층의 잔류불순물 농도를 최소화하기 위해 LPE로 에피를 성장하기 전에 $670\ ^\circ\text{C}$ 의 수소분위기에서 20시간 동안 용액을 baking하였다. InGaAs 위에 InP의 성장은 LPE로는 매우 어려우므로 MOCVD로 하였다. InP 성장에 사용된 MOCVD 시스템은 SPIRE사의 SPI-450으로 barrel형의 susceptor를 가지며 RF에 의해 기판이 가열된다. InP의 성장은 $600\ ^\circ\text{C}$ 에서 이루어졌으며 Trimethyl Indium과 10% PH_3 이 원료물질로 사용되었다. 이때 이송가스로는 수소를 이용하였으며 총 사용 가스 유량은 $4.5\ \text{lpm}$, 성장속도는 $0.7\ \mu\text{m}/\text{hr}$ 였다.

성장이 끝난 에피는 깨끗이 세척한 후 메사에칭을 하였다. 메사에칭은 리쏘그라피 후 포토리지스터를 에칭마스크로 하여 $\text{HCl}:\text{H}_3\text{PO}_4$ 를 1:1로 섞은 용액으로 InP를 약 30초간 선택에칭한 후 $\text{H}_3\text{PO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 의 1:1:5 혼합용액으로 InGaAs층을 약 5분간 선택에칭 하였다. 이 혼합용액은 InGaAsP에 대해서 에칭속도가 매우 느리므로 InGaAs만 에칭이 이루어지도록 멈출 수 있다. 그 다음 본딩패드에 의한 정전용량을 없애기 위해 p-contact pad 부분을 에칭하여야 하는데 본딩이 이루어질 부분의 정전용량을 제거하기 위해 포토리지스터를 에칭마스크로 하여 0°C $3\text{H}_2\text{SO}_4:1\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 용액으로 n-

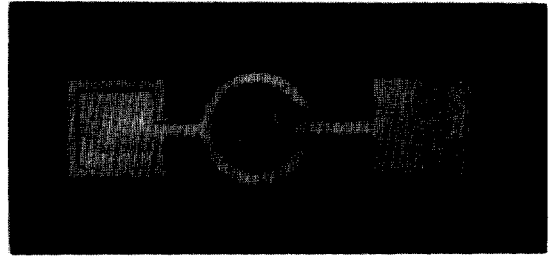


그림 4. 제작된 PIN-PD의 사진.

InGaAsP를 에칭하였다. 그 다음 PECVD 방법으로 SiN_x 를 증착시키고 이를 마스크로 하여 500°C 의 온도에서 7분간 Zn-diffusion(Zn 확산)을 실시하였는데 이 경우 n-type 도핑농도가 $2 \times 10^{16}\ \text{cm}^{-3}$ 인 InP에 대해 약 $1\ \mu\text{m}$ 가량 확산된다. InGaAs 층에서의 Zn 확산속도는 InP 층에서보다 느리므로 500°C 에서 7분간 확산할 경우 InGaAs 층으로 약간 확산되는데 이는 I-V 측정으로 확인할 수 있다. 즉 500°C 에서 5분간 확산된 시료의 built-in potential은 $1.1\ \text{V}$, 7분간 확산된 시료의 built-in potential은 약 $0.5\ \text{V}$ 로 전자는 밴드갭이 큰 InP에서 pn 접합이 이루어졌음을 알 수 있고 후자는 밴드갭이 작은 InGaAs에서 pn 접합이 이루어졌음을 알 수 있다. pn 접합이 이루어진 시료는 $3\text{H}_2\text{SO}_4:1\text{H}_2\text{O}_2:1\text{H}_2\text{O}$ 용액으로 InP 표면을 약 10초간의 에칭을 하였으며 높은 온도로 열처리함으로써 나빠진 반도체-유전체 계면상태를 제거하기 위해 확산마스크로 이용한 SiN_x 를 제거하였다. p-층 전극패드와 p-InP의 전기적 절연 및 무반사막 형성을 위해 SiN_x 를 PECVD 방법으로 다시 증착하였다. 마지막으로 Lift-off 방법을 이용하여 p- 및 n-면 전극을 동시에 형성하였다. 사용한 금속은 Cr/Au($500\ \text{\AA}/5000\ \text{\AA}$)였다. 제작된 칩의 사진을 그림 4에 나타내었다.

2. PIN-FET 모듈 제작

PIN-FET 모듈의 구성은 그림 5와 같다. PIN-FET 모듈에서 FET 회로부는 GaAs FET 칩으로부터 세라믹 인쇄회로 기판상에서 transimpedance amplifier를 구성한 AT & T사 제품을 이용하였고 PIN PD는 앞서 설명한 바와 같이 제작하여 이용하였다. PIN-FET 모듈의 내부 배치는 FET 회로부, PD부 및 부차 광섬유 정렬/고정부로 나눌 수 있는데 FET 회로부는 패키지의 SMA 및 bias 공급단자들과 직결되며 PD부는 PD mount에 의해 PD 칩이 수직으로 놓여지며 PD 칩과 FET 사이는 최소의 기생정전용량 및 인덕턴스로 접속될 수 있도록 PD mount의 형태 및 배치를 결정하였다. 광섬유 정렬/고정

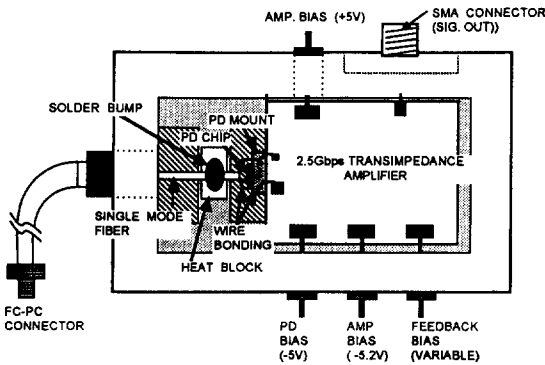


그림 5. PIN-FET 모듈의 구성.

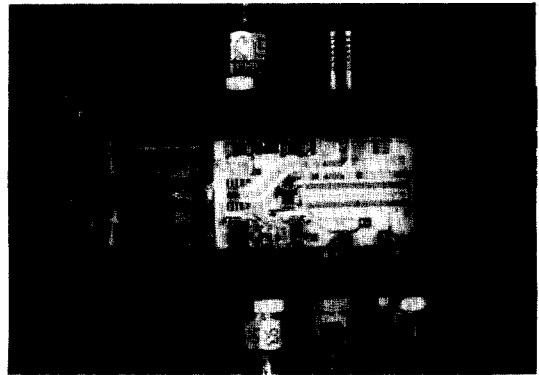


그림 6. 제작된 PIN-FET 모듈.

부는 외부의 정밀 positioner arm이 광섬유를 잡고 정렬할 수 있는 공간과 정렬된 광섬유를 고정하기 위한 solder 용융기능을 갖는 지지대(Heat block)로 구성하였다. 패키징의 순서를 구체적으로 기술하면 다음과 같다. 먼저 황동으로 제작한 패키지에 각 부분의 soldering을 위해 금을 도금하고 melting point가 221°C 인 96.5% Sn (주석)과 3.5% Ag(은)의 혼합물인 solder를 이용하여 전치증폭기를 패키지에 부착하였다. 전치증폭기를 패키지에 부착한 후 각 바이어스 공급단자 및 SMA 커넥터와 전치증폭기의 바이어스 패드 및 신호출력 패드 사이를 soldering하였다. PD 칩이 die 및 wire 본딩된 PD mount를 부착될 광섬유 측에 대해 7° 정도 기울어진 상태에서 FET 접속패드에 최대한 접근되는 위치에 Pb/Sn/Cd solder로 die bonding 하였다. 부착될 광섬유는 그림 5의 FC-PC 커넥터를 안정화 광원에 접속하여 PD 칩에서 검출되는 광전류를 monitoring 하면서 분해능 0.1 μm의 micro-positioner로 정렬한 후 Heat block을 사용하여 전류를 0.8 A 이상 흘려 발생시킨 열을 이용하여 solder를 용융시키면서 단일모드 광섬유를 고정하였다. 광전류 측정값이 최대가 되는 정렬 지점에서 광섬유를 고정시켰으나 광섬유 고정 후 온도차에 의한 solder의 수축에 의해 20% 정도의 수광효율이 감소되는 정렬오차를 보였다. 그림 6에 PIN-FET 모듈의 사진을 나타내었다.

IV. 특성 측정 및 논의

그림 7은 제작된 칩의 C-V 특성을 보인 것으로 정전용량이 동작전압인 -5 V에서 0.35 pF임을 알 수 있다. 여기에 PD mount의 정전용량 0.04 pF이 병렬로 연결되므로 총 입력 정전용량은 0.4 pF이다. 제작된 칩의 압전류

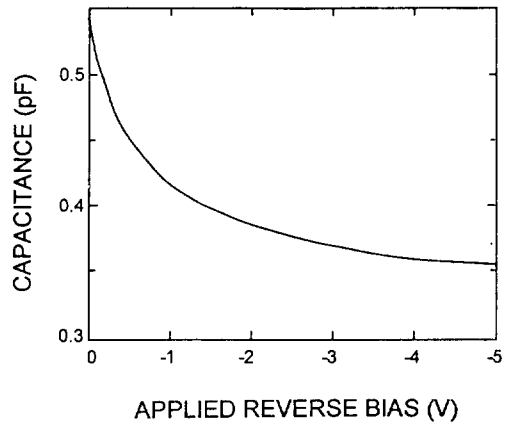


그림 7. 제작된 PD의 C-V 특성 곡선.

측정결과 -5 V에서 -1 nA의 좋은 특성을 보였으며 파장이 1.3 μm인 CW 동작 LD에 대한 광전류 측정 결과 입력광파워가 18 μW일 때 15 μA의 광전류를 보였는데 이는 양자효율이 80% 이상임을 뜻한다. 이는 CW 상태에서의 결과이므로 양자효율이 높은 것처럼 측정되었으나 고속 변조된 빛에 대해서는 양자효율이 감소될 것으로 추측된다. 그 이유를 설명하면 다음과 같다. 이 소자의 pn 접합에 대한 C-V 측정 결과 공핍층의 잔류불순물 농도가 약 $9 \times 10^{15} \text{ cm}^{-3}$ 였으며, 이로 인해 -5 V에서의 depletion width는 약 1 μm로 계산된다. 그러나 결정성장된 광흡수층의 두께가 약 2 μm이므로 연속적인 빛에 대해서는 depletion 되지 않은 InGaAs 층에서 광흡수에 의해 생성된 캐리어중 일부도 광전류에 기여하게 되고 양자효율 측정 결과와 같이 80%의 양자효율을 보일 수 있으나 고속으로 변조된 빛에 대해서는 공핍층에서 흡수된 빛에 의해 생성된 전자-정공쌍만이 광신호에 기여하게 되고 depletion되지 않은 n-InGaAs 흡수층에서 생

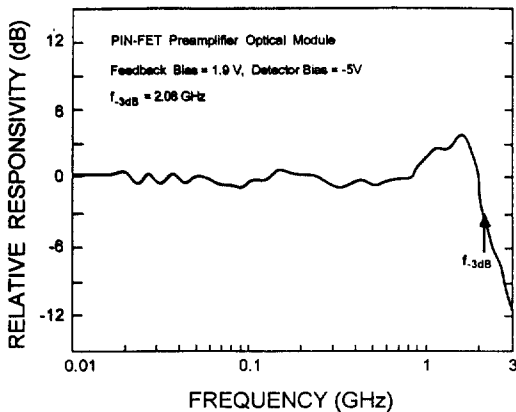
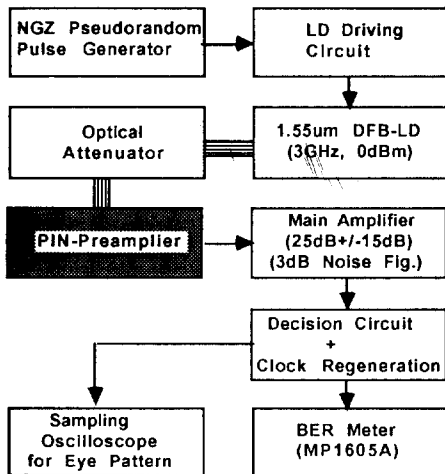


그림 8. PIN-FET모듈의 -3 dB 차단 주파수 특성.



▨ OPTICAL PATH

그림 9. 수신감도 및 eye pattern 측정장치 구성 블록도.

성된 정공은 공핍층으로 천천히 확산되므로 압전류와 비슷한 효과를 주기 때문에 유효 양자효율은 감소하게 된다.

그림 8은 3 GHz까지 측정할 수 있는 lightwave component analyzer (HP8702)를 이용하여 PIN-FET 모듈의 소신호 응답 특성을 측정된 결과이다. FET의 feedback 바이어스 -1.9 V에서 2 GHz의 -3 dB 차단주파수 특성을 보이고 있다. 이는 2.5 Gbps의 bit rate에 대한 차단주파수 요구조건인 1.75 GHz 이상을 만족시키는데 feedback 바이어스를 조절하면 이득 및 대역폭이 조절된다. 이 때 이득-대역폭은 trade-off 관계를 보이게 된다. 수신감도 특성을 조사하기 위해 그림 9의 블록도와 같은 측정시스템을 이용하였다. NRZ(Non return to zero)

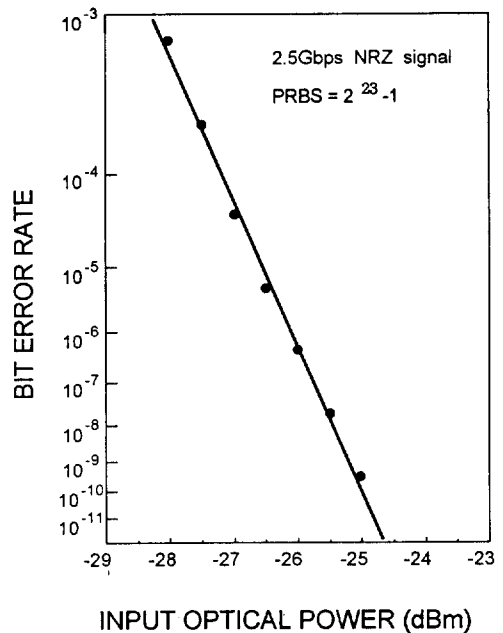


그림 10. 입력광 파워에 대한 비트 오류(BER) 곡선.

Pseudo random pulse generator에서 2.488 Gbps 신호 (PRBS=2²³-1, PRBS: Pseudo Random Binary Sequence)를 생성하여 1.55 μm DFB LD(Distributed Feedback Laser Diode)를 구동하고 광출력을 가변광감쇄기를 통과시킴으로써 광출력의 크기를 조절하였다. 1.55 μm DFB LD의 임계전류는 13 mA, 동작시 pre-bias는 1.2 I_{th}였고 Extinction ratio는 8 dB였다. 가변광감쇄기를 이용하여 입력광파워를 조절하면서 BER를 측정한 결과가 그림 10에 나타나 있다. 광파워가 -25 dBm일 때 비트 오류(BER)은 4 × 10⁻¹⁰였으며, 10⁻⁹ BER에서 수신감도는 -25.2 dBm, 10⁻¹¹ BER에서는 -24.7 dBm인 것으로 각각 측정되었다. 본 연구에서 사용한 PIN PD 모듈의 입력 총정전용량은 0.4 pF이고 양자효율을 40%(1 μm 두께의 공핍층을 갖는 InGaAs의 경우 1.55 μm 파장의 빛에 대해 약 50%가 흡수된다. 여기에 광섬유-PD 수광영역의 광 결합효율을 약 80%로 잡으면 총 양자효율은 40%로 근사된다.)임을 감안하면 그림 2에서 계산한 결과와 약 1.4 dB의 차이를 보이고 있다. 이 차이는 입력정전용량 계산에서 패키징시 인가되는 기생정전용량(보통 0.1 pF 이하로 작은 값이나 여기서는 0.1 pF당 1 dB의 수신감도 손실을 준다.)을 고려하지 않은 점과 수신감도 측정시 feedback 바이어스를 최적화하지 못한 점 및 광원의 발광패턴의 불완전성(상승-하강시간 및 relaxation oscillation) 등에 그 원인이 있을 것으로 여겨진다. 본 실험

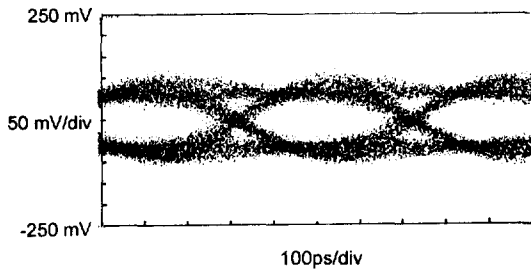


그림 11. 2.5 Gbps NRZ pseudorandom 광신호에 대한 eye 패턴

결과 수신감도 향상을 위한 개선점으로는 정전용량의 감소 및 광전변환 효율의 상승을 들 수 있다. 가령 에피층 성장시 흡수층의 잔류불순물 농도를 $2 \times 10^{15} \text{ cm}^{-3}$ 이하로 낮출 경우 -5 V 바이어스에서 수광소자의 공핍층 폭이 $2 \mu\text{m}$ (내부양자효율 ~75%) 이상이 되며, 정전용량 또한 0.3 pF 이하로 줄어들 것이다. 이 경우 광섬유와 수광소자 사이의 광결합효율을 90% 이상으로 증가시킨다면 -28 dBm 이하의 좋은 수신감도를 기대할 수 있다. 그림 11에 -25.2 dBm의 입사광파위에 대한 출력단에서의 Eye Pattern을 보였다.

V. 결 론

PIN-FET 전치증폭기 모듈을 제작하고 그 특성을 측정하였다. 수광소자의 수광영역의 직경은 $20 \mu\text{m}$ 였고 pn 접합영역의 직경은 $30 \mu\text{m}$ 였다. 이 경우 수광소자의 정전용량은 0.35 pF이었으며 이를 PIN-FET 형태로 모듈화하여 BER이 10^{-9} 일 때 수신감도가 -25.2 dBm, 10^{-11} 일 때 수신감도는 -24.7 dBm의 결과를 얻었다. 본 연구에서 제작한 PIN-전치증폭기 모듈은 2.5 Gbps 전송속도에서 30 km 이하의 단거리 광통신시스템, LAN, 광CATV 기간전송망 등에 사용될 수 있을 것으로 보여지며 성능을 개선할 경우 -28 dBm 이하의 수신감도도 기대할 수 있다. 이를 위해서 PIN PD 측면에서는 양질의

에피를 성장하여 정전용량을 낮추고 양자효율을 증가시키는 것이 중요한 과제라 하겠다.

감사의 글

본 연구에 많은 도움을 주신 한국통신 사업개발단 시스템개발국 여러분께 감사드립니다.

참 고 문 헌

- [1] S. R. Forrest, "Monolithic Optoelectronic Integration: A New Component Technology for Lightwave Communication", J. Lightwave Technol., **LT-3**, 1248(1985).
- [2] D. R. Smith, et al., "p-i-n/FET Hybrid Optical Receiver for Longer-wavelength Optical Communication Systems", Electron. Lett., s30(1989).
- [3] H. Yano, et al., "Low-Noise Current Optoelectronic Integrated Receiver with Internal Equalizer for Gigabit-per-second Longwavelength Optical Communications", J. Lightwave Technol., **LT-8**, 1328 (1990).
- [4] B. L. Patel, et al., "High Performance 10 Gbit/s Optical Transmission System Using Erbium Doped Fibre Pre-amplifier", Electron. Lett., **27**, 2179(1991).
- [5] K. Kitamura, et al., "Broadband Receiver Module for 10 Gbit/s Optical Transmission", Electron. Lett., **27**, 1435(1991).
- [6] M. Park, et al., "New Low-noise PIN-HEMT Optical Receiver for 10 Gbit/s Signal Detection", OFC/IOOC '93 Technical Digest, p15(1993).
- [7] R. G. Smith and S. D. Personick, chap.4 in *Semiconductor Devices for Optical Communication* (Springer-Verlag, 1980).
- [8] S. R. Forrest, chap.4 in *Semiconductors and Semimetals*, vol. 22-D (Academic Press, 1985).

Fabrication and Characterization of PIN-Preamplifier Module for High Speed Optical Receiver

Chan Yong Park, Kyung Hyun Park, Seung Koo Kang, Min Kyu Song, Hong Man Kim,
In Duk Hwang and Hyung Moo Park
Compound Semiconductor Division, ETRI, Taejeon 305-606, Korea

Tae Yeol Yoon and Chang Sup Shim
Optical Communication Section, ETRI, Taejeon 305-606, Korea

Ji Beom Yoo
Department of Materials Engineering, Sungkyunkwan Univ., Suwon 440-746, Korea

Jong Min Jeong
Department of Electrical and Electronic Engineering, KAIST, Taejeon 305-606, Korea

(Received: December 30, 1993)

We fabricated a single mode fiber pigtailed PIN-preamplifier front-end receiver module for the high speed optical receiver. Hybrid method was used to integrate GaInAs PIN photodiode and transimpedance type GaAs preamplifier. The capacitance and the diameter of light receiving area of PIN photodiode were 0.35 pF and 20 μm respectively. The -3 dB cut-off frequency of PIN-preamplifier module was above 2 GHz, and the sensitivity of the module at 2.5 Gbps NRZ (PRBS=2²³-1) signal was -25.2 dBm at 10⁻⁹ BER.