

論文94-31A-3-9

최적의 IC 설계와 통계적 분석을 위한 새로운 설계 환경

(A Novel Framework for Optimal IC Design and Statistical Analysis)

李在勳*, 金敬昊*, 金榮吉*, 金冥和**

(Jai Hoon Lee, Kyung Ho Kim, Yeong Gil Kim and Kyung Hwa Kim)

要 約

회로 최적화와 통계적 분석을 위한 새로운 설계 환경인 SENSATION[®] 개발되었다. 이 환경은 실시간 시뮬레이션과 최적의 값에 도달하기 위한 자동화 알고리즘을 제공한다. 또한 Monte Carlo 해석, 최악 조건 해석, Sensitivity 해석을 통한 통계적 분석 환경이 제공된다. 이러한 기능은 여러 동작 조건 및 회로 성능과 관련된 제조 공정 파라미터들의 영향을 특정짓기에 용이하다. 실험 결과를 통해 목적 함수의 최적해를 구함이 검증되어졌다.

Abstract

A New environment SENSATION for circuit optimization and statistical analysis has been developed. It provides real time simulation and includes automatic algorithms to assist for reaching optimal solution. Furthermore, statistical analysis environment is presented which aids in Monte Carlo analysis, worst case corner analysis, and sensitivity analysis. These capabilities facilitate the characterization of the effects of several operating conditions and manufacture process parameters on the design performances. We verify that the proposed methods can obtain the optimal solution of the objective function through several experimental results.

I. 서론

최근 VLSI 설계는 일련의 제약 사항들을 만족하면서 주어진 사양을 만족해야되는 복잡한 상관 관계가 요구되고 있으며^[1] 특히 기억 소자와 같은 특정 분야의 설계는 공정 또는 설계의 제약, 회로간의 상호 영

향 등의 깊은 이해가 필요하다. 때문에 아날로그 회로의 설계는 적용 분야와 IC 제조 공정에 많은 경험이 있는 전문가들의 손에 의해 이루어지고 있으며 knowledge-intensive한 설계 과정으로 인식되어 왔다.^[2] 하지만 수작업을 통한 IC 설계는 설계의 복잡성뿐만 아니라 설계 시간이 설계자의 회로 설계 능력과 밀접하고 결과의 최적성을 보장하기 어려워 설계를 효율적이고 정확하게 행하려는 설계 자동화의 노력이 있어왔다.^[3] 설계 자동화의 개념이 최근에야 디지털 IC 회로 설계에서 아날로그 회로 설계 분야로 확장되기 시작한데에는 아날로그 회로 설계 과정 고

* 正會員, ** 準會員, 三星電子 메모리본부 CAE 그룹
(CAE Group, Memory Device Business,
Samsung Electronics)

接受日字 : 1993年 3月 11日

유의 복잡성에 기인한다. 디지털 관점에서의 회로 동작 특성은 주로 면적과 소비 전력 그리고 지연시간에 중점을 두고 결정되지만 아날로그 관점에서는 요구되는 기능과 사용되는 환경에 따라 보다 다양한 복잡성이 존재하기 때문이다.

Fixed-topology 회로의 회로 특성을 최적화 시키기 위해 수치적인 기법을 이용하는 Algorithmic-based^[4] 방식은 일반적인 회로에 적용 가능하지만, 최적화 입력 초기치값의 설정이 최적화 결과에 많은 영향을 미치며 최적화 해석 조건의 수정과 반복 시뮬레이션을 위해 사용자의 계속적인 개입이 필요하고, 최종 결과 또한 사용자의 능력에 많이 좌우된다는 단점이 있다.^[5] 따라서 최적해를 보장하도록 하는 일련의 과정에 대한 자동화가 절실히 요구되며, 결과의 분석 또한 시뮬레이션이 완료된 후에 이루어지면 분석 까지의 시간이 많이 소요되므로 시뮬레이션이 수행되는 과정을 incremental하게 결과 분석할 수 있는 실시간 시뮬레이션을 가능케 하는 것이 필요하다.

한편 대부분의 시뮬레이션 툴들은 특정 물리양에 대한 회로 행위를 평가할 수 밖에 없기 때문에 원하는 성능을 구현하는 회로의 제조 수율등을 결정하는 문제에는 통계적인 해석 방법의 접근이 필요하게 되었다.

^[6] 만족할 만한 수율을 얻기 위해서는 설계된 회로가 공정상의 변화를 고려한 가운데 평가되어야 하며 반복하여 설계 parameter들을 수정해 나가야 한다. 본 논문의 시스템에서는 이러한 통계적인 분석^[7]을 가능케 하기 위해 Monte Carlo 분석, worst-case corner 분석, sensitivity 분석 기능을 제공한다.

여러 툴들을 하나의 환경하에 통합함으로써 설계 시간을 단축하고, 설계 과정을 자동화하기 위해서는 기존의 회로 시뮬레이션과 같은 하나의 기능을 수행하는 CAD툴이 아닌 설계 환경(Design Framework)의 개발이 선행되어야 한다.^[8] 때문에 아날로그 회로 설계의 자동화와 통합된 설계 환경의 개발이 꾸준히 요구되어 왔다. 본 논문에서는 회로 설계를 효율적으로 수행할 수 있는 환경을 구축함은 물론 설계의 자동화 및 최적화 그리고 통계적인 해석을 가능하게 해주는 툴에 대해 기술한다. 따라서 human error를 줄이고 각 설계 과정에서의 시간을 효율적으로 줄이기 위해 통합된 설계 환경을 제공하며 데이터의 integration을 통한 신뢰성 있고 정확한 데이터를 설계자에게 제공하도록 하였다.^[9] 기존 설계 방식에서 사용되고 있는 소자 크기별 회로 특성 분석도 실시간 시뮬레이션 및 화면 출력을 통하여 분석의 효율성을 높이고 있다. 또한 최적화 과정의 자동화를 통하여

사용자의 개입을 줄이고 결과의 최적성을 높였다. 또한 통계적인 분석이 가능토록 하여 여러 동작 환경과 제조 공정상의 영향을 분석하게 함으로써 설계된 회로의 안정성을 예측할 수 있도록 하였다.

본 프로그램을 사용하여 여러 회로에 적용해 본 결과 회로 특성 분석이 용이하였고 회로 특성의 사양을 만족하는 범위안에서 최종 결과를 얻기 까지의 시간 및 문서화에 필요한 시간이 줄어들었다. 먼저 SENSATION 시스템 구성도 및 구현 알고리즘에 대하여 기술하였고 실험 회로에 대한 적용 결과 및 고찰에 대하여 기술하였다.

II. SENSATION 시스템의 구성

SENSATION은 메뉴 driven 방식을 이용, X-window/Motif 그래픽 환경하에서 설계자로 하여금 설계의 최적화와 통계 분석을 가능하게 한다. 최적화 과정은 대화식과 자동식이 가능하며 또한 knowledge-assistant 알고리즘을 이용 최적의 트랜지스터 크기 를 자동으로 추출할 수 있다.

본 시스템의 구성은 core-engine과 6개의 모듈이 GUI(Graphic User Interface)와 IPC(Inter-Process Communication)을 이용하여 형성되었으며 전체적인 구성은 그림 1과 같다.

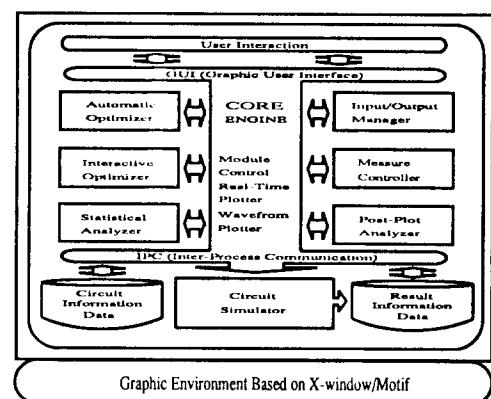


그림 1. SENSATION 구성도

Fig. 1. SENSATION configuration.

GUI는 사용자 명령과 core-engine 사이에 위치하여 강력한 사용자 편의성을 제공한다. 또한 IPC는 시뮬레이션의 수행 과정을 실시간으로 화면 출력시키며 시뮬레이션을 제어할 수 있게 한다. SENSATION에서 제공되고 있는 명령들을 표 1에 나타내었다.

표 1. SENSATION 명령 분류
Table 1. SENSATION command category.

I/O MANAGER	SWEEPING	OPTIMIZATION	MEASURE	OUTPUT ANALYZER	STATISTICAL ANALYSIS
FILE CONTROL	RANGE	INTERACTIVE	TRIG-TARG	REALTIME	MONTE CARLO
	STEP	AUTOMATIC	FIND-WHEN	WAVEFORM	
READ	POI	OBJECTIVES	FUNCTION	VIEW MANAGER	WORST CASE
	SWEEP	OPT-MODEL	EQUATION	PROCESS MANAGER	
PARAM CONROL	ALTER	RUN	CLEAR/DELETE	WAVE CALCULATOR	SENSITIVITY ANALYSIS
	CLEAR/RUN	QUIT	OK	PANEL MANAGER	
SAVE	QUIT		QUIT	UTILITY	
INFORM					
QUIT					

SENSATION의 구성 모듈은 I/O manager, Measure Controller, Interactive Optimization, automatic Optimization, Statistical Analyzer, Post Analyzer와 core로 구성되어 있으며 각 모듈의 기능은 다음과 같다.

1. I/O manager:

시뮬레이션에 필요한 입력 정보등을 받아들이는 부분으로서 파일 지정 및 메뉴를 통하여 입력을 받아 들인다. 회로 특성 분석에 필요한 입력 정보는 netlist와 해석 정보, 소자 파라미터, 최적화 해석 및 measure 정보등으로 나뉘어진다. 이러한 입력은 메뉴상에서 직접 keyboard 입력을 이용하거나 메뉴 선택 방법을 이용하여 기존의 파일을 선택함으로써 지정된다.

2. Measure Controller:

최적화를 위한 목적 함수 및 목적값의 지정이 이루어지는 모듈로서 지정 방식은 다음의 다섯 가지로 구분된다.

1) Trigger-Target 방식 :

상승시간, 하강시간, slew rate등과 같은 독립 변수들의 차이값을 목적 함수로 지정하고자 하는 경우에 사용한다.

2) Function 방식 :

RMS, MIN, MAX, Peak to Peak와 같은 함수 방식을 이용하여 출력 변수들의 해당 함수를 목적 함수로 이용하는 경우에 사용한다.

3) Find-When 방식 :

특정의 독립 또는 종속 변수들이 지정된 조건을 만족하는 경우의 값을 목적 함수로도 이용할 수 있다.

4) Equation 평가 방식 :

상기의 목적 함수들을 방정식을 이용하여 평가하고 이를 목적 함수로 적용할 수 있다.

5) Error 평가 방식 :

변수들의 결과값들간의 오차를 계산하여 목적 함수로 사용할 수 있다.

3. Optimization :

시뮬레이션 과정을 설계자가 분석하기 용이하도록 실시간 분석을 기본으로 제공하고 있으며 대화식 모드와 자동화 모드의 두가지로 구분된다. 첫째, 대화식 모드에서는 사용자가 지정한 최적화 분석 조건에 따라 결과 분석에 필요한 반복 횟수에 따른 시뮬레이션의 결과, 파라미터 값 및 오차값 등과 같은 정보를 출력해준다. 또한 파라미터 변화에 따른 시뮬레이션 결과 분석 환경을 제공해준다. 그리고 measure된 특정 결과를 parametric plot 형식으로 나타내 주고 있을뿐만 아니라 설계자가 지정한 전압, 전류 특성을 화면에 출력 시킨다. 또한 현재 작업의 진행도를 표시하여 사용자로 하여금 진행과정 및 전체 작업의 종료 시점을 예측하게 한다. 둘째, 자동화 모드에서는 특정의 룰에 따른 최적화 해석의 반복을 통하여 설계자의 설계 사양에 가장 근접한 결과를 추출해준다.

4. Post Analyzer :

파라미터값과 목적값과의 의존 관계를 결정짓기 위한 parametric plot이외에 결과 파형의 효율적인 분석을 위한 x축과의 교차점 추출과 특정 point에서의 1차, 2차 미분값 계산은 물론 zoom, pan, full, axis scaling, 파형의 색 변환등을 가능하게 하였다. 또한 출력 결과에 대한 문서화 기능을 용이하게 함으로 사용자의 편의성을 향상시켰다.

5. Statistical Analyzer :

Monte Carlo 해석, Worst case corner 해석 및 Sensitivity 해석을 이용하여 통계적인 설계 환경을 제공하는 보도록서 Monte Carlo 해석을 통해서는 설계자가 지정한 분포 형태를 갖는 입력 파라미터의 변화에 따른 출력 목적값의 분포를 알아볼 수 있다. Worst case corner 해석은 IC의 성능이 worst case 조건에서도 만족하는지를 분석하기 위해 worst case 조건을 설정하고 이 조건하에서 IC의 성능을 평가하는 과정이며, sensitivity 해석은 설계 파라미터들 각각이 회로 성능에 미치는 영향을 분석함으로써 파라미터 수정을 용이하게 한다.

6. Core :

최적화 해석 및 파라미터 변환 시뮬레이션 그리고 통계적 해석을 위한 입력 파일의 제작 및 분석등을 수행하며 수행되고 있는 job을 제어하는 역할을 한다. 또한 재최적화 시뮬레이션을 수행하기 위하여 결과 파일을 분석하고 입력에서 주어진 사양을 비교하여 다음번 최적화 입력을 작성하는 기능을 수행한다. 또한 본 프로그램에서 수행되고 있는 시뮬레이션 작업의 일시 정지, 계속 및 중지 등을 제어하며 프로그램 실행 중 시뮬레이션 작업의 access를 제어한다. 그리고 시뮬레이션 결과 발생되는 post processor 출력 결과를 분석하여 실시간 화면 출력을 가능케 한다. 또한 기존 시뮬레이션 결과 파일을 분석하여 새로운 measure함수를 사용할 수 있도록 제작되었다.

SENSATION 시스템은 시뮬레이션 진행 동안 결과 추출기를 이용하여 특정 performance 파라미터인 지연 시간이나 slew rate등을 결정할 수 있으며 각각의 메뉴 팬널에는 on-line help를 포함하여 여러가지 선택 기능이 있다.

III. 최적화 알고리즘

최적화를 위하여 SENSATION에서는 Levenberg-Marquart 알고리즘을 이용하였다.^[1] 이 방법에서

최적화의 탐색 방향은 Gauss-Newton 탐색 방식과 Steepest Descent 탐색 방식 사이에 놓여진 점에서 구해진다. 목적 함수 $F(x)$ 에 nonlinear least-squares minimization방법을 적용하여 최적의 파라미터 벡터인 x^* 를 추정할 수 있는데 목적 함수를 minimize하려면 아래의 (1), (2)식을 만족하는 x^* 를 찾아야 한다.

$$F(x) = f^T f \quad (1)$$

$$g = 2J^T(x^*)f(x^*) = 0 \quad (2)$$

where

f : error 함수

f^T : error 함수의 역치 행렬

J : error 함수 f 의 Jacobian

J^T : error 함수 f 의 Jacobian의 역치 행렬

g : 목적 함수 $F(x)$ 의 gradient

최적화의 반복 과정은 다음과 같다.

$$x(\kappa+1) = x(\kappa) + \delta(\kappa) \quad (3)$$

$$(J^T J + \text{LAMBDA}(\kappa) D) \delta(\kappa) = -J^T f(x(\kappa)) \quad (4)$$

where

LAMBDA : 실수 양의 값 상수

D : 행렬의 대각 성분

$\delta(\kappa)$: 최적값인 x^* 에 근사시키기 위한 Newton step

LAMBDA는 weighting 파라미터로써 이 값이 $J^T J$ 의 norm값에 비해 큰 값이면 최적화 방식은 Steepest Descent 탐색 방식을 적용하고 작은 값인 경우에는 Gauss-Newton 탐색 방식을 적용한다. 이와 같은 방식으로 주어진 시뮬레이션 조건을 이용하여 SENSATION은 최적화 해석을 반복하여 주어진 사양에 근접할 수 있도록 한다. 최적화 해석 과정의 반복은 특정 루프에 따라서 진행되도록 제작되었다. 알고리즘내에서 SENSATION은 앞에서 계산한 최적화 결과값 및 sensitivity값으로부터 다음의 최적화 조건을 결정하게 되며 그 절차는 다음과 같다.

1. 수행된 최적화 작업의 sensitivity와 파라미터 값의 변화율을 고려하여 non-sensitive한 파라미터들을 최적화 대상 파라미터 리스트로부터 제외한다.
2. 최적화 대상 파라미터들의 sensitivity를 고려하여 그들의 최대, 최소 경계값을 증가시키거나 감소시킨다.

3. 최적화 작업시 발생되는 error를 줄여줄 수 있는 파라미터들을 추가하여 반면 error를 감소시키는데 기여가 적은 파라미터들은 최적화 대상 파라미터의 수를 적절히 유지하기 위해 제외시킨다.
4. 파라미터값의 최적화가 허용 구간 안에서 완료된 경우 보다 정확한 계산을 위하여 허용구간을 줄인다.
5. 설계 방식에 따라 파라미터값 및 최적값의 유효성 여부를 검증하여 만족하면 작업을 중단한다.

상기와 같은 방식이 되풀이 되는 동안 설계자는 대화식 모드로 쉽게 다음의 최적화 조건을 지정할 수도

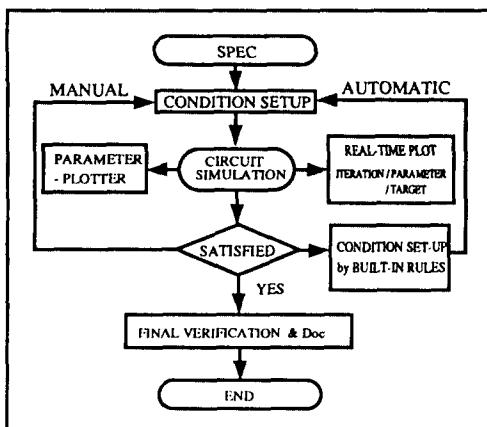


그림 2. 수행흐름
Fig. 2. Analysis flow.

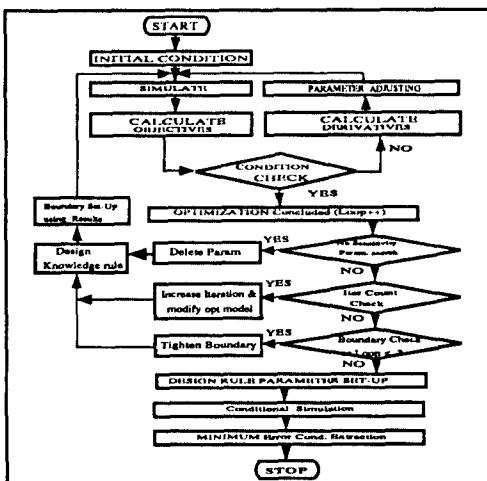


그림 3. 최적화 흐름도
Fig. 3. Optimization flow chart.

있다. 이는 프로그램의 작업을 정지시키고 대화식 모드에서 수동으로 변경하는 방법으로서 가능하게 된다. 그러므로 이와 같은 작업의 제어를 통하여 되풀이 되는 최적화 작업에서 설계자가 만족할 만한 결과값이 산출된 경우 설계자는 직접 작업을 중지시켜서 불필요한 작업을 미연에 방지할 수 있게 된다. 앞에서 설명한 해석 흐름도 및 재최적화 과정을 그림 2와 그림 3에 나타내었다.

IV. 통계적 해석

SENSATION은 Monte Carlo 해석, Worst case corner 해석 및 Sensitivity 해석을 이용 통계적인 설계 환경을 제공한다. 만족할 만한 수율을 얻으며 설계 파라미터들을 수정하기 위해서는 회로 성능 평가시 여러가지 변화 요소를 고려해야 한다. 보다 타당하고 효율적인 수율의 예측을 위하여 SENSATION에서는 uniform, gaussian, bimodal의 3가지 분포 형태를 제공한다. Monte Carlo 해석은 RPC(remote procedure call)¹²

¹³ 을 이용함으로써 출력 결과를 나타내기 위해 workstation에서 SEN-SATION이 구동되는 동안 시뮬레이션은 high-end machine에서 수행될 수 있다.

일반적으로 설계된 IC 회로는 최악의 조건, 특히 온도와 supply 전압 그리고 제조 공정의 변화를 고려한 상황에서, 원하는 동작 특성을 얻을 수 있는지의 여부를 검토할 필요가 있다. SENSATION은 최저, 최고의 회로 동작 특성을 나타내주며 설계 파라미터들의 안정도 분석을 할 수 있게 해준다. 또한 동작 특성에 영향을 미치는 설계 파라미터들의 sensitivity를 계산함으로써 설계자로 하여금 설계 파라미터 변경에 대한 guideline을 제공해 준다. Worst-case corner 해석은 서로 다른 환경이 회로 동작에 미치는 영향을 분석할 수 있게 하며 특히 supply 전압, 온도, 제조 공정 파라미터등의 주요 파라미터들의 여러 조합을 이용하여 수행된다. 이러한 파라미터들의 영향은 몇 가지 전형적인 설계값들에 대해 독립적으로 검사된다. 대부분의 CAD들은 특정한 물리양에 대한 명목상의 회로 행위만을 평가할 수 있는 반면 SENSATION에 기술된 통계적인 분석은 IC 소자값의 여러 조합에 대한 동작 특성을 관찰하는데 유용하다.

V. 실험 결과 및 고찰

본 프로그램을 DC generator, sense amplifier, MOS operational amplifier 그리고 buffer 회로에 대해 적용하였다. 테스트에 사용된 회로들의 사양

및 제약 조건 그리고 최적화 결과를 표 2에 나타내었으며 시뮬레이션 결과 지연시간, chip 면적, noise 전압, 전력 소비가 정해진 사양을 만족함을 보여주고 있다.

표 2. 실험 결과 요약

Table 2. Summary of test results.

No	Circuit	#MOSFET #Elements	Parameter	Boundary Conditions min, init, max	Results	Objectives	Results
1.	DC Generator	3	R1(k)	100 400 700	324	V _B = 1.5V	1.5
		8	R2(k)	100 450 700	496	I _P < 6uA	5.9u
			L1(u)	20 70 100	77.2	I _m < 10uA	9.0u
			W1(u)	1 5 15	4.54		
			L2(u)	10 30 100	48.9		
			L3(u)	1 2 10	1.0		
			W3(u)	100 170 300	282.6		
2.	Sense Amp	1174	WLAB(u)	18.75 25 37.5	19.2	T ₁ = 8n	7.03n
		3119	WSAN(u)	6.5 7 7.5	6.5	T ₂ = 12u	11.9n
						V _{SS} < 100m	496m
3.	OP Amp	14	W1(u)	20 60 100	20	T ₁ = 100n	97.3n
		23	W5(u)	20 40 100	47.3	T ₂ = 100n	96.7n
			W6(u)	20 300 500	123.8	Pow = 10m	10m
			W7(u)	40 70 200	40	minimum	1.37nm ²
			LM(u)	2 10 100	4.7		
			Bias(V)	1.2 2.2 3.0	2.93	Area	
4.	Buffer	40	WP(u)	1 4 20	13.3	T ₁ = 1n	1n
		53	LP(u)	1 4 20	3.3	T ₂ = 1n	1n
			WN(u)	1 4 20	4.9		
			LN(u)	1 4 20	1		

그림 4의 DC generator 회로에 대해 3가지의 목적함수를 지정하고 이를 최적화 하는 과정을 살펴보

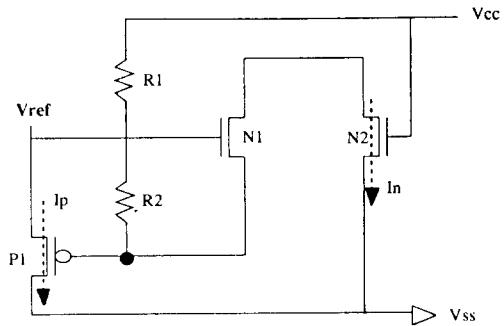


그림 4. 직류 파형 발생기의 Schematic Diagram
Fig. 4. Schematic Diagram of DC generator.

면 다음과 같다. 목적함수는 첫째, DC generator의 출력 전압 Vref를 1.5V로 둘째, 60us timepoint에서의 peak전류 I_P를 6uA이하로, 마지막으로 100us timepoint에서 In을 9uA이하로 제한도록 지정하였다. 그림 4의 DC generator schematic diagram을 살펴보면 알 수 있듯이 일정한 Vref 전압을 얻기 위해서는 저항 R1, R2의 값과 트랜지스터 N1, N2, P1의 width와 length값을 설계 사양에서 허용하는 최대, 최소값을 지정한 후 이 경계값을 벗어나지 않는 조건으로 위의 목적값을 최적화해야 한다. SENSATION 프로그램으로 최적화를 완료한 결과를 표 2를 통해 살

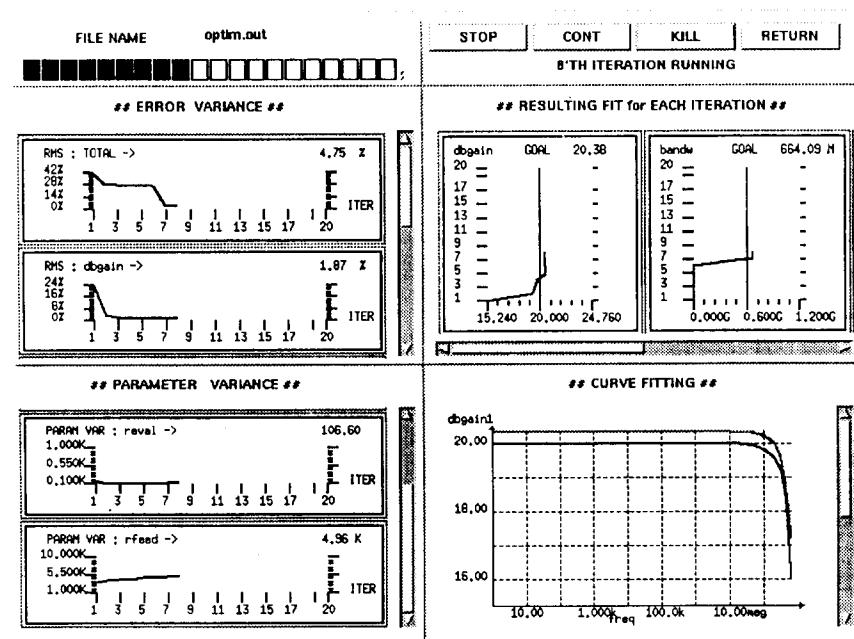


그림 5. 최적화 패널

Fig. 5. Optimization panel.

펴 보면 DC generator의 R1, R2값과 3개 트랜지스터의 width와 length값이 주어진 경계값내에서 구해지고 또한 목적함수인 Vref를 1.5V, Ip를 5.9uA 그리고 In을 9.0uA로써 만족할만한 최적화 결과를 얻을 수 있음을 알 수 있다.

한편 최적화 목적함수의 지정은 그 중요도를 고려하여 최적화 우선 순위를 설계자가 임의로 지정할 수 있다. 사양은 목적값 자체나 커브의 형태로 줄 수 있어. 시간 특성과 주파수 특성에 관계없이 다양하게 지정할 수 있다. 다음의 그림 5에는 MOS operational amplifier에 대한 자동 최적화 모드의 판넬을 나타내었는데 설계자는 이 판넬을 통해 최적화 과정을 실시간으로 관찰할 수 있다.

위의 그림 5에서 좌측 상단은 최적화 반복 횟수와 최적화 진행시 목적값(gain)과 시뮬레이션 결과와의 error값 그리고 최적화 전체 error값을 나타낸다. 그리고 좌측 하단은 각 최적화 과정 반복시 파라미터값(경계조건)의 변화 추이를 나타낸다. 한편 우측 상단 그림을 통해서는 최적화 과정 반복에 따른 gain, bandwidth등의 주파수 특성(목적값)의 변화를 살펴볼 수 있으며, 하단의 판넬을 통해서는 이러한 최적화 진행 과정에 따라 변화하는 curve 특성을 실시간으로 볼 수 있다. 이 curve를 통해서 주파수 특성(gain, bandwidth, 3db point, pole & zero point 등)의 최적화 정도를 관찰 할 수 있다. 다음의 그림 6에는 파

라미터 sweeping을 이용한 대화식 최적화 모드 판넬을 나타내었다.

그림 6에서 좌측 상단은 출력 함수를 실시간 plot 해주며 좌측 하단의 그림은 가로축에는 파라미터 변화값과 세로축에는 그에 따른 measure값의 변화로써 좌측 상단의 출력 함수에 대한 measure값의 변화를 보여준다.

통계적 설계 분석기는 3가지 window로 구성되어 있다. 통계적 시뮬레이션내의 Monte Carlo 분석기는 Monte Carlo 분석시 분포 특성을 결정 짓기 위해 일반화된 누적 분포 함수는 물론 확률 밀도 함수를 사용한다. 또한 sensitivity 해석 결과는 지정된 순서 혹은 sensitivity window내에 나타난, 회로에 대한 sensitivity의 차이에 따라 순서가 결정된다. Sensitivity가 결정된 후 모든 파라미터 값을 그들의 허용 범위내에서 출력 값이 최소(최대)가 될때까지 감소시켜(증가시켜) 최악의 경우의 출력 목적값을 계산한다. 출력 목적값과 입력 파라미터값의 분포는 그림 7과 같이 하나의 window내에 나타낼 수 있는데 이를 통해 입력 파라미터인 디바이스나 공정 파라미터와 목적값과의 관계를 추정할 수 있다.

그림 7에서 상단의 그림은 목적함수의 최적화시에 각각의 입력 파라미터값에 대한 출력값의 분포도로써 가로축은 출력 목적함수값, 세로축은 그때의 분포도를 나타낸다. 하단의 그림은 입력 파라미터값의 분포

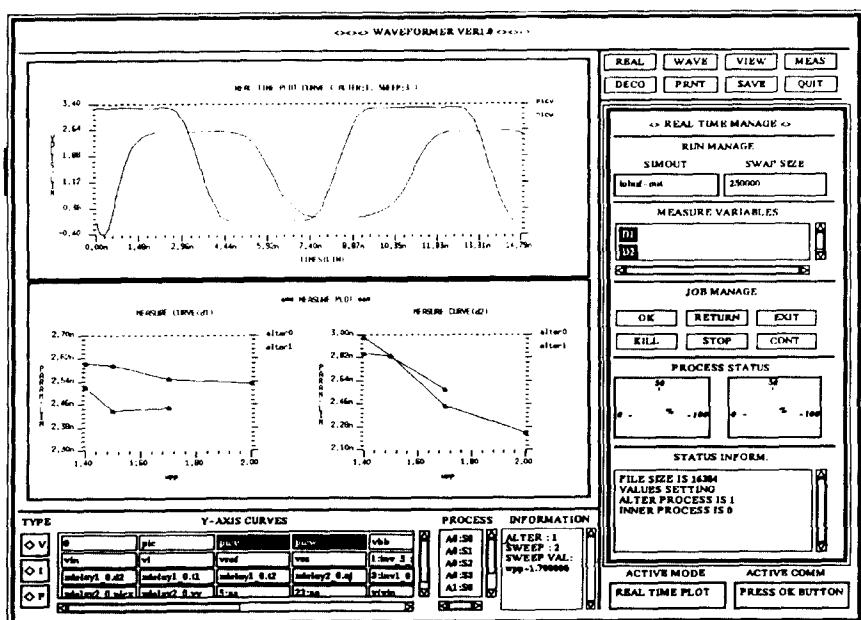


그림 6. 파라미터 sweeping 판넬

Fig. 6. Parameter sweeping panel.

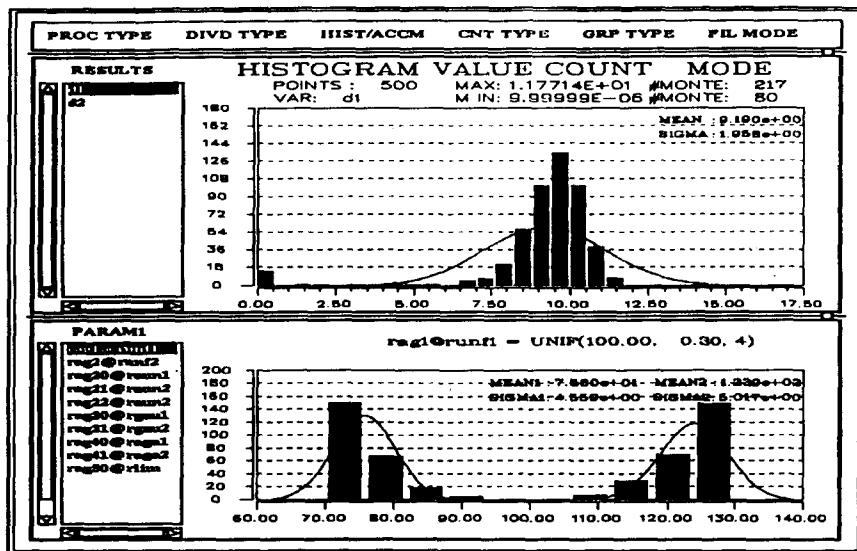


그림 7. Monte Carlo 분석 판넬

Fig. 7. Monte Carlo analysis panel.

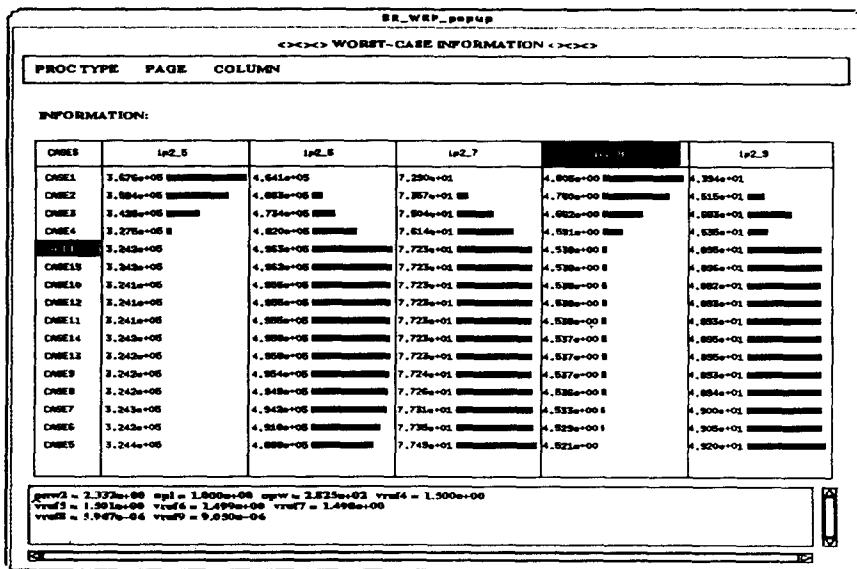


그림 8. 최악 조건 분석 패널

Fig. 8. Worst-case corner analysis panel

도로써 상단의 출력력을 나타내는 각각의 파라미터값의 영향을 알아볼 수 있다. 가로축은 파라미터값, 세로축은 해당 파라미터값의 분포 정도를 나타낸다. 전압 조건이나 온도 그리고 디바이스 파라미터의 시뮬레이션에 대한 영향을 그림 8과 같이 worst-case corner 해석을 통해 알아볼 수 있다. 모든 조합과 이에 따른

목적값을 bar chart 형식으로 나타내준다.

그림 8에서 가장 좌측은 case별 파라미터의 조합을 나타내며 상단에 목적 함수와 각각의 해당 목적값을 bar chart로 나타낸다. Sensitivity 해석 결과는 그림 9에서 볼 수 있듯이 개개의 설계 변수에 대해 절대 적인 혹은 상대적인 sensitivity값을 알아 볼 수 있다.

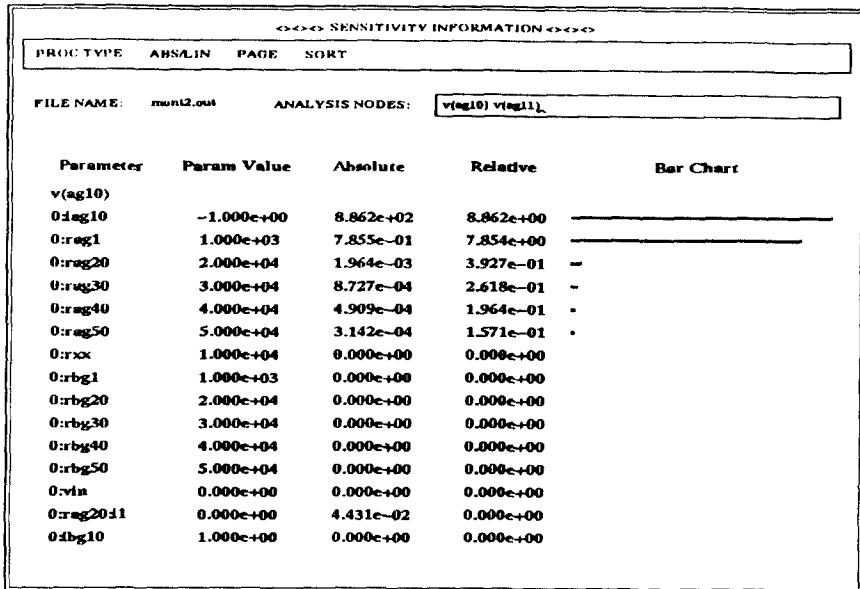


그림 9. Sensitivity 분석 패널

Fig. 9. Sensitivity analysis panel.

그림 9에서 가장 좌측에 각각의 파라미터값, 우측에는 시뮬레이션시 해당하는 파라미터의 sensitivity를 bar chart로 나타낸다.

V. 결론

본 논문의 새로운 설계 환경인 SENSATION에서의 최적화된 결과는 설계자에 의해 행해지는 기존의 파라미터 sweeping 방식에 의한 설계 방법에 비해 신뢰성을 보장하며, 제공되는 통합 환경하에서 효율적이고 정확한 통계 분석이 가능하게 되었다. 최적화 과정에 자동화 룰을 제공하고 실시간 시뮬레이션이 가능하며, standard cell을 특정 짓거나 설계된 회로에서 요구되어지는 성능을 얻기 위한 제조 공정의 허용 오차를 지정하는데 사용될 수 있다. 다양한 부류의 실제 회로에 적용하여 여러 제약 조건을 만족하면서 설계 목적을 달성하는 결과를 얻을 수 있었다. 앞으로의 연구 방향은 기존의 회로들을 데이터 베이스화하여 기본 회로 합성이 가능하도록 하고 DC 해석 또는 과도 해석시 수렴 문제 처리나 특정 용도의 설계에 필요한 knowledge-based 접근 방식의 장점을 이식하는데 초점을 맞출 것이다.

参考文献

SY: A New environment for IC design optimization," in proc. IEEE ICCAD, pp. 484-487, 1988.

- [2] R. Harjani and A. Rutenbar, "OASYS: A Framework for Analog Circuit Synthesis," IEEE Trans. on CAD, vol. 8, no. 12, pp. 1247-1265, Dec. 1989.
- [3] R. K. Brayton, "A survey of optimization Techniques for Integrated-Circuit Design," proc. IEEE, vol. 69, no. 10, pp. 1334-1362, 1981.
- [4] W. T. Nye, "DELIGHT.SPICE: An Optimization-Based System for the Design of Integrated Circuit," IEEE Trans. CAD, vol. 7, no. 4, pp. 501-519, 1988.
- [5] H. Y. Koh and C. H. Sequin, "OPASYN: A Compiler for CMOS Operational Amplifiers," IEEE Trans. on CAD, vol. 9, no. 2, pp. 113-125, Feb. 1990.
- [6] J. P. Spoto and W. T. Coston, "Statistical Integrated Circuit Design and Characterization," IEEE Trans. on CAD, vol. CAD-5, no. 1, pp. 90-103, Jan. 1986.
- [7] S. R. Nassif and A. J. Strojwas, "A

[1] J.M.Shyu and A.Sangiovanni, "ECSTA-

- Methodology for Worst-Case Analysis of Integrated Circuits." *IEEE Trans. on CAD*, vol. CAD-5, no. 1, pp. 104-112, Jan. 1986.
- [8] J. F. Pinel and K. Signhal, "Efficient Monte Carlo computation of circuit yield using importance sampling." *IEEE ISCAS*, pp. 575-578, 1977.
- [9] M. L. Bushnell and S. W. Director, "VLSI CAD Tool Integration using the ULYSSES ENVIRONMENT." *IEEE DAC*, pp. 55-61, 1986.
- [10] D. S. Harrison, A. R. Newton and R. L. Spickelmier, "Electronic CAD Frameworks." *Proc. IEEE*, vol. 78, no. 2, pp. 393-417, Feb. 1990.
- [11] K. Doganis and D. L. Scharfetter, "General Optimization and Extraction of IC Device Model Parameters." *IEEE Trans on Electron Devices*, vol. ED-30, no. 9, pp. 1219-1228, Sep. 1983.
- [12] OSF/Motif Programmer's Guide. *Prentice Hall*, 1990.
- [13] The X Window system. *Prentice Hall*, 1990.

著者紹介



李在勳(正會員)

1990年 2月 전국 대학교 전자공학과 졸업(학사). 1989年 ~ 현재 삼성전자 CAE 연구원. 주관심 분야는 아나로그 자동화, Design Centering, Knowledge Based Simulation, Table Lookup MOSFET Modeling, Fast Simulation 등임.



金榮吉(正會員)

1987年 2月 서강 대학교 전자공학과 졸업(학사). 1989年 2月 서강 대학교 전자공학과(공학석사). 1989年 ~ 현재 삼성전자 CAE 주임 연구원. 주관심 분야는 회로 시뮬레이션, MOSFET 모델링, 설계 자동화, VLSI/CAD 등임.



金敬昊(正會員)

1984年 2月 연세 대학교 전자공학과 졸업(학사). 1987年 2月 한국과학기술원 전기 및 전자공학과(공학석사). 1991年 2月 한국과학기술원 전기및 전자공학과(공학박사). 1983年 ~ 현재 삼성전자 ASIC 및 CAE 선임 연구원. 주관심 분야는 Deep Submicron 모델링 및 시뮬레이션, 아나로그 자동화 및 논리합성, 메모리 테스트, 고주파 해석 등임.



金炅和(準會員)

1992年 2月 한국항공대학 항공전자공학과 졸업(학사). 1992年 ~ 현재 삼성전자 CAE 연구원. 주관심 분야는 회로 시뮬레이션, 아나로그 자동화, Deep Submicron 모델링, 고주파 해석, Fast Simulation, Timing 시뮬레이션 등임.