

## 코발트/내열금속 이중박막을 이용한 $\text{CoSi}_2$ 에피박막형성에 관한 연구

김종렬 · 조운성\* · 배규식

수원대학교 전자재료공학과

\*현대전자(주) 반도체 사업부

### A Study on the Formation of Epitaxial $\text{CoSi}_2$ Thin Film using Co/Refractory Metal Bilayer

Jong-Yul Kim, Yoon-Sung Cho\* and Kyoo-Sik Bae

Department of Electronic Materials Engineering, The University of Suwon, P.O.Box 77, Suwon 440-600

\*Semiconductor Division, Hyundai Electronics, Ami-ri, Ichun-up, Ichun-gun, Kyunggi-do 467-800

초 록 전자빔 증착법을 사용하여 Ti과 Co를 차례로 Si(100) 단결정, 다결정 Si 및  $\text{SiO}_2$  기판에 증착한 후  $900^\circ\text{C}$ 에서 20초 급속 열처리하여, Co/Ti 이중박막으로 부터의 실리사이드화 반응을 조사하였다. 단결정 시편의 경우 Ti의 두께를 5~6nm로 최소화함으로써 두께가 균일하고 기판과의 계면이 평탄하며 비저항이 낮고 열적 안정성이 높은  $\text{CoSi}_2$  에피박막을 형성할 수 있었다. 그러나 다결정 시편에는 두께와 계면이 불균일하고 열적으로도 불안정한 다결정의  $\text{CoSi}_2$ 와 그 위에 두개의 Co-Ti-Si 혼합층이 형성되었다. 한편  $\text{SiO}_2$  위에 증착된 Co/Ti은 열처리를 하여도 확산하지 않고 그대로 남아 있어서, Co/Ti 이중박막의  $\text{SiO}_2$ 와의 반응성이 미약함을 보여 주었다.

**Abstract** Titanium and cobalt were sequentially e-beam evaporated onto Si (100) single crystal, poly-Si and  $\text{SiO}_2$  substrates. Metal-deposited samples were then rapidly thermal-annealed (RTA) at  $900^\circ\text{C}$  for 20 sec. for investigating the silicidation reactions. For the single crystal Si specimens, epitaxial  $\text{CoSi}_2$  thin films with uniform thickness, low resistivity, high thermal stability and smooth interface with Si substrates could be obtained by minimizing the thickness of Ti. But the  $\text{CoSi}_2$  thin film formed on poly-Si specimens were polycrystalline and showed uneven thickness, rough interface and thermal instability. Moreover, there were two Co-Ti-Si layers formed on the  $\text{CoSi}_2$  layer. On the other hand, Co/Ti evaporated on  $\text{SiO}_2$  specimens were remained as deposited without diffusion even after heat treatment, showing that the reactivity of Co/Ti bilayers with  $\text{SiO}_2$  was insignificant.

### 1. 서 론

VLSI MOS 소자가  $1\mu\text{m}$  이하의 스케일로 미세화되면서 소스/드레인 영역과 게이트 영역에서의 높은 직렬 및 접촉 저항이 문제점으로 등장하였다<sup>1)</sup>. 또한, VLSI 소자에서 요구되는 얇은 집합에서는 Al spiking 때문에 기존의 Al 대신에 새로운 접촉 및 상호연결물질의 적용이 필요하게 되었다<sup>2)</sup>. 이에 따라 비저항이 낮고, 열적, 화학적 안정성이 높은 금속 실리사이드를 자기정렬 실리사이드화(SALICIDE)를 통해 형성하려는 연구가  $\text{TiSi}_2$ 와  $\text{CoSi}_2$ 를 중심으로 행하여져 왔다<sup>3,4)</sup>. 그러나 이들 실리사이드는 실리사이드/Si 계면이

거칠고, 두께와 면저항값이 불균일하며, 응집(agglomeration)에 따른 열적 불안정성으로 인해 소자에의 적용에는 어려움이 있었다. 이러한 문제점들은 주로 Si기판위의 자연 산화막, 금속 증착시의 잔여산소(residual oxygen), 실리사이드의 다결정 구조등에 기인한다<sup>5)</sup>. 따라서, 자연 산화막과 잔여 산소가 제거된 깨끗한 기판에 실리사이드 에피박막을 형성하면 이 문제점들이 해결될 것으로 기대된다<sup>6~10)</sup>.

$\text{TiSi}_2$ 에 비해  $\text{CoSi}_2$ 는 Si과 같은 입방(cubic)구조이며 격자상수가 실리콘에 비해 1.2% 밖에 작지 않아 에피박막형성이 비교적 용이하다. 지금까지  $\text{CoSi}_2$ 에피박막의 형성을 위해 고진공의 MBE를 이용하거나<sup>6)</sup>, 높은 농

도의 Co를 Si기판에 주입하고 열처리하는 방법<sup>7)</sup> 등이 시도되었으나 실제 소자에의 적용에는 너무 비싸고 비실용적이다. 최근에 Co/내열금속을 Si기판에 증착하고 급속 열처리(Rapid Thermal Annealing, RTA)하여 막의 역전(reversal)을 통해  $\text{CoSi}_2$  에피박막을 형성하는 방법(이하 “역전법”으로 표기)<sup>6-11)</sup>이 시도되고 있다. 역전법에서는 내열 금속의 산소 친화력과  $\text{CoSi}_2$  형성시 Co가 이동물질(moving species)임을 이용하여, 열처리시 내열 금속이 먼저 산소를 환원하여 깨끗한 기판 표면을 만든 후 Co가 확산하여  $\text{CoSi}_2$ 를 형성하게 한다.

이와 관련, 본 연구자들은 소스/드레인 영역에서의 실리사이드화 반응을 조사하고자 18nm 두께의 Co와 10nm 두께의 Ti을 p형(100) Si 위에 증착한 후, 급속열처리하여  $\text{CoSi}_2$  박막을 형성하는 기초 연구<sup>11)</sup>를 수행한 바 있다. 그러나, 형성된  $\text{CoSi}_2$  박막은 에피성임에도 불구하고 Co/Si조성이 불균일하고 다결정이며 또 Si과의 계면도 상당히 거칠었다.

본 연구는 (1) Ti의 두께를 5~6nm로 줄여서 형성한  $\text{CoSi}_2$ 의 특성을 이전의 결과<sup>11)</sup>와 비교하여 Ti의 두께가  $\text{CoSi}_2$ 의 조성 균일성, 계면 평탄성, 결정성, 열적 안정성등에 미치는 영향을 연구하고, (2) 소스/드레인 영역은 물론 게이트에서도 실리사이드를 동시에 형성하는 SALICIDE 공정의 적합성을 점검하기 위해, 다결정 실리콘 기판을 이용하여 게이트 영역에서의 실리사이드화 반응을 조사하고, 또 (3) 실리사이드화 공정시 Co와 Ti이 절연막과 반응하여 브리징(bridging)이나 침투(encroachment)같은 바람직하지 않은 현상이 일어나는지를,  $\text{SiO}_2$  기판위에 Co/Ti을 증착한 후 열처리하여 관찰하였다.

## II. 실험방법

본 실험에서는 (1) 비저항이  $10 \sim 20 \Omega \cdot \text{cm}$  인 4인치 P형(100) Si 웨이퍼(이하 “단결정” 시편), (2) 이 웨이퍼에 thermally 형성한 500nm 두께의  $\text{SiO}_2$ 를 입힌 시편(이하 “산화막” 시편), (3) 이 산화막 시편위에 LPCVD로 150nm 두께의 다결정 Si을 성장시킨 시편(이하 “다결정” 시편)등 세가지 시편을 사용하였다. 단결정 시편은 (1  $\text{H}_2\text{SO}_4$  : 1  $\text{H}_2\text{O}_2$ ) 용액으로 세척한 후, 증착 장비에 장착하기 바

로 전에 (10HF : 1  $\text{H}_2\text{O}$ ) 용액으로 웨이퍼 표면에 생성된 자연 산화막을 최대한 제거하였다. 산화막 및 다결정 시편은 별도의 세척을 하지 않았다. 준비된 시편은 전자빔 증발 장치(Electron Beam Evaporator)에 넣어 5~6nm 두께의 Ti 박막과 18nm 두께의 Co 박막을 순차적으로 증착하였다. 박막의 두께 조절은 ellipsometer와 XTEM으로 보정된 석영 진동자를 이용하였으며, 증착 공정중 진공은  $3 \times 10^{-6}$  torr 이하를 유지하였다. 증착이 된 시편은 막의 역전에 따른 코발트 실리사이드의 형성을 유도하기 위해, 질소( $\text{N}_2$ ) 분위기에서 400~1000°C 온도에서 20초간 급속 열처리하였다. 또, 형성된 실리사이드의 열적안정성을 조사하기 위하여 900°C에서 20~200초 동안 질소 분위기에서 급속 열처리하였다. 열처리 후 미반응한 금속과 시편 상층부에 형성된 혼합층<sup>11)</sup>의 제거를 위하여, (1  $\text{HNO}_3$  : 1  $\text{H}_2\text{O}$ ) 용액으로 10분에 이어 (2  $\text{H}_2\text{O}_2$  : 1  $\text{NH}_4\text{OH}$  : 1  $\text{H}_2\text{O}$ ) 용액으로 5분 에칭하였다.

열처리가 완료된 시편의 면저항은 4점 탐침기(4-point probe)로 측정하고, 박막의 결정 구조와 조성은 conventional XRD 및 glancing-angle XRD(입사각 = 5°)로 조사하였다. 박막의 두께와 형태는 투과 전자 현미경(XTEM)을, 박막의 표면상태는 주사전자 현미경(SEM)을 이용하여 관찰하였다. 박막의 깊이에 따른 원소분포에 대한 분석은 Auger 전자 분광기(AES)를 이용하였다.

## III. 결과 및 고찰

단결정 시편에 5~6nm 두께의 Ti과 18nm 두께의 Co를 증착한 후, 열처리 시간을 20초로 고정하고 열처리 온도를 400~1000°C 범위로 변화하였을 때, 면저항의 변화를 그림 1에 보였다. 면저항은 600°C에서 최고값을 나타내고 급격히 감소하여, 900°C 이상의 온도에서는 더 이상 줄지 않아,  $\text{CoSi}_2$  상의 형성이 완료되었음을 나타낸다<sup>2,11)</sup>. 이상의 결과는 Ti 두께가 10nm이었던 종전의 결과<sup>11)</sup>와 비슷하나, 900°C 이상에서의 면저항은 시편에 따라 2.3~3.8  $\Omega/\square$  으로서 종전의 3.9~5.0  $\Omega/\square$  에 비해 낮아졌다. 이는 다음의 AES 결과(그림 5)에서 알 수 있듯이, Ti의 두께가 작아짐으로서 Co의 Si 기판 쪽으로의 확산이 보다 용

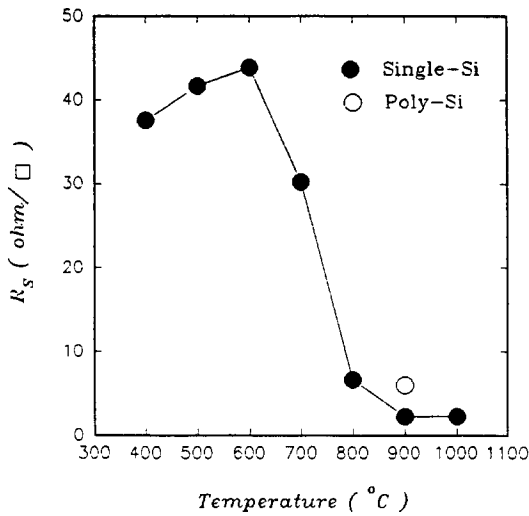


Fig. 1. The changes of the sheet resistance as a function of RTA temperature: single Si specimens annealed for 20 sec.

이하러진 결과, 매우 균일한 조성의  $\text{CoSi}_2$  상이 형성된 때문이다.  $900^\circ\text{C}$ 에서 열처리한 다결정 시편과 산화막 시편의 면저항은 각각 다른 연구자들의 결과<sup>12-15)</sup>와 유사한  $4.4$ 와  $5.2 \Omega/\square$ 이었다. 다결정 시편보다 단결정 시편이 보다 낮은 면저항을 보이는 것은 XRD (그림 4)와 XTEM (그림 7) 데이터에서 알 수 있듯이 형성된 박막이 단결정이고 또 Si 기판과의 계면이 균일하기 때문이다. 산화막 시편의 낮은 면저항은 실리사이드 형성과는 관계가 없으며, 반응하지 않은 Co 위주의 고용체에 의한 것이다. 열처리시, Co는 HCP구조의  $\alpha$ -Co에서 FCC구조의  $\beta$ -Co로 상변이를 하며, 이때 비저항도  $11 \mu\Omega\text{-cm}$ 에서  $4.9 \mu\Omega\text{-cm}$ 로 줄어든다<sup>15)</sup>.

형성된 실리사이드의 열적 안정성을 알아보기 위하여, 단결정 및 다결정 시편을  $900^\circ\text{C}$ 에서 20초부터 200초까지 단계적으로 열처리 시간을 늘렸을 때의 면저항의 변화를 그림 2에 보였다. 단결정 시편은 열처리 시간이 증가해도 형성된  $\text{CoSi}_2$ 에 피박막이 열적으로 매우 안정하여 면저항의 변화가 없으나, 다결정 시편은 급격한 증가를 보였다. 이는 형성된 다결정  $\text{CoSi}_2$ 가 분해한 후, Co는 다결정 Si 입계를 따라 확산하여 Si 입계에서  $\text{CoSi}_2$ 를 다시 형성하고, 분해된 Si과 기판으로부터 확산

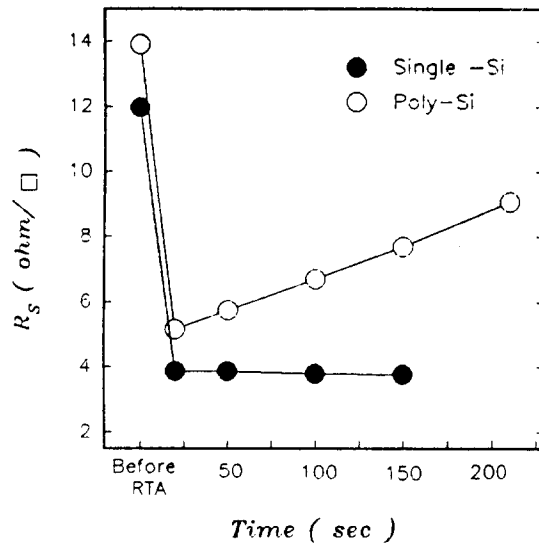


Fig. 2. The changes of the sheet resistance as a function of RTA time: single Si and poly-Si specimens annealed at  $900^\circ\text{C}$ .

된 Si은  $\text{CoSi}_2$ 층안에서 재결정하기 때문에 일어나는 것으로 알려져 있다<sup>14, 16)</sup>. 그 결과,  $\text{CoSi}_2$ 의 두께는 얇아지고 또  $\text{CoSi}_2$ 층안에 Si이 섞처럼 혼합되어 존재하게 된다. 따라서 접촉 및 게이트 영역에서 실리사이드를 동시에 형성할 경우, 접촉 영역에서는 문제가 없으나 게이트 영역에서는 열적 안정성이 낮으므로 후속 공정의 온도와 시간을 낮추거나, 불순물도핑<sup>12, 16)</sup> 또는 게이트 시작 재료로 비정질 Si<sup>16)</sup>을 사용하는 방안이 병행되어야 한다.

그림 3은 단결정 시편의 열처리 온도에 따른 conventional XRD 결과이다.  $700^\circ\text{C}$ 까지는 기판 피크인 Si (200)만이 나타나나,  $800^\circ\text{C}$ 의 경우에는  $\text{CoSi}_2$  (200) 피크가 나타나서 기판과  $(100)\text{Si}/(100)\text{CoSi}_2$ ,  $(110)\text{Si}/(110)\text{CoSi}_2$ 의 에피관계<sup>11)</sup>를 갖는  $\text{CoSi}_2$  단결정이 형성되었음을 알 수 있다. 그런데  $500\sim 700^\circ\text{C}$ 의 경우 초기상인  $\text{Co}_2\text{Si}$ 와 중간상인  $\text{CoSi}$ 가 형성되는 것으로 알려져 있으나<sup>2, 10)</sup>, 그림 3에서는 이의 피크가 전혀 나타나지 않는다. 이로 미루어,  $800^\circ\text{C}$  이상의 온도에서  $\text{CoSi}_2$ 가 형성될 때, 초기상이나 중간상을 거치지 않고 막바로  $\text{CoSi}_2$ 가 형성되는 것으로 사료된다. 이는 Co 박막의 두께가 작을수록, 즉 실리사이드 형성 반응시 Co보다 Si이 월등히 풍부할 때는 CoSi나  $\text{CoSi}$ 에 비해 Si 원자 비율이 큰  $\text{CoSi}_2$  형성

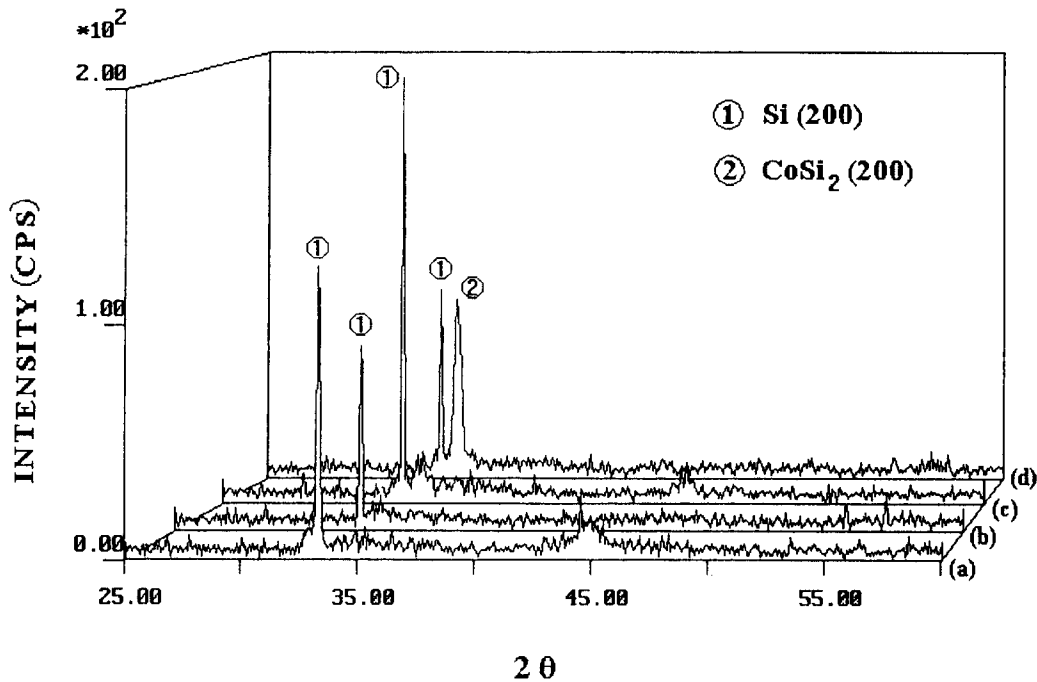


Fig. 3. XRD patterns for single Si after RTA for 20 sec. at (a) 500°C, (b) 600°C, (c) 700°C, (d) 800°C

이 열역학적으로 유리하기 때문이다<sup>11,13</sup>). 또, 이 결과는 결정구조와 격자상수의 격차가 큰 Co<sub>2</sub>Si와 CoSi의 상변환을 통해, CoSi<sub>2</sub>에피박막이 형성되기는 어렵다<sup>8,10</sup>)는 점에서 당연한 결과로 보여진다.

열처리 조건을 900°C 20초로 고정하였을 때, 기관에 따른 XRD 결과를 그림 4에 비교하였다. 단결정 시편(그림 4-(a))의 conventional XRD결과는 800°C(그림 3-(d))에서와 마찬가지로 기관과 에피 관계를 갖는 CoSi<sub>2</sub> 피크만 나타내었다. 한편, 다결정(그림 4-(b))과 산화물 시편(그림 4-(c))에는 기관 피크외의 어떤 피크도 나타나지 않았다. 그러나 다결정 시편에 대한 glancing angle XRD 결과(그림 4-(d))는 다결정의 CoSi<sub>2</sub>와 CoSi의 피크를 보여준다<sup>12,14</sup>). CoSi가 아직 남아 있는 것으로 미루어 CoSi<sub>2</sub>로의 변환이 아직 완결되지 않았음을 알 수 있다. 산화물 시편에 대한 glancing-angle XRD결과는 그림 4-(c)에서와 마찬가지로 어떤 피크도 보이지 않았다. SiO<sub>2</sub>와 직접 접촉하고 있지도 않고, 또 반응성이 상대적으로 약한 Co가 SiO<sub>2</sub>와 반응하지 않은 것은 당연하나<sup>17-19</sup>), 반응성이 강한 Ti<sup>4+</sup>은 SiO<sub>2</sub>

와 직접 접촉하고 있으면서도 뚜렷한 반응 생성물을 보이지 않음은 의외이다. 그러나, Ti과 SiO<sub>2</sub>의 반응 생성물의 두께가 열처리 조건에 따라 수 nm까지 작을 수 있기 때문에 XPS같은 보다 정밀한 분석 방법으로 확인이 필요하다. 한편, 유효 생성열등의 개념으로 박막에서의 상형성과 상전이에 대한 이론적 분석도 시도<sup>20</sup>)되고 있으나 Co/Ti/SiO<sub>2</sub>같은 다성분계에 대한 속도론 및 열역학적 해석에는 앞으로 더 많은 연구가 필요하다.

그림 5는 900°C에서 20초간 열처리한 시편의 AES 깊이 분석을 보인 것이다. 열처리전, 즉 Co/Ti을 as-deposit한 시편(그림 5-(a))에서 표면의 Co층과 Si기관 사이에 Ti층이 있으며, 이 층에 산소가 집중적으로 포획되어 있음을 알 수 있다. 이러한 분포는 다결정 및 산화물 시편에도 같이 나타났다. 열처리한 단결정 시편(그림 5-(b))은 Co가 기관쪽으로 확산하여 Si : Co조성이 균일한 CoSi<sub>2</sub>층이 형성되고, 이때 위치가 역전된 Ti은 산소와 함께 매우 얇은 Co-Ti-Si 표면층에 집중되어 있음을 보여준다. 이 결과는 Ti의 두께가 10nm이었을 때, CoSi<sub>2</sub>층의 조성이 불균일하고 또

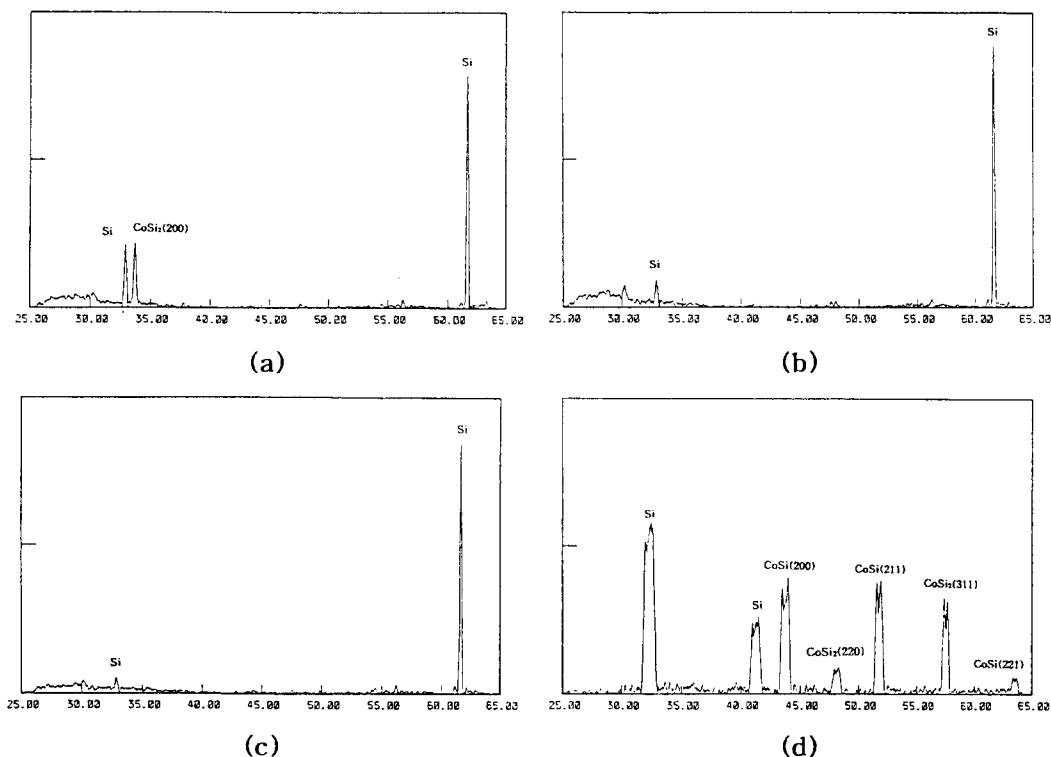


Fig. 4. XRD patterns for (a) single Si, (b) poly-Si, (c)  $\text{SiO}_2$  and (d) poly-Si (glancing-angle XRD) after RTA at  $900^\circ\text{C}$  for 20 sec.

$\text{CoSi}_2$ 층 외에 조성비가 틀린 두개의 Co-Ti-Si의 혼합층이 표면쪽에 생성되었던 경우<sup>11)</sup>와 비교하면 많은 차이점을 보이고 있다. 이러한 변화는 Ti의 두께를 줄임으로서 Co가 Si기판 쪽으로 보다 쉽게, 그리고 균일하게 확산할 수 있었기 때문으로서, 특성이 우수한  $\text{CoSi}_2$ 에 피박막을 얻기 위해서는 내열 금속층의 두께를 효율적으로 조절하는 것이 매우 중요함을 보여준다. 열처리한 이 시편을 Ti이 포함된 표면 혼합층을 에칭한 결과, 표면의 Ti층의 대부분이 제거되었다(그림 5-(c)). 한편, 다결정 시편의 원소 깊이 분포(그림 5-(d))는 Ti의 두께가 10nm이었을 때의 단결정 시편의 경우<sup>11)</sup>와 유사하게 조성이 불균일한  $\text{CoSi}_2$ 층과 Ti가 상대적으로 많은 중간층과 Co가 많은 표면층 등 두개의 Co-Ti-Si 혼합층이 형성되었음을 보여준다. 이 혼합층에는 그림 4-(d)에서 나타난 바와 같이 CoSi가 포함되어 있는 것으로 생각된다. 이는 열처리 조건이 같을 때, 단결정보다 다결정 시편의  $\text{CoSi}_2$  형성 반응이 더 느리게 일어남을 의미한다. 따라서

다결정 시편에서 균일한 박막을 얻기 위해서는 열처리 온도를  $900^\circ\text{C}$  이상으로 올리거나 열처리 시간을 늘려야 함을 의미한다. 그림 5-(e)는 Ti의  $\text{SiO}_2$ 와의 반응성을 확인하기 위하여 Ti의 두께를 40nm로 증가시키고 Co를 증착한 산화막 시편을 열처리를 하였을 때의 AES 결과이다. 그림에서 Ti은 Co쪽으로 어느 정도 확산하였으나 Ti은 물론 Co도 기판 쪽으로는 확산하지 않고, 증착된 그대로 남아 있음을 보여 준다.

실리사이드와 Si기판과의 계면이 평탄한지를 간접적으로 알기 위하여  $900^\circ\text{C}$ 에서 20초 열처리한 시편의 표면을 SEM으로 조사하였다. 그림 6-(a)는 열처리전 증착 상태의 단결정 시편의 표면 사진이다. 이 시편을 열처리하면, 표면은 그림 6-(b)에서와 같이 부분적으로 굴곡이 있으나, 전반적으로 평평하여 시편 전면에서 확산과 실리사이드 형성 반응이 균일하게 진행되었음을 보여 준다. 그러나, 다결정 시편의 표면(그림 6-(c))은 거칠고 곳곳에 섬 모양의 단편이 산재해 있어 열처리 과정에

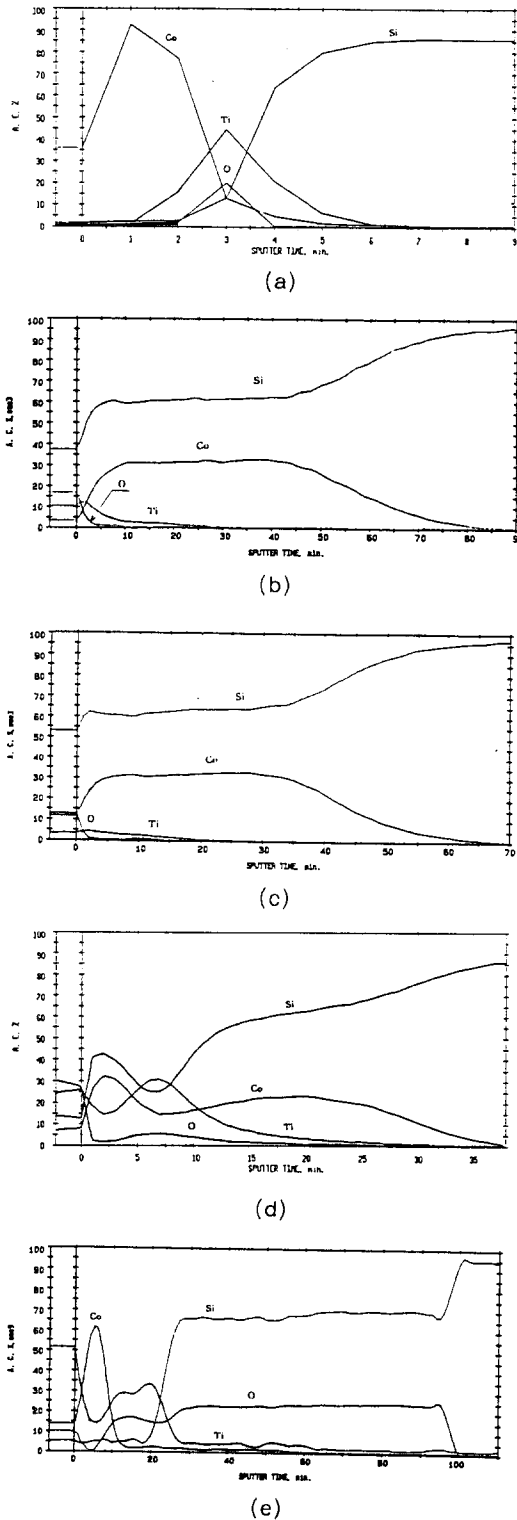


Fig. 5. AES depth profile: (a) as-deposited Co/Ti bilayer (single Si) and after RTA at 900°C for 20 sec (b) single Si, (c) single Si (after etching), (d) poly-Si and (e)  $\text{SiO}_2$

서 확산과 실리사이드 형성 반응이 불균일하게 일어났음을 보여준다. 이러한 섬 모양의 morphology는 Co 단일막으로부터  $\text{CoSi}_2$ 를 형성하였을 때도 나타나는 데<sup>14, 15)</sup>, 이는 위에서 언급한 바와 같이 기판이 다결정이기 때문에 Si grain이  $\text{CoSi}_2$ 박막안에서 성장하게 때문이다<sup>14, 16)</sup>. 그림 2에서 보인 바와 같은 다결정 시편에서의 면저항의 급격한 증가는 이 Si grain이 성장하기 때문인 것으로 보고된 바 있다<sup>14)</sup>. 한편, 산화막 시편 (그림 6-(d))은 증착 상태(그림 6-(a))의 표면과 동일한 데, 이는 산화막위에는 금속의 확산과 실리사이드 형성 반응이 일어나지 않았음을 확인해 준다. 그런데, Co 단일막을 열처리하였을 때는 표면에 섬, 또는 분화구 모양의 Co 산화물이 생성된다는 최근의 결과<sup>19)</sup>로 미루어, Co 단일 박막보다는 Co/Ti 이중 박막을 이용하는 본 연구의 방법이  $\text{SiO}_2$ 와의 미반응성에서 더 우수함을 알 수 있다.

그림 7은 900°C에서 20초 열처리한 시편의 TEM 단면사진이다. 단결정 시편(그림 7-(a))은 두께가 80nm로 균일하고 Si 기판과의 계면이 매우 평탄한  $\text{CoSi}_2$ 박막이 형성되었음을 보여준다. 측정된 최소 면저항  $2.3\Omega/\square$  (그림 1)을 고려하면, 박막의 비저항은  $18.4\mu\text{m} \cdot \text{cm}$ 이며, 이 값은 문헌에 보고된 최소값 ( $10 \sim 17 \mu\text{m} \cdot \text{cm}$ )<sup>5)</sup>에 근접한다. 이 두께는 VLSI소자에서 요구하는  $30 \sim 50\text{nm}$ <sup>21)</sup>보다 크지만, 증착하는 Co의 두께를 줄임으로서 더 작은 두께의 실리사이드 박막을 얻을 수 있다. 위 TEM 단면사진은 또 AES 결과 (그림 5)에서와 마찬가지로, Ti두께가 10nm<sup>11)</sup>이었을 때 나타났던 두개의 Co-Ti-Si 혼합층이 형성되지 않고,  $\text{CoSi}_2$ 의 조성이 매우 균일함을 확인하여 준다. 한편, 다결정 시편 (그림 7-(b))위에 형성된  $\text{CoSi}_2$ 는 다결정이며 비교적 Si기판과의 계면은 평탄하나, 두께가 고르지 못하고 또 불필요한 두개의 Co-Ti-Si 혼합층이 표면 쪽에 형성되어 있다. 산화막 시편 (그림 7-(c))은 AES 결과에서 나타난 바와 같이 Ti과 Co가 상호 확산되지 않고 그대로 남아 있음을 확인시켜 준다.

#### IV. 결 론

역전법을 사용하여 계면 특성이 우수한 실

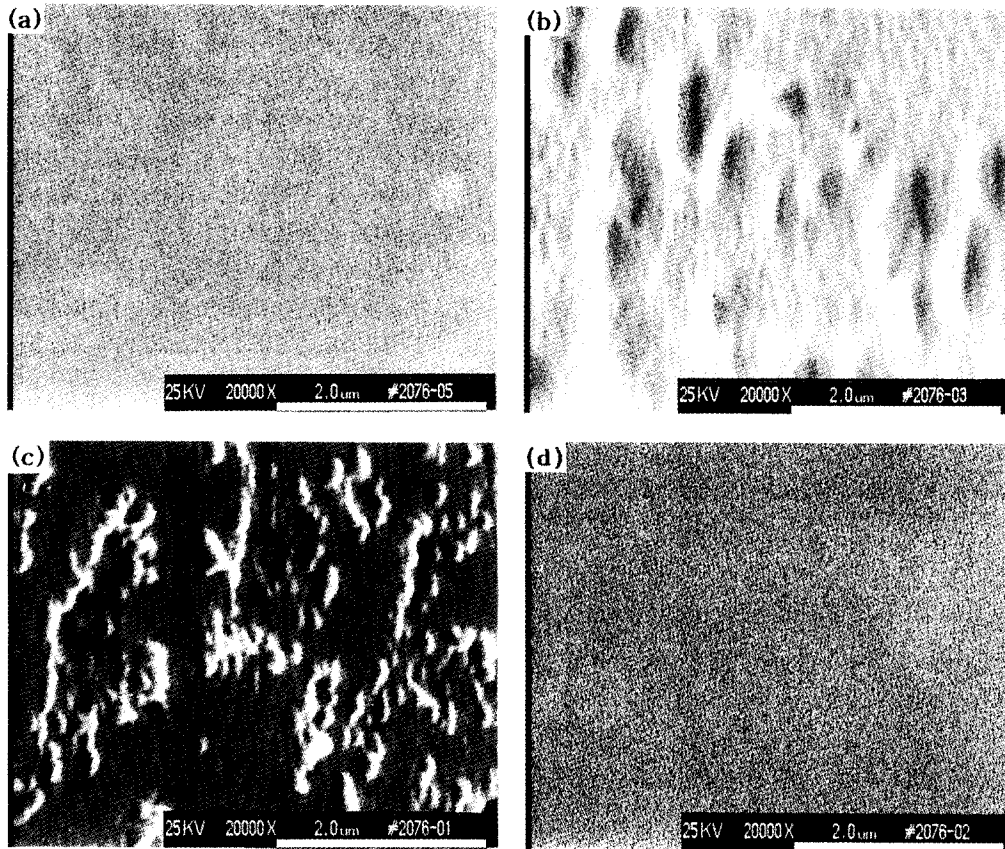


Fig. 6. Surficial SEM micrographs (after RTA at 900°C for 20 sec.) for (a) as-deposited, (b) single Si, (c) poly-Si and (d) SiO<sub>2</sub> specimens.

리사이드를 형성하기 위하여 Co/Ti 이중금속을 증착할 때, Ti의 두께를 최소화 (5~6nm) 하여 CoSi<sub>2</sub> 박막을 형성하였다. 단결정 기판의 경우 형성된 CoSi<sub>2</sub> 박막은 Si 기판과 에피관계를 갖는 단결정 박막이었으며, 조성과 두께가 균일하고, 비저항이 낮으며 열적 안정성이 높고, 또 Si 기판과의 계면이 평탄하였다. 이는 Ti의 두께가 작아짐으로서 Co가 Si 기판쪽으로 보다 쉽게 그리고 전면에서 걸쳐 균일하게 확산할 수 있었기 때문이다. 이 CoSi<sub>2</sub> 에피박막을 소스/드레인 영역에 접촉으로 적용한다면 다른 어떠한 방법으로 형성한 실리사이드보다 월등히 우수한 전기적, 열적 특성을 나타낼 것으로 기대된다. 그러나, 게이트에서의 실리사이드화 반응을 점진하기 위하여 다결정 시편에 형성한 CoSi<sub>2</sub> 박막은 두께가 고르지 않은 다결정이었으며 열적 안정성도 낮았고, 또 불필요한 Co-Ti-Si 혼합층이 함께 형성되었

다. 따라서, 소스/드레인과 게이트에서 실리사이드를 동시에 형성하기 위해서는 열처리 조건을 바꾸고 불순물 도핑이나 게이트 시작재료로서 비정질 Si를 사용하는 등의 개선책이 필요하다. 한편, 산화막 시편을 사용하여 SALICIDE 공정시 Co와 Ti의 SiO<sub>2</sub>와의 반응성을 조사한 결과, 뚜렷한 반응 생성물은 검출되지 않았다.

## 후 기

본 연구는 1993/1994년도 교육부 학술연구 조성비와 서울대학교 반도체 공동연구소 (ISRC 93-E-1022)의 도움으로 수행되었기에 감사를 드립니다.

## References

1. K.K. Ng and W.T. Lynch, IEEE Trans. Ed -34, 503 (1987).

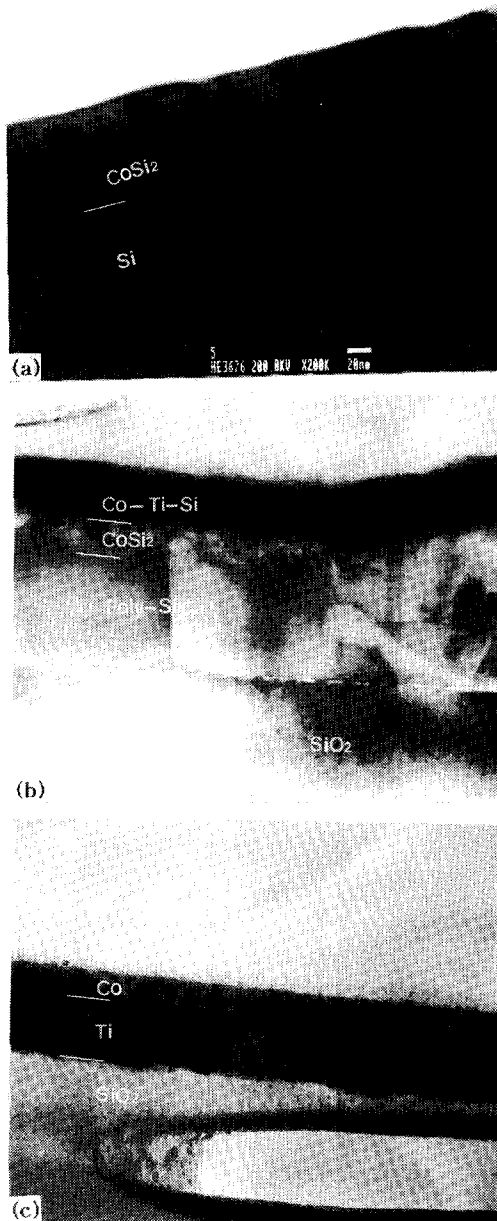


Fig. 7. Cross-sectional TEM micrographs (after RTA at 900°C for 20 sec.) for (a) single Si, (b) poly-Si and (c)  $\text{SiO}_2$  specimens.

2. S.P. Murarka, Silicides for VLSI Applications, Academic Press, Inc., New York, U.S.A., (1983).
3. 김영옥, 이내인, 고종우, 김일권, 안성태, 이중식, 송세안, 한국재료학회지, 3(2), 158

- (1993).
4. 이종무, 김영옥, 대한금속학회회보, 7 (3), 213 (1994).
5. K.N. Tu and J.W. Mayer, Thin Films : Interdiffusion and Reaction, Wiley-Interscience, New York, U.S.A., 359 (1978)
6. J.M. Gibson, J.L. Bastone and R.T. Tung, Appl. Phys. Lett., 57, 45 (1987).
7. M.F. Wu, A. Vantomme and G. Langouche, Appl. Phys. Lett., 57, 1973 (1990).
8. S.L. Hsia, T.Y. Tan, P. Smith and G. E. McGuire, J. Appl. Phys., 72(5), 1864 (1992).
9. M. Lawrence, A. Dass, D.B. Fraser and C. -B. Wei, Appl. Phys. Lett., 58 (12), 1308 (1991).
10. J.S. Byun, S.B. Kang, H.J. Kim, C.Y. Kim and K.H. Park, J. Appl. Phys., 74 (5), 3156 (1993).
11. 김종렬, 배규식, 박윤백, 조운성, 한국재료학회지, 4 (1), 81 (1994)
12. 이석운, 민강익, 주승기, 전자공학회논문지, 29A (8), 89 (1992).
13. S.P. Murarka, D.B. Fraser, A.K. Sinha, H. J. Levinstein, E.J. Lloyd, R. Liu, D.S. Williams and S.J. Hillenius, IEEE, ED-34, 2108 (1987).
14. S. Nygren and S. Johansson, J. Appl. Phys., 68, 1050 (1990).
15. A.E. Morgan, E.K. Broadbent, M. Delfino, B. Coulman and D.S. Sadana, J. Electrochem. Soc., 134, 925 (1987)
16. J. Lin, W. Chen, S. Banerjee, J. Lee and C. Magee, J. of Electronic Materials, 22 (6), 667 (1993)
17. M. Tabasky, E.S. Bulat, B.M. Ditchek, M. A. Sullivan and S.C. Shatas, IEEE, ED-34, 548 (1987)
18. E.P. Bute and Min Ye, J. Mater. Res., 6 (9), 1892 (1991).
19. H.L. Ho, T. Nguyen, J.C. Chang, B. Machesney and P. Geiss, J. Mater. Res., 8 (3), 467 (1993)



20. 박준섭, 최정동, 지응준, 백홍구, 대한금속  
학회회보, 6 (2), 138 (1993)
21. C.M. Osburn and A. Reisman, J. Electron.  
Mater., 16, 233 (1987)