

論文95-32A-12-24

RC tree의 지연시간 예측

(RC Tree Delay Estimation)

劉 承 周 * , 崔 起 榮 *

(Sungjoo Yoo, and Kiyoung Choi)

要 約

본 논문에서는 RC tree의 지연시간 예측을 위한 새로운 방법으로 구동단의 τ -모델과 모멘트 전파 방법을 제안한다. 구동단의 τ -모델은 구동단을 하나의 시상수를 갖는 전압원과 선형저항을 가지는 Thevenin 등가회로로 표현한다. 새로운 구동단 모델은 기존의 k-factor 식 또는 2-piece 파형 모델에 비해 정확한 전압 파형을 RC tree의 입력으로 제공한다. RC tree의 각 node에서 전압 파형의 모멘트를 π -모델 부하를 이용하여 계산하는 모멘트 전파 방법은 1차 근사인 Elmore 방법에 비해 tree walking algorithm을 이용하여 2차 이상의 근사를 수행함으로 비슷한 계산비용으로 보다 정확한 지연시간 예측이 가능하다. 또한 모멘트 전파 방법과 같은 모멘트 일치 기술을 이용하는 근사방법이 일반적으로 가지는 비안정 문제에 대해 본 논문에서 제안하는 안정화 방법으로 정확한 2차 근사를 보장할 수 있다.

본 논문에서 제안하는 새로운 구동단의 모델과 RC tree 지연시간 예측 방법을 RC tree의 여러 가지 예와 연결회로 지연시간의 영향이 큰 FPGA 연결회로에 적용하여 SPICE 수준에 가까운 지연시간 예측의 결과를 1000배 이상의 계산속도 향상으로 구할 수 있었다.

Abstract

As a new algorithm for RC tree delay estimation, we propose a τ -model of the driver and a moment propagation method. The τ -model represents the driver as a Thevenin equivalent circuit which has a one-time-constant voltage source and a linear resistor. The new driver model estimates the input voltage waveform applied to the RC more accurately than the k-factor model or the 2-piece waveform model. Compared with Elmore method, which is a 1st-order approximation, the moment propagation method, which uses π -model loads to calculate the moments of the voltage waveform on each node of RC trees, gives more accurate results by performing higher-order approximations with the same simple tree walking algorithm. In addition, for the instability problem which is common to all the approximation methods using the moment matching technique, we propose a heuristic method which guarantees a stable and accurate 2nd order approximation.

The proposed driver model and the moment propagation method give an accuracy close to SPICE results and more than 1000 times speedup over circuit level simulations for RC trees and FPGA interconnects in which the interconnect delay is dominant.

I. 서 론

* 正會員, 서울大學校 電子工學科

(Dept. of Elec. Eng., Seoul Nat'l Univ.)

※ 이 논문은 1995년도 교육부 학술 연구 조성비지원

(ISRC 95-E-2104)에 의한 연구결과의 일부임.

接受日字: 1995年7月20日, 수정완료일: 1995年12월6日

집적회로 설계와 공정기술의 발달로 신호의 속도가 빨라짐에 따라 지연시간 예측 문제가 중요하게 제기되고 있다. IC에서 지연시간은 신호처리부의 지연시간과 연결회로의 지연시간으로 구성된다. IC의 제조, 설계

기술의 발달에 따라 신호처리부의 지연시간은 상대적으로 그 크기가 작아졌다. 그 결과 연결회로 지연시간이 전체 지연시간을 결정하는데 중요하게 되었다. 특히 device scaling에 의해 metal line이 좁아 metal 저항이 크거나 FPGA 연결회로와 같은 switch 연결회로로서 연결회로 지연시간의 영향이 큰 경우, 보다 정확한 연결회로 지연시간 예측방법이 요구된다.

본 논문에서는 연결회로 구동단에 대한 새로운 모델(τ -모델)과 RC tree 지연시간 예측의 새로운 방법(모멘트 전파 방법)을 각각 제안한다. 연결회로 구동단의 새로운 모델은 구동단 출력 파형을 정확하게 예측한다. τ -모델로 구한 구동단의 출력 파형을 입력으로 하고 적은 계산량으로 고차 근사(high-order approximation)를 수행하는 '모멘트 전파 방법'으로 정확한 연결회로 출력 파형을 구할 수 있다.

정확한 연결회로 지연시간 예측을 위해 우선 구동단 출력 파형이 정확히 예측되어야 한다. 구동단의 지연시간 예측 방법으로, 경험적 식에 의한 k-factor 모델^[15]이 π -모델 부하^[16]에 대한 effective capacitance의 개념과 함께 사용될 수 있다^[17]. 본 연구에서는 하나의 시상수를 가지는 전압원과 선형저항으로 구동단을 모델링한 τ -모델을 개발하여 기존의 2-piece 근사^[17]에 비해 우수한 결과를 얻었다.

RC tree의 지연시간 예측을 위해 적은 계산량으로 대체로 정확한 결과를 보이는 Elmore 지연 시간의 개념^[11]이 널리 사용되어 왔다. Elmore 지연시간은 RC tree의 root node에 step 입력을 가했을 때, 1st dominant pole 근사이다^[12]. 간단한 tree walking 알고리즘으로 O(n)의 복잡도를 갖는 Elmore 지연시간 개념은 2 가지의 한계를 가진다: 1) step 입력만 가능하다. 2) 1차 근사만 가능하다. 이에 비해 본 연구에서 개발한 '모멘트 전파 방법'은 RC tree의 입력 파형으로 실제적인 파형을 가할 수 있고, Elmore 방법과 같은 tree walking 알고리즘을 사용하여 계산량이 Elmore 방법과 비슷하며 2차 이상의 근사를 수행할 수 있다.

최근에는 높은 차수의 지연시간 예측 방법으로 AWE(Asymptotic Waveform Evaluation) 방법이 활발히 연구되고 있다^[12,3,4]. AWE는 반복적인 DC 해석으로 모멘트(Laplace 변환을 $s=0$ 에 대해 series 전개했을 때 계수)를 구한다. 일반적인 RC 회로에 대해 모멘트 벡터와 회로행렬의 반복적인 곱셈으로 모멘

트를 구하는데, m 차 근사를 위해 한번의 역행렬 계산과 2^m 번의 회로 행렬과 모멘트 벡터의 곱셈이 필요하다. RC tree에 대해서는 virtual tree tracing algorithm으로 각 node에서 연결된 branch만을 계산에 포함함으로써 회로행렬과 모멘트 벡터의 곱셈이 아니라 각 node에서 2^m 번 인접 branch와의 계산을 수행하여 m 차 근사를 수행한다^[3]. 본 연구에서 개발한 모멘트 전파 방법은 모멘트를 계산하기 위해 반복적인 계산을 수행하지 않고 RC tree의 각 node에서 2 번의 계산만을 수행한다. 표 1은 Elmore 방법, AWE 방법과 모멘트 전파 방법에 대해 비교한 것이다.

표 1. 모멘트 전파, AWE, Elmore 방법의 비교

Table 1. Comparison of moment propagation method, AWE and Elmore method.

	모멘트 전파 방법	AWE	Elmore 방법
모멘트 생성	π -모델 부하이용 forward substitution	반복적인 DC 해석	RC product
고차(higher order) 근사	가능	가능	1차 근사만 가능
입력 파형	실제적인 파형	실제적인 파형	step 입력만 가능
tree traversal 회수	2	2^m (the path tracing algorithm[3])	2

AWE와 본 논문의 '모멘트 전파 방법'과 같은 모멘트 일치 근사방법(moment matching approximation)은 일반적으로 다음과 같은 두 가지 큰 문제가 있다: 1) 얼마나 많은 pole이 dominant한지 미리 알 수 없기 때문에 필요한 근사 차수를 알 수 없다(정확도 문제). 2) 안정된 회로에 대해 비안정 해(solution)를 주는 모멘트 일치 근사 방법이 가지는 비안정(instability) 문제 때문에 특정한 차수의 근사가 항상 이루어질 수는 없다. 일반적인 응용에 대해 이러한 문제를 푸는 것은 상당히 어려운 일이며 여전히 많은 연구의 주제로 진행되고 있다^[4]. 본 연구에서는 RC tree에 대한 2차 모멘트 일치 근사 방법에서 정확도 문제와 비안정 문제를 해결하기 위한 heuristic 방법을 개발하였다.

II장에서는 RC tree의 입력 admittance를 근사하

여 π -모델 부하를 구하는 과정^[6]을 설명한다. III장에서는 구동단의 새로운 모델인 τ -모델을 제안한다. IV장에서는 RC tree 지연시간 예측 방법으로 모멘트 전파 방법을 제안하고 모멘트 전파 방법에 안정성을 보장하는 heuristic을 설명한다. V장에서는 τ -모델과 모멘트 전파방법의 정확도와 계산속도를 기준의 방법들과 비교 분석한다.

II. π -모델 부하: RC tree의 admittance 근사

RC tree의 저항값이 구동단의 출력저항값에 비해 무시할 만큼 작을 때는 구동단에서 바라보는 RC tree에 대한 부하해석은 RC tree의 총전하용량을 구동단이 부하로 가진다고 가정할 수 있다.

그러나 device scaling에 의해 metal line이 좁아 metal 저항이 큰 경우 또는 FPGA와 같이 switch 연결회로일 경우는 전체 전하용량을 부하로 가정할 경우 총전하용량 모델은 오차가 심하다^[7]. 이는 연결회로의 저항이 구동단 전하용량에 대한 충. 방전을 지연시키는 resistance shielding^[8] 현상 때문이다. 따라서 보다 높은 차수의 RC tree에 대한 부하모델(load model)이 필요하게 되었다. 본 논문에서는 [6]의 π -모델 부하를 이용한다.

RC tree에 대한 admittance 근사(π -모델 부하)는 RC tree의 각 node에서 sub-tree에 대한 입력 admittance를 Laplace 변환한 후 이를 Taylor series 전개한 식을 이용한다.

$$Y(s) = y_1 s + y_2 s^2 + y_3 s^3 + h.o.t \quad (1)$$

여기서 y_i 는 admittance 계수이고 $h.o.t$ 는 고차 항을 의미한다. π -모델 부하는 admittance 계수를 이용한 다음 식을 통해 구해진다.

$$\begin{aligned} C_0 &= y_2^2/y_3 \\ C_1 &= y_1 - y_2^2/y_3 \\ R &= -y_3^2/y_2 \end{aligned} \quad (2)$$

Admittance 계수는 leaf node에서 시작하여 root node로 진행하며 계산한다. 임의의 node에서 admittance는 child node의 admittance 계수와 그 node에 연결된 R, C를 이용하여 구한다. 이 과정에서 각 node에서 계산된 계수는 그 node 이하의

sub-tree에 대한 입력 admittance 계수를 나타낸다. 이 계수들은 IV장의 모멘트 전파 과정에서 재 사용된다. RC tree의 admittance 근사에 대한 자세한 것은 [6]에서 찾을 수 있다.

Elmore 방법에서는 leaf-to-root traversal^[9] 각 node에서 그 node 이하의 전체 전하용량의 합을 구하기 위해 수행되었다. π -모델 부하의 전하용량의 합은 Elmore 방법에서 계산하는 그 node 이하의 tree에 대한 전체전하용량의 값과 같다.

III. 구동단의 τ -모델

본 논문에서는 구동단의 Thevenin 등가모델로 하나의 시상수(time constant)와 선형저항을 갖는 τ -모델을 제안한다. 구동단의 τ -모델과 RC tree에 대한 π -모델은 그림 1에 나타나 있다.

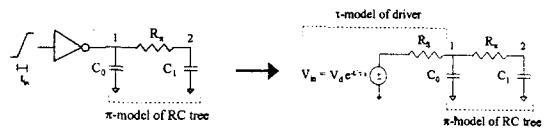


그림 1. 구동단의 τ -모델과 RC tree의 π -모델 부하

Fig. 1. τ -model of the driver and π -model load.

RC tree에 대한 π -모델 부하를 이용하면 등가전하용량을 이용한 경우보다 정확한 결과를 얻을 수 있다. 그러나 π -모델 부하를 기준의 k-factor 식^[5]과 함께 이용하기 위해서는 회로수준 모의실험 결과에 대한 4 차원 fitting이 필요하다^[7]. 그리고 k-factor 식을 적용할 수 있기 위해서는 π -모델 부하를 effective capacitance로 정확히 모델링할 수 있어야 한다. [7]에서는 π -모델 부하를 effective capacitance로 정확히 모델링할 수 없는 경우에 대해서는 effective capacitance와 구동단의 출력저항을 이용하여 2 piece 과정을 구한다.

본 논문에서는 구동단의 τ -모델을 이용하고 회로수준 모의실험의 결과에 대한 interpolation 을 수행하여 기존의 2 piece 과정보다 우수한 1 piece 과정을 구한다.

τ -모델에 대한 설명은 그림 2의 회로에 대한 식 (3)의 미분방정식에서 시작한다.

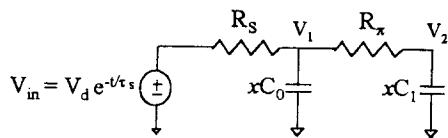


그림 2. 구동단의 τ -모델과 크기 변수 x 를 갖는 π -모델 부하

Fig. 2. A τ -model driver and π -model load with scale factor x .

$$y' = Ay + h \quad (3)$$

식 (3)에서

$$y = \begin{bmatrix} v_1 \\ v_2 \end{bmatrix}, A = \frac{1}{x} \begin{bmatrix} -\frac{1}{C_0}(\frac{1}{R_s} + \frac{1}{R_\pi}) & -\frac{1}{R_\pi C_0} \\ \frac{1}{R_\pi C_1} & -\frac{1}{R_\pi C_1} \end{bmatrix}, h = \frac{1}{x} \begin{bmatrix} \frac{V_d}{R_s C_0} \\ 0 \end{bmatrix}$$

이다. 그리고 π -모델의 전하용량값은 변수 x 에 의해 크기가 조절될 수 있다.

식 (3)에서 구동단의 출력 전압 파형은 다음과 같이 얻을 수 있다.

$$V_1(t) = k_0 e^{-\frac{t}{\tau_1}} + k_1 e^{-\frac{t}{\tau_2}} + k_2 e^{-\frac{t}{\tau_2}} \quad (4)$$

여기서 $\tau_1 = -\frac{1}{\lambda_1}$, $\tau_2 = -\frac{1}{\lambda_2}$ 이고, λ_1 과 λ_2 는 행렬 A 의 고유치(eigenvalue)로 다음 식에서 구할 수 있다.

$$\lambda_1, \lambda_2 = \frac{1}{x} \frac{t_A \pm \sqrt{t_A^2 - 4\Delta}}{2} \quad (5)$$

여기서 $t_A = -\frac{1}{C_0}(\frac{1}{R_s} + \frac{1}{R_\pi}) - \frac{1}{R_\pi C_1}$, 이다.
 $\Delta = \frac{1}{R_\pi C_0 C_1}(\frac{1}{R_s} + \frac{1}{R_\pi}) - \frac{1}{R_\pi^2 C_0 C_1}$

그림 2에서 $\tau_s, R_\pi, x, C_0/C_1$ 와 node 1, 2의 초기조건이 주어지면 식 (4)를 이용해 node 1의 전압 파형을 구할 수 있다.

τ -모델의 선형저항 R_s 는 주어진 π -모델 부하에 대해 다음과 같이 계산된다.

$$R_s = \frac{(t_{90} - t_{50})}{\ln \left[\frac{V(t_{50})}{V(t_{90})} \right] C_{\max}} \quad (6)$$

여기서 C_{\max} 은 π -모델 부하의 허용 가능한 전하용량의 최대치를, t_{90} 는 구동단 출력의 90% 하강 시간을, t_{50} 은 50% 하강시간을 의미한다. t_{90} 와 t_{50} 은 C_{\max} 를 구동단의 부하로 할 때의 하강시간이다. 이는

[8]에서 R_s 를 구한 방법과 비슷하다.

τs 는 τ -모델으로 구한 구동 node 전압 파형이 실제 구동단의 회로수준 모의실험의 결과와 가장 가깝게 되도록 그 값을 정한다. 그럼 (2)에서 주어진 $x, R_\pi, C_0/C_1$ 에 대해 τ_s 를 구하는 과정은 다음과 같다.

이진탐색으로 τ_s 를 구하는 알고리즘

```

step 1. i=1,  $\tau_s^i$ 의 초기 값을 정한다.
step 2. 구동단과  $\pi$ -모델 부하에 대해 회로수준 모의실험을 수행하여 구동단 출력 파형의 여러 표본점(sample point)에서의 지연시간 정보,  $(t_k, v_k), (k=1, 2, \dots, n)$ 을 구한다.
step 3. 구동단의  $\tau$ -모델과  $\pi$ -모델 부하에 대해 구동 node에서 식 (4)에서  $v_k$ 를 만족하는  $t_k$ 를 Newton-Rapson으로 구한다.
step 4. 다음과 같은 이진 탐색기법으로  $\tau_s^i$ 를 개선한다.

if all  $t_k > t_k$  then //  $\tau_s^i$  감소
    if  $\sum_{i=1}^n |t_k - t_k| < S_{\text{error}}$ , then
         $S_{\text{error}} = \sum_{i=1}^n |t_k - t_k| \}$ 
    end if
     $\tau^{i+1} = \tau_s^i - \frac{1}{2} |\tau_s^i - \tau^{i-1}|$ 
    if  $|\tau^{i+1} - \tau_s^i| < \epsilon$ , goto step 5
    else goto step 2.
    end if
else //  $\tau_s^i$  증가
     $\tau^{i+1} = \tau_s^i + \frac{1}{2} |\tau_s^i - \tau^{i-1}|$ 
    goto step 2.
end if

step 5.  $\tau_s = \tau_s^i$ 

```

여기서 S_{error} 는 각 표본점에서의 시간오차의 절대치의 합이고, ϵ 는 τ_s 값의 오차의 한계이다. 회로수준 모의실험의 결과에 가능한 가까운 결과를 내는 τ_s 를 구하기 위해 이진 탐색(binary search)기법이 이용되었다. 그리고 pessimistic 예측을 보장하기 위해 τ -모델로 구한 표본점 $(t_k, v_k), (k=1, 2, \dots, n)$ 을 실제 구동단을 이용한 결과 $(t_k, v_k), (k=1, 2, \dots, n)$ 보다 시간축상에서 오른쪽에 오도록 하였다(step 4). 이와 같

이 구한 τ_s 로 $x, R_s, C_0/C_1$ 에 대해 3차원 표를 구성한다. 일단 표가 구성되면 구동단의 출력 파형의 모멘트는 회로수준 모의실험 없이 표찾기와 interpolation으로 τ_s 를 구한 후 IV장의 그림 5의 회로해석으로 얻을 수 있다. V장에서는 구동단의 τ -모델로 구한 구동단 출력 파형과 실제 구동단의 출력 파형, 2 piece 파형을 비교한다.

IV. 모멘트 전파 방법

1. 모멘트 전파 방법

RC tree 입력 파형의 모멘트는 RC tree의 각 경로를 통해 root에서 leaf로 전파된다. 모멘트 전파 과정을 살펴보기 위해 그림 3의 예를 보자. 그림 3에서 RC tree의 입력에 $a_0 + a_1s + a_2s^2 + a_3s^3 + \dots$ 의 모멘트가 주어진다고 할 때, node 31의 전압 파형의 모멘트를 구하는 과정을 그림 4에서 볼 수 있다.

node 31의 전압 모멘트를 구하기 위해 우선 그림 4 (a)에서 node 11의 전압 모멘트를 구한다. 이 때 node 11의 sub-tree에 대한 π -모델 부하를 이용한다. 그리고 그림 4 (b)에서 node 21의 전압 모멘트를 구한다. 이 때도 node 21의 π -모델 부하를 이용한다. 그림 4 (c)에서 node 31의 전압 모멘트를 구한다. 따라서 모멘트를 구하는 과정은 그림 4의 (a), (b)와 같은 2차 회로를, 그림 4의 (c)와 같은 1차 회로를 전압 모멘트를 입력으로 풀어 나가는 과정이다. 따라서 원하는 node의 전압 모멘트를 구하는 방법은 다음과 같다.

1. root에서 원하는 node까지의 경로를 찾는다.
2. root에서 원하는 node로 진행하며 경로상의 각 node에서 그 node의 π -모델 부하와 이전 node의 전압모멘트를 이용하여 그 node의 전압 모멘트를 구한다.
3. 원하는 node에서 구한 전압모멘트를 파형으로 변환한다.

모든 leaf node의 전압 파형을 구할 경우 RC tree의 각 node에서 전압 모멘트를 한 번씩만 계산 하면 된다.

각 node에서 π -모델 부하를 이용하여 전압모멘트를 계산하기 위해서 그림 5의 회로에 대해 모멘트 일

치 기법을 이용, 식 (7)과 식 (8)의 2개의 미분방정식을 풀어 그림 5에서 V_0 을 구한다.

$$C_0 \dot{V}_0 = -\frac{V_{in} - V_0}{R_0} - C_1 \dot{V}_1 \quad (7)$$

$$C_1 \dot{V}_1 = -\frac{V_0 - V_1}{R_1} \quad (8)$$

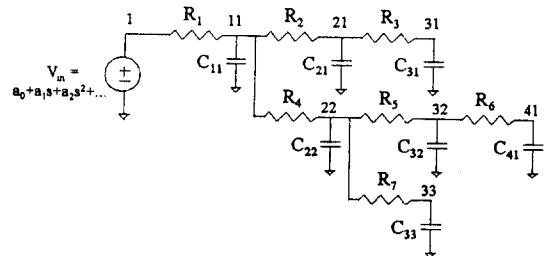


그림 3. RC tree의 예

Fig. 3. An example of RC tree.

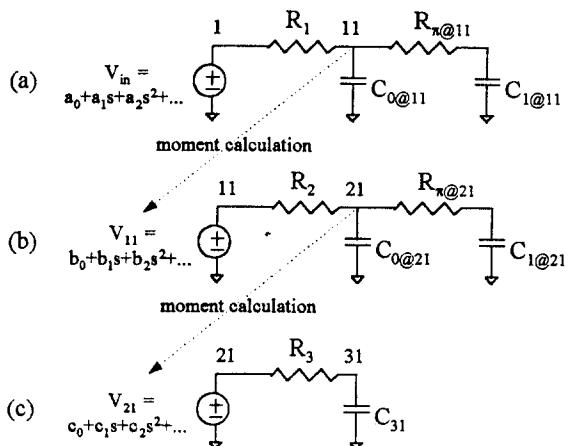


그림 4. 모멘트 전파 과정

Fig. 4. Moment propagation process.

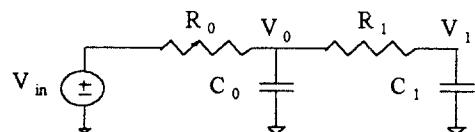


그림 5. 모멘트를 구하기 위한 2차 회로

Fig. 5. A 2nd order circuit to calculate moments.

우선 식 (7)과 (8)의 Laplace 변환으로 식 (9)를 얻는다.

$$\begin{aligned} & ((1+sR_0C_0) + \frac{sR_0C_1}{1+sR_1C_1}) V_0 \\ & = R_0(C_0V_0^0 + C_1V_1^0) - \frac{R_0R_1C_1^2V_1^0s}{1+sR_1C_1} + V_{in} \end{aligned} \quad (9)$$

여기서 V_0^0 와 V_1^0 는 V_0 와 V_1 의 초기 값이다.

그럼 3과 같아 V_{in} 이 $\sum_{i=0}^{\infty} m_i s^i$ 로 주어질 때, V_0 를 $\sum_{i=0}^{\infty} c_i s^i$ 로 가정하고 식 (9)를 series 형태로 표현하면 다음과 같다.

$$(\sum_{i=0}^{\infty} a_i s^i)(\sum_{i=0}^{\infty} c_i s^i) = \sum_{i=0}^{\infty} b_i s^i \quad (10)$$

a_i 는 식 (9)의 좌변을 $s=0$ 을 중심으로 Taylor 전개하여 구한다.

$$\begin{aligned} & 1 + sR_0C_0 + \frac{sR_0C_1}{1+sR_1C_1} \\ & = 1 + sR_0C_0 + sR_0C_1(1 - sR_1C_1 + s^2(R_1C_1)^2 - s^3(R_1C_1)^3 + \dots) \quad (11) \\ & = 1 + sR_0(C_0 + C_1)s - R_0R_1C_1^2s^2 + R_0R_1^2C_1^3s^3 - \dots \end{aligned}$$

따라서 a_i 는 다음과 같이 표현된다.

$$\begin{aligned} a_0 &= 1 \\ a_1 &= R_0(C_0 + C_1) \\ a_2 &= -R_0R_1C_1^2 \\ a_3 &= R_0R_1^2C_1^3 \\ &\vdots \\ a_n &= (-1)^{n+1}R_0R_1^{n-1}C_1^n \end{aligned} \quad (12)$$

식 (9)의 우변을 series 전개하면 다음 식을 구할 수 있다.

$$\begin{aligned} & R_0(C_0V_0^0 + C_1V_1^0) - \frac{R_0R_1C_1^2V_1^0s}{1+sR_1C_1} + V_{in} \\ & = R_0(C_0V_0^0 + C_1V_1^0) - sR_0R_1C_1^2V_1^0(1 - sR_1C_1 + s^2(R_1C_1)^2 - \dots) + \sum_{i=0}^{\infty} m_i s^i \\ & = m_0 + R_0(C_0V_0^0 + C_1V_1^0) + s(m_1 - R_0R_1C_1^2V_1^0) + s^2(m_2 + R_0R_1^2C_1^3V_1^0) + \dots \end{aligned} \quad (13)$$

따라서 b_i 에 대한 표현은 다음과 같다.

$$\begin{aligned} b_0 &= m_0 + R_0(C_0V_0^0 + C_1V_1^0) \\ b_1 &= m_1 - R_0R_1C_1^2V_1^0 \\ b_2 &= m_2 + R_0R_1^2C_1^3V_1^0 \\ b_3 &= m_3 - R_0R_1^3C_1^4V_1^0 \\ &\vdots \\ b_n &= m_n + (-1)^n R_0R_1^nC_1^{n+1}V_1^0 \end{aligned} \quad (14)$$

식 (10)의 좌변을 곱한 후 양변의 계수를 비교하면 다음 식을 얻을 수 있다.

$$\begin{aligned} a_0c_0 &= b_0 \\ a_0c_1 + a_1c_0 &= b_1 \\ a_0c_2 + a_1c_1 + a_2c_0 &= b_2 \\ a_0c_3 + a_1c_2 + a_2c_1 + a_3c_0 &= b_3 \\ &\vdots \\ \sum_{i=0}^n a_i c_{n-i} &= b_n \end{aligned} \quad (15)$$

V_0 의 모멘트 c_i 는 식 (15)에서 forward substitution으로 구할 수 있다.

각 node에서 전압 파형은 2-pole-1-zero 모델로 다음 식을 통해 구할 수 있다.

$$V(s) = \frac{b_0 + b_1s}{(s+p_1)(s+p_2)} = c_0 + c_1s + c_2s^2 + c_3s^3 + \dots \quad (16)$$

여기서 c_i 는 모멘트 전파과정을 통해 구한 그 node의 모멘트이다. 계수 b_0, b_1, p_1, p_2 는 식 (16)의 좌변의 분모를 우변에 곱한 후 양변의 계수를 비교하여 구한다. s 평면에서의 식 (16)은 시간축의 함수로 변환하면 다음 식을 얻을 수 있다.

$$V(t) = k_1 e^{-\frac{t}{\tau_1}} + k_2 e^{-\frac{t}{\tau_2}} \quad (17)$$

여기서 $\tau_1 = -\frac{1}{p_1}$, $\tau_2 = -\frac{1}{p_2}$ 이다.

2. 모멘트 전파 방법의 안정성

안정되고 정확한 2-pole 근사를 얻기 위해 본 연구에서는 근사 결과를 3 가지 경우로 나눈다: 1) 안정되고 정확한 경우, 2) 안정되지만 정확하지 않은 경우, 3) 비안정인 경우. 비안정인 경우는 식 (16)에서 p_1 또는 p_2 가 양의 값을 가질 때이다. 안정되지만 정확하지 않은 경우는 p_1 과 p_2 는 모두 음의 값을 갖지만 부정확한 결과를 주는 경우로 AWE에서는 근사 차수가 작을 때, 모멘트 전파 방법에서는 식 (17)에서 k_1 과 k_2 가 지나치게 작거나 큰 경우이다.

우선 비안정 해의 경우, 즉 식 (16)에서 양의 pole 을 구했을 때, Elmore 자연시간(τ_e)을 이용하여 음의 pole 중 하나($p_e = -\frac{1}{\tau_e}$)를 구하고 나머지 하나의 시상수(τ_2)는 모멘트(c_0, c_1, c_2)와 Elmore 자연시간(τ_2)을 이용하여 식 (16)에서 계수 일치를 이용하여 다음과 같이 구한다.

$$\tau_2 = -\frac{p_e c_2 - c_1}{p_e c_1 - c_0} \quad (18)$$

이 경우 식 (17)의 k_1 과 k_2 는 τ_e 와 τ_2 를 이용하여 다음과 같이 구할 수 있다.

$$\begin{aligned} k_1 &= \frac{c_0 - V_d \tau_2}{\tau_e - \tau_2} \\ k_2 &= \frac{c_0 - V_d \tau_e}{\tau_2 - \tau_e} \end{aligned} \quad (19)$$

여기서 V_d 는 전압의 초기 값이다. 식 (18)을 통해 구한 τ_2 가 음수인 경우는 τ_e 만을 이용한 1 차 근사만을 수행한다.

안정되더라도 정확도가 떨어지는 경우는 모멘트 전파 방법에서는 식 (17)에서 $k_1 + k_2$ 값이 V_d 에 비해 너무 크거나 작을 때이다. 본 논문에서는 $k_1 + k_2$ 값이 $2*V_d$ 보다 큰 경우를 large residue로 표시하고 이 경우 역시 Elmore 지연시간을 이용한 식 (18)과 식 (19)로 해를 구한다.

V. 실험결과

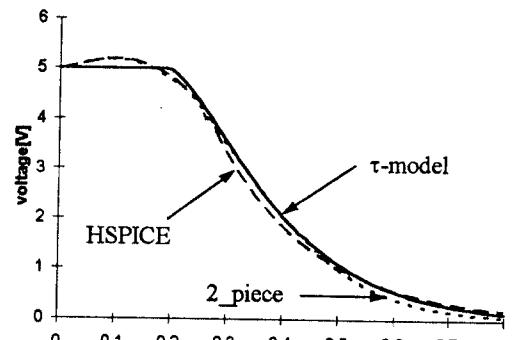
1. 구동단의 τ -모델

구동단의 τ -모델을 구현하기 위해 τ_s 에 대한 $x, R_\pi, C_0/C_1$ 의 3차원 표를 III 장의 알고리즘을 이용하여 구하였다. 구동단은 $W/L=50$ 인 경우를 가정하였고 이때 식 (6)으로 $R_s = 120\Omega$ 를 구했다.

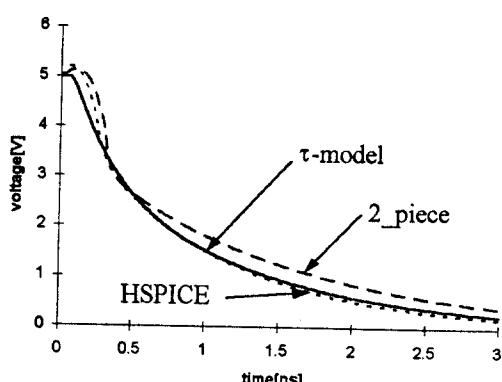
π -모델 부하는 $x=1$ 일 때 C_0+C_1 의 최소값을 1 pF으로 하고 C_0/C_1 는 0.1-1의 범위를 10개의 구획으로 나누고, R_π 는 12Ω - 1200Ω 의 범위를 20개의 구획으로, x 는 1-10의 범위를 10개의 구획으로 나누어, 총 2000개의 경우에 대해 구한 τ_s 의 값으로 표를 구성하였다. 이때 표본점은 구동단 출력 전압이 2.5v, 2v, 1.5v, 1v 인 4 점을 선택하였다. 회로 수준 모의 실험은 2000번 수행하였고 표를 만들기 위한 총 수행 시간은 64 Mbyte의 주기억용량을 가지는 SUN SPARCstation 20에서 2시간 가량 소요되었다. 이 시간은 처음에 표를 만들 때에만 한번 수행하면 되므로 실제로 지연 시간을 구할 때 걸리는 시간과는 무관하다.

그림 6은 구한 표에서 R_π 가 12Ω , 120Ω , 1200Ω 의 3 가지 값에 대해, C_0/C_1 는 0.1, 0.5, 1의 3 가지 값에 대해, x 는 1, 5, 10의 3 가지 값에 대해, 실제 구동단에 대해 HSPICE를 수행한 결과와 2 piece 과정^[7]과 τ -모델의 결과를 비교한 것이다. τ -모델

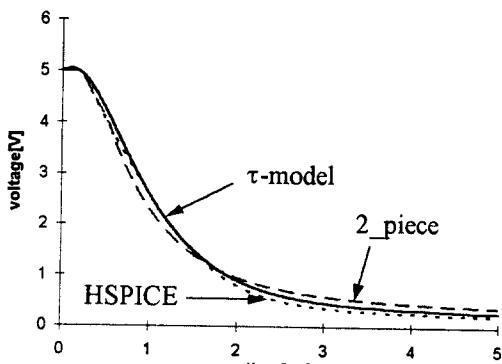
의 결과가 2-piece에 비해 우수하며 특히 과형의 tail이 HSPICE 결과에 아주 가까움을 볼 수 있다.



(a)



(b)



(c)

그림 6. (a) $R_\pi = 12\Omega$, $C_0 = 0.25\text{pF}$, $C_1 = 0.75\text{pF}$
(b) $R_\pi = 120\Omega$, $C_0 = 0.45\text{pF}$, $C_1 = 4.55\text{pF}$
(c) $R_\pi = 1200\Omega$, $C_0 = 5\text{pF}$, $C_1 = 5\text{pF}$

Fig. 6. (a) $R_\pi = 12\Omega$, $C_0 = 0.25\text{pF}$, $C_1 = 0.75\text{pF}$
(b) $R_\pi = 120\Omega$, $C_0 = 0.45\text{pF}$, $C_1 = 4.55\text{pF}$
(c) $R_\pi = 1200\Omega$, $C_0 = 5\text{pF}$, $C_1 = 5\text{pF}$

2. 모멘트 전파 방법

RC tree와 FPGA 연결회로에 모멘트 전파방법을 적용하여 성능과 정확도를 조사해 보았다. 수행 시간은 32 Mbyte의 주기억용량을 가지는 SPARCstation 20에서 수행하였고 모멘트 전파방법은 C++로 프로그램 하였다.

RC tree의 기본적인 형태로, RC ladder에 대해 Elmore 방법과 HSPICE를 수행한 수행시간 결과와 모멘트 전파 방법의 수행시간 결과를 비교한 것이 표 2에 나타나 있다. RC ladder의 크기는 node의 수가 1000, 2000, 4000개의 3가지 경우이다. 4000개의 node를 가지는 경우 수행시간은 모멘트 전파 방법이 HSPICE 수행시간에 비해 3000배 정도의 속도 향상을 보였다. 그리고 Elmore 방법과는 수행시간의 차이가 거의 없다. 그리고 node 수가 1000, 2000, 4000으로 증가함에 따라 수행시간도 선형으로 증가함을 확인할 수 있다. 그림 7은 4000개의 node를 가지는 RC ladder의 출력에 대해 HSPICE와 모멘트 전파 방법으로 구한 결과를 비교한 것이다. 모멘트 전파방법의 결과가 HSPICE를 수행한 결과와 거의 일치함을 볼 수 있다.

표 2. RC ladder에 대한 Elmore 방법, HSPICE, 모멘트 전파 방법의 수행시간 비교

Table 2. Run time comparison of Elmore method, AWE and moment propagation method

	100 nodes(sec)	2000 nodes (sec)	4000 nodes (sec)
HSPICE	10.13	33.45	117.57
Elmore	0.03	0.05	0.09
모멘트 전파	total parse 실제수행시간	0.03 0.02 0.01	0.10 0.06 0.04

3. 모멘트 전파 방법의 안정성 향상 방법

모멘트 일치 기술(moment matching technique)에 의한 근사방법의 안정성과 정확성을 실험하기 위해 RC ladder는 좋은 예로 사용될 수 있다. 본 논문에서는 500개의 R, C 쌍을 가지는 RC ladder에 대해 2차 근사에 대해 AWE와 모멘트 전파 방법의 안정성 문제를 실험하였다. 그림8은 예로 쓰인 RC ladder를 보인다. 그림 9는 그림 8의 회로에 대해 각 node에서

AWE와 모멘트 전파 방법으로 구한 해의 성질을 보인다.

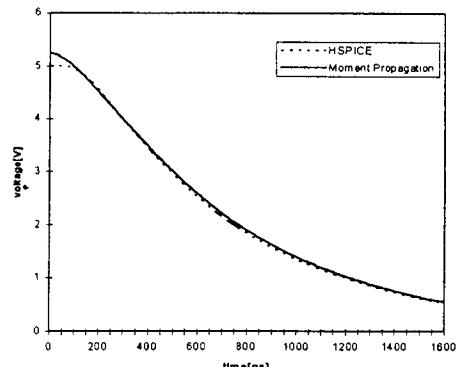


그림 7. RC tree에 대한 HSPICE와 모멘트 전파 방법의 결과 과정 비교

Fig. 7. Waveform comparison of HSPICE and moment propagation method.

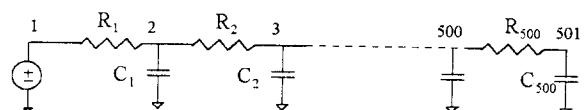


그림 8. RC ladder

Fig. 8. An RC ladder.

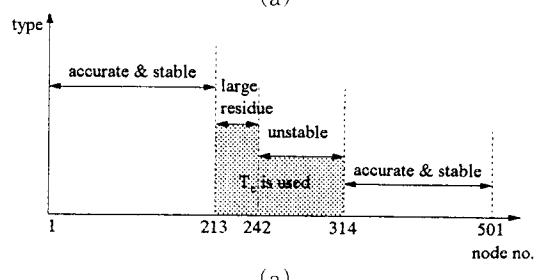
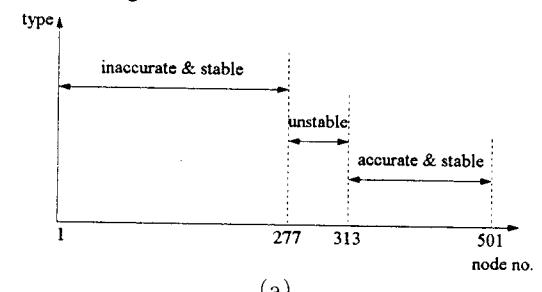
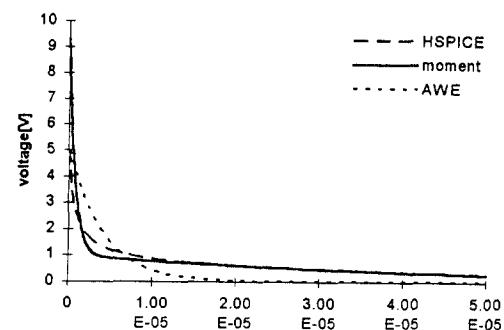


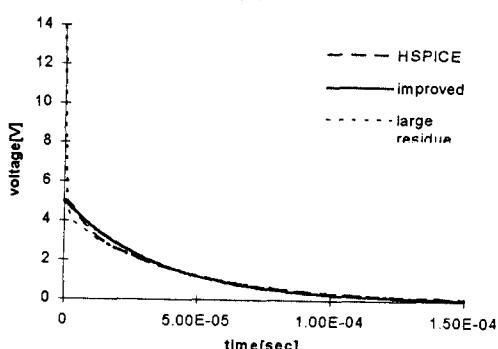
그림 9. (a) RC ladder 각 node에서 AWE 결과
(b) RC ladder 각 node에서 모멘트 전파 방법의 결과

Fig. 9. (a) Types of AWE results on the nodes of the RC ladder example (b) Types of moment propagation method on the nodes of the RC ladder example

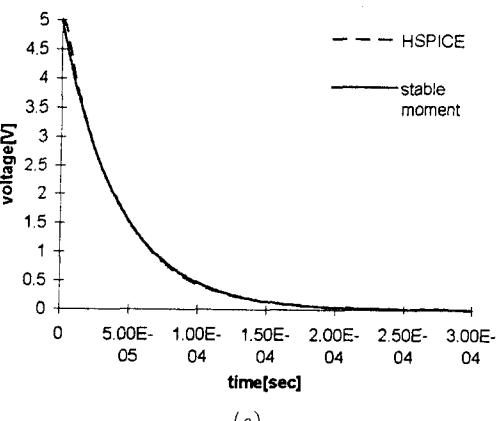
그림 9 (a)에서 보면 AWE 결과가 안정되지만 정확하지 않은 node 2-276의 경우는 AWE로는 2차 근사 이상의 근사가 필요하다. 이에 비해 그림 9 (b)에서 보면 모멘트 전파 방법은 node 2~213의 경우 안정되고 정확한 2차 근사를 구할 수 있다(그림 10 (a)). 그리고 AWE 방법에서 비안정 해를 주는 node 277~313의 경우, 본 논문에서는 모멘트 전파 방법에 대한 안정성 향상 방법으로 제시된 Elmore 지연시간 (T_e)을 이용하는 IV.2의 방법을 적용하여 안정되고 정확한 결과를 얻을 수 있었다(그림 10 (c)).



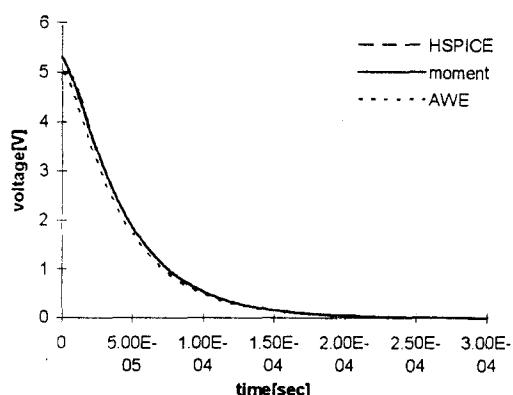
(a)



(b)



(c)



(d)

그림 10. (a) node 50 의 파형 비교

(b) node 230 의 파형 비교

(c) node 300 의 파형 비교

(d) node 501 의 파형 비교

Fig. 10. (a) Waveform comparison on node 50 (b) Waveform comparison on node 230 (c) Waveform comparison on node 300 (d) Waveform comparison on node 501

그림 10 (b)는 안정된 해이지만 식 (17)에서 $k_1 + k_2$ 가 지나치게 큰 경우에 대해 IV.2의 방법을 적용하여 보다 정확한 결과를 얻은 것을 보여준다. 그림 10 (d)는 RC ladder의 마지막 출력 node에서 HSPICE, AWE, 모멘트 전파 방법이 모두 아주 가까운 결과임을 나타낸다.

4. FPGA 연결회로에의 적용

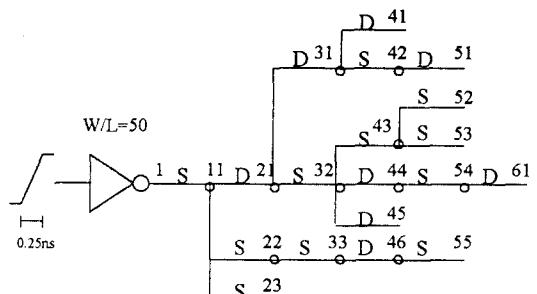


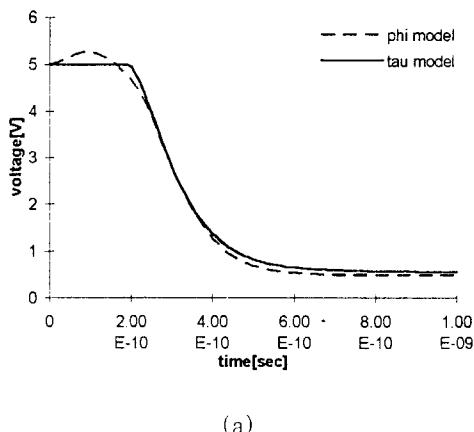
그림 11. FPGA 연결회로의 예

Fig. 11. An example of FPGA interconnect.

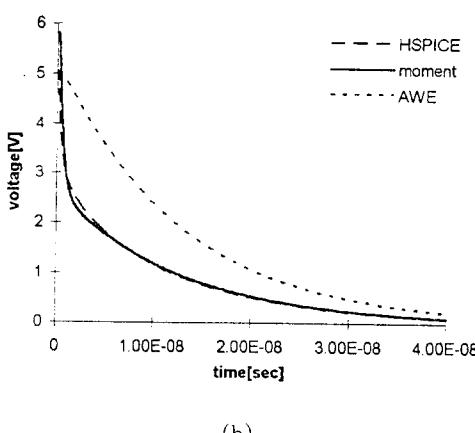
그림 11은 Double Length Line(DLL)과 Single

Length Line(SLL)으로 이루어진 FPGA 연결회로의 예이다. PIP(Programmable Interconnect Point)의 등가저항을 400Ω , DLL의 기생전하용량을 1 pF , SLL의 기생전하용량을 0.5 pF 으로 가정하였다. 구동단은 $W/L=50$ 인 경우를 가정했다.

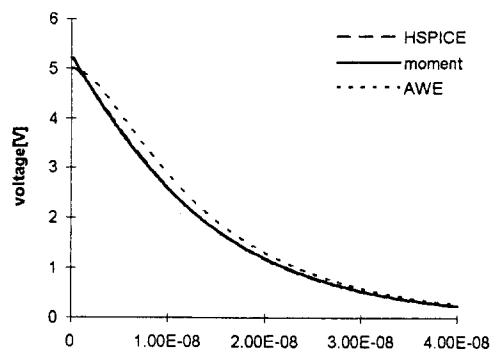
그림 12 (a)는 그림 11의 회로에서 구동단의 출력파형을 π -모델 부하를 이용한 결과와 구동단의 τ -모델의 결과를 비교한 것이다. 본 논문에서 제안한 구동단의 τ -모델의 결과는 π -모델 결과와 거의 일치함을 볼 수 있다. 그림 12 (b), (c)에서 모멘트 전파 방법의 결과는 실제 파형과 아주 가깝지만 AWE의 결과는 오차가 큼을 볼 수 있다. 이는 AWE 방법으로는 더 높은 차수의 근사가 필요함을 의미한다. AWE 2차 근사의 결과를 보면 그림 12 (b), (c), (d)의 순서로 나아짐을 볼 수 있다. 이에 비해 모멘트 전파 방법은 그림 12 (b), (c), (d) 모두 실제 파형에 아주 가까운 2차 근사결과를 보인다.



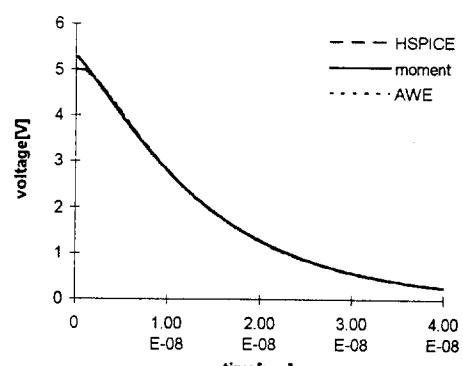
(a)



(b)



(c)



(d)

그림 12. (a) 구동단 출력의 파형 비교
 (b) node 11 의 파형 비교
 (c) node 44 의 파형 비교
 (d) node 61 의 파형 비교

Fig. 12. (a) Comparison of driver output waveform (b) Comparison of waveform on node 11 (c) Comparison of waveform on node 44 (d) Comparison of waveform on node 61

V. 결론

본 논문에서는 RC tree의 지연시간을 정확히 예측하기 위해 우선 구동단의 τ -모델을 이용하여 구동단 출력 전압 파형을 정확히 구한다. τ -모델은 기존의 k-factor 식 또는 effective capacitance를 이용하는 2-piece 파형보다 정확한 구동단 출력 파형을 구한다. τ -모델로 구한 구동단 출력 파형을 입력으로 한 모멘

트 전파 방법으로 RC tree의 각 node에서 2차 이상의 근사를 수행한다. 모멘트 전파방법은 Elmore 방법과 같은 tree walking algorithm을 사용하여 계산량이 적고, 2차 이상의 근사를 수행하므로 보다 정확한 전압 파형을 얻을 수 있다. τ -모델과 모멘트 전파방법은 회로수준 모의실험에 거의 일치하는 결과를 1000 배 이상의 빠른 속도로 구할 수 있다.

모멘트를 이용한 근사방법이 일반적으로 가지는 비안정 문제에 대해 본 논문에서는 2차 근사에서 비안정 해를 얻을 경우 Elmore 지연시간을 이용하여 안정되고 정확한 해를 구하는 방법을 제안하였다. 500개의 node를 가지는 RC ladder에 대해 제안한 안정화 방법을 적용하여 모든 node에서 정확한 2차 근사 해를 얻을 수 있었다.

본 논문에서 제안한 구동단의 τ -모델, 모멘트 전파방법과 모멘트 일치기술에서의 안정화 방법은 적은 계산량으로 정확한 해를 보장하므로 RC tree에 대한 지연시간 예측 방법으로 유용하게 쓰이리라 기대된다.

참 고 문 헌

- [1] W. C. Elmore, "The transient response of damped linear networks with particular regard to wideband amplifiers," *J. Appl. Phys.*, vol. 19, no. 1, pp. 55-63, 1948.
- [2] L. T. Pillage, "Asymptotic Waveform Evaluation for timing analysis," *IEEE Trans. Computer-Aided Design*, vol. 9, no. 4, pp. 352-366, April, 1990.
- [3] Curtis L. Ratzlaff and Lawrence T. Pillage, "RICE: Rapid Interconnect Circuit Evaluation Using AWE," *IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems*, vol. 13, no. 6, pp. 763-776, June, 1994.
- [4] Demosthenes F. Anastasakis et al, "Enhancing the Stability of Asymptotic Waveform Evaluation for Digital Interconnect Circuit Application," *IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems*, vol. 13, no. 6, pp. 729-736, June, 1994.
- [5] N. H. Weste and K. Eshraghian, *Principles of CMOS VLSI Design*, New York: Addison Wesley, 2nd ed., pp. 221-223, 1993.
- [6] Peter R. O'Brien and Thomas L. Savarino, "Modeling the Driving-Point Characteristic of Resistive Interconnect for Accurate Delay Estimation," *Proc. IEEE Intl. Conf. Computer-Aided Design*, pp. 512-515, Nov., 1989.
- [7] Jessica Qian, Satyamurthy Pullela and Lawrence T. Pillage, "Modeling the "Effective Capacitance" for the RC interconnect of CMOS Gates," *IEEE Trans. on CAD*, vol. 13, no. 12, pp. 1526-1535, Dec. 1994.
- [8] Florentin Dartu, Noel Menezes, Jessica Qian and Lawrence T. Pillage, "A Gate-Delay Model for High-Speed CMOS Circuits," *31st DAC*, pp. 576-580, 1994.
- [9] Xilinx Programmable Gate Array Data Book, Xilinx Inc., P/N 0010048-02.
- [10] Huang Xiaoli, "Pade Approximation of Linear(ized) Circuit Responses," Ph.D dissertation, Carnegie Mellon Univ., Nov. 1990.

저 자 소 개

劉 承 周(正會員)

1969年 3月 10日生. 1992年 서울대학교 전자공학과(공학사). 1995年 서울대학교 전자공학과(공학석사). 1995年 ~ 현재 서울대학교 전자공학과 박사과정 재학중. 주관심 분야는 CAD, VLSI 설계 등임.

崔 起 榮(正會員) 第31卷 A編 第5號 參照

현재 서울대학교 전자공학과 부교수