

論文95-32A-1-15

AlGaAs/GaAs SABM HBT의 제작 및 특성

(Fabrication and Characteristics of AlGaAs/GaAs SABM HBTs)

李俊雨*, 金榮植*, 徐아람*, 徐嘆錫*, 申振鎬*,
金氾晚*, **

(Joonwoo Lee, Youngsik Kim, Ahram Seo, Youngseok Seo, Jinho Shin and
Bumman Kim)

요약

자기 정열 베이스 공정 기법에 의해 AlGaAs/GaAs HBTs를 제작하였다. 절연 임플랜트, 습식
식각 및 리프트오프 공정을 통해 HBT를 제작하였고 공중중첩배선 공정을 통해 소자와 패드를 연결
하였다. 제작된 2umx10um 에미터 크기의 HBT는 $J_k = 100\text{kA}/\text{cm}^2$ 의 전류밀도에서 10의 에미터
공통 전류이득과 8V의 컬렉터 에미터 항복전압을 나타내었고 베이스와 컬렉터접합의 이상계수는 각
각 1.6과 1.1로 측정되었다. 2umx10um 에미터 크기를 갖는 에미터 공통 HBT의 고주파 특성을
분석하기 위해 0.5~18GHz에서 on-wafer S-Parameter 측정을 수행하였다. $J_c = 70\text{kA}/\text{cm}^2$ 의
전류밀도에서 전류이득 차단주파수는 30GHz, 최대 공진주파수는 23GHz의 결과를 얻었다.
S-Parameter 분석 방법과 MDS 최적화에 의해 HBT의 소신호 등가회로를 추출하였다.

Abstract

AlGaAs/GaAs HBTs have been fabricated using SABM (Self-Aligned Base Metal) process technique. The mesa type HBTs were fabricated through following steps: isolation implant, wet etching, metal lift-off, and airbridge interconnection process. The fabricated HBTs with 2umx10um size emitter showed a common emitter current gain of 10 at a collector current density of $J_k = 100\text{kA}/\text{cm}^2$, a breakdown voltage BVCEO of 8V, and the ideality factors of base and collector junctions of 1.6 and 1.1, respectively. On-wafer S-Parameter measurement at 0.5~18GHz has been made for the characterization of the common emitter HBTs with a 2umx10um size emitter. The extrapolated current gain cut-off frequency of $f_t = 30\text{GHz}$ and maximum oscillation frequency of $f_{max} = 23\text{ GHz}$ were obtained at a collector current density of $J_c = 70\text{kA}/\text{cm}^2$. Small signal HBT equivalent circuit was extracted from the S-Parameter data.

* 正會員, 浦項工科大學校 電子電氣工學科
(Dept. of Electronics and Electrical Eng.,
Pohang Univ. of Science and Technology)

** 正會員, 產業科學技術研究所 電子電氣分野

(Research Institute of Industrial Science and
Technology)

接受日字：1994年 6月 24日

I. 서 론

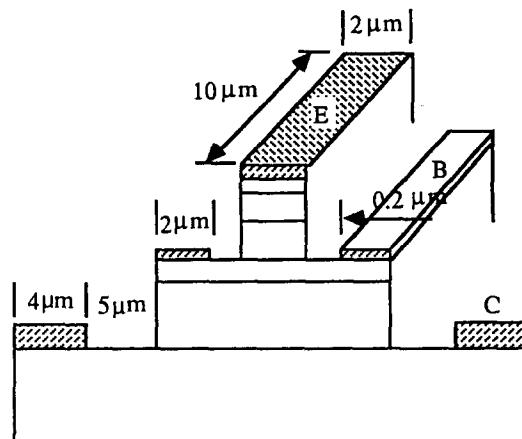
HBT (Heterojunction Bipolar Transistor)는 빠른 속도, 고출력, 고효율 등의 우수한 전기적 특성으로 인해 미래의 고속 디지털 회로 소자, 초고주파 전력 소자, 선행 소자 등으로 각광을 받고 있으며 AlGaAs/GaAs HBT의 경우 외국에서는 이미 설계 및 제작기술이 성숙 단계에 와 있다. 최근 이러한 기술적 성장을 바탕으로 HBT를 이용한 여러 가지 우수한 특성의 아나로그 및 디지털 회로들이 잇달아 발표되고 있으며^[1-3] 우리나라에서도 몇몇 회사와 연구기관, 학교 등에서 이에 관한 연구가 활발히 진행되고 있는 실정이다.^[4-5] 특히 fmax가 350GHz에 이르는 AlGaAs/GaAs HBT가 발표된 것 외에도,^[6] 우수한 RF 특성을 갖는 GaInP/GaAs, InP/InGaAs 및 AlInAs/InGaAs HBT에 관한 연구도 활발히 진행되고 있으며.^[7-9] HBT를 이용한 MMIC 개발에서도 큰 성과를 거두고 있다. 그러나 우리나라의 경우 단위 소자 HBT 제작에 관한 연구가 이루어지고 있을 뿐, 아직은 HBT 설계 및 제작 기술이 선진 외국에 비해 크게 뒤떨어져 있고 HBT를 이용한 아나로그/디지털 회로 및 MMIC 제작에 관한 연구도 초보 단계에 머물고 있어 이에 관한 연구 및 기술 확보가 시급한 실정이다.

본 연구에서는 HBT를 이용하여 전력 증폭기 및 저소음 증폭기를 MMIC로 제작하기 위한 제반 기술 확보의 첫 단계로 SABM 공정에 의해 HBT를 제작하고 제작된 HBT의 DC 및 RF 특성을 고찰하였다. 최적의 식각 조건 및 리프트 오프 조건을 확립하였고 회로의 MMIC를 위해 소자와 측정 패드를 공중 중첩 배선으로 연결하였으며 앞면 공정이 끝난 후 웨이퍼를 래핑하고 금을 후면에 도금하여 소자를 제작하였다. 제작된 HBT의 DC 및 S-Parameter를 측정하여 HBT의 DC와 RF 특성을 고찰하였고, S-Parameter 분석과 DC 측정 등을 통해 HBT의 소신호 등가 모델을 추출하였다.

II. HBT 구조 및 제작 공정

제작된 2umx10um HBT 및 실험에 사용된 HBT의 웨이퍼 구조는 그림 1과 같다. MOCVD로 성장된 웨이퍼는 컬렉터 오믹을 위한 $n + (5 \times 10^{18}/cm^3)$ 층 위에 0.4um 두께의 컬렉터 층을 ($1 \times 10^{16}/cm^3$) 둔 후, 탄소를 높이 도핑한 ($4 \times 10^{19}/cm^3$) 0.1um의 베이스 층 위에 0.02um의 space layer가 있다. 에미터는 wide 배드 캡 Al_{0.25}Ga_{0.75}As 층과 GaAs 층 ($5 \times 10^{17}/cm^3$) 으로

이루어져 있고 그 위에 오믹 접촉을 위한 $n + GaAs$ ($5 \times 10^{18}/cm^3$) 층이 있다. 에미터와 베이스 접합, 베이스와 컬렉터 접합 모두 abrupt 접합으로 이루어져 있으며 일반적으로 널리 이용되는 피라미드형 구조로 HBT를 제작하였다. 에미터 금속을 마스크로 베이스 금속을 증착시키는 SABM (Self-Aligned Base Metal) 공정을 사용하였고^[10], 에미터와 베이스 사이의 간격은 약 0.2um로 측정되었다.



	(a)	(b)
Emitter cap	$n^+ GaAs$	5×10^{18}
Emitter 1	$n GaAs$	5×10^{17}
Emitter 2	$n Al_{0.25}Ga_{0.75}As$	5×10^{17}
Setback Layer		Undoped
Base	$P^+ GaAs$	4×10^{19}
Collector	$n GaAs$	1×10^{16}
Subcollector	$GaAs$	5×10^{18}
	S.I.GaAs	0.6 μm

그림 1. HBT 구조
(a) 소자 구조 (b) 웨이퍼 구조

Fig. 1. HBT structure.
(a) Device structure
(b) Wafer structure

개략적인 공정 순서를 그림 2에 나타내었다.^[10] 먼저 금을 증착시켜 alignment mark를 만든 후 능동 영역을 정의하기 위하여 E/B 절연 임플랜트를 하였다. 임플랜트 원소로는 B⁺를 사용하였고 이 때 절연되는 웨이퍼의 두께가 약 0.5um가 되도록 도즈와 에너지를 선택하였다. AuGe/Ni/Au를 사용하여 에미터 금속을 증착하고, 에미터 금속을 마스크로 RIE (Reactive Ion Etching)와 습식 식각의 이종 식각으로 에미터를

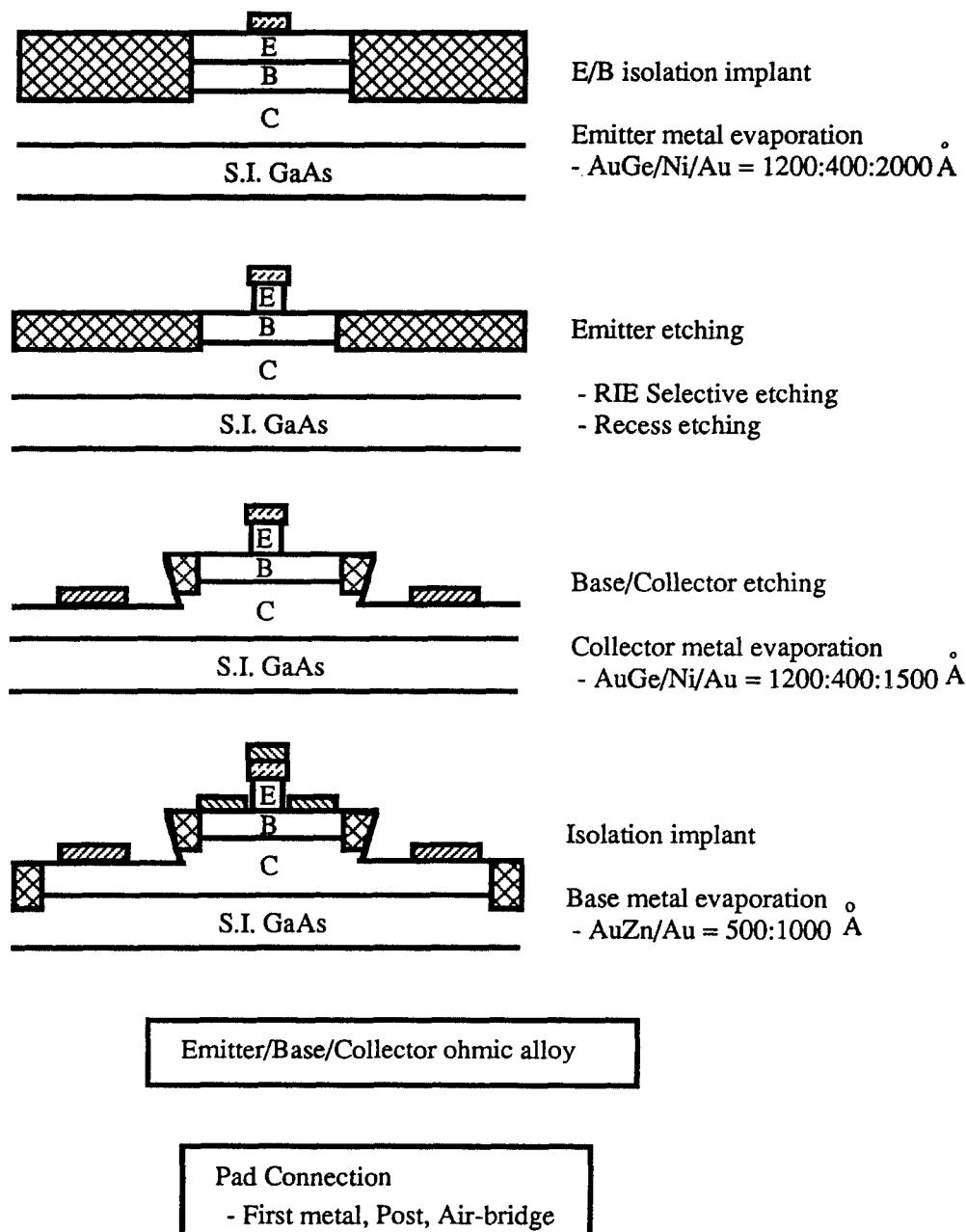


그림 2. HBT 공정도
Fig. 2. HBT process.

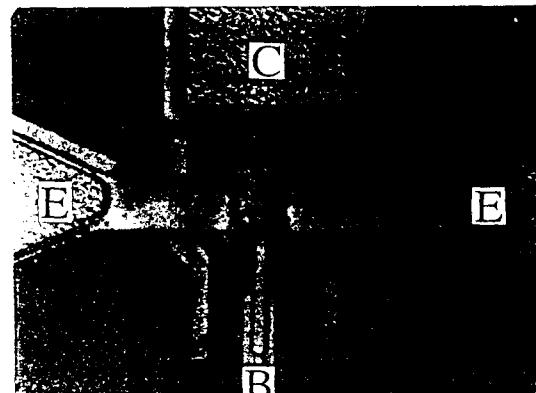
식각하여 베이스를 노출시켰다. 이때 금속 리프트오프에는 AZ-5214E 감광막을 사용하여 형상반전기법으로 금속 패턴을 형성하였고 습식식각을 위해서는 H_2SO_4 :
 H_2O_2 :
 $H_2O = 1:8:1000$ 의 용액을 사용하였다. 우수한 특

성을 가지는 HBT를 제작하기 위해서는 베이스 식각시 정확하게 에미터와 베이스 접합의 경계면에서 멈추는 것이 요구되는데 베이스 식각이 모자라면 에미터와 베이스 접합 사이에 누설전류가 흐르고 식각이 지나치면

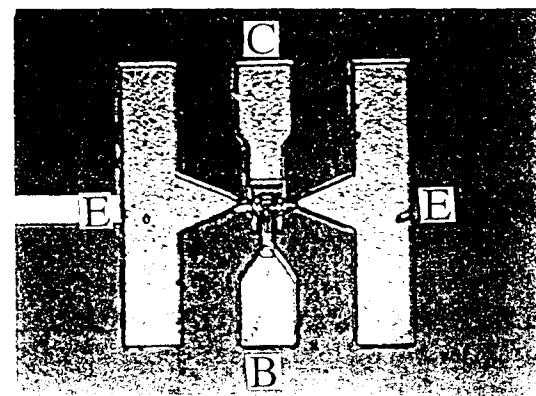
베이스 층이 모두 식각되거나 베이스 저항이 증가하여 트랜지스터의 I-V 특성 및 RF 특성이 크게 저하한다. 본 실험에서는 GaAs 층을 RIE로 선택적으로 식각하고 짧은 시간 간격으로 AlGaAs 층의 식각을 진행하면서 식각되는 표면의 항복전압을 측정하여 정확하게 베이스 표면에서 식각을 정지하였다. $H_2SO_4 : H_2O_2 : H_2O = 1:8:1000$ 의 용액을 사용하여 베이스와 n- 컬렉터 층을 식각한 후 n+ 층에 AuGe /Ni/Au 컬렉터 금속을 증착하였다. AZ-1350J 감광막으로 능동영역만을 가린 후 B+로 절연 임플랜트를 하여 각 소자 및 측정패드를 전기적 으로 절연하였다. AuZn/Au 베이스 금속을 증착한 후, RTA장비로 400°C에서 10초 동안 에미터, 베이스 및 컬렉터를 동시에 alloy를 하여 오미 접촉을 형성하였다. 이 경우 TLM 패턴으로부터 에미터, 베이스 및 컬렉터의 오미 접촉 비저항은 각각 $3 \times 10^{-7} \Omega \cdot cm^2$, $4 \times 10^{-6} \Omega \cdot cm^2$ 및 $1 \times 10^{-6} \Omega \cdot cm^2$ 으로 측정되었다. 소자와 측정패드의 연결에는 공중중첩배선 공정을 개발하여 이용하였다. 먼저 first level metal인 금을 0.4um 두께로 증착하고 AZ-1350J 감광막을 2um 두께로 코팅한 후 Post 마스크로 접촉창을 형성하였다. 전면에 Sputter로 금을 얇게 입힌 후 AZ-1350J 감광막을 3um 두께로 코팅하여 감광공정으로 연결패턴을 만들고 금을 2.5um 두께로 도금하여 공중배선을 완성하였다.^[10] 전면공정이 끝난 후, 웨이퍼 후면을 래핑하여 웨이퍼 두께가 100um가 되도록 만들고 Cr/Au를 증착한 후, 금을 3um 정도 도금하여 소자제작을 완성하였다.

그림 3의 (a)와 (b)는 공정이 완료된 2umx10um 에미터 크기의 에미터공통 HBT를 보여주는 광학 현미경 사진이다. 그림 3의 (a)에서 볼 수 있듯이 베이스와 컬렉터는 first metal에 의해 측정패드와 바로 연결되어 있고 에미터는 extrinsic 에미터에 기둥을 형성하여 공중중첩배선 공정을 통해 측정패드와 연결되어 있다. 공정의 처음 단계인 에미터 베이스 절연 임플랜트에서 정의되는 능동영역은 그림에서 에미터와 베이스 금속이 맞물리는 영역이며 그외의 extrinsic 에미터 베이스 및 컬렉터 영역은 임플랜트에 의해 다시 전기적으로 절연을 해야만 한다. 그러나 이 경우 임플랜트된 영역의 가장자리에서 재결합 전류가 크기 때문에 에미터 베이스 영역은 완전히 메사형태로 정의하는 것이 바람직하다.^[11] 본 실험에서는 임플랜트에 의해 에미터 베이스 영역을 정의하였고 또 베이스 도핑이 매우 높기 때문에 extrinsic 베이스의 절연이 불충분하여, 에미터와 베이스 사이에 누설전류와 재결합 전류가 증가하여 전류 이득이 감소하고 베이스 이상세수

가 저하하였으며 기생 정전용량이 증가하여 ft 및 fmax 감소의 주된 요인이 되었다. 그림 3의 (b)는 같은 HBT 소자의 전체적인 모습을 보여주는 사진인데 On-wafer 측정을 위해 패드의 넓이 및 패드 사이의 간격을 50um로 하였다.



(a)



(b)

그림 3. 제작된 에미터 공통 HBT의 사진(에미터 크기 : 2umx10um)

- (a) 확대된 HBT의 활성영역
- (b) 제작된 HBT

Fig. 3. Photographs of fabricated common emitter HBT (emitter size : 2umx10um).

- (a) Enlarged active area of HBT
- (b) Fabricated HBT

III. DC 특성

그림 4의 (a)와 (b)는 2um × 10um과 2 × 4um × 10um

에미터공통 HBT의 I-V curve를 보여주는 그림이다.

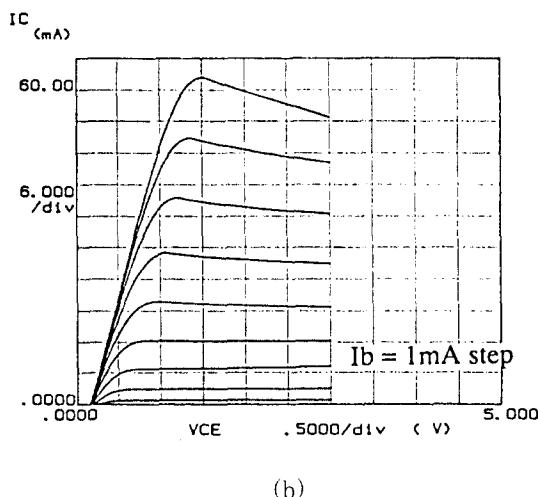
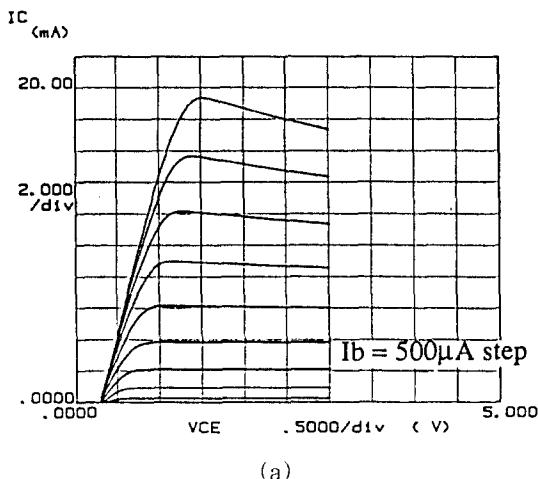


그림 4. 제작된 HBT의 공통 에미터 전류-전압 특성

- (a) 에미터 크기 : 2umx10um
- (b) 에미터 크기 : 2x4umx10um

Fig. 4. Common emitter I-V characteristics of fabricated HBTs.

- (a) emitter size : 2umx10um
- (b) emitter size : 2x4umx10um

두 소자의 V_{ce} off-set 전압은 0.25 V로 이것은 주로 에미터-베이스 접합과 베이스-컬렉터 접합 사이의 turn-on voltage 차이에 기인한다. 낮은 전류에서는 앞에서 언급한 누설 전류와 재결합 전류로 인해 β 가 낮은 값을 가지나 I_b 가 증가함에 따라 β 가 커지고 있고, 베이스 저항이 낮아 최대 전류에서의 무릎전압 (knee-voltage)은 1.3V로 매우 낮다.

모든 역방향 전압에서 컬렉터를 공핍시켜 일정한 C_{bc} 를 갖는 punch-through 구조로 컬렉터 도핑 및 길이를 설계하였기 때문에 컬렉터-베이스 항복전압 (BV_{CBO})은 다소 낮은 13V, 에미터-컬렉터 항복전압 (BV_{CEO})은 8V로 측정되었다.^[12-13] 낮은 BV_{CBO} 에도 불구하고 비교적 높은 BV_{CEO} 를 갖는 것은 β 가 작기 때문이다.

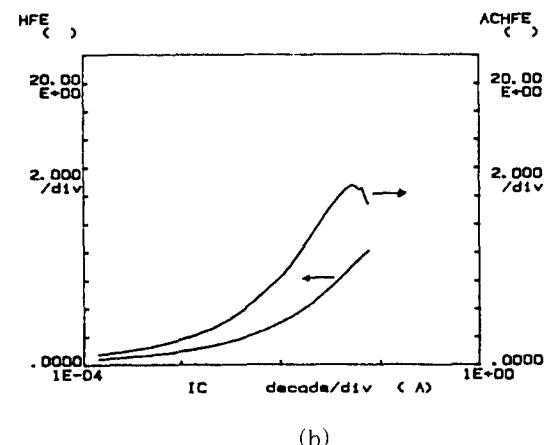
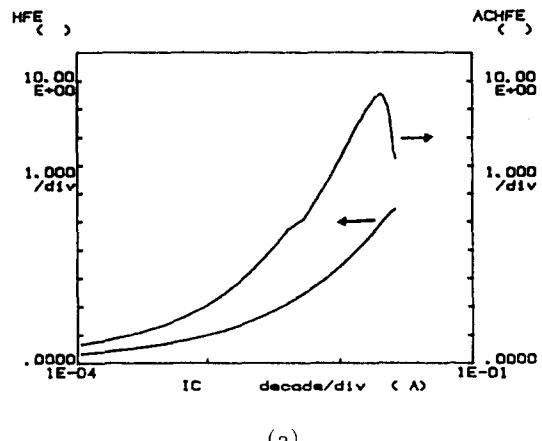


그림 5. 컬렉터 전류에 따른 HBT의 전류 이득 특성

- (a) 에미터 크기 : 2umx10um
- (b) 에미터 크기 : 2x4umx10um

Fig. 5. Current gain characteristics of HBTs as a function of collector current.

- (a) emitter size : 2umx10um
- (b) emitter size : 2x4umx10um

그림 5의 (a)와 (b)는 컬렉터 전류에 따른 전류이득 특성을 보여주는 그림이다. 최대 전류 이득이 다소 낮

아진 것은 높은 베이스 도핑, 표면 재결합 및 에미터-베이스간 누설전류 등에 기인한다. 에미터 size effect로 인해 $2 \times 4\text{um} \times 10\text{um}$ HBT의 최대 전류이득이 ($\beta_{\max} = 13$) $2\text{um} \times 10\text{um}$ HBT의 이득 ($\beta_{\max} = 10$) 보다 다소 높으나 최대 전류밀도는 에미터 crowding effect로 인해 후자 ($J_k = 1.0 \times 10^5 [\text{A}/\text{cm}^2]$)가 전자 ($J_k = 6.8 \times 10^4 [\text{A}/\text{cm}^2]$)에 비해 더 높음을 알 수 있었다. 따라서 HBT 설계시 에미터 finger의 폭을 2um 이하로 설계해야 에미터 crowding effect 및 열적 저하 현상을 방지할 수 있으며 이경우 Kirk 전류밀도가 이론치에 근접함을 알 수 있었다.^[12-13]

$2\text{um} \times 10\text{um}$ 에미터 공통의 HBT의 Gummel Plot은 그림 6과 같다.

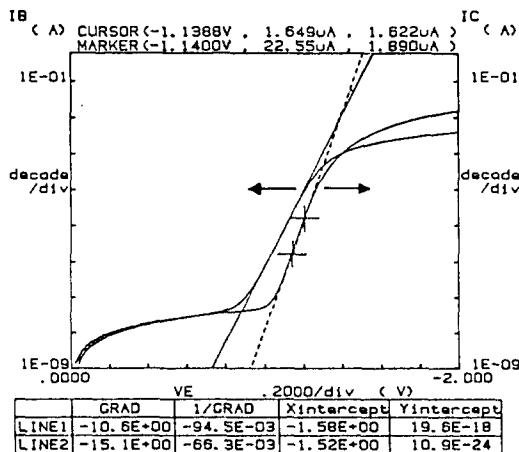


그림 6. Gummel Plot(에미터 크기: $2\text{um} \times 10\text{um}$)
Fig. 6. Gummel Plot(emitter size: $2\text{um} \times 10\text{um}$).

전류가 500mA 이하에서는 베이스 전류가 컬렉터 전류에 비해 큰 값을 가지는데 II절에서 설명된 바와 같이 높이 도핑된 extrinsic 베이스의 절연 임플란트가 불충분하여 에미터-베이스간에 누설전류가 흐르고 재결합 전류가 증가했기 때문이다. 이상계수는 $n_C = 1.12$, $n_B = 1.60$ 으로 측정되었는데 표면처리 공정에 의해 베이스의 표면 재결합을 줄이면 개선될 수 있다.

IV. RF 특성

HP 8510 network analyzer와 Cascade on-wafer Probe station을 사용하여 0.5-18GHz의 주파수 대역에서 HBT의 S-Parameter를 측정하였다. 그림 7은 $V_{CE} = 1.5V$, $I_C = 14\text{mA}$ 의 조건에서 측정한

S-Parameter로 부터 얻어진 $2\text{um} \times 10\text{um}$ 에미터 공통 HBT의 전류이득 (H21) 및 전력이득 (MSG/MAG)을 보여주는 그림이다. 전류 이득 차단 주파수 f_t 는 30GHz, 최대 진동주파수 f_{max} 는 23GHz로 추정되었다. 10GHz에서의 전력이득은 8dB로 이 소자는 X-band 이하에서 전력 및 디지털 소자에 이용될 수 있음을 알 수 있다.^[14]

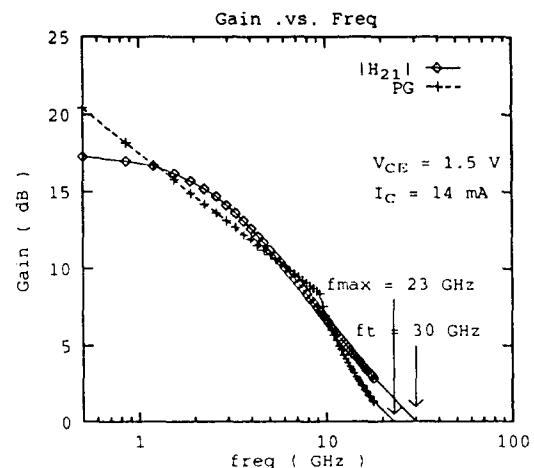


그림 7. 주파수에 따른 전류이득 H21 및 전력이득 MSG/MAG

($V_{CE} = 1.5\text{V}$, $I_C = 14\text{mA}$, 에미터 크기 : $2\text{um} \times 10\text{um}$)
Fig. 7. Current gain H21 and power gain MSG/MAG versus frequency.
($V_{CE} = 1.5\text{V}$, $I_C = 14\text{mA}$, emitter size : $2\text{um} \times 10\text{um}$)

S-Parameter data 분석방법과 DC data를 사용하였다.^[16] 하여 등가모델 상수의 초기값을 정한 후 MDS를 사용한 최적화 방법에 의해 HBT의 소신호 등가회로를 추출하였다. 먼저 R_o 를 제거한 그림 8의 소신호 등가회로에서 H-Parameter를 계산하고, 이값을 측정된 S-Parameter로 부터 변환된 H-Parameter와 같도록 하여 등가회로의 초기치로 이용하였다.^[15] 그외에 개방 컬렉터 Re 측정 방법, 에미터-베이스 다이오드 특성, I-V Curve 등으로 부터 얻어진 Re , R_b , 및 α_0 등을 초기치로 하여 MDS로 최적화를 수행하였다.^[16]

그림 8은 추출된 T형 HBT 등가모델 및 상수값을 보여주는 그림이다. 구해진 상수값들로 부터 알 수 있듯이 우수한 오리 특성으로 인해 Re , R_b 및 Re 는 낮은 값을 가짐을 알 수 있다. 그러나 외국에서 발표되는 우

수한 특성의 HBT에 비해 정전용량 C_{eb} 와 C_{bc} 가 큰 값을 가지고 있는데 특히 넓은 면적을 갖는 extrinsic 에미터와 베이스의 절연이 불충분하여 기생정전용량이 증가하였고 이들이 고주파 특성 저하의 주된 요인임을 알 수 있다. 이들을 줄이기 위해서는 extrinsic 면적을 최소화하도록 마스크를 설계하고 extrinsic 베이스 아래의 컬렉터를 절연하는 임플란트 공정을 개발해야 한다. 이 모델에서 계산된 S-Parameter과 측정한 S-Parameter를 그림 9에 동시에 나타내었는데 측정치와 계산치가 잘 일치함을 알 수 있다.

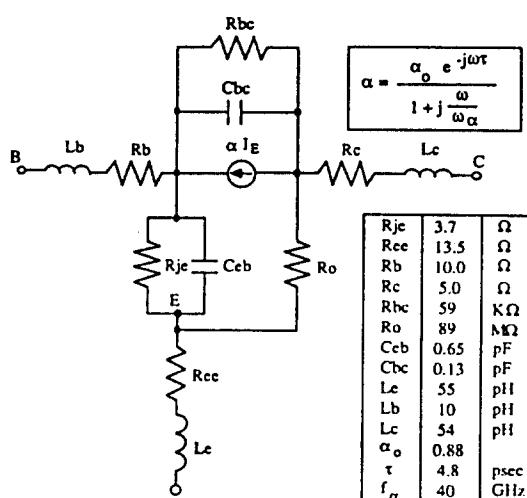


그림 8. HBT 소신호 등가회로

Fig. 8. HBT small signal equivalent circuit.

V. 결 론

SABM 공정으로 AlGaAs/GaAs HBT를 제작하였다. RIE를 이용한 선택식각과 습식식각의 이중식각으로 베이스를 노출시켰다. N형 오미접촉을 위해서는 AuGe/Ni/Au를 사용하였고 P형 오미접촉을 위해서는 AuZn/Au를 사용하였다. 금속 중착전에 표면처리를 하였고 에미터, 베이스 및 컬렉터를 동시에 alloy를 수행하여 매우 우수한 접합특성을 얻을 수 있었다. 공중 중첩배선 공정을 이용하여 소자와 측정패드를 연결한 후 웨이퍼 후면을 래핑하고 금을 도금하여 소자제작을 완료하였다. 제작된 소자는 $2\mu m \times 10\mu m$ 에미터 공통 HBT의 경우 β 가 10, BV_{CBO} 가 12V, BV_{CEO} 가 8V, 최대 전류 밀도가 $1 \times 105 [A/cm^2]$ 였고 이상계수가 컬렉터에서는 1.12, 베이스에서는 1.60으로 측정되었다. 그러나 절연 임플란트에 의해 에미터-베이스를 정의하였기 때문에 베이스 재결합 전류가 증가하였고 높이 도핑된 베이스의 불완전한 절연으로 에미터와 베이스 사이에 누설전류가 흘러 접합특성을 저하시키는 요인이 되었다. 따라서 식각에 의해 에미터-베이스 정의하고 표면 재결합 전류를 줄이는 표면처리 공정이 요구된다. On-Wafer S-Parameter 측정치로 부터 f_t 는 30GHz, f_{max} 는 23GHz로 계산되었는데 RF특성 향상을 위해 extrinsic 면적이 최소가 되도록 HBT 마스크를 개선하여 기생용량을 줄일 필요가 있다. 또한 S-Parameter 분석 방법과 DC data를 이용하여 MDS program을 이용한 최적화에 의해 HBT의 소신호 등가회로를 정확히 추출하여 회로 설계에 도움이

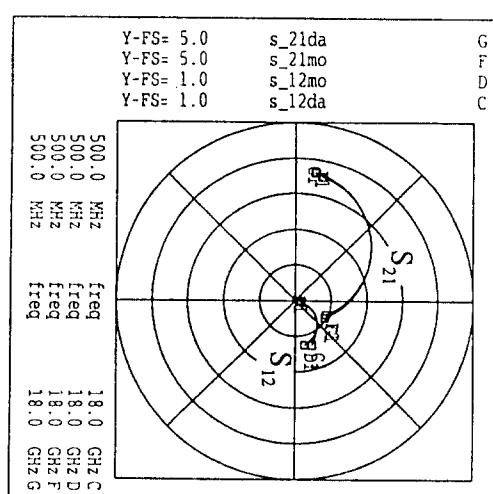
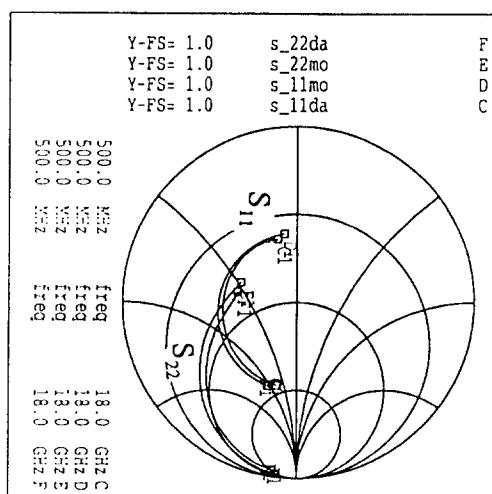


그림 9. 측정치와 계산된 S-Parameter

Fig. 9. Measured and calculated S-Parameters.

되도록 하였다.

* HBT 제작에 많은 도움을 주신 국제상사의 서화장
과장님과 정영래씨께 깊은 감사를 드립니다.

참 고 문 헌

- [1] Christopher T. M. Chang and Han-Tzong Yuan, "GaAs HBT's for high-speed digital integrated circuit applications," Proc. IEEE, Vol. 81, No. 12, pp.1727-1743, 1993.
- [2] Bert K. Oyama, Brian P. Wong, "GaAs HBT's for analog circuits," Proc. IEEE, Vol. 81, No. 12, pp.1744-1761, 1993.
- [3] Burhan Bayraktaroglu, "GaAs HBT's for microwave integrated circuits," Proc. IEEE, Vol. 81, No. 12, pp.1762-1785, 1993.
- [4] 황영일 외 5명, "자기 정렬 에미터 구조를 갖는 power HBT의 제작 및 특성," 1993년도 추계 마이크로파 및 전파전파연구회 학술발표회 논문집, Vol. 16, No. 2, pp. 49-52, 1993
- [5] 손정환 외 3명, "CCl₄를 사용하여 베이스를 탄소도핑한 AlGaAs/GaAs HBT의 제작 및 특성," 전자공학회 논문지, 제 30 권, 제 12 호, pp. 51-59, 1993
- [6] D. Deakin, W.J. Ho, E.A. Severo, and J. Higgins, "Power HBT for 44GHz operation," GaAs IC symposium, pp. 371-373, 1993.
- [7] William Liu, Ali Khatibzadeh, Timothy Henderson, Shou-Kong Fan, and Dave Davito, "X-band GaInP/GaAs power HBT," IEEE MTT-S Digest, pp. 1477-1480, 1993.
- [8] Jongin Song, Brian W-P. Hong, Chris J. Palmstrom, Bart. P. Van derGagg, and K. B. Chough, "Ultra-high-speed InP/InGaAs HBTs," IEEE Electron Device Lett., Vol. 15, No.3, pp. 94-96, 1994.
- [9] Umesh K. Mishra et. all, "Self-aligned AlInAs/GaInAs HBTs and Circuits," IEEE Electron Device Lett., Vol.10, No. 10, pp. 467-469, 1989.
- [10] 이준우, 김범만, "전력용 AlGaAs/ GaAs HBT의 제작에 관한 연구," 제 2회 짚은 공학 도를 위한 반도체 Workshop 발표 논문집, pp. 122-125, 1992
- [11] Yosuke Ueda, Nobuyuki, and Kazuhiko Honjo, "Submicron-square emitter Al-GaAs/GaAs HBT's with AlGaAs hetero-guardring," IEEE Electron Device Lett., Vol.15, No.2, pp. 66-68, 1994.
- [12] Joonwoo Lee, Bumman Kim, Sungsoo Park, and Youngsik Kim, "A comparative study of kirk effect on GaAs and Si BJTs," Technical digest on ICVC'93, pp. 408-411, 1993.
- [13] Joonwoo Lee, Bumman Kim, Youngsik Kim, and Sungsoo Park, "A comparative study of the kirk effect in GaAs and Si Bipolar Junction Transistors," Solid-St. Electron. Vol.37, No.8, pp.1485-1490, 1994.
- [14] 이준우 외 5명, "AlGaAs/GaAs SABM HBT의 제작 및 특성," 1994년도 추계 마이크로파 및 전파전파연구회 학술발표회 논문집, Vol. 17, No. 1, pp. 121-124, 1994
- [15] David R. Pehlke and Dimitris Pavlidis, "Evaluation of the factors determining HBT high-frequency performance by direct analysis of S-Parameter data," IEEE Trans. on Microwave Theory and Techniques, Vol. 40, No. 12, pp. 2367-2373, 1992.
- [16] Ian E. Getreu, "Modeling the bipolar transistors," New York, Elsevier North-holland Inc., 1978.

저자 소개



李俊雨(正會員)

1963년 4월 25일생. 1990년 서울대 전자공학과 졸업. 1992년 포항공대 대학원 전자전기공학과 석사. 1992년 ~ 현재 동대학원 전자전기공학과 박사과정. 주관심 분야는 반도체 소자 설계 및 반도체 공정임.

공정임.



金榮植(正會員)

1969년 9월 23일생. 1993년 포항공대 전자전기공학과 졸업. 1993년 ~ 현재 동대학원 전자전기공학과 석사과정. 주관심 분야는 반도체 소자 설계 및 반도체 공정임.



徐아람(正會員)

1970년 11월 13일생. 1994년 한양대학교 전자공학과 졸업. 1994년 ~ 현재 포항공대 대학원 전자전기공학과 석사과정. 주관심 분야는 HBT모델링 및 초고주파 회로 설계임.



徐暎錫(正會員)

1964년 6월 30일생. 1986년 영남대학교 전기공학과 졸업. 1988년 한양대학교 전기공학과 석사. 1994년 현재, 포항공과대학교 전자 및 전기 공학과 박사 과정. 주관심 분야는 초고주파 고체소자의 모델링 및 회로임.



申振鎬(正會員)

1962년 8월 29일생. 1985년 서울대 전자공학과 석사. 1987년 한국과학기술원(KAIST) 전기 및 전자공학과 석사. 1987년 ~ 현재 금성 중앙 연구소 재직중.

金汜晚(正會員) 제 30권 A편 제 8호 참조.

현재 포항공과대학 전자전기공학과 교수