

論文95-32A-8-9

# 전극 해석에서 등각사상법의 오차 평가

## (Errors of the Conformal Mapping Method in the Analysis of Electrodes)

韓寧鎮\*, 金昌敏\*

(Young Jin Han, and Chang Min Kim)

### 요약

Coplanar waveguide와 Asymmetric coplanar strip의 해석에 있어서 등각사상법의 오차를 평가하였다. 오차는 주로 등각사상법에 의해 변환된 평행 전극의 fringe field를 고려하지 않음에서 기인한다. 오차의 정도를 평가하기 위해 등각사상법에 의한 해석 결과를 반복법에 의한 결과와 비교하였다.

### Abstract

Evaluated are errors of the conformal mapping method in the analysis of a coplanar waveguides and asymmetric coplanar strips. The errors are mainly due to the negligence of fringe field effect after electrode structures are transformed to parallel electrodes. For the purpose of comparison, results of the conformal mapping(CM) method are compared with those of the successive over relaxation(SOR) method.

### I. 서 론

CPW(Coplanar waveguide)와 ACPS(Asymmetric coplanar strip)전극 구조는 진행파형 관련 회로에서 중요한 역할을 담당하고 있다. 이들 전극 구조는 주로 능동 집적광학소자와 마이크로파 수동 및 능동 회로의 설계에 사용되어진다. 전극 해석을 위해 등각사상법(Conformal Mapping Method)<sup>[1,2,3]</sup>, 유한차분법(Finite Difference Method), 유한요소법(Finite Element Method)<sup>[4]</sup>, 반복법(SOR)등의 여러 방법이 개발되어 왔다. 대부분의 해석 방법들이 많은 계산량을 요구하는 모의 전산에 의해서만 그 해

를 제시할 수 있는 반면, 등각사상법은 유일하게 임피던스에 관한 수식적 표현이 가능한 방법으로 많은 연구인들로부터 관심을 받아 왔다. 그러나 등각사상법은 무한히 얇은 전극에 대해서만 해석이 가능한 한계점을 갖고 있는 반면에, 다른 모의 전산 해법들은 임의의 두께를 갖는 어떠한 형태의 전극에 대해서도 해석이 가능하다.

등각사상법의 한계를 극복하기 위하여 몇몇 학자들이 이 유효전극두께, 유효전극간격 등의 개념을 제안하였다<sup>[5]</sup>. 이 개념을 바탕으로 등각사상법의 해석에 관한 보정식을 제시함으로써 유한두께를 갖는 전극 해석을 가능케 하였다<sup>[6]</sup>. 그러나 보정된 공식은 전극 두께가 전극폭, 전극간격 등에 비하여 대단히 얕은 경우에만 적용될 수밖에 없는 한계를 안고 있다.

본고에서는 등각사상법을 무한히 얕은 전극에 대해서만 적용시켰다. 등각사상법은 z평면상의 CPW와

\* 正會員, 서울市立大學校 電子工學科

(Dept. of Elec. Eng. Seoul City Univ.)

接受日字: 1995年1月14日, 수정완료일: 1995年8月14日

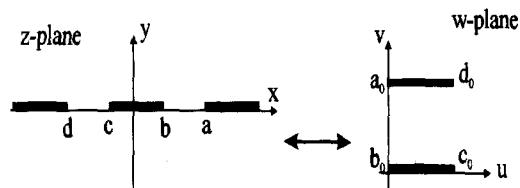
ACPS 전극 구조를, w평면상의 유한폭을 갖는 평행 전극의 형태로 변환시킨다. 완전타원적분함수(complete elliptic integral function)의 특성 때문에 원래 영역인 z평면에서 전극비가 극단의 값을 갖는 경우에도, w평면에서는 평행 전극의 비(폭/간격)는 0.1에서 4.0사이의 값을 갖는다. 등각사상법에 의한 임피던스 계산에 있어서 오차는 주로 평행 전극의 가장자리에서 발생하는 가장자리 전계(fringe field)를 무시함으로써 생기는 것이다.

비교 평가를 위하여 정교한 해석 방법의 하나로 알려진 반복법(SOR)의 해석 결과를 기준으로 하였다. 먼저, GaAs 기판위에 형성된 CPW와 ACPS 전극 구조에 대한 등각사상법의 오차를 평가하였으며, 계산 결과 임피던스가 커질수록 오차도 커지는 경향을 보였다. 두번째로, GaAs기판을 공기, Alumina, Ge, z-cut LiNbO<sub>3</sub>기판등으로 바꾸어 가며 50Ω 부근의 오차를 살펴보았다. 해석 결과 기판의 유전상수가 커질수록 오차가 커지는 것을 알 수 있었다. 등각사상법과 SOR에 의한 결과들은 정량적으로 비교되었으며 그림을 통하여서도 제시하였다.

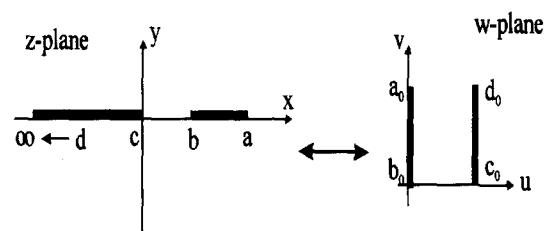
## II. 등각사상법

그림 1은 GaAs 기판위에 형성된 전극 구조를 나타낸다. 전극은 그 폭에 비해 매우 얇은 전극 두께를 가진다고 가정하였다. 한쪽 전극에는 전위  $V_0$  가 인가되어

고 나머지 전극은 전위가 0V이다.



(a) CPW



(b) ACPS

그림 2. z평면에서 w평면으로의 등각사상 (a) CPW (b) ACPS

Fig. 2. Conformal mapping from z-plane into w-plane. (a)CPW (b)ACPS

전위 함수  $\phi(x, y)$ 는 라플라스 방정식에 의해 다음과 같이 나타내어진다.

$$\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} = 0 \quad \text{for } y > 0 \quad (1a)$$

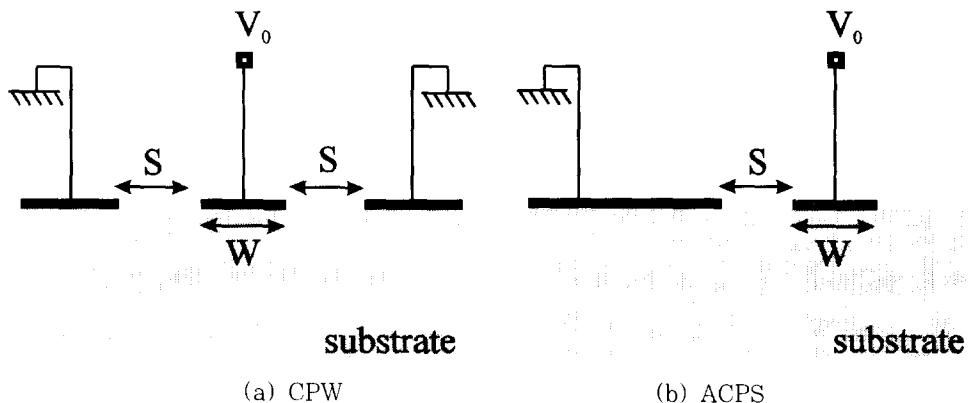


그림 1. GaAs 기판에 형성된 전극 구조 (a) CPW 전극 (b) ACPS 전극

Fig. 1. Electrode structure on GaAs substrate. (a) CPW electrodes. (b) ACPS electrodes.

$$\epsilon_x \frac{\partial^2 \phi}{\partial x^2} + \epsilon_y \frac{\partial^2 \phi}{\partial y^2} = 0 \quad \text{for } y < 0 \quad (1b)$$

등각사상법은 z평면상의 실축을 w평면상의 임의의 다각형으로 사상시키며 z평면 상단부 또는 하단부를 다각형의 내부로 사상시킨다.<sup>[7]</sup>

일반적인 사상함수의 형태는 다음과 같다.

$$w = \int_{z_0}^z \left( -\frac{dw}{dz} \right) dz \quad (2)$$

$$z = x + jy, \quad w = u + jv \quad (3)$$

그림 2는 z평면에서 w평면으로 변환되는 등각사상을 나타낸다. z평면상의 a, b, c, d는 사상함수에 의해 각각  $a_0, b_0, c_0, d_0$ 로 변환된다.

그림 2의 w평면으로부터, 전위 함수  $\phi(u, v)$ 와 그에 대한 단위길이당 정전용량 C, 특성임피던스  $Z_c$ 를 구한다. 각각의 전극 구조에서 사상함수에 의한  $\phi(u, v)$ , C,  $Z_c$ 는 다음과 같이 구해진다.<sup>[8]</sup>

### 1. Coplanar Waveguide (CPW)

$$w = \int_1^{z/b} \frac{dt}{(1-t^2)^{1/2}(1-k^2t^2)^{1/2}} \quad (4)$$

여기서

$$k = b/a = \frac{W}{(2S+W)} \quad (5)$$

$$a_0 = jK'(k) \quad (6)$$

$$c_0 = 2K(k) \quad (7)$$

이며  $\phi, C, Z_c$ 는 다음과 같다.

$$\phi(u, v) = V_0 \left( 1 - \frac{v}{|a_0|} \right) \quad (8)$$

$$C = (2\epsilon_0 \epsilon_{refl}) \frac{|c_0|}{|a_0|} \quad (9)$$

$$Z_c = \frac{1}{v_{ph} C} = 60\pi (\epsilon_{refl})^{-1/2} \frac{|a_0|}{|c_0|} \quad (10)$$

이때  $K(k)$ 는 인자 k의 complete elliptic integral 함수이고

$$\epsilon_{refl} = \frac{1}{2}(\epsilon_r + 1), \quad v_{ph} = (\mu_0 \epsilon_0 \epsilon_{refl})^{-1/2}$$

$$\epsilon_{refl} = \frac{1}{2}(\sqrt{\epsilon_x \epsilon_y} + 1) \quad \text{in } z-\text{cut LiNbO}_3 \quad (11)$$

이다.

### 2. Asymmetric Coplanar Strip (ACPS)

$$w = \int_1^{(z/b)^{1/2}} \frac{dt}{(1-t^2)^{1/2}(1-k^2t^2)^{1/2}} \quad (12)$$

여기서

$$k = \left( \frac{b}{a} \right)^{1/2} = \sqrt{\frac{W}{S+W}} \quad (13)$$

$$a_0 = j2K'(k) \quad (14)$$

$$c_0 = 2K(k) \quad (15)$$

이며  $\phi, C, Z_c$ 는

$$\phi(u, v) = V_0 \left( 1 - \frac{u}{|a_0|} \right) \quad (16)$$

$$C = (2\epsilon_0 \epsilon_{refl}) \frac{|c_0|}{|a_0|} \quad (17)$$

$$Z_c = \frac{1}{v_{ph} C} = 60\pi (\epsilon_{refl})^{-1/2} \frac{|c_0|}{|a_0|} \quad (18)$$

이다.

### III. SUCCESSIVE OVER RELAXATION(SOR) METHOD

SOR은 주어진 방정식의 시도해와 실제해의 차이값을 반복 계산을 통하여 0으로 수렴하게 만드는 기법이다. 이때 over- 또는 under-relaxing에 의해 수렴속도를 증가시킬 수 있다. 대개의 경우, 가속계수는 under-relaxing보다 over-relaxing에 의해 얻어진다. 이 SOR은 Gauss-Seidel 방법을 수정하여 얻어진다.<sup>[9]</sup>

방정식  $\mathbf{Ax} = \mathbf{b}$ 을 풀기 위한 Gauss-Seidel 방법은 다음과 같이 나타내어진다.

$$\mathbf{x}_i^{(k+1)} = \mathbf{x}_i^{(k)} + \frac{\alpha}{a_{ii}} (b_i - \sum_{j=1}^{i-1} a_{ij}x_j^{(k+1)} - \sum_{j=i+1}^n a_{ij}x_j^{(k)}), \quad k = 1, 2, \dots \quad (19)$$

여기서  $\alpha$ 는 수렴 속도를 증가시키기 위한 가속계수이다.

라플라스 방정식과 같은 편미분방정식을 풀기 위해 사용되는 방법은 미분식을 차분형태로 바꾸는 것이다. 그림 3에서와 같이 x축을 경계로 두공간이 서로 다른

유전물질로 구성되어져 있을 경우에 대한 차분 방정식은 다음과 같이 라플라스 방정식을 적분하여 얻어진다.

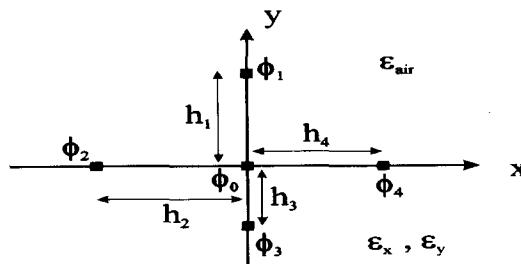


그림 3. 차분 방정식에 대한 Node 구조

Fig. 3. Node structure for a difference equation.

$$\epsilon_a \int_0^{h_1/2} \nabla^2 \phi dy + \int_{-h_1/2}^0 \left( \epsilon_x \frac{\partial^2 \phi}{\partial x^2} + \epsilon_y \frac{\partial^2 \phi}{\partial y^2} \right) dy = 0 \quad (20)$$

이때 경계 조건은  $\epsilon_a \frac{\partial \phi}{\partial y} \Big|_{y=0} = \epsilon_y \frac{\partial \phi}{\partial y} \Big|_{y=0}$  이다.

위의 식을 정리하면 라플라스 방정식은 다음과 같이 변환된다.

$$\phi_0 = \sum_{i=1}^4 A_i \phi_i \quad (21)$$

(a) 등방성 bulk내

$$A_1 = [ 1 + \frac{h_1}{h_3} + \frac{h_1 h_3}{h_2 h_4} + \frac{h_1^2}{h_2 h_4} ]^{-1} .$$

$$A_2 = [ 1 + \frac{h_2}{h_4} + \frac{h_2 h_4}{h_1 h_3} + \frac{h_2^2}{h_1 h_3} ]^{-1}$$

$$A_3 = [ 1 + \frac{h_3}{h_1} + \frac{h_1 h_3}{h_2 h_4} + \frac{h_3^2}{h_2 h_4} ]^{-1} ,$$

$$A_4 = [ 1 + \frac{h_4}{h_2} + \frac{h_2 h_4}{h_1 h_3} + \frac{h_4^2}{h_1 h_3} ]^{-1}$$

(b) 비등방성 bulk내

$$A_1 = [ 1 + \frac{h_1}{h_3} + \frac{\epsilon_x}{\epsilon_y} \frac{h_1 h_3}{h_2 h_4} + \frac{\epsilon_x}{\epsilon_y} \frac{h_1^2}{h_2 h_4} ]^{-1}$$

$$A_2 = [ 1 + \frac{h_2}{h_4} + \frac{\epsilon_y}{\epsilon_x} \frac{h_2 h_4}{h_1 h_3} + \frac{\epsilon_y}{\epsilon_x} \frac{h_2^2}{h_1 h_3} ]^{-1}$$

$$A_3 = [ 1 + \frac{h_3}{h_1} + \frac{\epsilon_x}{\epsilon_y} \frac{h_1 h_3}{h_2 h_4} + \frac{\epsilon_x}{\epsilon_y} \frac{h_3^2}{h_2 h_4} ]^{-1}$$

$$A_4 = [ 1 + \frac{h_4}{h_2} + \frac{\epsilon_y}{\epsilon_x} \frac{h_2 h_4}{h_1 h_3} + \frac{\epsilon_y}{\epsilon_x} \frac{h_4^2}{h_1 h_3} ]^{-1} \quad (23)$$

(c) 두 공간이 서로 다른 유전상수를 가질 때

$$A_1 = [ 1 + \frac{\epsilon_y}{\epsilon_a} \frac{h_1}{h_3} + \frac{\epsilon_x}{\epsilon_a} \frac{h_1 h_3}{h_2 h_4} + \frac{h_1^2}{h_2 h_4} ]^{-1}$$

$$A_2 = [ 1 + \frac{h_2}{h_4} + \frac{\epsilon_x h_1 + \epsilon_a h_3}{\epsilon_a h_3 + \epsilon_x h_1} \frac{h_2 h_4}{h_1 h_3} + \frac{\epsilon_x h_1 + \epsilon_a h_3}{\epsilon_a h_3 + \epsilon_x h_1} \frac{h_2^2}{h_1 h_3} ]^{-1}$$

$$A_3 = [ 1 + \frac{\epsilon_a}{\epsilon_y} \frac{h_3}{h_1} + \frac{\epsilon_a}{\epsilon_y} \frac{h_1 h_3}{h_2 h_4} + \frac{\epsilon_x}{\epsilon_y} \frac{h_3^2}{h_2 h_4} ]^{-1}$$

$$A_4 = [ 1 + \frac{h_4}{h_2} + \frac{\epsilon_x h_1 + \epsilon_a h_3}{\epsilon_a h_3 + \epsilon_x h_1} \frac{h_2 h_4}{h_1 h_3} + \frac{\epsilon_x h_1 + \epsilon_a h_3}{\epsilon_a h_3 + \epsilon_x h_1} \frac{h_4^2}{h_1 h_3} ]^{-1} \quad (24)$$

(21)식의  $Ax = b$ 로 주어진 행렬 방정식은 SOR기법을 사용하여 계산한다. 이때 최대 수렴속도를 얻기 위해 가속계수  $\alpha$ 는 1.96에서 1.97사이의 값으로 설정하였다.<sup>[9]</sup>

SOR기법은 그림 1의 z평면의 전극구조를 대상으로 계산함에 유의하여야 하며, 모든 node에서의 전위를 계산한 후 다음과 같이 정전용량과 임피던스를 구한다.

$$C = \frac{Q}{V_0} = \epsilon_0 \epsilon_r \oint_S \bar{E} \cdot d\bar{S} = -\epsilon_0 \epsilon_r \oint_S \nabla \phi \cdot d\bar{S} \quad (V_0 = 1 V) \quad (25)$$

$$Z = Z_0 \left( \frac{C_0}{C_m} \right) = \frac{Z_0}{\sqrt{\epsilon_r}} = \frac{1}{v \sqrt{C_m C_0}} \quad (26)$$

여기  $v$ 는 자유공간에서의 전자파 전파속도이다.  $C_0$ 는 기판을 자유공간으로 대치했을 경우의 단위길이당 정전용량이고  $C_m$ 은 기판이 존재할 때의 정전용량이다.

#### IV. 모의실험 결과

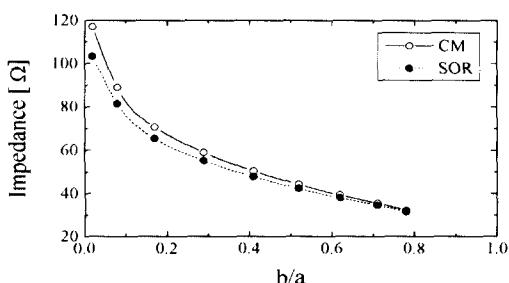
##### 1. GaAs 기판에 형성된 전극의 경우

먼저 GaAs기판에 형성된 전극의 특성임피던스를 계산하였다. GaAs의 유전상수는 13.2이다. 표1에 SOR과 등각사상법의 결과를 나타내었다. A/G는 w평면에서 전극폭(A)과 전극 간격(G)의 비를 나타낸다. A는 CPW에서  $c_0$ 이고 ACPS에서는  $a_0$ 이며 G는 CPW에서  $a_0$ , ACPS에서는  $c_0$ 이다. W/(W+2S)와 W/(W+S)는 각각 CPW 와 ACPS전극의 치수비를 나타낸다. GaAs기판의 경우, w평면상에서 A/G의 변화 범위는 0.6에서 2.2까지 변화하고 있다.

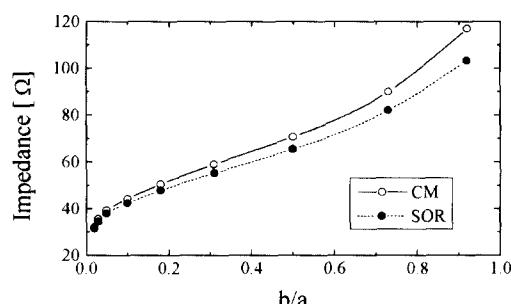
표 1. GaAs기판에 형성된 전극 구조에 대한 등각사상법의 오차

Table 1. Errors of the CM for electrodes on GaAs substrate

$W/(W+2S)$ [CPW]	$W/(W+S)$ [ACPS]	$Z(\text{SOR})$ [ $\Omega$ ]	A/G	$Z(\text{CM})$ [ $\Omega$ ]	오차 [%]
0.02	0.92	103.2	0.6	116.9	13.3
0.08	0.73	81.4	0.8	88.9	9.2
0.17	0.50	65.3	1.0	70.6	8.1
0.29	0.31	55.1	1.2	58.9	6.9
0.41	0.18	47.7	1.4	50.4	5.7
0.52	0.10	42.3	1.6	44.2	4.2
0.62	0.05	37.9	1.8	39.3	3.7
0.71	0.03	34.4	2.0	35.4	2.9
0.78	0.02	31.4	2.2	32.1	2.2



(a) CPW



(b) ACPS

그림 4. GaAs기판에 형성된 전극 구조에 대한 등각사상법의 오차 (a)CPW (b)ACPS

Fig. 4. Errors of the CM for electrodes on GaAs substrate. (a)CPW (b)ACPS

표1로부터 두 전극 구조 모두, A/G 가 작아질수록 오차가 커지는 것을 알 수 있다. 이는 전극 간격이 커

질수록 가장자리 전계의 영향이 커지기 때문이다. 등각사상법에 의한 오차의 평가에 있어서 SOR에 의한 해석 결과를 기준으로 삼았다. 표1에 의하면  $50\Omega$ 근처에서 약 6%의 오차를 보이고 있다. 표 1의 결과를 그림 4로 나타내었다.

독자들에게는 SOR에 의한 z평면상의 CPW구조나, ACPS전극 구조의 해석 결과를 각기 따로 기술해야 할 것으로 생각될 수도 있을 것이다. 그러나 전산 모의에 의하면 어떠한 칫수비를 갖는 두 구조에 대해서도 계산 결과는 0.2%이내의 오차를 보일 정도로 거의 같다.

등각사상법은 w평면상에서 fringe field의 영향을 무시한 채 임피던스를 계산하였으므로 z평면상에서 SOR을 통해 얻어진 임피던스와 차이가 있었다. 그러나 등각사상에 의해 형성된 w평면상의 마이크로스트립에 대하여 SOR을 적용시킴으로서 등각사상의 오차를 극복할 수 있다.

마이크로스트립(microstrip : M/S) 모델은 등각사상에 의해 얻어진 w평면상에서 전극구조에 대해 fringe field의 영향을 고려하여 임피던스를 계산하는 방법이다. 이 모델에 SOR을 적용하면 z평면상에서의 SOR보다 계산속도가 빠르다는 장점을 갖는다. 그러나 w평면으로 변환하기 위해 등각사상법을 적용해야 하는 번거로움이 단점이다.

그림 5에는 CPW에 대해 M/S 모델에서 얻어진 임피던스와 z평면상의 SOR의 결과를 비교하여 나타내었다. 그림 5에 의하면 두결과는 거의 같음을 알 수 있으며, fringe field를 고려하는 것이 중요함을 알 수 있다.

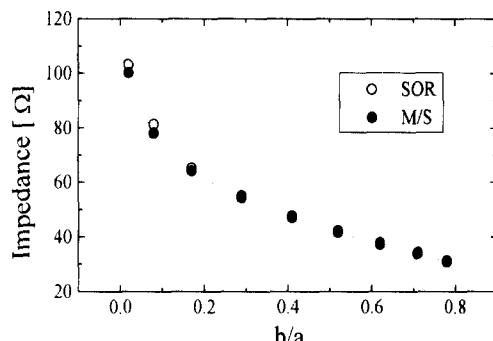


그림 5. 마이크로스트립 모델과 SOR의 비교

Fig. 5. Comparison of microstrip model and SOR.

## 2. 여러 다른 기판에 형성된 전극의 경우

공기 또는 Alumina, Ge, z-cut LiNbO<sub>3</sub> 기판등에 형성된 전극에 대한 등각사상법이 갖고 있는 오차 정도를 해석하는 것은 흥미 있는 일이다. 넓은 범위에 걸쳐서 임피던스를 해석하기보다는 각 기판에 대해 특히 관심을 갖고 있는 50Ω부근에서의 오차를 다루었다. 표 2에 여러 가지 기판에 형성된 CPW구조의 50Ω 부근에서 등각사상법의 오차를 나타내었다.

표 2. 여러 다른 기판에 형성된 CPW전극의 경우 50Ω부근에서의 등각사상법의 오차

Table 2. Errors of the CM for 50Ω CPW electrodes on various dielectric substrates

기판	유전상수	W/(W·2S)	Z(SOR) [Ω]	A/G	Z(CM) [Ω]	오차 [%]
자유공간	1.0	0.98	50.1	3.70	51.0	1.8
Alumina	9.7	0.49	50.1	1.55	52.5	4.9
GaAs	13.2	0.36	50.0	1.33	53.0	6.1
Ge	16.0	0.29	50.1	1.21	53.4	6.7
z cut LiNbO <sub>3</sub>	$\epsilon_x = 43$ $\epsilon_y = 28$	0.08	49.9	0.80	56.1	12.4

표2에 의하면, 기판의 유전상수가 커질수록 등각사상법의 오차가 커지는 것을 알 수 있다. 기판의 유전상수가 커질수록 w평면의 변환된 평행 전극은 50Ω이 되기 위해 더 넓은 전극 간격을 필요로 하게 된다. 결과적으로 가장자리 전계의 영향이 증가되어 오차도 커지게 된다. 표2를 그림 6으로 나타내었다.

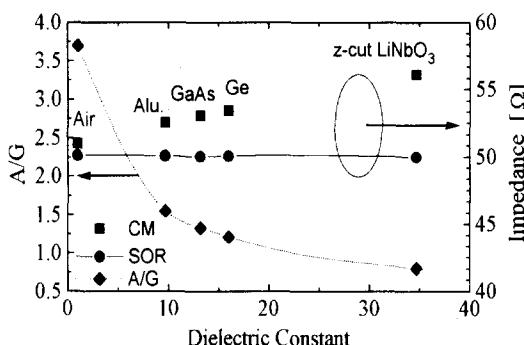


그림 6. 여러 다른 기판에 형성된 CPW전극의 경우 50Ω부근에서의 등각사상법의 오차

Fig. 6. Errors of the CM for 50Ω electrodes on various dielectric substrates.

## V. 결 론

등각사상법은 CPW와 ACPS 전극 구조에 대한 임피던스 해석에 자주 사용되어져 왔다. 등각사상법은 무한히 얇은 두께의 전극 구조에만 적용할 수 있다는 한계점을 갖고 있지만, 임피던스 계산에 있어서 간단한 수식적 계산만으로도 쉽게 구할 수 있으므로 많은 연구가들이 선호하고 있다. 이 방법의 장점은 비록 정확도는 떨어지지만 대략적인 전극 치수에 대한 임피던스를 구할 수 있다는데 있다.

계산 결과를 통해, 등각사상법이 갖고 있는 두 가지 경향의 오차를 구하였다. 첫번째 경향은 주어진 기판에 대해 그 임피던스가 커질수록 등각사상법의 오차는 커진다는 것이다. 이 현상은 임피던스가 커질수록 전극폭 (A)과 전극간격(G)의 비(A/G)가 커져 가장자리 전계의 영향이 증가된다는 것을 고려함으로써 이해할 수 있다. 두번째로, 여러 다른 기판에 형성된 전극에 대한 50Ω부근에서의 등각사상법의 에러는 기판의 유전상수 값에 비례한다. 전극 구조는 유전상수값이 클수록 50Ω이 되기 위해 더욱 큰 전극간격 또는 더욱 작은 전극폭을 필요로 하기 때문이다. 이 경우 역시 등각사상법에 의한 임피던스 계산에서 무시된 가장자리 전계의 영향이 더욱 증가되어 그에 따른 오차도 더욱 커진다는 것을 의미한다.

## 참 고 문 헌

- [1] C. P. Wen, "Coplanar Waveguide: A Surface Strip Transmission Line Suitable for Nonreciprocal Gyromagnetic Device Application," IEEE Trans. on Microwave Theory and Technology, vol. MTT-17, pp. 1087-1090, Dec. 1969.
- [2] J. B. Knorr, and K. D. Kuchler, "Analysis of Coupled Slots and Coplanar strips on Dielectric Substrate," IEEE Trans. on Microwave Theory and Technology, vol. MTT-23, pp. 541-548, Jul. 1975.
- [3] C. Chang, and C. H. Chen, "Full-Wave Analysis of Coplanar Waveguides by Variational Conformal Mapping Tech-

- nique," IEEE Trans. on Microwave Theory and Technology, vol. MTT-38, pp. 1339-1343, Sep. 1990.
- [4] J. C. Yi, S. H. Kim, and S. S. Choi, "Finite-Element Method for the Impedance Analysis of Traveling-Wave Modulators," IEEE J. Lightwave Technol., vol. LT-8, pp. 817-822, Jun. 1990.
- [5] K. G. Gupta, and Ramesh Grag, Microstrip Lines and Slotlines, ARTECH HOUSE, 1979, pp. 7-15, pp. 257-267
- [6] Kitazawa T., "A Coplanar Waveguide with Thick Metal-Coating," IEEE Trans. on Microwave Theory and Technology, vol. MTT-24, pp. 604-608, 1976.
- [7] R. V. Churchill, Complex Variables and application, McGRAW-HILL, 1990, fifth edit., pp. 239-304.
- [8] C. M. Kim, and R. V. Ramaswamy, "Overlap Integral Factors in Integrated Optic Modulators and Switches," IEEE J. Lightwave Technol., vol. LT-7, pp. 1063-1070, Jul. 1989.
- [9] Curtis F. Gerald, P. O. Wheately, Applied Numerical Analysis, Addison-Wesley, 1989, fourth edit., pp. 137-141, pp. 477-489.

## 저자 소개



韓寧鎮(準會員)

1971년 10월 21일생. 1994년 2월 서울시립대 전자공학과 공학사. 1994년 3월 ~ 현재 동 대학원 전자공학과 석사과정 재학 중. 주관심 분야는 도파/집적광학, 진행파전극/고속광변조기.

광통신 시스템, FDM, FEM, BPM, SOR등 수치해석.



金昌敏(正會員)

1950년 4월 10일생. 1975년 2월 서울대학교 전자공학과 공학사. 1982년 2월 서울대학교 전자공학과 공학석사. 1989년 8월 U. of Florida Dept. of EE 공학박사. 1983년 5월 ~ 현재 서울시립대학교 전자공학과/반도체공학과 부교수. 주관심분야는 도파/집적광학, 진행파전극/고속광변조기, 저분산 광섬유, 광통신 시스템, FDM, FEM, BPM, SOR등 수치해석.