

CAT 응용을 위한 신호처리 분석에 관한 연구

A study on the DSP Analysis for the CAT application

전 동 근*

(Dong Keun Jeon*)

요 약

본 논문에서는 A/D변환 모듈, 신호처리 모듈, VXI 인터페이스 모듈의 하드웨어를 구성하였고 신호처리 모듈과 VXI 인터페이스 모듈 각각에 연산 및 제어용 소프트웨어를 구현하였다. FFT 분석 디바이스의 실시간 대역폭은 100KHz라고 말할 수 있다. 샘플링을 200KHz에서 point수 2048의 연산 파라미터 하였을 때 20KHz 입력신호의 정현파, 삼각파 및 구형파에 대한 결과를 Hewlett-Packard 3562A Dynamic Signal Analyzer를 이용한 FFT 분석결과와 각각 비교하였다. 주파수 SPAN을 0-100KHz까지로 하고 출력범위를 -40dBV 에서 30 dBV 까지로 하였을 때의 결과로서 매우 정확하게 분석됨을 알 수 있었으며, 입력주파수를 10KHz, 20KHz, 50KHz로 각각 주었을 때의 결과를 비교했을 때 원하는 결과를 얻을 수 있다.

Abstract

In this paper, study on implementation of FFT analyzer applied to CAT, A/D conversion module, DSP module and VXIbus interface module are implemented in hardware and calculation program and control software are implemented in DSP module and VXIbus interface module, respectively. The control of the modules using PC is realized in software. The real time bandwidth of the FFT analyzing device is 100KHz.

At sampling rate of 200KHz and with 2048 point FFT, the result of applying sine, triangular and rectangular wave of 20KHz to FFT analyzing device is compared with the FFT analyzed results of Hewlett-Packard 3562A dynamic output range of -40dBV +30dBV, correct results are obtained and results of applying 10KHz, 20KHz and 50KHz input are compared and the correct values are obtained.

I. 서 론

최근의 계측산업은 단일 계측장비의 성능향상을 위한 노력보다는 컴퓨터를 이용한 계측장비의 시스템화, 통합화, 표준화에 주력하고 있는 경향이다. 즉 컴퓨터가 모든 계측장비를 제어하도록 시스템화 되면서 공통규격을 갖는 표준화된 계측장비가 최근 계

측산업의 핵심기술분야로 성장하고 있다. 이러한 개념을 바탕으로 VXIbus(VMEbus Extensions for Instrumentation) 시스템 사양이 계측 시스템을 위한 표준으로 발표되었다. VXIbus는 계측장비들을 모듈화하고 통합하기위한 표준 버스 구조이며 VMEbus와 전적으로 호환성을 가진다. VXIbus 표준사양은 전력, 냉각, 커넥터, 버스, 모듈의 기계적 사양 및 모듈간의 통신에 관한 사항까지 정의하고 있는 시스템에 관한 표준이다. 최초의 VXIbus 사양은 미공군의 IAC(Instrument on A Card)표준화 노력에 의하여

*안천전문대학 제어계측과
접수일자: 1994년 9월 13일

5개 계측기회사가 VXIbus 연합회를 결성, 1987년에 발표하였다. VXIbus 시스템은 기존의 GPIB(General Purpose Interface Bus)와 VMEbus의 장점을 통합함으로써 통신속도의 제한과 통합의 어려움을 해결하고 있다.^[1]

VMEbus는 마이크로 컴퓨터 분야에서 널리 보급된 버스구조이다. VMEbus의 주된 목적은 시스템내의 다른 디바이스의 활동을 방해하지 않고서 두 디바이스간에 통신을 하게끔 하는데 있다. VMEbus 시스템은 동일 백플레인상에 복수의 마이크로프로세서를 가질 수 있고 디바이스간의 고속의 데이터 통신이 가능하다는 장점을 가지고 있다. 이 산업표준 사양은 원래 마이크로 컴퓨터를 위해서 개발된 것이었으나, 계측기의 속도는 빨라지고 크기는 줄어들게 됨으로 인해서 VMEbus 시스템을 계측기 분야에도 도입하게 되었다. 그러나 VMEbus는 아날로그 환경을 지원하기에는 노이즈가 너무 많다는 전기적 약점과 고속 데이터 전송을 위해서는 저급의 레지스터 읽기/쓰기를 사용자가 프로그램하여야 한다는 프로그램상의 약점을 가지고 있다.

VXIbus는 이들 GPIB와 VMEbus의 장점을 취하고 약점을 보완하기 위해 두개의 각기 다른 디바이스 형태를 정의하고 있다. 그중 GPIB에 대응되는 것이 Message Based 디바이스이다. 이것은 시스템에 쉽게 통합될 수 있으며 계측기들이 어떠한 형태로 통신을 행하는가에 관계없이 사용자는 일관되게 프로그램을 할 수가 있는 반면 고속의 데이터 전송에는 Register Based 디바이스보다 불리하다. Register Based 디바이스는 VMEbus 디바이스와 유사하게 정의되어 있으며 이것은 Message Based 디바이스보다 낮은 기초 수준의 통신을 수행하며 고속의 데이터 전송 속도를 제공한다. 반면 Register Based 디바이스를 프로그램하려면 디바이스 각각의 레지스터를 읽고 쓰는 과정을 수행하여야 한다.^[2]

한편 FFT 분석기는 기존 병렬필터 스펙트럼 분석기와 스웬트 스펙트럼 분석기의 장점을 함께 갖춘 계측장비이다. 병렬필터 스펙트럼 분석기는 다수의 필터를 사용한 동시 병렬 측정으로 속도가 빠르나 높은 해상도를 얻기 위해서는 필터의 수를 크게 늘여야 하므로 가격이 비싸진다는 단점이 있다. 스웬트 스펙트럼 분석기의 경우는 하나의 필터에 스윕 신호를 사용하여 그 통과 주파수를 변경시킴으로써 측정을 행하므로 높은 해상도로 저렴하게 만들 수 있으나 측정

속도가 느리고 측정 대역폭내의 모든 주파수를 동시 측정하지 못한다는 단점이 있다. FFT 분석기는 FFT (Fast Fourier Transform) Algorithm을 사용하고 신호를 디지털로 처리하므로 병렬필터로 측정대역내의 모든 주파수를 동시에 측정한 것과 같은 효과를 내어 고속 측정이 가능하고 높은 해상도를 제공하며 측정된 데이터를 수집, 통계하고 이들에 대한 추가연산을 할 수도 있게 하면서 저렴한 가격으로 구현할 수 있다.

본 연구에서는 VXIbus 시스템 사양을 따라 FFT 분석기를 VXIbus Message Based 디바이스로 구현하고 실험 및 평가하는 것을 그 연구내용으로 하여 FFT 분석기에 관한 기본적인 사항과 FFT 분석기와 기타 스펙트럼 분석기를 비교하고 VXIbus 시스템에서의 FFT분석용 VXIbus디바이스의 구현, 실험 및 평가하도록 한다.

II. FFT 분석용 VXI bus 디바이스의 구현

2.1 전체구성

그림 1은 본 연구에서 구현한 FFT 분석용 VXI bus 디바이스의 구성을 나타낸 것이다.

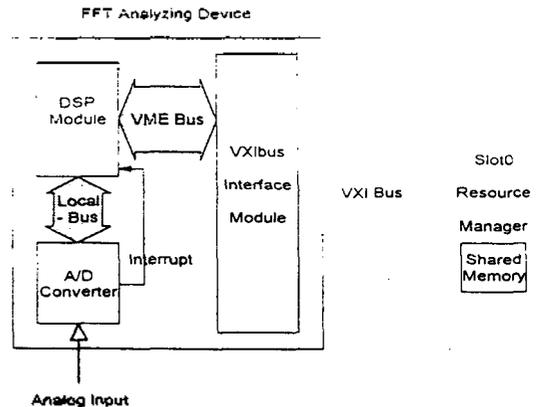


그림 1. FFT 분석 디바이스의 블럭도
Fig 1. Block Diagram of FFT Analyzing Device

우선 A/D 변환 모듈, 신호처리 모듈, VXIbus 인터페이스 모듈의 세가지 기능부를 구성하고 이들을 각각 하나씩의 디바이스로 구현하였다. 이중 A/D 변환 모듈과 신호처리 모듈은 non-VXIbus 디바이스로 하나의 VXIbus 모듈에, 그리고 VXIbus 인터페이스

모들은 VXIbus Message Based 디바이스로 다른 하나의 VXIbus 모듈에 구현하였으며 이들 두개의 모듈이 하나의 FFT분석용 VXIbus디바이스를 이루도록 하였다.

신호처리 모듈은 A/D 변환 모듈로부터 디지털로 변환된 입력 데이터를 가져와서 FFT 연산등 신호처리를 행하고 연산의 종료를 VXIbus 인터페이스 모듈에 알려주는 기능을 하며 역시 VXIbus 인터페이스 모듈의 제어를 받도록 소프트웨어를 구현하였다. VXIbus 인터페이스 모듈에는 VXIbus Slot0 Resource Manager의 명령을 받아 FFT분석용 VXIbus디바이스 전체의 동작을 제어하고 신호처리 모듈에서 연산의 결과를 읽어와 Slot0 Resource Manager로 보내는 등의 VXIbus인터페이스를 담당하는 하드웨어와 소프트웨어를 구현하였다.^[3]

2.2 A/D 변환 모듈

A/D 변환 모듈은 분석하고자 하는 아날로그 신호를 샘플링하고 디지털신호로 변환하기 위해 Sample

& Hold와 A/D 변환 회로, 그리고 변환의 결과를 신호처리 모듈에 전달하기위해 매번 변환의 끝에 신호처리 모듈로 인터럽트 신호를 발생시켜주는 로직을 설계하고 하드웨어로 구현하여 신호처리 모듈의 local bus를 통하여 신호처리 모듈로부터 액세스할 수 있도록 하나의 입력 Port로 어드레스(00010000h)를 할당하였다. A/D 변환에는 Analog Device사의 AD678 ADC를 사용하여 12bit의 데이터 해상도를 가지고 최대 200Ksps(samples/sec)의 샘플링 레이트로 변환을 행하도록 하였고 샘플링 레이트는 VXIbus 인터페이스 모듈의 제어 명령을 받아 신호처리 모듈에서 소프트웨어를 통하여 변경하는 구조로 구현하였다. 또한 A/D 변환 모듈은 non-VXIbus 디바이스이며 신호처리 모듈과 함께 VXIbus 인터페이스 모듈로부터의 Release/Assert Reset 명령을 받도록 하였다. A/D 변환 모듈의 구성을 그림 2에, 그 회로도를 그림 3에 나타내었다.

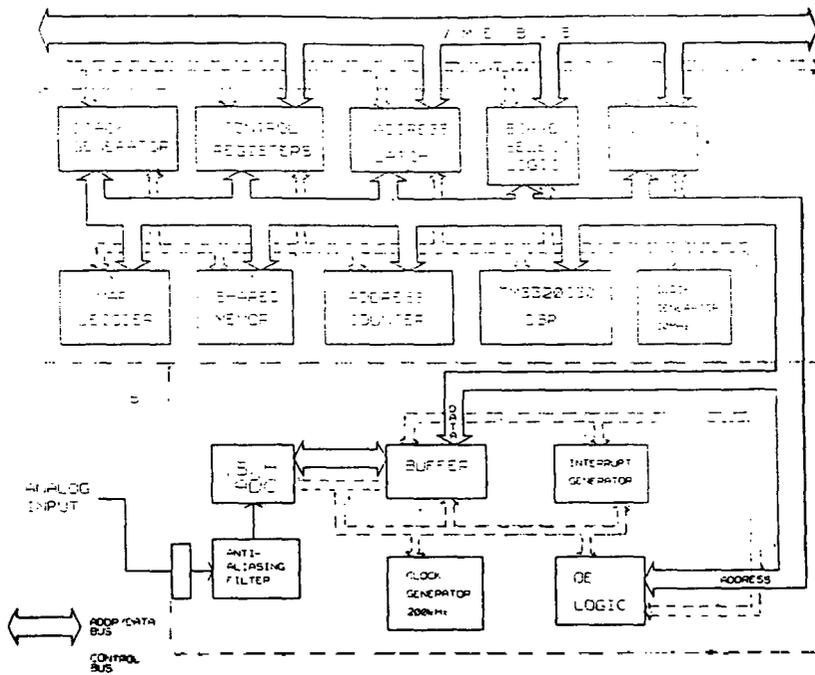


그림 2. (a) A/D 변환 모듈 (b) 신호처리 모듈
Fig 2. (a) A/D Conversion Module (b) DSP Module

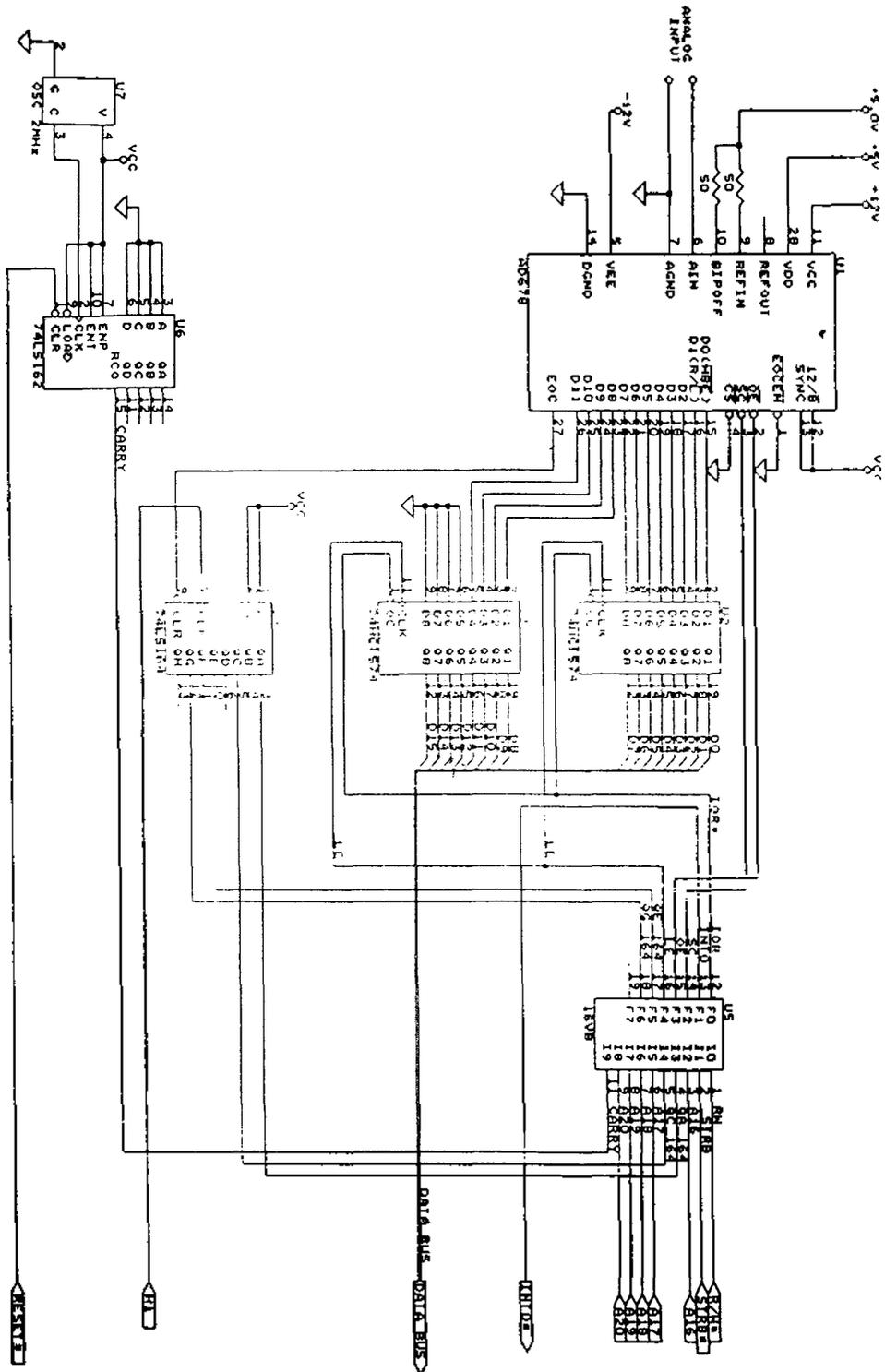


그림 3 A/D 변환 모듈의 회로도
Fig 3. A/D Conversion Module Circuit

2.3 VXIbus 인터페이스 모듈

VXIbus 인터페이스 모듈은 VXIbus Message Based 디바이스로 FFT분석용 디바이스 전체의 동작을 제어하며 신호처리 모듈로부터 연산처리된 결과 데이터를 VMEbus를 통하여 읽어오고 이를 Slot0로 전송해야 하므로 VXIbus상의 버스 마스터로 구현하였다. MC68030 마이크로 프로세서와 RAM, ROM, 그리고 버스 인터페이스에는 Signetics사의 SCB68172를 사용하였으며 PC상에서 프로그램을 개발하기 위해 RS232C 인터페이스를 두었다. 또한 VXIbus Message Based 디바이스의 Configuration Register와 Communication Register의 Data Low Register와 Response Register를 설치하여 Slot0 Commander 모

듈로부터의 명령을 받을 수 있도록 하였다. 이때 이들 레지스터의 base address는 디바이스의 논리번호를 1로 할때 (V-)1)

$$V \cdot 64 + 49152 = FF02C040 \quad (V: \text{Device's Logical Address})$$

로 주어진다. 그림 4는 VXIbus 사양의 Response Register를 나타낸 것이며 내부 비트-필드(bit-field) 중 Write Ready bit를 구현하여 Slot0 모듈과의 통신에 사용한다. Write Ready bit의 값에 따른 의미는 그림에 기술한 바와 같다. 그림 5에 VXIbus 인터페이스 모듈의 구성을 나타내었다.

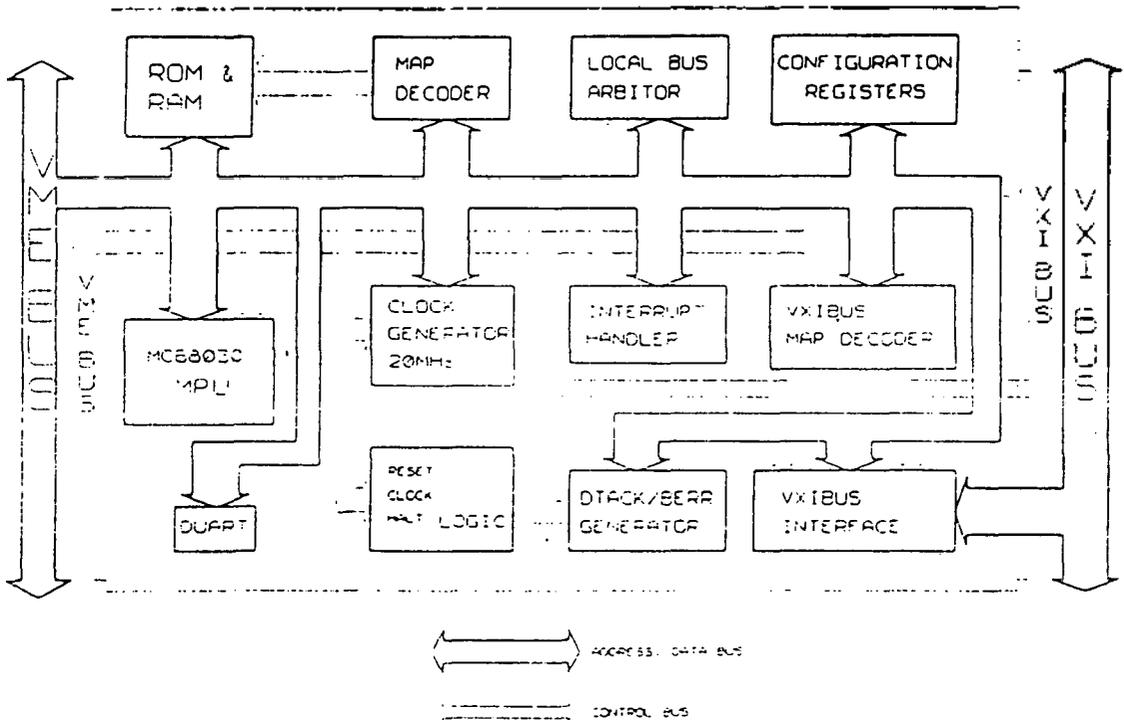


그림 5. VXIbus 인터페이스 모듈의 블록도
Fig 5. VXIbus Interface Module Block Diagram

III. FFT분석용 VXibus디바이스의 동작

3.1 A/D 변환 모듈

VXibus 인터페이스 모듈에 의해 Reset이 release 되면 A/D 변환 모듈의 클럭 발생기에서 분주되어진 200kHz의 클럭펄스를 내보내고 이것이 ADC의 SC (Start Conversion)신호로 들어가 주기적으로 A/D 변환을 일으킨다. 매번 변환의 끝에 ADC로부터 EOC (End of Conversion)신호가 출력되어서 신호처리 모듈의 H1클럭과 동기를 맞추어 신호처리 모듈로 인터럽트를 발생한다. 신호처리 모듈에서는 인터럽트 처리 루틴에서 읽기 동작을 행하고 그 결과로 발생한 R/W* 신호 및 STRB* 신호와, 10000h 번지로 디코 드되는 어드레스 신호를 조합하여 ADC의 OE*(Output Enable)을 assert한다. 다음 100ns정도 후에 ADC로부터 변환의 결과 데이터가 2's complement 형태의 2진수로 출력되며 LE*(Latch Enable)신호에 의해 74574에 래치되어 신호처리 모듈이 읽어갈 수 있도록 한다.^[4]

3.2 신호처리 모듈

신호처리 모듈의 초기화 동작은 VXibus 인터페이스 모듈에 의해 Reset이 release되면서 이루어진다. 초기화시에 신호처리 모듈은 메모리의 초기화, local bus 액세스 웨이트 스테이트의 초기화, port 어드레스의 설정, 연산 입출력 버퍼의 초기화 등을 행하고 VXibus 인터페이스 모듈로부터 전송받은 연산관련 파라미터 즉, SIZE, RATE에 맞추어 자신의 local 파라미터(FFTSIZ, LOGFFT, IN_END, R6, STRTR, STRTI등)를 설정한다. 다음으로 VXibus 인터페이스 모듈로부터의 START명령이 오기를 기다렸다가 START명령을 받게되면 인터럽트 처리루틴에 의해 수집된 데이터의 수가 SIZE와 같을 때까지 기다렸다가 데이터를 연산을 위해 설정한 메모리(BUF0)로 옮겨와서 32bit 부호확장을 하고 부동소수점 형태로 변환, 입력 전압의 크기에 맞도록 정규화, 윈도링을 행한 후 radix-2 real FFT연산처리를 한다. 그 결과 데이터에 대해서는 분리된 실수부와 허수부를 모아 전력 스펙트럼을 구하고 최종적으로 VXibus 인터페이스 모듈에서 읽기위해 미리 설정한 메모리(BUF3)에 저장한다. 그 후에는 연산 파라미터를 재설정하고 연산의 끝을 나타내는 상태 flag을 set하여 VXibus 인터페이스 모듈에 알리고 다시 VXibus 인터페이스

모듈의 START명령을 기다린다. 이러한 데이터의 흐름을 그림 6에 나타내었다.^[5]

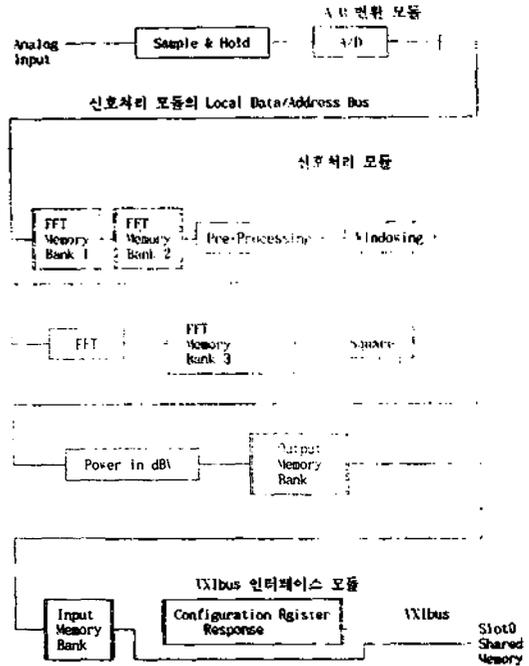


그림 6. 데이터의 흐름
Fig 6. Data Flow

IV. 실험

4.1 실험환경

본 연구에서 구현한 FFT분석용 VXibus디바이스를 사용한 측정실험을 다음 그림 7과 같은 환경하에서 행하였다.

우선 FFT분석 모듈과 Slot0 자원관리자 모듈로 구성되는 VXibus 서브시스템을 구성하고 Slot0모듈로 시스템 전체를 제어하도록 하였다. IBM PC와 RS232C 인터페이스를 사용하여 FFT분석 모듈 및 VXibus 서브 시스템 전체로 각각의 제어 커멘트를 전송하고 측정 데이터를 VXibus 서브 시스템으로부터 전송받아서 PC상에서 처리하도록 하였다. 또한 신호처리 모듈의 소프트웨어 성능평가를 위하여 그림 7과 같이 TMS320C30 DSP 에뮬레이터를 사용하였다.

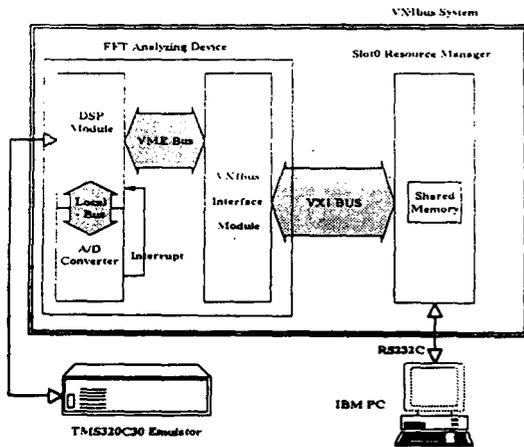


그림 7. 실험환경
Fig 7. Test Environment

4.2 실험

신호처리 모듈에서는 입력데이터로 A/D 변환 모듈에서 샘플링되어 A/D변환된 real 데이터만을 취급하므로 radix-2 real FFT Algorithm을 구성하였고 Hamming Window함수를 사용하여 측정실험을 하였다. 또한 샘플링한 데이터를 처리할 때 non-overlap contiguous data segmentation을 적용하여 연속측정시 유실되는 데이터가 없도록 하였다. 신호처리 모듈에서 처리가 끝난 데이터는 VXIbus 인터페이스 모듈로 임치될 때 32bit IEEE754 부동소수점숫자의 형태를 가지는데 이는 Slot0의 Shared Memory를 거쳐 PC에 전송되어진 후에도 그대로 유지된다. PC에서는 RESET, INIT, MEAS등의 커맨드를 사용해 Slot0를 통해 FFT분석 디바이스를 제어하고 주파수 스펙트럼의 측정데이터를 요구하며 전송되어온 데이터를 VGA화면상에 그래픽으로 보이도록 하였다. 주로 200kHz의 샘플링 레이트에 2048포인트의 데이터에 대한 측정실험을 행하였다.^[6]

200Ksps의 최대 샘플링 레이트에서 신호처리 모듈의 신호처리 소프트웨어 루틴의 데이터 처리시간을 애플레이터를 사용해 측정하였고 이를 A/D변환 모듈로부터 데이터를 수집하는데 걸리는 시간과 비교하였다. 표 1은 FFT 연산의 데이터 수에 따른 처리 시간과 수집시간을 나타낸 것이다. 여기서 처리시간은 데이터가 필요한 수만큼 수집된 후부터 출력력을 위한 메모리에 쓰기가 완료될 때까지의 전체시간이며 20회 측정하여 평균한 것이다.

표 1. FFT 연산데이터의 수에 따른 수집 및 처리시간
Table 1 Data Collection and Processing Time

Point 수	Data 처리시간	Data 수집시간
2048	8.01ms	10.35ms
1024	4.13ms	5.31ms
512	2.01ms	2.61ms
256	1.1ms	1.31ms
128	0.54ms	0.71ms
64	0.32ms	0.35ms
32	0.12ms	0.67ms

V. 결과 및 평가

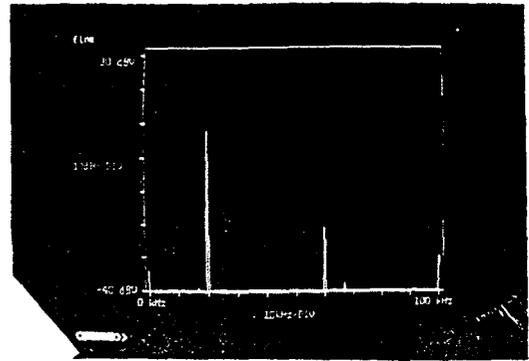
5.1 결과

본 연구에서는 A/D 변환 모듈, 신호처리 모듈, VXIbus 인터페이스 모듈의 하드웨어를 구현하였고 신호처리 모듈과 VXIbus 인터페이스 모듈 각각에 연산 및 제어용 소프트웨어를 구현하였다. 또 구현된 모듈을 PC를 통하여 통합적으로 제어하기위한 소프트웨어를 구현하였다. FFT분석기의 기본적인 기능을 VXIbus Message Based 디바이스로 구현하고 이를 VXIbus 시스템내에서 Slot0 자원관리자 모듈과 연동 실험하였다. 그 결과 실제로 시스템 구성시 전력, 프레임, 디스플레이등을 단일화 함으로써 부피를 줄이고 PC를 통해 통합적으로 제어함으로 해서 시스템의 변경 및 확장이 유연하게 이루어질 수 있음을 확인하였다.

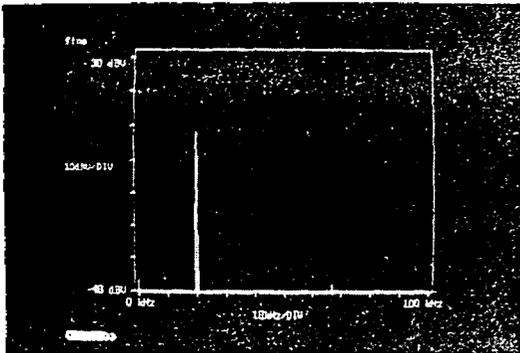
N개의 데이터를 수집하는데 걸리는 최소의 시간은 최대 샘플링 레이트인 200kps로 동작할 경우이며 이를 로 나타내고, 같은 수의 데이터를 처리하는데 걸리는 시간을 μ 로 나타낼 경우 FFT분석 디바이스의 프로세서 활용도(Processor Utilization)은 μ/ρ 로 주어지며 다섯가지 실험결과에서 모두 1을 넘지않으므로 본 FFT분석 디바이스의 실시간 대역폭은 100kHz라고 말할 수 있다.

그림 8은 샘플링을 200KHz에서 point수 2048의 연산 파라미터로 하였을때 20KHz 입력신호의 정현파에 대한 Hewlett-Packard 3562A Dynamic Signal Analyzer와 FFT를 비교한 그림이다. 그림9는 입력신호를 삼각파로 하였을 때 비교한 것이며 그림9는 입력신호를 구형파로 하였을 때를 비교하여 나타내

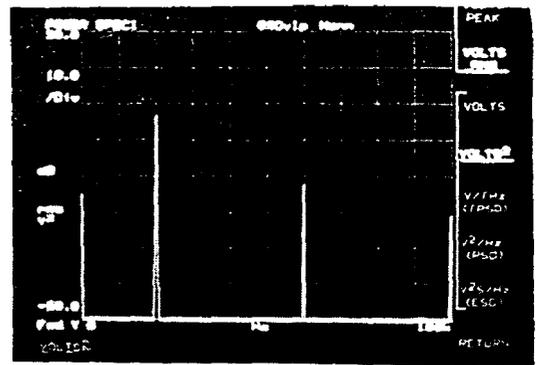
었다. 사진에서 주파수 SPAN을 0 -100KHz 까지로 하고 출력범위를 -40dBV 에서 30dBV 까지로 하였을 때의 결과로써 매우 정확하게 분석됨을 알 수 있었다. 그림에서 보듯이 HP 3562A와 VXIbus FFT 분석기는 진폭면에서 다소의 차이를 보였다. 그 이유는 IC, 다이오드등 소자로 인한 파형차이와 Shielding 문제로 인한 잡음으로 인하여 발생한다. 따라서 그림 8, 9, 10의 (a), (b)에서도 마찬가지로 진폭차이를 보였다. 앞으로 이 문제를 해결하기 위하여 더욱 정확한 소자 및 Shielding을 해결해야한다.



(a) VXIbus FFT Analyzer

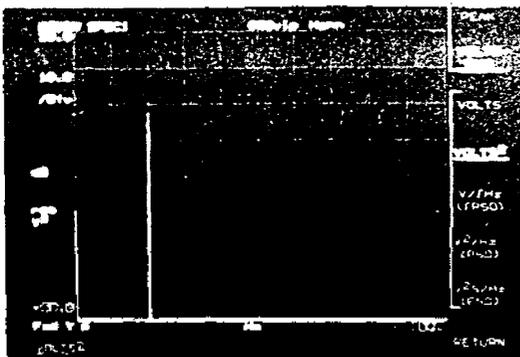


(a) VXIbus FFT Analyzer



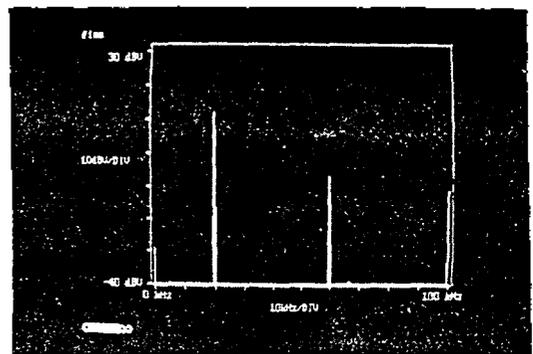
(b) HP 3562A Dynamic Signal Analyzer

그림 9. 스펙트럼 분석 결과(삼각파 20KHz)
 Fig 9. Results of Spectrum Analysis(Triangular Wave 20KHz)

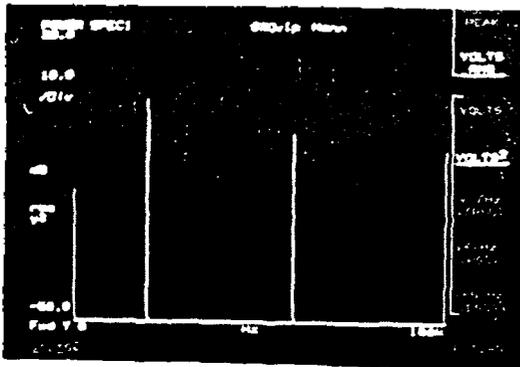


(b) HP 3562A Dynamic Signal Analyzer

그림 8. 스펙트럼 분석 결과(정현파 20KHz)
 Fig 8. Results of Spectrum Analysis(Sine Wave 20KHz)



(a) VXIbus FFT Analyzer



(b) HP 3562A Dynamic Signal Analyzer

그림 10. 스펙트럼 분석 결과(구형파 20KHz)
Fig 10. Results of Spectrum Analysis(Rectangular Wave 20KHz)

표 2 스펙트럼분석 결과 비교

Table 2. Comparison of Spectrum Analysis

A: VXIbus FFT Analyzer (샘플링율 200KHz)

B: HP 3562A Dynamic Signal Analyzer

(샘플링율 256KHz)

입력신호: 10kHz (8.0Vpp) (단위: dBV)

주파수 파형		0	10	30	50	70	90
정현파	A	-25	9				
	B	-29	9				
삼각파	A	-25	9	-20	-33	-37	
	B	-25	9	-18	-30	-34	
구형파	A	-25	11	-8	-11	-13	-15
	B	-25	11	-5	-8	-10	-13

입력신호: 20kHz(8.0Vpp) (단위: dBV)

주파수 파형		0	20	60	100
정현파	A	-25	10		
	B	-29	10		
삼각파	A	-25	10	-20	-27
	B	-29	10	-17	-25
구형파	A	-25	11	-5	-12
	B	-25	11	0	-10

입력신호: 50kHz (8.0Vpp) (단위: dBV)

주파수 파형		0	50
정현파	A	-25	10
	B	-29	10

5.2 평가

FFT분석기를 VXIbus디바이스와 함으로써 전원, 냉각팬, 디스플레이등을 다른 계측용 VXIbus디바이스와 공유하게 되어 계측 시스템을 구성할 경우 부피를 크게 줄일 수 있고, PC등의 호스트를 사용해 계측 시스템을 제어하게되어 패널을 없애고 PC의 콘솔, 디스크 등의 자원을 통해 계측, 재어가 가능하다는 장점과 기능이 고정된 계측기가 아닌 응용분야에 따라 계측 시스템을 유연성있게 변경, 분리, 통합하기가 용이하다는 장점등을 얻을 수 있음을 확인하였다.

실험결과 100kHz의 실시간 대역폭을 갖추고자 할 경우 신호처리 모듈에서의 연산 및 VXIbus상에서의 데이터 전송등에는 문제가 없었으나, Slot0 자원관리자 모듈에서 PC로 한 프레임의 측정데이터(2048/2+1개의 부동소수점 실수)를 전송하는데는 9600bps의 직렬통신을 이용하므로

$$1025\text{points} \times 4\text{bytes/point} \times 8\text{bits/byte} \times \frac{1}{9600\text{bps}}$$

≈ 3.42sec가 걸려 눈에 띄는 속도저하를 가져온다. 이를 GPIB로 대체할 경우 최대 1MB/sec의 전송이 가능하므로

$$1025\text{points} \times 4\text{bytes} \times \frac{1}{1\text{Mbytes/sec}} = 0.0041\text{sec}$$

로 속도를 증가시킬 수 있다. 다음으로 계측의 속도를 떨어뜨리는 요인은 PC로 전송된 데이터를 디스플레이에 적합한 값으로 변환하고 VGA모니터상에 디스플레이할 때 걸리는 시간으로 별도의 디스플레이 모듈을 사용함으로써 해소할 수 있을 것이다.

VI. 결 론

본 연구에서는 FFT분석용 VXIbus Message Based 디바이스를 설계하고 구현하였다. GPIB의 호환성과 VMEbus의 고속 데이터 전송의 장점을 살린 VXIbus

Message Based 디바이스로 계측기를 구성할 경우 GPIB보다 고속의 데이터 전송이 가능하고 VMEbus를 사용할 경우에 비해 계측기 및 계측 시스템간의 통합이 용이하다는 장점을 지니게 된다. 한편 FFT 분석기는 일반적으로 저주파영역의 분석에 사용되며 기존의 스펙트럼 분석기에서는 이루기 힘든 고해상도와 고속의 분석이 가능하면서도 저렴한 스펙트럼 분석장비이며 여러가지 다양한 해석 방법을 제공할 수 있다. VXIbus로 구현할 경우 stand alone 계측기보다 제어 및 통합이 용이하고 고속의 측정을 응용에 따라 자유롭게 행할 수 있으며 계측 시스템으로 통합될 경우 부피를 크게 줄일 수 있다.

본 연구에서는 A/D 변환 모듈, 신호처리 모듈, 모듈 제어 및 VXIbus 인터페이스부를 구성하여 VXIbus 시스템에서의 FFT분석 디바이스를 구현하였으며 VXIbus Slot0 모듈과의 연동 실험을 통하여 PC상에서 주파수 스펙트럼을 성공적으로 측정하고 FFT분석 디바이스를 제어하는 실험을 행하였다. Message Based 디바이스의 단점인 느린 속도를 Slot0 모듈의 Shared Memory에 직접 액세스하는 방법으로 보완하였다. 이는 다른 계측기를 추가하여 계측 시스템을 구성하더라도 그 전체 및 각각을 PC나 기타 호스트를 통하여 손쉽게 제어할 수 있으면서 그와 동시에 고속의 데이터 전송을 보장함을 뜻한다. 또한 소프트웨어의 추가에 따라 FFT 분석기의 장점인 모달, 히스토그램, 에버리징 등 다양한 해석방법을 저렴하게 제공할 수 있다. 본 연구에서 구현된 FFT분석 디바이스는 음성 및 가청 주파수의 해석, 진동 및 서보 평가에 이용될 수 있으며 연산용 디바이스를 추가하여 연산 오버헤드를 분담시키고 디스플레이를 개선한다면 보다 고속의 계측을 실현할 수 있을 것이다. 본 연구에서는 VXIbus 디바이스의 구현이 목적이므로 구현된 FFT분석 디바이스의 SNR에 대한 평가는 이루어지지 않았지만 정밀하게 설계된 A/D변환 모듈을 추가로 사용한다면 높은 SNR을 가지는 고급 계측장비를 구성할 수 있을 것이다.

참 고 문 헌

1. VXIbus System Specification Revision 1. 3, July 14, 1989
2. Ron Wolfe, "Software communication protocol for VXI and GPIB: Similar but different," VXI

Journal, November 1990.

3. Hewlett-Packard, "The fundamentals of signal analysis," Hewlett-Packard Application Notes, NO. 243, July, 1991.
4. VMEbus Specification Manual, Rev. B, VMEbus Manufacturers Group, Aug. 1982.
5. Robert J. MATHESON, "Automated Spectrum Analysis," Proceedings of the IEEE, VOL. 66, NO. 4, pp. 392-402, APRIL 1987.
6. David A. Haworth, "An Architecture for Modular Instruments," tektronix, 1988

전 롱 근

1986년 2월 : 고려대학교 졸업(공학사)

1988년 8월 : 고려대학교 대학원졸업(공학석사)

1992년 8월 : 고려대학교 대학원졸업(공학박사)

1993년 9월~1995년 2월 : 한서대학교 교수

1995년 3월~현재 : 시립 인천전문대학 제어계측과 교수