

## PZT 박막제조시 하부전극과 buffer층에 따른 박막특성에 관한 연구

이희수, 오근호

한양대학교 무기재료공학과, 서울, 133-791

## Characteristics of PZT thin films with varying the bottom- electrodes and buffer layer

Hee -Soo Lee and Keun -Ho Auh

*Department of Inorganic Materials Engineering, Hanyang University, Seoul 133-791, Korea*

요 약 본연구에서는 금속타겟을 이용한 반응성 스퍼터링법을 이용하여 PZT 박막의 전극 및 계면 특성의 개선을 위해, Pt/SiO<sub>2</sub>/Si과 Ir/SiO<sub>2</sub>/Si기판을 각각 사용하였으며, buffer layer로는 PbTiO<sub>3</sub>을 이용하였다. Pt하부전극을 이용하여 PZT 박막제조시 randomly oriented PZT 박막이 얻어졌으나, buffer layer를 이용한 경우 (100)으로 배향된 결정성이 좋은 PZT 박막을 얻을 수 있었다. Ir하부전극을 이용한 경우, buffer layer증착에 따른 PZT 박막의 상형성이 다소 증진되었으며, Pt하부전극의 경우에 비해 잔류분극의 증가와 항전계의 감소를 관찰할 수 있었다. PZT 박막제조시 buffer layer의 이용에 따라 유전율이 증가함을 알 수 있었으며, 또한 Ir하부전극의 경우가 Pt하부전극의 경우보다 더 좋은 유전특성이 얻어졌다.

**Abstract** We adopted the Pt/SiO<sub>2</sub>/Si and the Ir/SiO<sub>2</sub>/Si substrates of which buffer layer is PbTiO<sub>3</sub> to improve electrode and interfacial properties of PZT thin film deposited by reactive sputtering method using metal target in this study. We got PZT thin film to have highly oriented (100) structure and good crystallinity using buffer layer in Pt bottom- electrode, though randomly oriented PZT thin film was obtained without buffer layer. Although great improvement of PZT phase formation on Ir bottom- electrode with buffer layer was not observed, we ob-

served the increase of remenant polarization and the decrease of coercive field compared with properties of PZT thin films on the Pt bottom-electrode. So we got the results of the increase of dielectric constant using buffer layer on fabrication of PZT thin film and the better dielectric properties in PZT thin film using Ir bottom-electrode compared with that using Pt bottom-electrode.

## 1. 서 론

1980년대 후반부터 반도체산업의 발전 및 부품의 소형화에 따른 박막화가 활발히 진행되어 왔으며, 특히 BaTiO<sub>3</sub>, BST, PbTiO<sub>3</sub>, PZT[Pb(Zr,Ti)O<sub>3</sub>], PLZT[(Pb, La)(Zr, Ti)O<sub>3</sub>] 등과 같은 perovskite구조를 가진 강유전체를 박막화하여 차세대 DRAM capacitor 유전체 및 비휘발성 메모리 소자인 FRAM (ferroelectric random access memory) 소자의 개발에 응용하려는 연구가 선진국을 중심으로 진행되고 있다.

강유전체 박막(Ferroelectric Thin Film) 중에서 PZT 박막은 Fig. 1과 같이 상온에서 유전율이 1000정도의 높은 값을 가지고 있어 DRAM에 응용하기에 적합한 재료로 DRAM용 capacitor로의 응용이 가능할 뿐 아니라 전계의 방향에 따라 안정한 두개의 분극방향을 가지고 있어 이를 비휘발성 기억

소자인 FRAM에 응용할 수 있다. 그러나 현재 PZT 박막의 응용에 있어 여러 문제점이 대두되고 있는 실정으로, 유전특성이 온도에 민감하고, 누설전류(leakage current)가 크고 절연과괴전압(breakdown voltage)이 낮으며, 잔류분극이 방치시간 및 switching횟수에 따라 감소하는 aging과 fatigue현상 등이 큰 문제점으로 부각되고 있다[1]. 특히, 누설전류, aging 및 fatigue 특성개선을 위해 박막의 bulk 특성 개선과 새로운 전극개발로 전극특성 및 계면특성 개선으로 연구되어지고 있다. PZT 박막의 bulk특성향상으로는 dopant 첨가등을 들 수 있고[2~4], 전극 및 계면특성 개선을 위해서 기존에 많이 이용되어 온 Pt 외에 다른 전극에 대한 개발과 buffer층을 이용한 계면특성 개선을 위한 노력이 이루어지고 있는 실정이다. PZT 박막의 제조방법에는 물리적 증착법인 DC/RF Magnetron Sputtering, Ion Beam Sputtering, Laser Ablation등이 있으며, 화학적 증착법인 Sol-Gel, Metal Organic Deposition, MOCVD 등을 들 수 있다[5,6].

이전까지는 주로 세라믹 Target을 이용한 RF Sputtering에 의한 보고가 대부분이었으나 최근에 들어 Reactive sputtering에 의한 PZT 박막에 대한 연구가 활발히 이루어지고 있다[7,8].

본 연구에서는 금속타겟(metal target)을 이용한 반응성 스퍼터링법(Reactive Sputtering)을 이용하여 전극 및 계면특성의 개

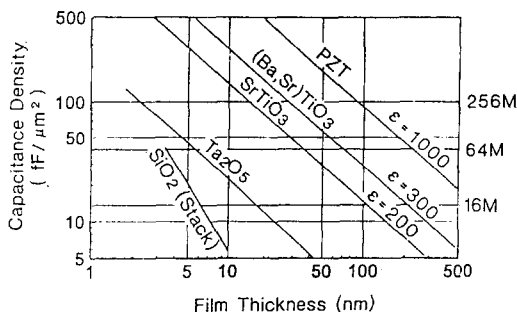


Fig. 1. Dielectric film for high density DRAM.

선을 위해, 전극변화와 아울러 buffer층에 따른 상형성거동 및 전기적 특성에 미치는 영향을 연구하고자 하였다.

## 2. 실험 방법

### 2.1. 박막증착

본 실험에서는 multi-target을 이용한 reactive sputtering으로 박막을 증착하였다. 고진공 챔버는 turbomolecular pump와 rotary pump를 이용하여 진공상태를 형성시키고, 기판홀더(substrate holder)는 halogen lamp를 이용하여 표면온도가 700°C까지 올릴 수 있으며, 기판은 박막증착시 균질도를 높이기 위하여 회전이 가능하도록 제작되었다. 산화물인 PZT 박막을 얻기위해 reactive gas인 oxygen을 argon gas와 함께 공급하였으며, 이때 mass flow controller를 이용하여 그 유량을 정밀하게 조절하였다. 사용한 gas는 모두 99.999%의 고순도 gas를 이용하였다. Cathode는 3개의 독립된 magnetron이 부착되어 있으며, cathode 표면이 각각 기판에 대해 30°의 각도로 균일한 증착영역을 확대시킬수 있도록 설계되었다. Target은 Pb, Zr, Ti 금속을 이용하였으며, 독립된 power supply를 이용하여 전원을 공급하였다.

본 실험에 사용된 실험조건은 Table 1과 같으며, PZT 박막증착시 초기진공도를  $1\sim 2 \times 10^{-6}$  torr 까지 배기하고 argon gas만을 이용하여 target표면에 형성된 산화물층을 제거한 후 O<sub>2</sub>를 혼입하여 pre-sputtering을 40~50분간 행하였다. 박막증착시의 조성은 Pb, Zr, Ti를 각각 14W, 37W, 92W로 고정하였다. 본실험에 사용한 기판은 MFM 구조

의 박막용 기판으로서 비저항이 4~5  $\pi$ cm p-type Si(100) wafer 위에 Pt를 증착하여 이용하였고, 증착조건은 Table 3과 같다. 하부전극을 증착하기위해 Si wafer상에 열산화법으로 1000 Å 정도 두께의 SiO<sub>2</sub>층을 형성하고 그위에 DC-sputtering법에 의해 400°C에서 1000 Å의 Pt하부전극을 증착하여 Pt/SiO<sub>2</sub>/Si기판을 제조하였으며, 동일 wafer 위에 Ir이 증착된 Ir/SiO<sub>2</sub>/Si기판을 각각 사용하였다.

또한 전기적 특성을 측정하기 위하여 dot mask를 이용하여 증착된 PZT 박막위에 상온에서 도포하여 Fig. 2와 같이 MFM

Table 1  
Typical sputtering conditions

|                              |                               |
|------------------------------|-------------------------------|
| Base pressure                | 2~3 × 10 <sup>-6</sup> Torr   |
| Target                       | 3" Pb, Zr, Ti metals          |
| Substrate temperature        | 550°C                         |
| Working pressure             | 10 mTorr                      |
| Ar/O <sub>2</sub> flow ratio | 95/5                          |
| Power                        | Pb 14 W<br>Zr 37 W<br>Ti 92 W |
| Substrate                    | Pt/SiO <sub>2</sub> /Si       |

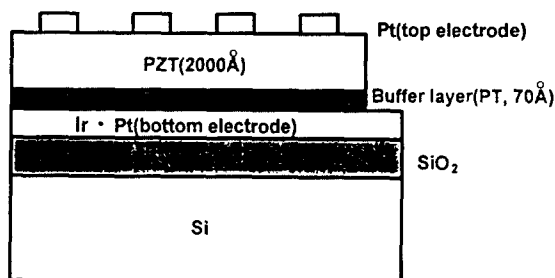


Fig. 2. Structure of MFM (Metal-Ferroelectric-Metal) device.

(Metal-Ferroelectric-Metal) PZT capacitor를 제작하였다.

## 2.2. 특성 평가

Pt기판위에 증착된 박막의 두께는 6328 Å의 파장을 갖는 He-Ne laser ellipsometer 및 SEM 단면사진을 이용하여 측정하였으며, 박막의 결정구조는 X-ray Diffractometer (Mac science, Cu target, Ni filter), 미세조직은 주사전자현미경(Hitachi, Scanning Electron Microscopy)을 이용하였다. 박막의 화학조성은 WDS(Wavelength Dispersive Spectroscopy, Microspec)를 이용하였다.

한편, Pt/PZT/Pt 구조를 갖는 MFM (Metal-Ferroelectric-Metal) capacitor의 C-V(Capacitance-Voltage) 특성곡선은 HP4192A Impedance Analyser를 이용하였으며, OSC level은 100 mV, 측정주파수는 100 kHz로 하였다. 강유전체 박막의 P-E hysteresis loop을 측정하기 위해서 Radiant사의 RT-66A를 이용하였다. 이때 Virtual ground mode에서 측정을 행하였다.

## 3. 결과 및 고찰

Pt를 하부전극으로 이용하여 증착한 PZT 박막의 X-선 분석결과 Fig. 3과 같은 XRD pattern으로 PZT의 perovskite의 단일상을 얻을 수 있었다.  $\text{PbTiO}_3$  buffer layer을 이용한 PZT 박막은 (110), (111)의 결정면이 다소 포함된 (100)으로 배향된 박막을 얻은 반면,  $\text{PbTiO}_3$  buffer layer을 이용하지 않은 PZT 박막의 경우에는 randomly oriented PZT 박막을 얻을 수 있었다. 그리고  $\text{PbTiO}_3$  buffer layer를 이용하였을 경우에 보다 결

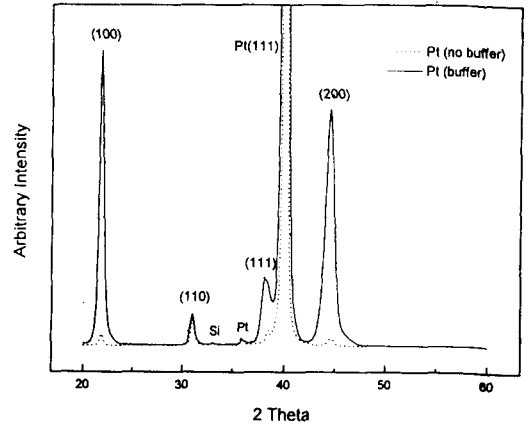


Fig. 3. XRD patterns of PZT thin films deposited at 550°C (bottom electrode : Pt).

정성이 증진된 박막을 얻을 수 있었다. 이러한 결과는 낮은 온도에서 상형성이 잘 되는  $\text{PbTiO}_3$ 을 Pt 하부전극과 PZT 사이에 이용하였기 때문에 증착초기에 상형성이 잘 이루어진 것으로 판단되며 그 위에 증착된 PZT도 결정성이 향상된 것으로 생각된다. 보통 Pt하부전극에는 Pb site가 작아서 증착초기에 Pb가 부족한 disturbed layer가 형성되어 박막의 특성이 저하되는 것으로 보고되고 있다[9,10].

Fig. 4는 Ir을 하부전극으로 이용하여 증착한 PZT 박막의 XRD pattern으로 Pt을 하부전극으로 이용하였을 경우에 비해 결정성이 떨어지는 것이 관찰되었다. XRD pattern 상에서  $\text{IrO}_2$  피크가 일부 관찰되고 있는데 이는 증착과정에서 전극표면이 산화되어 나타나는 것으로 생각된다. Ir전극의 경우 Pt전극과의 물리적, 화학적 특성차이와 증착과정에서 발생하는  $\text{IrO}_2$ 의 생성에 따라 결정성에 영향을 미치는 것으로 생각된다.

다음은 하부전극과 buffer에 따른 표면 미세구조를 SEM으로 관찰한 결과로 Fig. 5와 같이 Pt전극을 이용한 경우, buffer를 사용

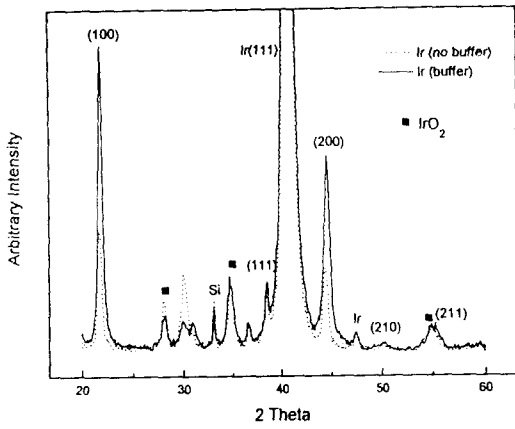


Fig. 4. XRD patterns of PZT thin films deposited at 550°C (bottom electrode : Ir).

함에 따라 박막의 입자크기가 증가하여, 보다 치밀한 미세구조의 형성과 표면거칠기가 개선된 것으로 관찰되는데, 이는  $\text{PbTiO}_3$  buffer가 결정성장속도의 증진등에 의해 기인된 것으로 생각된다. Ir전극을 이용한 경우에는 Pt전극과는 달리 buffer에 따른 표면 미세구조가 큰 변화를 나타내지 않았으며, 작은 결정입자가 균질하게 분포되어 있는 것이 관찰되었다. Fig. 6은 hysteresis 특성을 나타낸 것으로 전극에 관계없이 buffer layer를 이용한 것이 보다 큰 잔류분극을 나타내었고, Ir전극은 Pt전극에 비해 잔류분극이 약간 증가하였으며, 항전계는 약간 감소하는 경향이 관찰되었다. 이러한 강유전특성

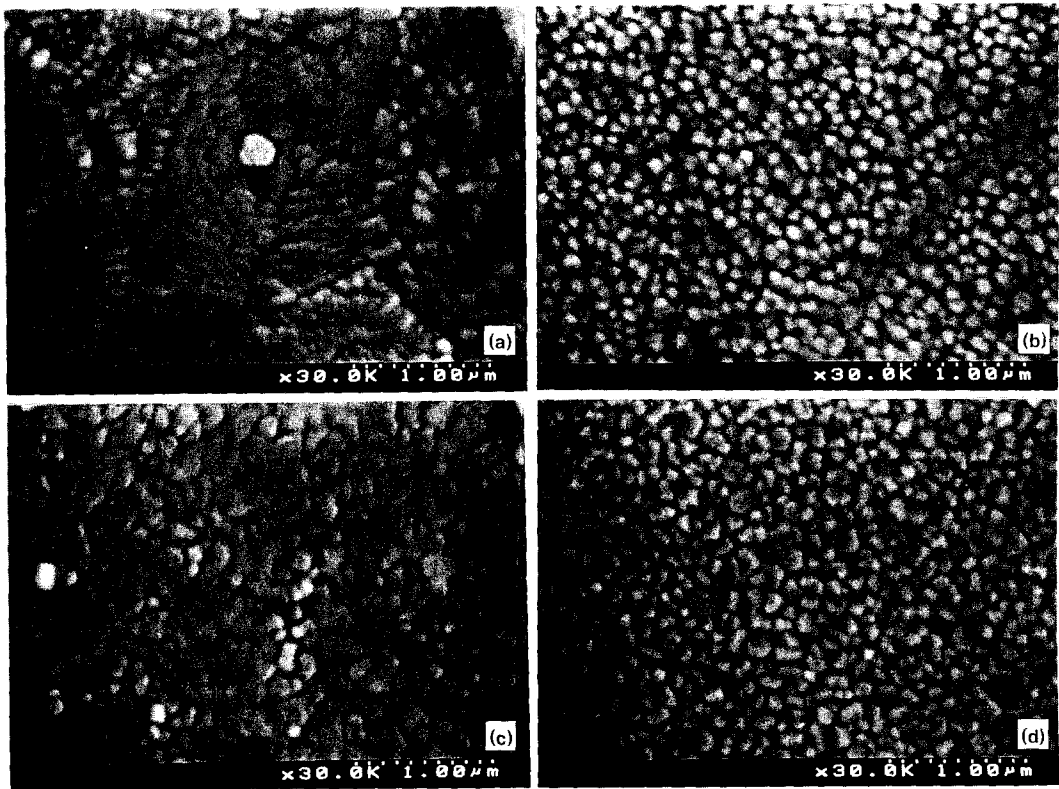


Fig. 5. SEM micrographs of PZT thin films deposited at 550°C. (a) PZT/Pt/SiO<sub>2</sub>/Si, (b) PZT/Ir/SiO<sub>2</sub>/Si, (c) PZT/buffer(PbTiO<sub>3</sub>)/Pt/SiO<sub>2</sub>/Si and (d) PZT/buffer(PbTiO<sub>3</sub>)/Ir/SiO<sub>2</sub>/Si.

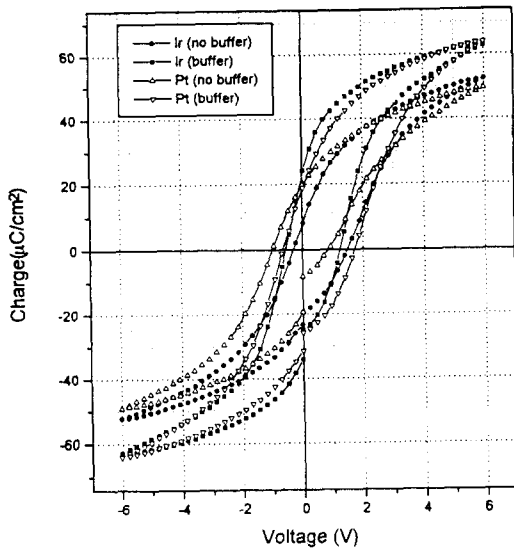


Fig. 6. Hysteresis properties of PZT thin films deposited at 550°C.

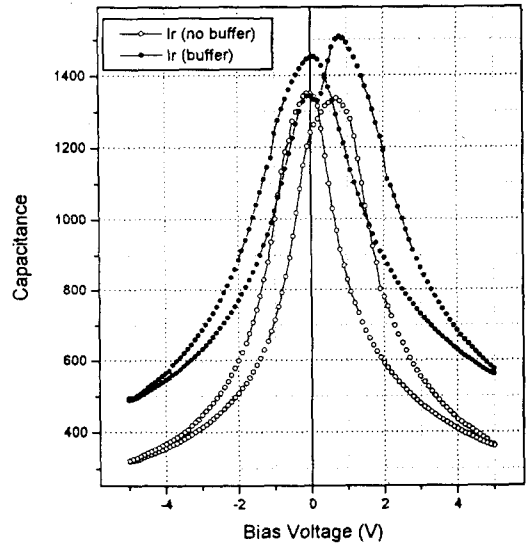


Fig. 8. Dielectric constant versus voltage characteristics of PZT thin films deposited at 550°C (bottom electrode : Ir).

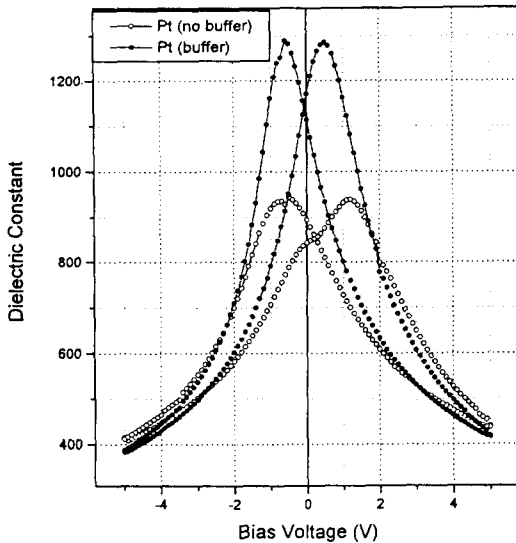


Fig. 7. Dielectric constant versus voltage characteristics of PZT thin films deposited at 550°C (bottom electrode : Pt).

의 변화는 전극의 차이와 하부전극에 따른 미세구조 차이에 의해 발생된 것으로 생각된다. Ir 하부전극을 이용한 경우 Pt 하부전극에 비해 강유전특성의 향상이 크게 관찰되지 않았지만 앞에서 고찰된 XRD와 SEM 결과에서의 상형성저하에도 불구하고 이와 같은 특성을 보이는 것으로 미루어보아 상형성증진에 따라 우수한 강유전특성의 발현이 예상될 것으로 사료된다.

다음은 하부전극과 buffer layer 유무에 따라 bias voltage에 따른 유전율의 변화로서 Fig. 7과 Fig. 8에서 보여지듯이 buffer layer를 이용한 경우가 보다 높은 유전율을 나타내고 있는데, 이것은 buffer layer가 계면특성을 개선시켜 상형성을 증진시킨데 기인한 것으로 판단된다. 또한 Ir하부전극을 이용한 것이 Pt하부전극을 이용한 것보다 다소 유전율이 증가하는 것이 관찰되었다(Fig. 9). 이는 전극특성이 유전율에 크게 영향을 미치

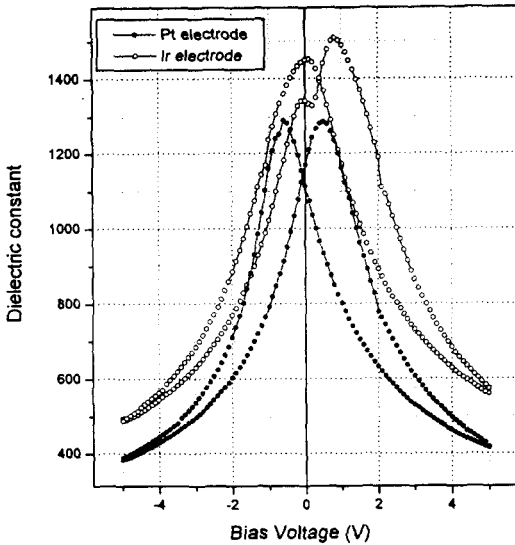


Fig. 9. Dielectric constant versus voltage characteristics of PZT thin films deposited at 550°C (bottom electrode : Pt & Ir).

는 것으로 생각된다. 결국, 전극특성과 계면 특성이 박막의 미세구조와 유전특성에 크게 영향을 미치는 것으로 판단된다.

#### 4. 결 론

본 연구에서 반응성 스퍼터링법을 이용하여 전극변화와 buffer 층에 따른 PZT 박막 제조시 상형성거동 및 전기적 특성에 대하여 분석, 고찰한 결과 다음과 같은 결론을 얻었다.

1) Pt하부전극을 이용하여 PZT 박막제조시 randomly oriented PZT 박막이 얻어졌으나, buffer layer를 이용한 경우 (100)으로 배향된 결정성이 좋은 PZT 박막을 얻을 수 있었다. 이러한 결과는 저온에서 상형성이 잘되는  $PbTiO_3$ 로 인해 계면에서의 증착특성이 개선되어 입자크기가 증가되고, 보다 치

밀한 미세구조 및 표면거칠기 개선 등의 특성향상에 기인한 것으로 판단된다.

2) Ir하부전극을 이용한 경우, buffer layer에 따른 상형성이 다소 증진되었으며, 잔류분극이 증가되었다. 또한 Pt하부전극의 경우에 비해 잔류분극값의 증가와 항전계의 감소를 관찰할 수 있었다. 따라서 Ir전극 이용시 상형성 개선에 따른 우수한 강유전특성이 기대되어 졌다.

3) PZT 박막제조시 buffer layer의 이용에 따른 유전율이 증가함을 알 수 있었으며, 또한 Ir하부전극의 경우가 Pt하부전극의 경우 보다 더 높은 유전율이 얻어졌다. 앞에서 고찰된 미세구조 등을 고려해볼 때, 전극특성 개선에 따른 유전특성의 향상으로 생각된다.

#### 참 고 문 헌

- [ 1 ] L. Parke and A. Tasch, IEEE circuit and Device Magazine, January (1990) 17.
- [ 2 ] R.D. Klissurska, K.G. Brooks, I.M. Reaney, C. Pawlaczyk, M. Kosec and N. Setter, J. Am. Ceram. Soc. 78(6) (1995) 1513.
- [ 3 ] D.F. Ryder, JR. and N.K. Raman, J. of Electronic Materials 21(10) (1992) 971.
- [ 4 ] J.F. Chang and S.B. Desu, J. Mater. Res. 9 (1994) 955.
- [ 5 ] T. Hase and T. Shiosaki, Jpn. J. Appl. Phys. 30 (1991) 2159.
- [ 6 ] Z. Surowiak, J. Dudek, YU. I. Goltzov, S.G. Gach, A.P. Dranishnikov, L.A. Shpak and V.E. Yurkevich, Ferro-

- electrics 123 (1991) 19.
- [ 7 ] M. Toyama, ISIF Proc. (1992) 88.
- [ 8 ] K. Hirata, N. Hosokawa, T. Hase, T. Sakuma and Y. Miyasaka, Jpn. J. Appl. Phys., 31 (1992) 3021.
- [ 9 ] K. Aoki, Y. Fukuda, K. Numata and A. Nishimura, Jpn. J. Appl. Phys. 33 (1994) 5155.
- [10] M. Shimizu, M. Sugiyama, H. Fujisawa and T. Shiosaki, Jpn. J. Appl. Phys. 33 (1994) 5167.