

Ni-Zn 페라이트 박막을 이용한 박막 인덕터의 제조

김민홍 · 여환국 · 황기현 · 이대형 · 윤의준 · 김형준

서울대학교 무기재료공학과

Fabrication of Thin Film Inductors Using Ni-Zn Ferrite Core

Min Hong Kim, Hwan Kuk Yoe, Ki-Hyun Hwang, Dae Hyeong Lee,

Euijooon Yoon and Hyeong Joon Kim

Dept. of Inorganic Materials Engineering Seoul National University Seoul, 151-742, Korea

초 록 고주파 이동통신의 효율이 증가할수록 고주파 회로에 들어가는 부품들의 소형화가 중요한 과제로 대두되고 있다. 인덕터는 전자회로에 이용되는 주요 부품의 하나이며, 현재 고주파용 소형 인덕터를 박막화하려는 시도가 진행중이다. 본 연구에서 열산화시킨 Si(100) 기판위에 성공적으로 박막형 인덕터를 제조하였다. Core 물질로는 ion beam sputtering법으로 증착한 Ni-Zn 페라이트와 PECVD 방법으로 증착한 SiO₂를 사용하였다. 고온산화분위기의 박막 증착과정을 고려하여 귀금속류인 Au를 전극으로 이용하였으며, lift-off법으로 미세회로를 구현하였다. 상하부 전극의 안정적인 연결을 위하여 2차 전극배선 전에 via를 채워넣었다. 제조된 박막 인덕터의 고주파 특성은 network analyzer로 측정 한 후 HP사의 Microwave Design System으로 분석하였다.

Abstract Miniaturization of microwave circuit components is an important issue as the mobile communication becomes important. Inductors are one of the key components in electronic circuits, and efforts are being made to utilize highly developed thin film technology in the fabrication of miniature inductors. In this paper we report the successful fabrication of thin films inductors on thermally oxidized Si wafers. Ion beam sputtered Ni-Zn ferrite and SiO₂ deposited by PECVD are used as core materials, and Au electrodes are patterned by lift-off process. Vias are filled prior to second-level metallization to ensure reproducible connection. High frequency response of the thin film inductors by a network analyzer are also reported.

1. 서 론

고주파 무선 통신의 요구가 증가함에 따라 부품의 소형화, 경량화가 필요하고, 이에 따라 단위소자의 소형화, 복합화가 중요하게 대두하고 있다. 미세 인덕터 소자는 미세회로의 transformer, LC filter, resonator, power supply 등에 이용될 가능성을 지니고 있으며^{1,2)}, MM-IC(Monolithic Microwave Integrated Circuit) 소자로의 응용가능성도 지니고 있다. 3차원 구조를 가지는 인덕터소자의 공정을 쉽게 하기 위하여 평면 배선구조를 설계하거나 고주파영역에서 높은 인덕턴스 값을 얻기 위해 닫힌 장상을 형성하는 인덕터 소자의 설계 등에 대한 연구들이 이루어졌다^{3,4)}.

페라이트는 금속자성체에 비해 낮은 포화자화와 낮은 투자율 등 우수하지 못한 자기적 성질을 지니고 있지만, 고주파에서 자성체의 이용은 와전류손실이 주요하게 작용하므로 높은 비저항을 지니는 산화물 자성체 특히 Ni-Zn계 페라이트에 대해 집중적인 연구가 진행되고 있다⁵⁾. 고주파에서 작동하는 미세회로에서 자기소자의 응용은 고주파에서 우수한 자기적 성질을 가지는 물질의 개발과 적절한 소자의 설계, 그리고 우수한 물성을 지닌 박막의 증착과 적절한 소자 제조 공정의 개발이 뒷받침되어야 한다⁶⁾. 소자 제조 공정의 개발에는 적절한 금속배선의 패턴 형성과 손쉽게 재현성을 얻을 수 있는 공정조건의 확립, 높은 소자 특성치를 얻을 수 있는 소자 설계 기

술의 확보 등이 필요하다.

본 연구에서는 와전류 손실이 적어 고주파 이용이 기대되는 산화물 자성체를 코아물질로 사용한 인덕터 소자의 제조 및 응용 가능성을 알아보기 위한 실험을 실시하였다. 코아 물질의 특성이 잘 나타나리라 예상되는 3차원 구조의 toroidal형 인덕터 소자와 MMIC 등 기존 회로에서 채용되고 있는 평면배선 방식의 인덕터 소자를 설계하였다. 그리고 비교적 쉽게 도전성 박막의 미세형상을 구현할 수 있는 lift-off법과 간단한 산화물 습식식각을 통해 소자를 제조하였다. 제조된 소자를 Network Analyzer로 고주파 특성을 측정하였다.

2. 실험 방법

본 실험에서는 코아물질의 특성을 잘 나타낼 수 있다고 보여지는 3차원 구조의 toroidal형 인덕터와 현재 흔히 이용되는 나선형(spiral)과 뇌문형(meander line)의 평면 배선방식 소자를 설계하였다. SiO₂를 1000 Å 습식 열산화시킨 Si (100) wafer를 기판으로 사용하였고, 플라즈마 화학기상증착법으로 SiO₂를, 페라이트 박막 증착의 최적조건을 확립한 ion beam sputtering법⁹⁾으로 Ni-Zn ferrite를 7000 Å 정도 증착하여 코아물질로 이용하였다. 고온, 산화 분위기에서 안정한 Au를 상 하부 전극 물질로 이용하였으며, 산화물 박막과의 접착성을 증진시키기 위해 Cr을 접착층으로 이용하였다. Au는 습식 및 건식 식각이 모두 어려우므로 쉽게 pattern을 형성할 수 있는 lift-off법으로 전극패턴을 형성하였다. 5x10⁻⁶ Torr이하로 진공을 잡은 진공실에서 열진공 증착법으로 Cr 300 Å을 증착한 후 바로 Au 4000 Å 정도를 증착하였다.

Lift-off법은 오버행과 패턴을 형성한 감광막위에 바로 금속 박막을 증착시킨 후 감광막을 제거하여 쉽게 금속배선 패턴을 형성하는 방법이다. 오버행의 형성은 전자선 묘화장치를 이용하면 전자선 에너지의 감광막내 분포에 의해 자연적으로 형성되나¹⁰⁾, 자외선을 이용한 노광에서는 자연적으로 형성되지 않으므로 유기용매로 감광막 표면을 반응시켜 현상시 식각율을 감소시켜 감광막 내부와의 현상 속도의 차이에 의해 오버행이 형성되도록 한다. 이때 중요한 오버행의 형성은 유기용매의

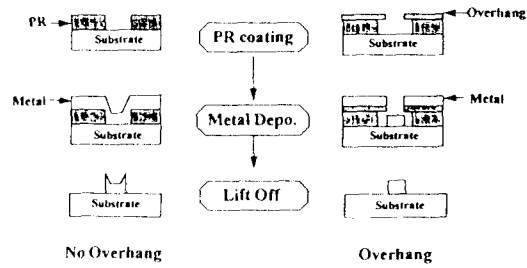


Fig. 1. Schematic diagram of the lift-off process.

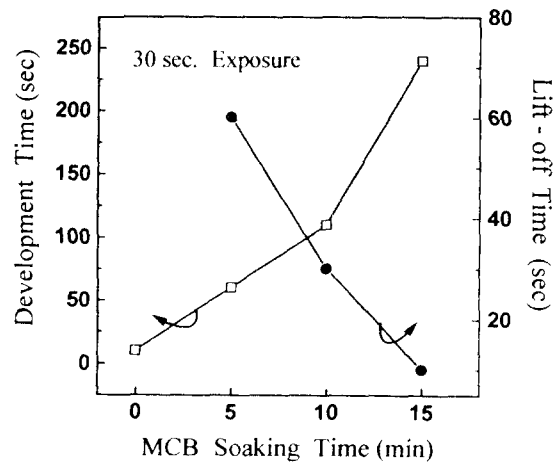


Fig. 2. The variation of development time and lift-off time as a function of MCB treatment time. Exposure time is 30 sec. at 85 mJ/cm².

처리시간, 노광 및 감광 시간 등에 의해 조절된다^{11, 12)}. Lift-off법의 모식도를 Fig. 1에 나타내었다. 오버행이 형성되어 있는 경우에 금속패턴의 형성이 용이함을 알 수 있다. 본 실험에서는 AZ 1512 감광막을 사용하였으며, Monochlorobenzene (MCB)을 감광막 표면처리 용매로 이용하였다.

Lift-off법으로 하부전극 패턴을 형성한 후 core 물질을 증착하고, 코어 물질을 습식 식각하였다. 코아 물질로 이용한 SiO₂는 7:1 BOE(Buffered Oxide Etchant), Ni-Zn 페라이트는 50°C로 가열한 HCl을 사용하여 습식식각하였다. 그후 바로 또는 via filling을 한 후에 상부전극을 증착하였으며, 제조과정은 광학현미경, α-step, SEM 등을 이용하여 관찰하였으며, 제조된 소자는 network analyzer로 0.

5GHz에서 15GHz까지 s-parameter를 측정하고, 측정치를 HP사의 Microwave Design System이라는 program을 이용하여 특성을 분석하였다.

3. 결과 및 고찰

리프트 오프를 위한 감광막 처리 공정

Fig. 2에 MCB 처리시간에 따른 현상시간과 전극패턴이 형성되는 lift-off 시간의 변화를 나타내었다. MCB 처리 시간이 길어질수록 반응에 의해 현상속도가 낮아지는 표면반응층의 두께가 증가하므로, 현상 시간이 증가하고 오버행이 발달하여 lift-off 시간은 줄어드는 일반적인 결과와 같은 양상을 보여주고 있다¹²⁾. 현상시간이 증가함에 따라 오버행의 형성이 발달하다가 무너지는 현상도 관찰할 수 있었다. 본 실험 결과 적절한 오버행을 형성하는 공정조건으로 감광막을 도포한 후 70°C에서 10분간 열처리하여 용매를 제거한 후 MCB에서 5분간 처리하고 85mJ/cm²의 에너지로 30초 노광한 후 2분간 현상하는 공정을 확립하였다.

고주파에서의 표면침투깊이를 고려하고 전극의 저항을 줄여주기 위해서는 전극의 두께를 증가시켜야 하는데, 금속박막의 증착방법과 식각률을 고려할 때 금속박막 증착후 식각

하는 것보다는 lift-off법이 유리하다. Lift-off 방법으로 두꺼운 금속박막의 패턴을 형성할 때, 감광막의 두께가 대략 전극 두께의 1.5배 이상이 되면 안정적인 전극패턴을 구현할 수 있다. 두껍게 감광막을 도포하기 위하여서는 감광막의 종류를 바꾸거나 스핀 속도를 낮추거나 여러번 도포하는 방법이 있다. 감광막의 종류에 따른 새로운 공정조건의 확립이나 낮은 스핀 속도로 인한 감광막 두께의 불균일을 고려하면, 안정적인 공정조건을 확립하기 위해서는 여러번 스핀코팅하는 것이 유리하다고 생각된다.

Fig. 3에 여러번 감광막을 스핀코팅한 후 Nanospec으로 두께를 측정한 결과를 회전 회수에 따라 나타내었다. 연속적으로 여러번 스핀코팅하였을 경우 스핀코팅의 회수가 증가함에 따라 감광막의 두께 증가폭은 감소하였다. 이는 baking을 하지 않았을 때, 감광막 내부에 유기용매가 남아있고, 그위에 스핀코팅되는 감광막은 아래의 감광막과 혼합이 이루어지기¹¹⁾ 때문으로 생각된다. 따라서 감광막을 스핀 코팅한 후 70°C에서 10분간 prebaking을 행하였을 경우 유기용매를 제거해주기 때문에 그위에 다시 스핀코팅하면 충분한 두께로 감광막이 도포되는 것을 알 수 있다.

감광막을 두껍게 스핀코팅하였을 경우에는 유기용매의 제거를 위한 열처리 공정을 거치면서 감광막에 균열이 생기는 것을 관찰할 수 있었다. 이러한 균열이 생긴 감광막에 lift-off 방법으로 전극패턴을 형성하면 불필요한 금속막

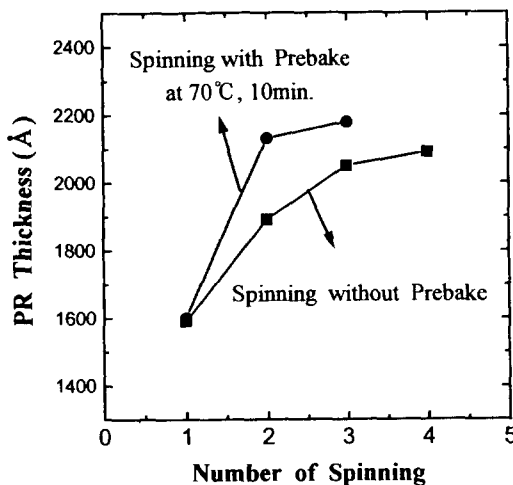


Fig. 3. PR thickness vs. number of spinning. Low speed spinning at 350 rpm for 5 sec. High speed spinning at 4000 rpm for 35 sec.

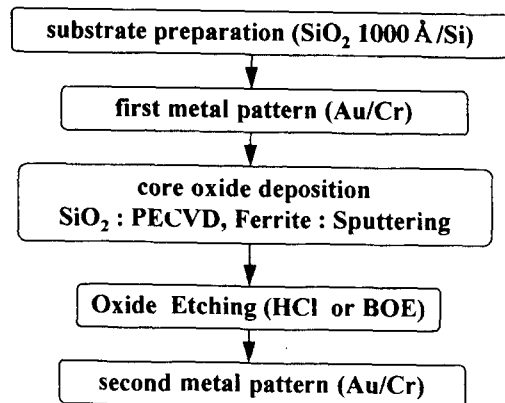


Fig. 4. Fabrication flow chart of the first device.

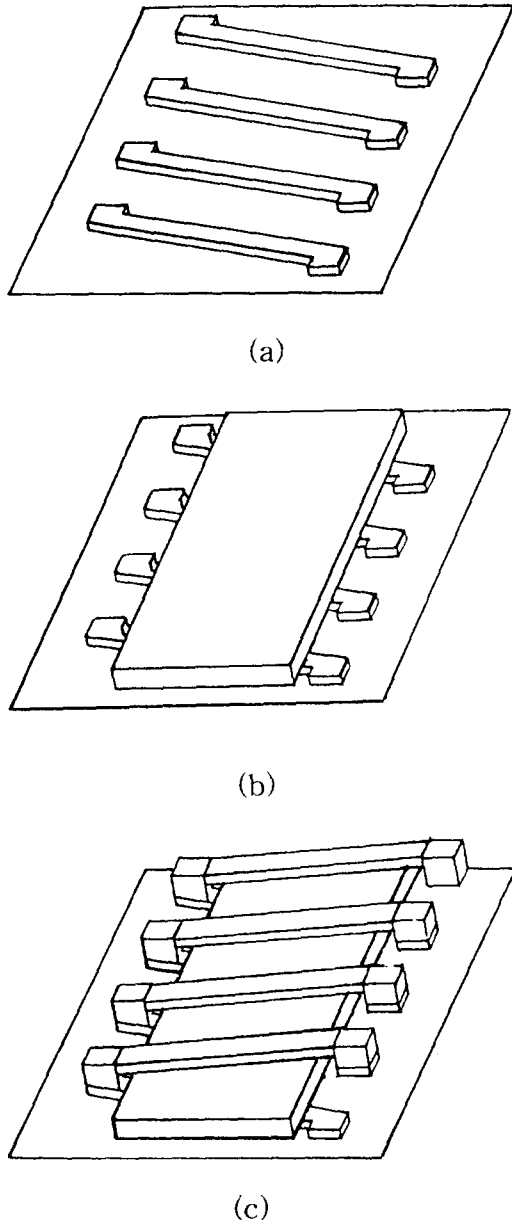


Fig. 5. Schematic diagram of the first device fabrication.
 (a) the first metal patterning by lift-off
 (b) core oxide deposition and oxide wet etching
 (c) the second metal patterning by lift-off.

이 균열에 증착되어 안정적인 전극형성이 어려웠다. 그리고 MCB 처리를 한 감광막일수록 균열이 잘 생기는 것을 관찰하였는데, 이는 MCB에 의한 표면층의 변화가 큰 응력을 발생시키기 때문으로 생각할 수 있다.

소자 제조공정 개발

Fig. 4와 5에 1차 소자의 제조 순서도 및 모식도를 나타내었다. 확립된 lift-off 공정조건에 의해 형성된 하부전극 Au 패턴위에 증착된 페라이트는 결정상임을 X선 회절법으로 확인하였다. 1차 소자는 일반적인 toroidal 형 인덕터와 마찬가지로 하부전극위에 증착된 산화물 코어를 직육면체로 식각해 낸후 바로 상부전극을 증착하여 전극내부에 코어가 존재하도록 소자를 제조하였다.

SiO₂를 불산으로 식각하면 안정적인 core 형태가 얻어지지만, 페라이트 박막을 염산으로 식각할 때 페라이트의 식각이 용이하지 않으므로 고온식각을 하여야 한다. 이때 염산에 의해 감광막이 손상을 입어 막에서 떨어져 나오므로 과도한 측면식각이 일어나 적절한 core를 형성하지 못하였다. 그리고 직육면체 형태의 core를 형성한 후에 상부전극을 증착하면 상하부 전극이 연결되지 않아 소자 특성이 나타나지 않음을 관찰하였다. 이는 식각된 산화물 박막에 단차가 존재하므로 열진공증착법으로는 안정적인 상하부 전극 연결이 이루어지지 않았기 때문으로 생각된다.

1차 소자 제조시에 나타난 설계 및 공정상의 문제점으로 상하부 전극의 불안정한 연결, 과도한 산화물 식각으로 인한 공정의 불안정 및 소자 특성의 재현성 곤란, 소자 제조시 열린 자장의 형성 등을 들 수 있다. 이를 해결하기 위하여 상부전극과의 연결부분만을 식각하여 금속 박막으로 식각된 부분을 채운 후

Table 1. The component values of the equivalent circuits of toroidal or meander line inductors using Ni-Zn ferrite and SiO₂ thin film core.

Components	Ferrite	Ferrite	SiO ₂	SiO ₂
	Toroidal	Meander	Toroidal	Meander
C _c	17 fF	2.1 pF	14 pF	1.7 pF
R _{cc} (Ω)	48	0.02	3833	16000
L _c	3 nH	0.2 nH	1 nH	3.5 nH
R _{lc} (Ω)	15	12.6	4.27	15
C _{p1}	6.0 pF	1.5 pF	12.8 pF	6.8 pF
R _{pp1} (Ω)	6.0	18.1	55.7	71
C _{p2}	3.8 pF	14.1 pF	1.5 pF	0.5 pF
R _{pp2} (Ω)	4	2.4	64.5	5.5

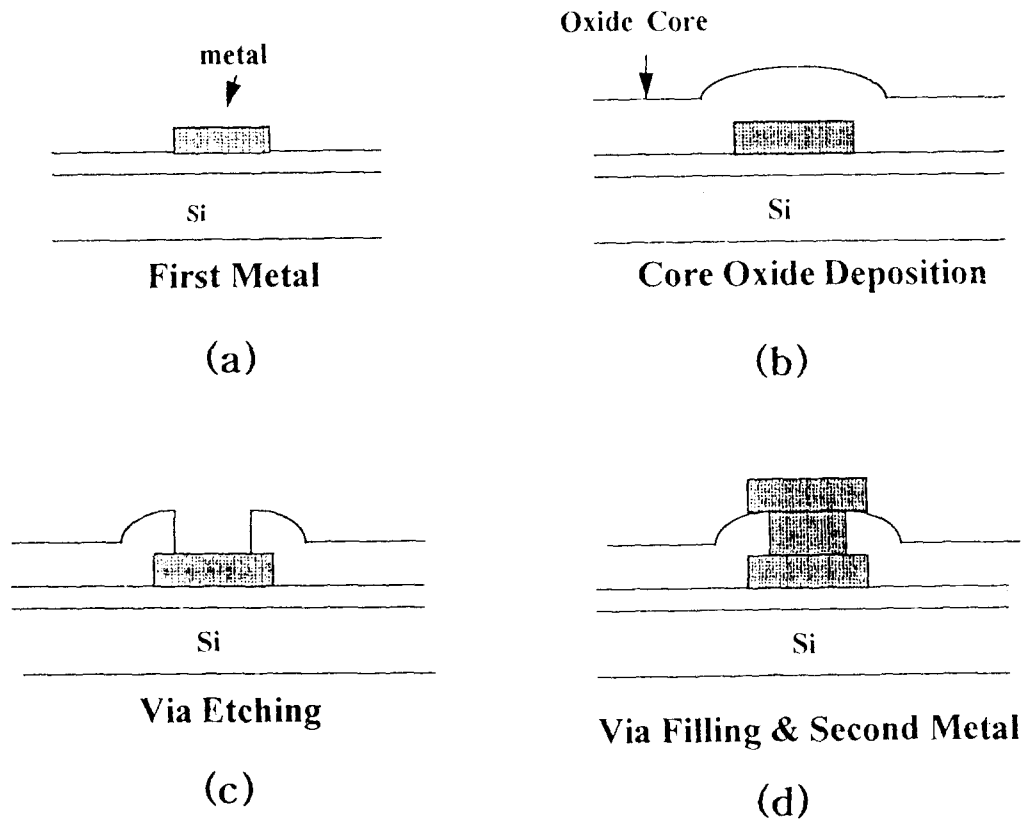


Fig. 6. Schematic diagram of second device fabrication.

(a) the first metal patterning by lift-off

(b) core oxide deposition

(c) via etching

(d) via filling and the second metal patterning by lift-off.

상부전극을 증착하는 via filling방법을 이용하였다. Via filling은 상하부 전극의 패턴 형성 과정과 마찬가지로 lift-off법을 이용하였다. Fig. 6에 2차 인덕터 소자의 제조 공정 모식도를 나타내었다. Via filling방법을 사용함으로써 식각면적의 감소로 인한 식각 및 소자 형태의 안정성 확보, via filling을 통한 안정한 전극연결, 금속배선 바깥 쪽의 산화물 존재로 인한 단힌 자장의 형성 등을 구현하리라 기대하였다. 따라서 Fig. 7에서 보는 바와 같이 안정적으로 공정이 수행되어 박막 인덕터를 제조할 수 있었다.

박막 인덕터의 특성

Via filling법으로 상하부 전극의 연결이 이루어진 인덕터 소자를 제조할 수 있었으며, Fig. 8에 박막 인덕터를 network analyzer로 측정하여 분석한 등가회로를 나타내었다. HP

사의 Microwave Design System으로 5%이하의 오차율로 등가회로와 소자값들을 구했을 때, 소자의 설계에 따라 다르지만 인덕턴스 값은 대략 0.2nH에서 5nH정도의 값을 나타내었다. SiO₂와 페라이트 박막 코어 물질간의 비교를 위해 같은 소자모양을 가지는 소자들의 등가회로상의 소자값을 Table 1에 나타내었다. 같은 코어 면적에 대해 금속배선의 회전수가 증가함에 따라 인덕턴스 값이 증가하는 일반적인 양상도 관찰하였으나 커다란 차이가 있다고 보기는 어려웠다. 이는 소자가 1mm 미만으로 작기 때문에 회전수를 충분히 변화시키지 못했기 때문으로 생각된다. 산화물 강자성체인 Ni-Zn 페라이트와 SiO₂를 사용하였을 경우의 인덕턴스 값이 크게 차이 나지 않고, 오히려 평면배선 방식의 뇌문형 소자에서는 SiO₂의 인덕턴스 값이 크게 나타나

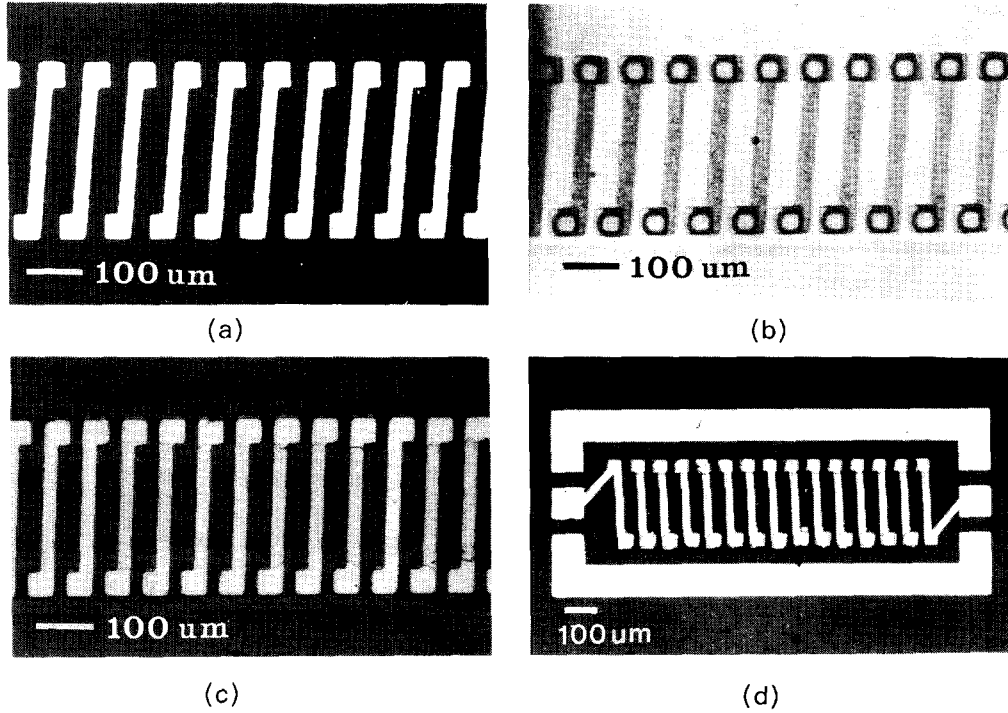


Fig. 7. Optical photographs of sequential processes of inductor fabrication.

(a) first metal patterning (b) via etching (c) via filling (d) second metal patterning.

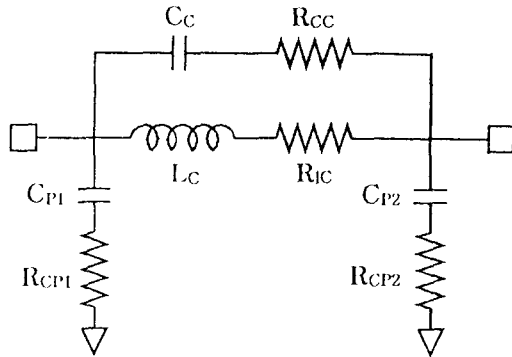


Fig. 8. The equivalent circuit of thin film inductors by MDS analysis.

기도 했다. 그리고 수 pF에서 수십 pF에 달하는 접지전극과의 캐패시턴스 값은 반도체인 Si과 열산화시킨 산화물, 그리고 전극사이에서 나타나는 것이라 생각된다.

자성체인 Ni-Zn 페라이트 core를 이용한 인덕터에 비해 SiO₂ core의 인덕턴스값이 크게 다르지 않은 이유는 고주파에서 자성체의

주요한 손실인 와전류 손실을 결정하는 코어 물질의 비저항과 관련된다고 생각된다. 페라이트는 Fe 3가 이온과 2가 이온의 polaron 이동에 의해 전기전도가 이루어지므로¹³⁾ 과잉 Fe가 있을 때 비저항은 급격히 감소함이 알려져 있다¹⁴⁾. Ion Beam Sputtering에서 사용한 타겟의 조성은 Ni_{0.63}Zn_{0.34}Fe_{2.03}O₄이므로 증착된 박막도 Fe가 과잉으로 존재하고 Fe 2가 이온과 Fe 3가 이온이 공존하게 되어 낮은 비저항 값을 가지리라 추정된다. 이는 Table 1에서 기생 capacitor(C_c)와 연결된 저항값(R_c)이 페라이트 코어를 이용한 소자에서는 대략 수 Ω이지만 SiO₂ 코어 소자에서는 수천 Ω 이상으로 측정된 것에서도 추정할 수 있다. 실제로 동일한 조건에서 2600 Å을 증착한 페라이트 박막을 impedance analyzer로 비저항을 측정하면, 1.2 Ωcm의 값을 나타내었다. 또한 페라이트는 Sneek의 선을 지나면 고주파에서 급격히 투자율이 감소하는 것으로 알려져 있는데¹⁵⁾ 대개 수백MHz대이다. 따라서 수 GHz영역에서 측정시 충분한 자기적 성질

이 나타나지 않아서 SiO_2 와 유사한 인덕턴스 값을 보이는 것으로 생각할 수 있다.

4. 결 론

고주파 회로에서 응용가능성이 높은 인덕터 소자를 산화물 박막을 이용하여 제조하였다. 고온 산화분위기에서 안정한 귀금속류 금속 배선은 두꺼운 증착과 식각이 어려우므로 비교적 쉽게 패턴을 형성하는 lift-off법을 이용하였다. Lift-off공정을 확립하기 위하여 MCB 처리 시간에 따른 현상시간과 lift-off시간에 따른 변화를 관찰하였으며, 두꺼운 감광막 공정을 사용하기 위해 prebake후 여러번 스핀 코팅하는 방법을 채택하였다.

산화물을 사각형으로 식각하고 상부전극을 바로 증착하는 방식은 과도한 식각에 의한 core 물질의 손상 및 재현성 불안정과 산화물의 단차에 의한 상하부 전극의 불완전한 연결 등의 문제점에 의해 소자 특성을 관찰하지 못하였다. 연결부위만을 부분적으로 식각하고 via filling으로 상하부전극을 연결할 때, 안정적인 상하부 전극의 연결과 식각특성의 개선 등으로 인덕터 소자를 제조하고 특성을 구할 수 있었다.

페라이트 박막과 SiO_2 박막을 코아물질로 사용하였을 경우, 대략 0.2nH에서 5nH의 값을 나타내었으며 코아에 따른 차이는 크지 않았다. 이는 페라이트 박막의 조성에 따른 비저항의 감소로 인한 와전류 손실의 증가와 고주파에서의 투자율 감소로 인해 자성체의 특성이 충분히 나타나지 않기 때문으로 생각된다.

감사의 글

Network Analyzer 측정에 도움을 주신 한국전자통신연구소의 강석봉 연구원, 분석에 도움을 주신 서울대 전자공학과와 유기현씨께 감사드립니다. 본 연구는 94년도 교육부 학술조성비(신소재분야)에 의하여 연구되었습니다.

참 고 문 헌

1. K. Kawabe, H. Koyama, K. Shirac, IEEE Trans. Magn. 20, 1804 (1984)
2. K. Yamasawa, K. Maruyama, I. Hirohama, P. P. Biringier, IEEE Trans. Magn. 26, 1204 (1990)
3. K. Shirakawa, S. Ishibashi, Y. Kobayashi, F. Takeda, K. Murakami, IEEE Trans. Magn. 26, 2268 (1990)
4. H. MATSUKI, K. Murakami, T. Yamamoto, IEEE Trans. Magn. MAG-22, 415 (1986)
5. A. F. Goldberg, J. G. Kassakian, M. F. Schlecht, IEEE Trans. Power Elec. 4, 113 (1989)
6. I. Zaquine, H. Benasisi, J. C. Mage, J. Appl. Phys. 64, 5822 (1988)
7. H. S. Cho, M. H. Kim, H. J. Kim, J. Mater. Res. 9, 2425 (1994)
8. M. Yamaguchi, M. Matsumoto, H. Ohzoki and K. I. Arai, IEEE Trans. Mag. 27, S274 (1991)
9. 조해석, 하상기, 이대형, 홍석경, 양기덕, 김형준, 김경용, 유병두, 한국재료학회지 5, 239 (1995)
10. M. Hatzakis, J. Electrochem. Soc. 116, 1033 (1969)
11. M. Hatzakis, B. J. Canavello, J. M. Shaw, IBM J. Res. Dev. 24, 452 (1980)
12. G. G. Collins, C. W. Halsted, IBM J. Res. Dev. 26, 596 (1982)
13. Y. Kawai, M. Tanabe, T. Ogawa, Phys. Stat. Sol. A 55, K119 (1979)
14. L. G. van Uitert, J. Chem. Phys. 23, 1883 (1955)
15. C.-W. Chen, Magnetism and Metallurgy of Soft Magnetic Materials, Dover Publications Inc., p 405 (1986)