

Co/Ti/Si계에서 고상반응에 의한 Cobalt Silicide 형성기구 고찰

이승현* · 배준철 · 신동원 · 박찬경

포항공과대학교 재료금속공학과

*포항제철 제강부 기술실

Formation Mechanism of Cobalt Silicide by Solid Phase Reaction in Co/Ti/Si system

S. H. Lee, J. C. Bae, D. W. Shin, and C. G. Park

Dept. of Materials Sci. and Eng., POSTECH, Pohang 790-784, Korea

*Dir. of Steel Makiag, POSCO, Pohang 790, Korea

초 록 (100) Si기판위에 전자빔 증착법을 이용하여 90Å 두께의 Ti과 120Å 두께의 Co를 순차적으로 증착시켰다. 그 후 질소분위기하의 350~900°C 온도구간에서 금속열처리함으로써 (100) Si기판 위의 Co/Ti이중 박막의 실리사이드화 반응이 일어나게 했으며 이를 XRD, AES, TEM을 이용하여 분석하였다. 500°C 이하의 온도에서는 Co원자들이 Ti층쪽으로 빠르게 확산하여 Si와 반응하기 이전에 Ti 원자들과 상호 혼합되어 어떠한 실리사이드도 형성되지 않았다. 500°C 온도에서 열처리된 시편의 고분해능전자현미경 영상을 통해 Co-Ti혼합층과 실리콘 기판과의 계면에서 (100) Si기판과 정합관계를 가지는 CoSi_2 가 형성되었음을 확인했다. 600°C 열처리에 의해 Co-Ti-Si삼성분 실리사이드가 형성되기 시작하였으며, 형성된 삼성분 실리사이드는 Ti의 out-diffusion에 의해 900°C 이상의 온도에서는 불안정하였다. Co/Ti이중 박막에 의해 형성된 CoSi_2 는 실리콘 기판과 평탄한 계면을 가지며 실리콘 기판에 대해 (100)우선성장방위를 가졌다.

Abstract 90Å thick Ti layer and 120Å thick Co layer were deposited sequentially on (100) Si substrate by e-beam evaporation. The silicidation reaction of Co/Ti bilayer occurred at the temperature range between 350 and 900°C in N₂ ambient atmosphere by RTA has been investigated by using XRD, AES, and TEM. At below 500°C, no silicide could be formed since Co atoms diffused rapidly into Ti layer and intermixed with Ti atoms before reacting with Si substrate. For the Co/Ti bilayer films annealed at about 500°C, HREM micrograph showed that CoSi_2 was formed at the coherent interface of the Co-Ti intermixed layer with the Si substrate. After annealing at 600°C, Co-Ti-Si ternary silicide started to be formed, but it was unstable at above 900°C due to the out-diffusion of Ti toward the surface. CoSi_2 formed from the Co/Ti bilayer showed a relatively smooth interface and (100) preferred orientation with the Si substrate.

1. 서 론

반도체 기억 소자의 크기가 마이크로미터이하의 단위로 작아짐에 따라 확산영역(diffusion region)에서의 면저항 및 접촉저항(contact resistance) 등의 기생저항(parasitic resistance)의 증가는 소자의 성능을 크게 저하시키게 되었다. 이에 따라 이러한 기생저항값을 낮추기 위한 방법으로 다결정 실리콘 게이트와 확산 영역을 동시에 선택적으로 실리사

이드화시키는 SALICIDE(Self aligned silicide) 공정¹⁾이 주목을 받고 있게 되었다. 이 경우 n⁻, p⁺의 확산영역이 낮은 비저항값을 갖는 실리사이드에 의해 덮혀지므로 소오스/드레인 영역의 비저항값이 무시할정도로 작아지게 된다.

TiSi_2 와 CoSi_2 는, 비저항값이 15~25 $\mu\Omega\text{cm}$ 로 다른 실리사이드 재료들보다 훨씬 낮기 때문에 SALICIDE재료로서 폭넓게 연구되어지고 있다.

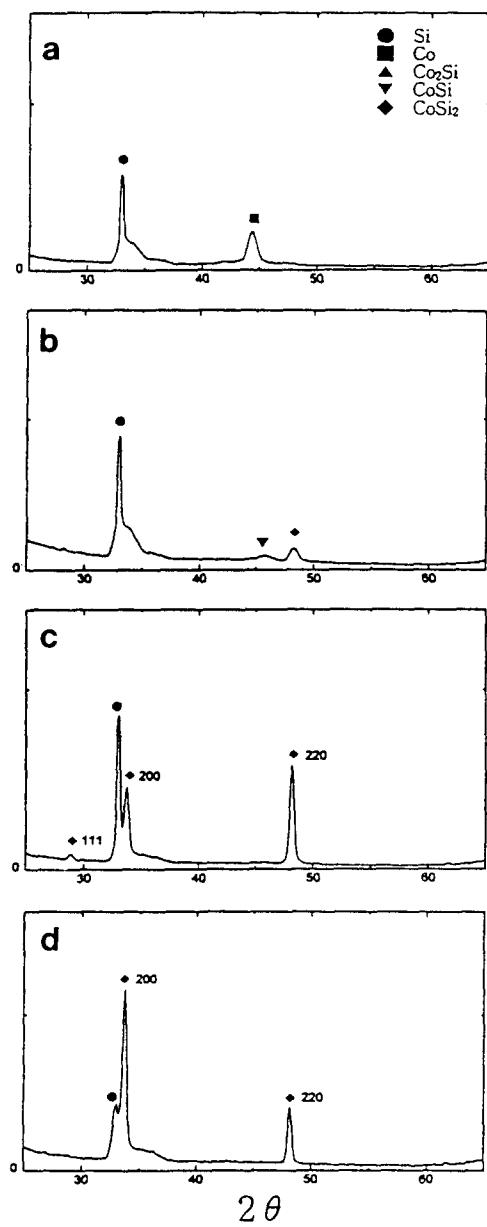


Fig. 1. Conventional XRD spectra of the Co/Ti bilayer annealed for 60 sec in N_2 at (a) 500, (b) 600, (c) 700, and (d) 800°C.

TiSi₂는 낮은 비저항값을 가지며 또한 Ti원자가 자연 산화막을 환원시켜 제거할 수 있으므로 게이트 및 소오스/드레인 영역을 모두 신뢰성있게 실리사이드화할 수 있는 장점을 가지고 있다. 그러나, Ti원자는 oxide spacer와 반응함으로써 게이트 영역과 소오스/드레인 영역간에 bridge를 형성시켜, 소자의 단락을

일으킬 수 있다. 또한 800°C 이상에서 p-형 실리콘과의 접촉시 접촉저항이 크게 증가하게 되는데 이는 소오스/드레인 영역에 도핑시킨 B원자가 실리사이드로 급속히 확산하여 실리사이드/접합 계면에서 도펀트(dopant)가 고갈되기 때문이다.

CoSi₂는 TiSi₂에 비견되는 낮은 비저항값을 가질 뿐만 아니라 TiSi₂의 경우와는 달리 bridging현상이 일어나지 않고 plasma에 칭에 덜 민감하므로 overetching시에도 실리사이드의 소실이 거의 발생하지 않는 장점을 지니고 있다. 그러나, CoSi₂의 경우 Co원자가 SiO₂를 환원시키지 못하기 때문에 기판위에 자연산화막이 존재하는 경우 실리사이드 반응이 잘 일어나지 않는다. 또한 Co단일 박막을 증착하여 실리콘과 반응시킬 경우 실리콘의 과다한 소모를 가져오므로 얕은 접합(shallow junction)에 적용할 실리사이드 형성시 적절치 못하다. 따라서 최근에는 TiSi₂와 CoSi₂의 단점들을 보완하고 장점들을 살리기 위하여 실리콘 기판 위에 Co/Ti의 이중 박막 또는 Co/Ti/Co/Ti/Co/Ti와 같은 다층 박막을 증착시켜 열처리함으로써 CoSi₂를 형성시키는 연구가 활발히 진행되고 있다^{2~4)}.

본 연구에서는 Co/Ti이중 박막을 이용하여 실리사이드를 형성할 때 낮은 온도 영역에서의 반응 과정을 고찰하고 이를 바탕으로 CoSi₂상의 형성기구를 규명하고자 한다. 이를 위해 열처리 온도에 따른 XRD, AES분석을 통해 상 분석 및 조성 분포 등을 알아보고 투과전자현미경(TEM) 영상 및 회절패턴으로부터 형성된 CoSi₂상의 특성과 에피 성장성을 살펴보고자 한다.

2. 실험 방법

본 실험을 위하여 사용되어진 기판은 P형 (100) 실리콘 웨이퍼였으며, 금속을 증착하기 이전에 일련의 세척작업(cleaning)을 거친 후 시편을 증착기에 장입하기 직전에 BHF(Buffered HF) 처리를 하였다.

Ti과 Co금속의 증착은 전자빔 증발증착기(e-beam evaporator)를 사용하여 90Å 두께의 Ti과 120Å의 Co를 순차적으로 증착하였다. Ti금속의 증착시 증착기 내의 압력은 1×10^{-6} torr이었으며 Co금속의 증착시 증착기내의 압

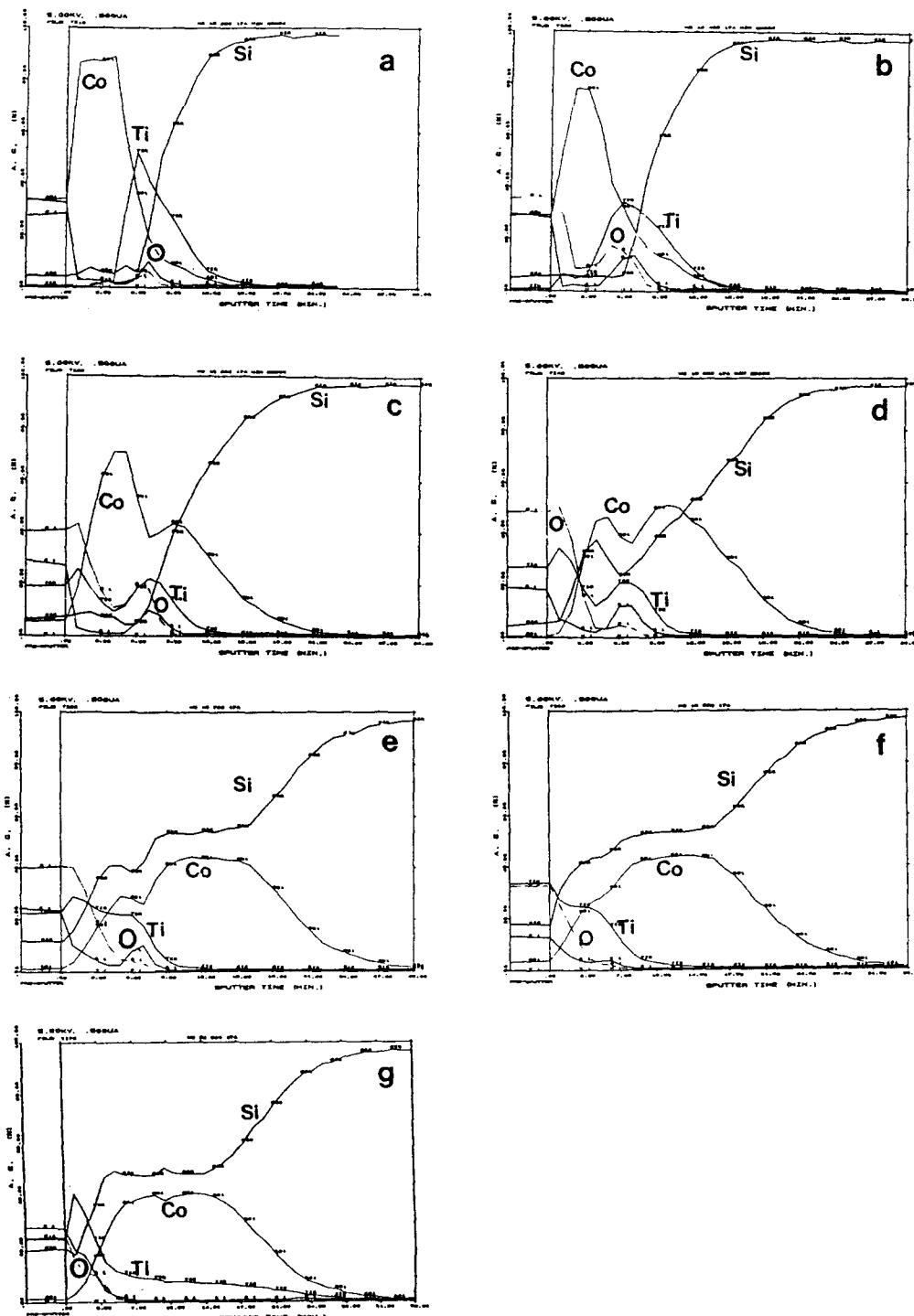


Fig. 2. AES depth profiles of the Co/Ti bilayer annealed for 60 sec in N₂ at (a) as deposited, (b) 420, (c) 500, (d) 600, (e) 700, (f) 800, and (g) 900°C

력은 3×10^{-6} torr로 유지하였다.

증착이 끝난 시편은 N₂분위기하에서 350°C

에서 900°C까지 온도를 변화시켜가며 급속 열처리(RTA : Rapid Thermal Annealing)를

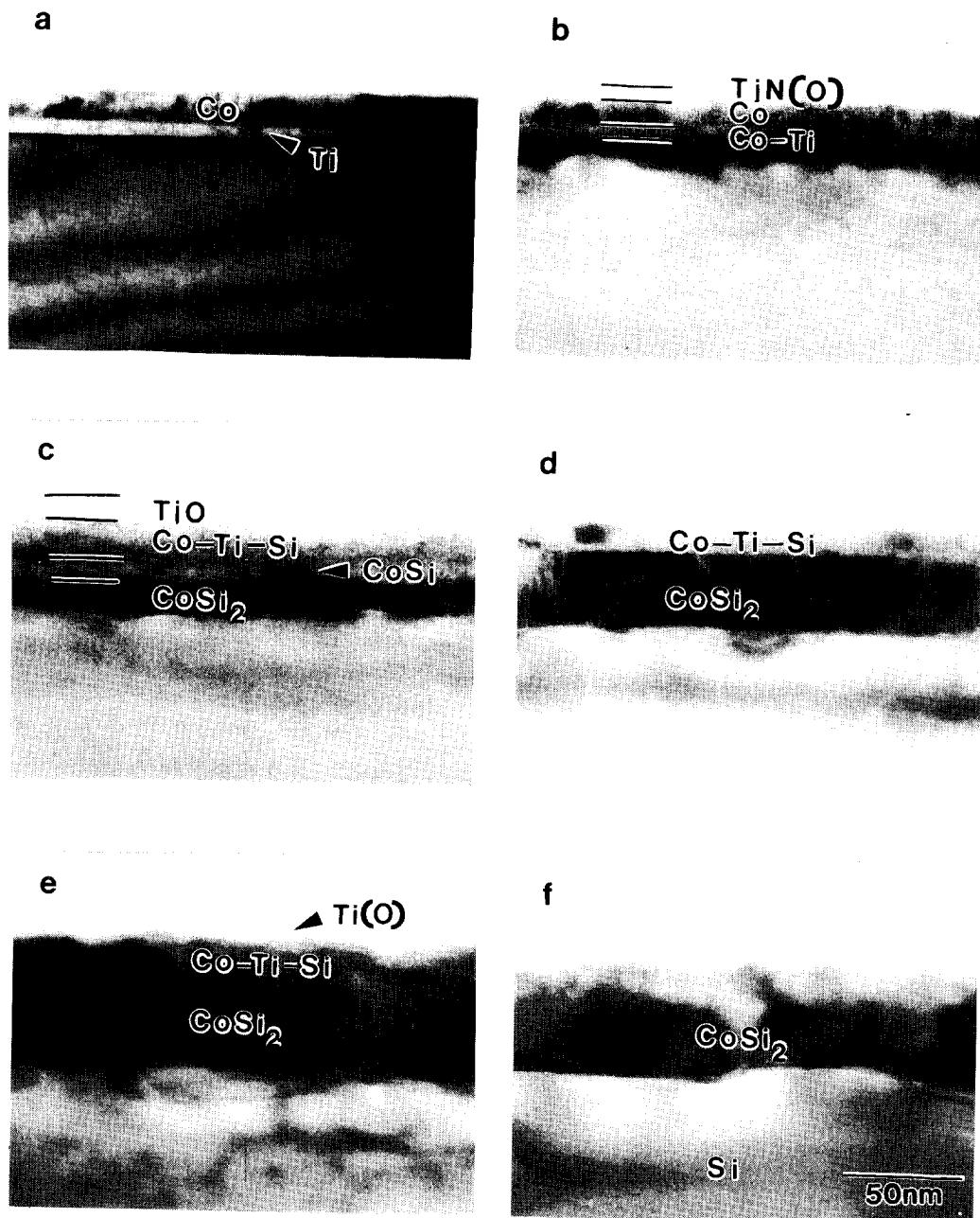


Fig. 3. Cross sectional TEM micrographs of the Co/Ti bilayer : (a) as deposited ; and those of the Co/Ti bilayer annealed at various temperatures (b) 500, (c) 600, (d) 700, (e) 800, and (f) 900°C.

행하였으며 각각의 온도에서 유지하는 시간은 60초로 고정하였다.

열처리가 끝난 시편의 상 분석은 X선 회절법(XRD, Cu K α $\lambda=1.5405\text{ \AA}$)을 이용하였으며 열처리에 따른 Co와 Ti원소 및 기관 실리콘의 깊이에 따른 원소분포(depth profile)를 알

아보기 위해 AES(Auger Electron Spectroscopy)분석을 행하였다. 그리고 생성된 박막의 형상(morphology) 및 생성된 CoSi₂층의 격자 영상(lattice image)을 관찰하기 위해 단면 및 평면시편을 제작하여 투과전자현미경(TEM : JEOL 1200EX, Philips CM30)분석을 행하였다.



Fig. 4. HREM image of the Co/Ti bilayer annealed at 700°C, which shows that CoSi₂ layer has coherent interface with Si substrate.

으며, 또 생성상의 확인과 CoSi₂상의 에피성질을 알아보기 위해 전자회절패턴을 분석하였다.

3. 실험 결과

Ti을 90Å 증착하고 Co를 120Å 증착시킨 이 중박막을 질소분위기하의 500~800°C 온도 범위에서 열처리한 시편의 XRD 결과는 Fig. 1과 같다. 500°C에서 열처리한 시편의 경우 아직 실리콘과 반응하지 않은 Co층에 의한 Co피크를 관측되었으며, 600°C 열처리 시편의 경우 CoSi와 CoSi₂피크가 관측되었다. 그리고 열처리 온도를 700°C로 올렸을 경우 600°C에서 관측되었던 CoSi피크는 사라지고 CoSi₂피크만이 관측되었다. 700°C에서 관측되어지는 CoSi₂ 피크의 상대적 강도는 $I_{220} > I_{200} > I_{111}$ 의 순서였다. 또한 800°C에서 열처리한 시편의 경우는 CoSi₂(111)면에 해당하는 피크와 (220)면에 해당하는 피크는 사라지거나 –(111)면 – 그것의 강도가 감소하는 –(220)면 – 반면 (200)면의 피크강도는 크게 증가하였다. 이를 통해 CoSi₂막의 성장은 실리콘 기판에 대하여 (100) 우선 방향을 가지며 일어나고 있음을 알 수 있었다.

Co/Ti이중박막의 열처리 온도에 따른 AES depth profile 결과는 Fig. 2와 같다. 증착 직후의 Co와 Ti층의 조성분포에서는 산소피크가 Ti막내에 존재함을 보이고 있다. 420°C에서 열처리한 경우에는 아직 어떠한 실리사이드도 형성되지 않았으며 Ti막쪽으로의 Co확산에 의한 Co-Ti혼합층이 형성되었음을 알 수 있

었다. 이러한 결과는 Ti, Zr, Hf내에서 Co, Fe, Ni 등과 같이 크기가 작은 금속원자들은 침입형 기구(interstitial mechanism)의 형태로 매우 빠른 확산을 한다고 보고한 다른 연구자의 연구결과⁵⁾와 일치한다. 500°C에서 열처리한 경우 Co가 Ti막을 통과하여 실리콘과 반응해 실리사이드가 형성되기 시작했음이 Fig. 2(c)에 나타나 있다. 이것은 XRD결과상에는 나타나지 않았지만 Co층으로부터 이동한 Co 원자가 Ti과 혼합되어 화합물이나 혼합물이 형성되었음을 보여주는 것으로 생각된다. 또한 이것은 Co와 Ti처럼 매우 큰 음의 혼합열(heat of mixing)값을 가지는 경우, 어떠한 실리사이드상이 형성되기 이전에 두 원소간의 화합물이 먼저 형성된다는 Miedema⁶⁾의 이론과 일치하는 결과이다. 따라서 이 혼합층이, 실리콘과 반응하여 실리사이드를 형성하는 Co 원자의 확산원(diffusion source)역할을 한다고 할 수 있다. 한편, Ti은 out-diffusion되어 박막의 표면부에 도달하였음을 볼 수 있다. 그러나, 실리콘 기판으로부터 Si원자가 Co와 Ti 막쪽으로 out-diffusion되지는 않았다.

그림 2(d)에 나타나 있듯이 600°C에서 열처리한 시편의 경우, 실리콘 기판위에는 계속적인 Co의 확산에 의해 CoSi_x(CoSi와 CoSi₂의 혼합물)가 형성되었으며 이 실리사이드 윗 부분은 Co, Ti, Si가 혼합된 매우 복잡한 조성분포를 보이고 있다. 그리고, 실리콘 기판으로부터 Si의 out-diffusion이 상당히 진행되었음을 알 수 있다. 700°C에서 열처리를 한 시편의 경우 Co 원자들이 기판쪽으로 많이 이동하여 실리사이드(CoSi₂)층이 성장하였으며 Co-Ti-Si삼성분 화합물(ternary compound)층의 경우 Ti과 Si의 depth profile의 변화가 심하지 않다는 사실로부터 균질화(homogenization)가 일어났음을 예측할 수 있었다(Fig. 2(e)). 800°C 열처리 시편의 경우 Ti원자들의 계속적인 out-diffusion이 일어남에 따라 표면의 Ti의 농도가 증가했으며, 형성된 CoSi₂ 막 위쪽의 Co-Ti-Si 삼성분 화합물층은 700°C에서의 depth profile과는 달리 Co와 Si의 농도가 박막의 표면부로 감에 따라 서서히 감소하는 경향을 보였다(Fig. 2(f)). 900°C의 AES 결과는 Co-Ti-Si혼합층이 사라지고 Ti(O)/CoSi₂/Si의 층구조를 나타내는 depth profile을 가졌다

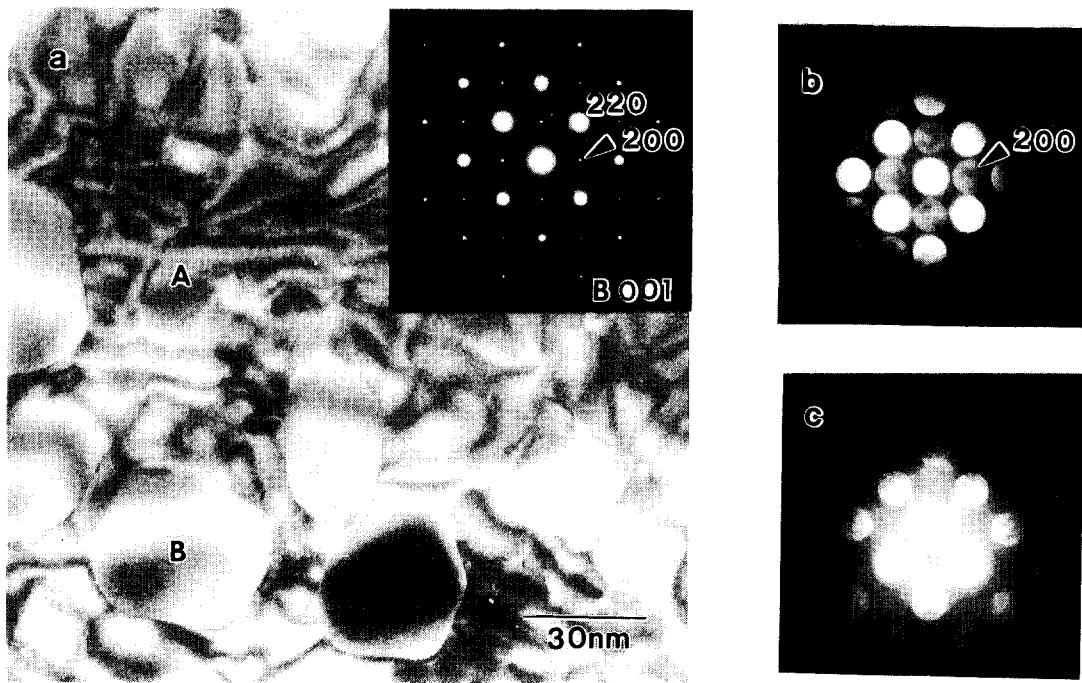


Fig. 5. (a) Planar TEM micrograph of the Co/Ti bilayer annealed at 900°C. (b) micro diffraction pattern of region A, (c) micro diffraction pattern of region B.

(Fig. 2(g)).

Co/Ti이중박막을 증착시켜 여러 온도에서 열처리한 시편들의 단면 투과 전자현미경 영상은 Fig. 3과 같다. 증착 직후의 시편에서는 증착시킨 Co와 Ti층이 비교적 평탄하게 증착되었음을 알 수 있었다. 실리콘 기판과 증착시킨 Ti층 사이에 매우 얇은 하나의 층이 관찰되는데 이는 증착된 Ti원자가 기판의 실리콘 원자와 혼합되어 형성된 비정질층이라 생각된다. 이러한 얇은 계면 혼합층은 전이금속을 실리콘 기판위에 증착할 때 일반적으로 생겨나는 현상이다⁷⁾. 500°C 열처리된 시편은, 증착시킨 금속들과 실리콘 기판 사이의 반응 때문에 다층구조를 이루고 있었다(Fig. 3(b)). 500°C 열처리 시편의 경우 Ti이 표면부로 out-diffusion함에 따라 박막의 표면부에 Ti을 포함한 얇은층이 형성되었으며, 반응하지 않은 Co 층 아래는 Co와 Ti의 혼합층 및 Co원자가 실리콘 기판에 확산해 들어가 반응하여 형성된 초기 실리사이드층이 있었다. 형성된 실리사이드의 경우 Co의 확산원의 역할을 하는 Co-Ti 혼합층과 매우 깨끗한 계면을 가졌다.

600°C에서 열처리한 시편으로부터 out-diffusion된 Ti과 분위기 가스인 질소의 반응에 의해 TiN(O)층이 형성되었으며 기판위에 실리사이드층[CoSi_x(CoSi+CoSi₂)]이 성장했음을 알 수 있었다. 또한 TiN(O)층과 실리사이드층 사이에서 실리콘의 out-diffusion에 의해 형성된 Co-Ti-Si 혼합층이 관측되었다(Fig. 3(c)). 700°C에서 열처리한 시편에서는 형성된 CoSi₂층의 성장이 두드러졌다. 그리고 성장한 CoSi₂와 실리콘 기판은 깨끗한 계면을 이루고 있었으며, 이것은 고분해능 투과전자현미경(HREM)을 통해 관찰되었다(Fig. 4). 한편 CoSi₂상의 성장에 따라 Co-Ti-Si삼성분 화합물의 두께는 감소하였다. 800°C 열처리 시편에서 관측된 CoSi₂층은 기판과 이루는 계면이 비교적 매끈하나 계면에 facet이 형성되어 있음이 알 수 있었다(Fig. 3(f)). 이러한 facet들은 CoSi₂막이 실리콘 기판에 에피 성장하였을 때, CoSi₂와 실리콘 기판 상호간의 작은 격자불일치에 의해 생겨나는 응력을 완화(relaxation)시키기 위한 기구로써 설명되어 질 수 있다^{8~9)}. 열처리 온도를 900°C로 올려 얻은

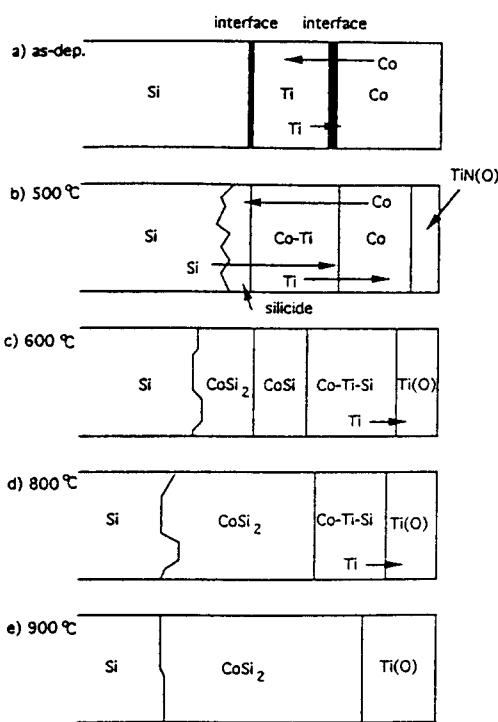


Fig. 6. Schematic diagram for the CoSi_2 formation using Co/Ti bilayer.

CoSi_2 막은 Fig. 3(e)의 경우보다 facet의 수가 감소했으며 매우 깨끗한 계면을 가지고 있었다 (Fig. 3(f)).

Fig. 5에는 900°C에서 열처리한 시편에서 얇은 평면 TEM 영상(planar TEM micrograph)과 제한시야 회절도형이 나타나 있다. 제한시야 회절도형은 그림에서와 같이 점도형 형태의 회절도형을 보이고 있다. 실리콘의 경우 [001]정대축에서 얇은 회절도형에서는 (200)에 해당하는 회절점이 나타나지 않는다. 따라서 그림에서 나타난 (200)회절점은 형성된 CoSi_2 (200)회절점에 해당한다. 이러한 실험 결과로부터, 형성된 CoSi_2 상이 실리콘과 에피판계를 가지며 성장한다고 볼 수 있다. 그러나 회절도형에서 잉여 회절점(extra spots)들이 관측되어지는데 이는 형성된 CoSi_2 가 완전한 에피 박막은 아니라는 사실을 보여준다. 형성된 CoSi_2 상은 그림에서와 같이 하나로 연결된 기지영역과 곳곳에 독립적으로 형성된 구상모양의 두부분으로 크게 나눌 수 있으며, 각각의 영역에 대한 미소회절패턴(micro dif-

fraction pattern)을 Fig. 5(b), (c)에 나타내었다. 연속적으로 연결된 기지 영역에서의 미소회절패턴은 형성된 CoSi_2 상이 기판과 에피판계를 유지하고 있으나 구상모양의 영역에서는 기판과 방위관계를 가지지 않음을 알 수 있다. 이상의 XRD, AES, TEM 결과로부터 Co/Ti 이중 박막의 열처리시 고상반응에 의한 실리사이드화 반응을 Fig. 6에서 도식적으로 나타내었다.

4. 고 찰

이상의 실험결과에서 알 수 있듯이 Co/Ti 이중 박막을 이용한 CoSi_2 층의 형성반응은 Co 단일 박막을 이용한 실리사이드 형성반응과 다른 양상을 나타내었다. 이러한 차이점을 크게 두 가지 원인으로 설명하면 다음과 같다.

첫째, Co/Ti 이중 박막에서는 Ti 층의 존재로 인하여 초기 실리사이드 형성반응이 Co 단일 박막 증착시의 실리사이드 형성반응과는 달라지게 된다. 본 실험의 AES depth profile 결과 (Fig. 2)에서 알 수 있었듯이 산소원자가 Ti 층 내에 한정되어 있으며 산소의 depth profile이 항상 Ti 의 depth profile과 같은 거동을 한다는 사실로부터 Ti 층이 자연산화막을 환원시켜 원자적으로(atomically) 깨끗한 기판표면을 만들어 줄 수 있다는 것이다. 또한 Ti 막이 Co 의 실리콘 기판쪽으로의 이동을 억제하므로 500°C보다 낮은 온도에서 실리사이드반응이 일어나지 않았다. 이는 초기 실리사이드 형성에 있어 속도론적(Kinetic)측면에서 결정되어지는 초기 실리사이드상이 달라질 수도 있음을 의미한다. 즉 일반적인 고상반응에 의한 초기 핵생성은 열역학적 측면보다는 주로 속도론적 측면인 물질의 이동 즉 확산에 의해 결정되어지지만, Co/Ti 이중박막의 경우처럼 Ti 층이 Co 의 확산을 제어하는 경우는 오히려 실리사이드상이 생성되어지는 계면에서의 열역학적 측면이 속도론적 측면보다 더 중요해지게 된다.

고전적 핵생성 이론에 따르면 균질상으로부터 새로운 상이 핵생성되기 위한 자유에너지 장벽(free energy barrier) ΔG^* 가

$$\Delta G^* = \frac{4b^3 \gamma^3}{27\alpha^2 \Delta G_0}$$



Fig. 7. HREM image of the Co/Ti bilayer annealed at 500°C, which shows a nucleus of CoSi_2 with coherent interface with Si substrate.

여기서,

a, b : geometric factor

γ : interface energy

ΔG_v : driving force

위식과 같이 나타내어진다. 위식에서 핵생성의 에너지 장벽은 계면에너지의 크기에 비례하는데 정합계면의 계면에너지는 부정합계면의 계면에너지보다 훨씬 작으므로 에너지 장벽이 보다 낮은 정합계면의 실리사이드가 초기 실리사이드상으로 생성될 수 있다.

Fig. 7은 500°C 온도에서 생성된 코발트 실리사이드 상의 고분해능 투과전자현미경의 격자영상(lattice image)이며 그림에서와 같이 형성된 실리사이드는 실리콘 기판과 [001] 방향의 정합관계를 가지며 [110] 방향으로 ledge를 가지고 있다. 따라서 Co/Ti이중 박막의 열처리시 500°C 온도에서 기판과 정합계면을 가지는 코발트 실리사이드 상이 형성되었을 것으로 생각된다. 그러나 고분해능전자현미경 영상으로부터 확인한 코발트 실리사이드 상만이 500°C에서 형성된 실리사이드상인지는 확인할 수 없었으며 이를 확인하기 위한 추가 실험이 필요하다고 판단된다.

둘째, 형성된 CoSi_2 상의 에피성장을 위한 Co원자의 공급에 관한 점인데 CoSi_2 상이 에피 박막으로 성장하기 위해서는 Co원자가 알맞은 격자 위치를 차지할 수 있도록 Co원자의 이동을 적절히 제어하여야 한다. 본 실험의 경

우 600°C 온도부터 형성된 CoSi_2 상 위에 삼성분 실리사이드가 존재하였으며 이 삼성분 실리사이드로에 의해 Co원자의 이동이 제어되어 졌다고 생각된다. 그리고 CoSi_2 상이 에피 박막으로 성장하려면 삼성분 실리사이드가 안정하여 이동한 Co원자가 CoSi_2 의 알맞은 격자 자리를 차지할 수 있도록 효과적으로 Co의 이동량을 제어하는 것 뿐만 아니라 Co의 공급원 역할을 해주어야 한다. 그러나 본 실험에서는 고온으로 갈수록 삼성분 실리사이드가 안정하지 못하고 분해되는 양상을 나타내었는데 이러한 삼성분 실리사이드의 분해 현상은 Ti원자가 계속적으로 표면부로 out-diffusion 해 나감에 따라 생겨났다. 즉 삼성분 실리사이드가 안정하지 못하고 분해되어짐으로써 이것이 Co원자의 적절한 공급원 역할을 해주지 못하여 생성된 CoSi_2 막이 완전히 에피박막으로 성장하지 못한 것으로 사료된다.

본 실험에서는 Co의 공급원의 역할을 하는 삼성분 실리사이드의 정확한 결정구조를 확인하지 못하였는데, 이것은 다른 연구자들의 실험^{10~12)}에서도 매우 논란의 여지가 많은 부분이다. 즉 중착시킨 두 금속총의 두께비, 열처리 방법, 열처리 조건, 열처리 분위기에 따라 여러가지 삼성분 실리사이드가 형성되어진다고 보고하고 있다. 본 실험의 경우 XRD 결과에서도 삼성분 실리사이드의 피크가 관찰되지 않았는데 다음과 같이 두 가지 경우로 생각할 수 있다. 첫째 생성된 삼성분 실리사이드상의 양이 많지 않아 감지되지 않은 경우 둘째 $\text{TiSi}_2\text{-VSi}_2$ 의 경우¹⁰⁾와 같이 pseudo binary solid solution($\text{Co}_{x}\text{Ti}_{1-x}\text{Si}_2$)을 형성한 경우이다. VSi_2 는 85mol%의 TiSi_2 를 고용할 수 있으므로 XRD피크상으로 새로운 삼성분 실리사이드 피크가 관측되지 않고 VSi_2 피크만이 관측되게 된다. 본 실험에서도 800°C 열처리 시 편에서 삼성분 실리사이드와 CoSi_2 사이의 계면이 불분명해지는 것으로 추측컨대 pseudo binary solution을 형성한 것으로 여겨진다. 삼성분 실리사이드의 명확한 상 분석을 위해 보다 깊이 있는 연구가 수행되어져야 한다고 생각된다.

5. 결 론

본 연구에서는 Co/Ti이중 박막의 금속열처리시 일어나는 실리사이드반응을 살펴봄으로

써 다음과 같은 결론을 얻을 수 있었다.

1) Co/Ti이중 박막을 이용하여 실리사이드를 형성시킬 경우 500°C보다 낮은 온도에서는 상호 혼합된 상이 나타났으며 700°C 온도에서 안정된 CoSi_2 결정상이 형성되었다.

2) Co/Ti이중 박막의 경우 500°C에서 초기 실리사이드상이 생성되었으며, 이 시편의 HREM을 통해 Co-Ti혼합층과 실리콘과의 계면에서 실리콘 기판과 정합계면을 가지는 CoSi_2 상을 관찰하였다.

3) Co/Ti이중 박막을 이용하여 형성된 CoSi_2 는 기판과 정합관계를 유지하고 있으나 완전한 에피박막으로 성장하지는 않았다. 이는 CoSi_2 의 성장시 Co원자의 확산을 제어함과 동시에 Co원자의 공급원의 역할을 하는 삼성분 실리사이드상이 고온에서 Ti의 out-diffusion에 의해 불안정해지기 때문이다.

4) Co/Ti이중 박막을 통해 형성된 CoSi_2 경우, 800°C의 열처리에서는 실리콘과의 계면에서 facet을 형성시키지만 열처리 온도가 증가함에 따라 facet의 밀도는 감소하여 900°C 열처리를 통해 형성된 CoSi_2 는 실리콘 기판과 매우 깨끗한 계면을 이루고 있었다.

참 고 문 헌

1. S.P. Murarka, J. Vac. Sci. Technol. B4, 1325 (1986)
2. M. Lawrence, A. Dass, D.B. Fraser, and C.

- S. Wei, Appl. Phys. Lett., 58, 1308 (1991)
- F. Hong, B. Patnaik, and G.A. Rozgonyi, Mat. Res. Soc. Symp. Proc., 260, 187 (1992)
- S.L. Hsia, T.Y. Tan, P. Smith, and G.E. McGuire, J. Appl. Phys., 70, 7579 (1991)
- M. Koiwa, K. Hirano, H. Nakajima, and T. Okada, in "Diffusion in Materials", Trans Tech Publications Brookfield (1992)
- M. Setton, and J. van der Spiegel, Thin solid films, 156, 351 (1988)
- R.W. Bene, and R.M. Walser, J. Vac. Sci. Technol., 14, 925 (1977)
- D.A. Porter, and K.E. Easterling, in "Phase transformations in metals and alloys", Van Nostrand Reinhold, New York, (1981)
- R.E. Reed-Hill, in "Physical metallurgy principles", Van Nostrand, New York, (1973)
- S.L. Hsia, T.Y. Tan, P.L. Smith, and G.E. McGuire, Mat. Res. Soc. Symp. Proc., 280, 603 (1993)
- F. Hong, B.K. Patnaik, G.A. Rozgonyi, and C.M. Osburn, Mat. Res. Soc. Symp. Proc., 303, 69 (1993)
- M. Setton, and J. van der Spiegel, Appl. Surf. Sci., 38, 62 (1989)