

BPSG상에 화학증착된 구리박막의 후열처리에 의한 특성변화

전치훈 · 김운태 · 백종태 · 김대룡* · 유형준

한국전자통신연구소 반도체연구단, *경북대학교 공과대학 금속공학과

Effects of Post-annealing on the Properties of the Copper Films Grown on BPSG by Chemical Vapor Deposition

Chi-Hoon Jun, Youn Tae Kim, Jong Tae Baek, Dai-Ryong Kim*, and Hyung Joun Yoo

Semiconductor Division, FTRI, Yusong P.O.Box 106, Taejeon 305-600, KOREA

*Department of Metallurgical Engineering, Kyungpook National University, Taegu 702-701, KOREA

초 록 본 연구에서는 BPSG(borophosphosilicate glass)/SiO₂/Si 기판상에 5000Å의 구리박막을 화학증착한 후 Ar 분위기하 250-550°C, 5-90 초 급속열처리하여 열처리 전후의 결정구조, 면저항, 미세구조의 박막특성 변화를 분석하였다. 후열처리된 구리박막에서는 결정성 및 (111) 배향의 개선과 함께 결정립 성장이 확인되었으나, 구리의 표면산화반응과 BPSG내로의 급속한 확산에 의해 전기적 특성의 개선은 미미하였다. 그리고 열처리 박막내에는 구리 실리사이드상의 형성이 발견되지 않았으며, 250°C/90 초의 저온 장시간 또는 550°C/20 초의 고온 단시간 조건에서 전형적으로 나타나는 Cu₂O상이 시편의 전기비저항 증가와 표면열화에 직접적으로 영향을 미쳤다. 또한, 이들 결과로부터 급속열처리법에 의한 Cu/BPSG 열처리의 공정범위를 규명할 수 있었다.

Abstract The chemical-vapor-deposited(CVD) copper films with 5000Å thicknesses on BPSG(borophosphosilicate glass)/SiO₂/Si substrates have been annealed by rapid thermal process at 250-550°C for 5-90 s in an argon ambient. Post-annealing behavior of the copper film has been investigated by observing the changes in the crystalline structure, sheet resistance, and surface morphology before and after thermal annealing. Crystallinity and the (111) texture of the annealed copper film with slight grain growth were improvements on those of the as-deposited. However, there was no significant betterment of electrical characteristics due to the surface oxidation of the copper films and the fast diffusion of copper into the BPSG layer. For all the annealing conditions we concerned there was no evidence of copper silicide phases in the multilayer structures, and the typical high electrical resistivities of the films thermally treated at 250°C/90 s and 550°C/20 s, were ascribed to the formation of the Cu₂O phase resulting in surface degradation. In summary, we could clarify the process window to post-anneal the CVD-Cu film on BPSG effectively by rapid thermal process without accompanying the oxidation layer.

1. 서 론

초고집적 반도체는 미세화에 수반된 배선폭 감소 및 배선길이 증가로 인한 배선의 신호전달 지연현상의 해결이 소자 고속화의 관건으로 대두되고 있다. 구리는 우수한 전기전도도와 높은 전자이주(electromigration) 내성을 가지고 있어 기존의 알루미늄계 반도체배선을 대체할 수 있는 유력한 물질로 간주되어 왔으며, 이를

위해 고순도 구리박막을 얻기 위한 다양한 증착방법들이 개발되어 왔다¹⁾. 특히, 유기금속화학증착법은 약 150-450°C의 비교적 낮은 온도에서 높은 증착율로 단차피복성이 우수한 박막을 증착할 수 있는 장점이 있고 선택증착 또한 가능할 것으로 보여 구리배선의 실용화를 전제로 널리 연구되고 있다²⁾. 그런데 일반적으로 화학증착된 금속박막은 부가적인 후열처리에 의해 물리화학적 특성이 개선될 수 있

을 뿐만 아니라³⁾ 실제 소자제조에 필요한 후속 열처리 공정에 의해 그 전기적, 구조적 특성이 변하게 된다. 따라서 화학증착된 구리박막의 열처리 특성에 관한 연구가 필수적으로 요구되어 왔으나, 스퍼터법⁴⁾, 무전해도금법⁵⁾ 및 전착법⁶⁾에 의한 박막의 열처리 특성에 관한 연구만 진행되었을 뿐 이에 대한 연구사례는 거의 없는 실정이다. 그리고 전자의 경우도 모두 전기로(furnace) 열처리에 관한 결과로서, 장시간 열처리에서 나타나는 기관의 열변형, 도판트의 재분포 및 용질원자의 확산을 최소화할 수 있는 단시간의 급속열처리법(RTP: rapid thermal process)⁷⁾에 의한 구리박막의 열처리 효과는 아직 밝혀진 바 없다.

본 연구에서는 Cu(I)계의 대표적인 전구체인 (hfac)Cu(VTMS)[1,1,1,5,5,5-hexafluoro-2,4-pentadionato (vinyltrimethylsilane) copper (I)] 화합물로부터 절연막상에 구리박막을 화학증착하고 급속열처리를 수행하여 박막의 전기적 특성, 미세조직 및 결정구조에 미치는 열처리 조건의 영향을 검토하고, 이로부터 화학증착된 구리박막의 급속열처리 거동을 총괄하였다. 기관으로는 낮은 유전상수와 열화온도를 가져 반도체 다층배선 구조의 중간절연막으로 널리 채택되고 있을 뿐만 아니라 최근 구리의 확산오염에 대한 보호막으로도 연구되고 있는 doped-SiO₂계⁸⁾의 BPSG(borophosphosilicate glass) 박막을 사용하였다.

2. 실험 방법

본 연구에서 사용한 기관은 비저항이 6-9 Ω-cm인 p형 <100> 5 인치 실리콘 웨이퍼이다. 기관은 먼저 H₂SO₄:H₂O₂가 4:1인 혼합용액에서 110°C, 10 분간 세척하고 탈이온수로 5 분동안 세정하여 표면의 유기물과 불순물을 제거하였다. 그 후 HF:H₂O가 1:100인 DHF용액에서 23°C, 60-90 초간 담궈 표면에 존재하는 자연산화막을 제거한 후 10 분간의 탈이온수 세정 및 회전건조기로 말려 기본 시편으로 사용하였다. 그리고 플라즈마 화학증착장치(Varian 5101)를 사용하여 SiH₄+N₂O-Ar으로부터 SiO₂를 실리콘 웨이퍼상에 1500 Å 형성한 다음 저압화학증착장치(BTU)로써 SiH₄+BCl₃+POCl₃+O₂ 혼합기체를 열분해하여 BPSG(B 4.0 wt%, P 6.5 wt%)를 4500 Å

증착하고 질소분위기하 900°C, 30 분 densification 하였다. 구리박막은 순도 99.999%의 (hfac)Cu(VTMS) 구리원이 장입된 bubbler를 40°C로 가열하고 500 sccm의 Ar 운반기체를 유기급속 화학증착장치에 도입하여 증착하였다. 구리박막은 기관온도 200°C, 증착율 약 250 Å/min의 조건에서 약 5000 Å 증착되었으며 전기비저항은 4.33 μΩ-cm이다. 앞에서 제작된 0.0866 Ω/□의 면저항값을 보이는 Cu/BPSG/SiO₂/Si 적층시편은 급속열처리 시스템(AG Associate사 HeatPulse)으로 후열처리되었다. 이때 급속열처리는 2 slm의 Ar(순도 99.999%) 분위기하 대기압에서 250-550°C, 5-90 초의 조건으로 수행되었으며, 시편의 승온 및 냉각속도는 각각 150°C/s, 50°C/s로 설정되었다. 그리고 반응로는 급속열처리 전후에 각각 5분, 3분 동안 Ar 가스로써 purge 되었다.

시편의 전기적인 특성은 4탐침기(Magnatron Instruments)로 구한 평균 면저항값 R_s의 변화로부터 고찰되었으며, 구리 증착층의 표면 미세구조 변화는 주사전자현미경(Hitachi S-800)과 반사율 측정을 통해 관찰되었다. 또한, 시편의 결정구조 변화는 X-ray diffractometer(Rigaku D/Max-RC)로써 CuK_α source(λ=1.5406 Å), Bragg 각도 20-95°(2θ), scan speed 2°/min, 30 KV/40 mA의 조건에서 조사되었으며, 박막의 깊이방향 조성분석은 오제이 전자분광기(Auger Electron Spectroscopy: Microlab 310-D)를 이용하여 전자빔 에너지와 Ar 이온총의 가속전압이 각각 10 KeV와 5 KV인 조건에서 수행되었다.

3. 결과 및 논의

전기적 특성

Fig. 1은 열처리 시간 30 초에서 열처리 온도의 변화에 따른 Cu/BPSG/SiO₂/Si 다층시편의 열처리 전후의 면저항 변화(100×ΔR_s/R_{s0})를 나타낸 것이다. 시편의 면저항은 열처리 온도가 높아짐에 따라 350°C까지는 거의 일정한 값으로 유지되고 이후의 고온영역에서는 급격한 증가를 보였다. 일반적으로 급속박막이 bulk 상태보다 높은 전기비저항값을 보이는 것은 ρ_s(잔류비저항)=ρ_s(표면산란)+ρ_s(입계산란)+ρ_s(불순물)+ρ_s(입내결함)로 표현

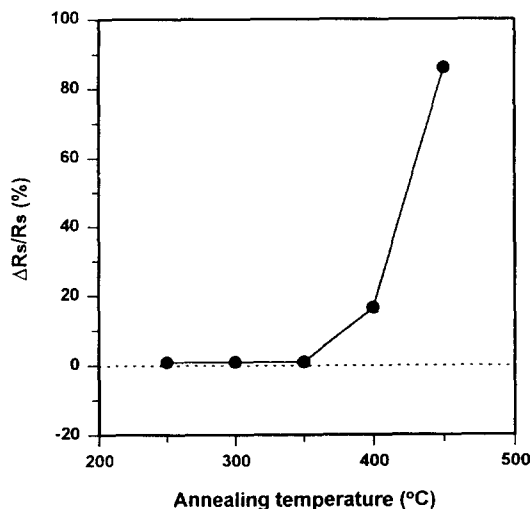


Fig. 1. Sheet resistance change of the Cu/BPSG/SiO₂/Si multilayer as a function of annealing temperature for 30 s.

되는 잔류비저항 성분이 원인인 것으로 알려져 있다¹⁰⁾. 그리고 본 연구에서 사용한 as-deposited 상태의 구리박막 비저항(4.33 $\mu\Omega$ -cm)도 bulk(1.67 $\mu\Omega$ -cm)의 경우보다 높은 값을 나타내고 있다. 따라서 후열처리에 의한 결정립 성장, 결정립계 감소, 박막 결함농도 저하, 미세구조 및 표면 morphology 개선에 의한 잔류비저항값의 저하로 전기비저항의 개선을 기대할 수 있다. 그러나 Fig. 1에서 열처리후의 면저항은 as-deposited 상태와 비교하여 별 다른 변화가 없거나 오히려 고온 열처리에 의해 크게 증가되어 박막의 전기적 특성 개선은 미미하였다. 이와 같이 250-350°C의 열처리에 의해 면저항의 감소가 매우 낮은 수준에 이르는 것은 후열처리에 의한 구리박막의 결정립 크기 증대와 박막내 void 감소 등의 박막특성 개선이 일어나 열처리 온도가 결정립 성장을 활발하게 일으킬 수 있는 충분한 열에너지의 공급수준에는 미치지 못함에 기인된 것으로 보인다. 그리고 활발한 결정립 성장을 위해 열처리 온도를 350°C 이상으로 높이는 경우 오히려 면저항의 급격한 증가가 나타난다. 이는 결정립 성장과 더불어 후술되는 Fig. 6의 AES 분석에서 나타난 바와 같이 구리원자의 BPSG 내부로의 확산¹¹⁾과 구리박막과 열처리 분위기중의 잔류성분과의 표면

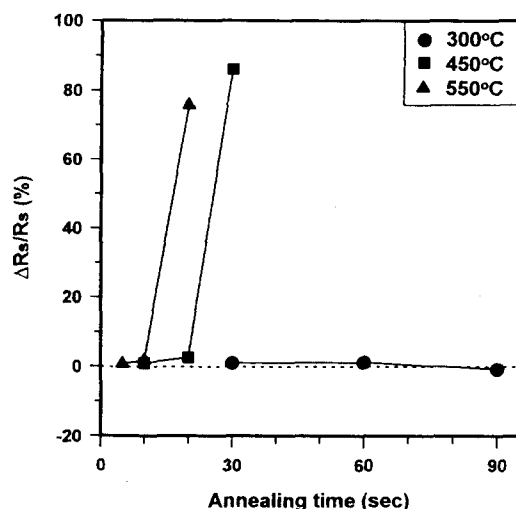


Fig. 2. Sheet resistance change of the Cu/BPSG/SiO₂/Si multilayer as a function of annealing time.

반응에 의해 높은 면저항의 구리산화막이 생성되어 후열처리에 의한 전기적 특성 개선효과가 상쇄되기 때문인 추정된다¹²⁾.

Fig. 2는 열처리 시간의 변화에 따른 면저항 변화를 나타내고 있다. 300°C에서 60 초까지 면저항은 거의 일정하게 유지되고 있으며 90 초 열처리에 의해 as-deposited 상태에 비해 약 -1%의 변화율을 보이고 있는데 이는 박막 미세구조상의 치밀화가 진전된 때문으로 판단된다. 이와같이 300°C에서 열처리 시간의 증대에 의해서도 면저항 감소율이 매우 낮게 나타난 결과는 열산화막상에 스퍼터 증착된 구리박막을 고진공로에서 450°C/30 분 장시간 후열처리하여 최대 -2%의 면저항 개선을 얻은 실험결과¹³⁾와도 잘 일치됨을 알 수 있다. 한편, 450°C, 550°C에서는 각각 20 초, 10 초 이상의 짧은 시간 열처리에 의해서도 면저항값이 크게 증가되어 550°C/30 초의 경우(미표기)는 350% 이상의 값을 보여 약 20 $\mu\Omega$ -cm 이상의 비저항값을 나타내었다. 상기의 결과로 보아 박막의 전기적인 특성 개선에 미치는 영향은 열처리 온도의 변화가 열처리 시간의 변화보다 더 우세하게 나타남을 알 수 있다.

결정구조 및 성분

Fig. 3은 250-400°C에서 30 초 또는 90 초 조건으로 열처리한 Cu/BPSG/SiO₂/Si 시편의

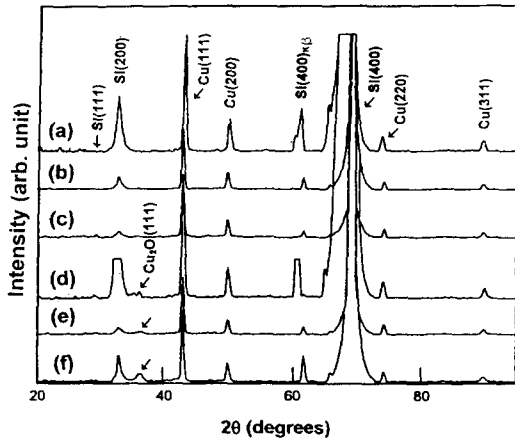


Fig. 3. X-ray diffraction patterns of Cu/BPSG/SiO₂/Si multilayers annealed at various conditions: (a) as-deposited, (b) 250°C for 30 s, (c) 300°C for 30 s, (d) 300°C for 90 s, (e) 350°C for 30 s, and (f) 400°C for 30 s.

XRD 분석결과이다. 4 개의 Si 회절선은 기관에서 유래된 것이며, (a)의 as-deposited 시편으로부터 (f)의 400°C 열처리 시편에 걸쳐 구리박막은 모두 (111)면이 지배적인 형태로 관찰되었다. 또한, Cu silicide상이 발견되지 않고 있는데, 이는 진공분위기하 약 700°C까지의 전기로 열처리에 의해 Cu-SiO₂간의 계면반응이 발생되지 않은 결과¹⁴⁾와 PSG(phosphosilicate glass)내로의 구리확산이 도판트의 존재로 인해 순수한 SiO₂ 경우(1.2 eV)보다 높은 활성화에너지(1.6 eV)를 가지는 결과¹⁵⁾와 잘 일치되고 있다. 즉, 기관으로 사용한 BPSG는 SiO₂ 망목구조내에서 B, P가 B₂O₃, P₂O₅의 형태로 존재하며¹⁵⁾, 또 550°C 정도의 온도에서는 Si-O 결합이 끊어지기 어려우므로 B, P, Si, O의 BPSG 구성원소가 구리와 직접 반응하여 실리사이드, boride, phosphate를 형성하기는 어려운 것으로 판단된다. 한편, 300°C/90 초의 열처리 조건에서 미약한 강도의 Cu₂O(111)이 보이기 시작하고 열처리 온도 증가와 함께 점차 그 회절피크가 커지고 550°C/30 초 경우(미표기)는 이와 함께 Cu₂O(200) 피크도 나타났다. 이와 같이 점차적인 고온 열처리에 의해 Cu₂O가 일관되게 나타나는 것은 열처리 반응로내에 잔류산소나 수분이 존재하였거나 시편 제조과정중에 흡습성이 높은 BPSG내로 H₂O 등이 확산되어 깊은 준위 ac-

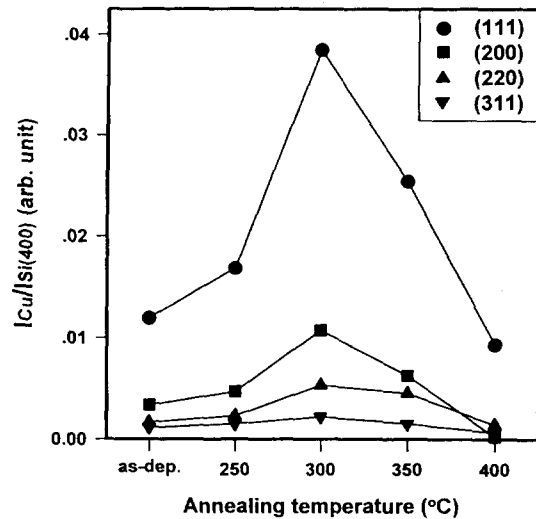


Fig. 4. X-ray intensity ratio of Cu peaks to the Si(400) peak for the Cu/BPSG/SiO₂/Si multilayer as a function of annealing temperature for 30 s.

ceptor¹⁶⁾를 형성하여 $4\text{Cu} + \text{O}_2 \rightarrow 2\text{Cu}_2\text{O}$ 및 $6\text{Cu} + \text{H}_2\text{O} + \text{O}_2 \rightarrow 3\text{Cu}_2\text{O} + \text{H}_2$ 의 산화반응¹⁷⁾이 진행된 때문으로 추정된다. 따라서 환원성 분위기 또는 고진공로에서의 열처리를 통해 cuprite의 생성을 억제할 수 있으리라 예상된다.

Fig. 4는 급속열처리 온도의 변화에 따른 구리박막의 결정성 변화를 고찰하기 위하여 각 결정면의 XRD 회절강도를 나타낸 것으로, 일정 두께를 보정하기 위하여 Si(400) 회절강도에 대한 상대값으로 구하였다. 먼저, as-deposited된 상태에서 300°C까지의 열처리에 의해 모든 구리 회절강도가 단조 증가되어 결정성이 향상됨과 아울러 결정립 크기가 증가됨을 알 수 있으며, 특히 (111) 회절선이 현저하게 커지고 있다. 즉, 열처리에 의해 표면 이동도가 커진 구리원자가 fcc 구조의 최조밀인 (111)면으로 주도적인 결정립 성장이 이루어지도록 기여하고 있음을 알 수 있다. 이것은 원자 충전밀도가 높은 면일수록 낮은 표면에너지를 가지므로 열처리시 박막의 표면에너지가 낮추어지려는 경향에 의해 최조밀면쪽으로 배향이 이루어짐을 의미한다. 그리고 300°C 이상의 열처리에서는 앞의 Fig. 3에서 확인한 바 있는 metal-rich한 Cu₂O상의 생성으로 인한 구리원자의 소모로 모든 구리 회절강도가 점차 감소하고 있어 Cu₂O상의 증가가

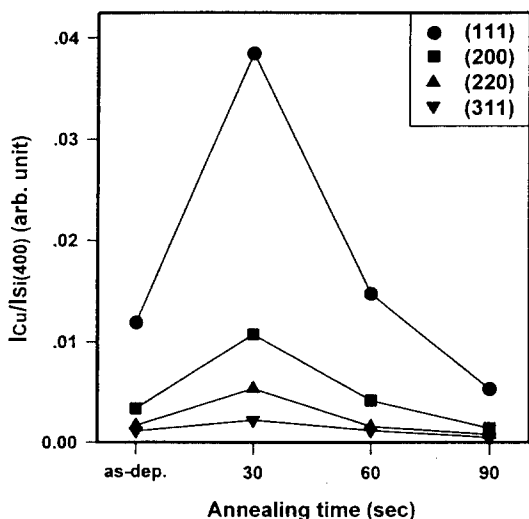


Fig. 5. X-ray intensity ratio of Cu peaks to the Si(400) peak for the Cu/BPSG/SiO₂/Si multilayer as a function of annealing time at 300°C.

구리박막의 열처리 효과를 억제함을 알 수 있다. 또한, as-deposited된 박막의 Cu(200)에 대한 Cu(111) 피크 강도비는 3.56으로 JCPDS(Joint Committee of Powder Diffraction Standards)의 분말시편 경우의 2.17과 비교할 때 (111) 우선방위를 보였으며, Fig. 4의 온도범위 열처리에 의해 (111) 배향이 향상된 3.56-4.05 범위의 값으로 변화하였다.

Fig. 5는 열처리 온도 300°C에서 열처리 시간에 따른 구리 회절강도의 변화를 나타내고 있다. 회절강도는 열처리 시간 30 초에서 최대값을 보이다가 이후에 단조감소되는 형태를 보여 Cu₂O가 이미 형성되었음을 알 수 있는데, 이는 Fig. 2에서 300°C의 경우 열처리 시간이 90 초로 증가됨에 따라 면저항값이 약간 저하된 결과와 대조적이다. 즉, 90 초 조건에서는 형성된 구리 산화층이 미소한 양이기 때문에 장시간 열처리로 인한 박막 치밀화가 전기비저항에 더 큰 영향을 주 있음을 유추할 수 있다. 그리고 우선방위 역시 3.56-3.77의 범위로 as-deposited 상태보다 약간 상승된 값을 보였다. 한편, 구리, 알루미늄 박막을 사용하는 반도체 금속배선에서 전자이주 현상은 체확산보다 입계확산을 통해 주도적으로 발생되며, 이로 인한 배선과단은 배선층이 (111) 배향을 가질 때 입계확산계수를 낮추

어 가장 효과적으로 저지될 수 있다고 알려져 있을 뿐만 아니라¹⁹⁾ 구리박막 경우 높은 내산화성도 가지는 것으로 보고되고 있다¹⁹⁾. 따라서 본 연구의 급속열처리에 의한 구리박막의 (111) 배향의 향상은 후열처리 공정의 실제 다층배선 제조공정에의 응용을 위한 바람직한 결과라 할 수 있겠다. 이와 함께 Fig. 4와 Fig. 5의 결과에서 가장 양호한 구리박막의 결정성은 300°C/30 초의 급속열처리 조건에서 얻을 수 있는 것으로 판단되었다.

Fig. 6은 열처리 전후의 구리 적층시편을 2분 Ar 스퍼터링한 후 측정된 AES 표면 및 깊이분석 결과이다. As-deposited 구리박막은 표면에 흡착된 O와 미량의 C로 구성된 자연산화막이 존재하고 있다. 300°C/30 초의 후열처리 시편 경우는 Cu profile이 표면으로부터 거의 일정하게 유지되다가 BPSG쪽으로 갈수록 단조감소되는 형태를 나타내고 있어 구리의 BPSG내로의 확산이 소량으로 후열처리에 의해서도 구리박막 특성이 유지되고 있음을 보여주고 있다. 한편, 400°C/30 초의 열처리 시편은 박막표면에 이미 많은 구리산화물이 형성되었음을 보여주고 있어 앞의 XRD 결과에서 나타난 Cu₂O는 기형성 표면산화층의 vacancy site를 통해 급속층으로부터 hopping된 Cu⁺가 잔류산소 또는 수분과 표면반응함으로써 성장된 것임을 알 수 있다²⁰⁾. 그리고 400°C의 열처리 온도 증가에 따라 Cu profile이 급격히 둔화되는 것으로 보아 Cu 이온이 BPSG내로 활발히 확산되고 있음을 알 수 있다. 이때 고온 장시간 열처리에 의해 Cu가 계속적으로 침투될 경우 Cu/BPSG/SiO₂/Si 구조의 SiO₂/Si 계면에서 구리 실리사이드가 형성되어 SiO₂ 두께를 감소시킴으로써 dielectric degradation이 발생하는 것으로 알려져 있다²¹⁾. 따라서 후열처리에 의한 Cu/BPSG/SiO₂/Si 구조의 전기적 특성 변화에는 구리박막의 표면산화반응과 Cu의 BPSG내로의 확산현상이 주요한 영향을 미침을 알 수 있다.

미세구조

Fig. 7은 열처리 조건에 따른 구리박막의 표면 미세구조 변화를 주사전자현미경으로 관찰한 결과이다. (a)의 as-deposited 구리박막은 약 0.5 μm 크기의 결정립들로 이루어져 전체적으로 결정립들간의 연결이 불량한 형태를

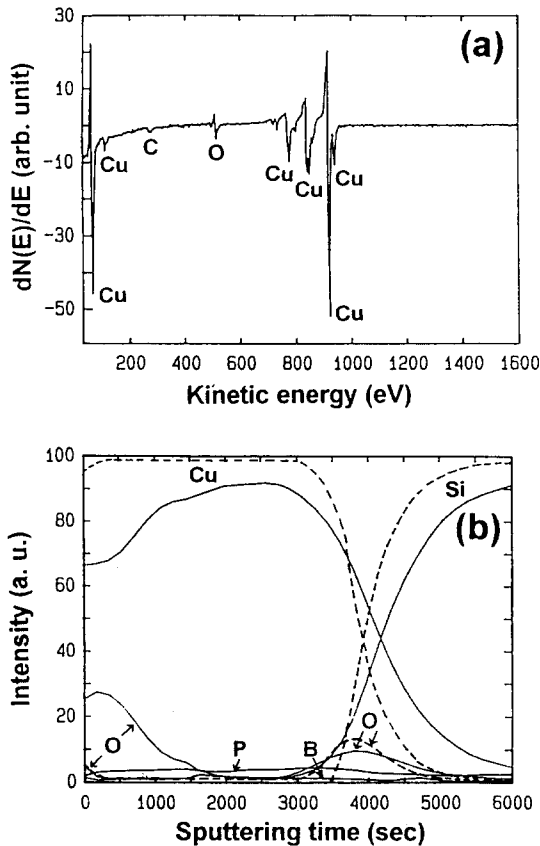


Fig. 6. AES spectra of (a) the as-deposited copper film and AES depth profiles of (b) Cu/BPSG annealed for 30 s after argon sputtering of surfaces for 2 min: (---) 300°C, (—) 400°C.

보이고 있으며, (b)의 250°C/30 초 경우에도 결정립들간에 여전히 많은 void들이 형성되어 있다. 그리고 (c), (d)의 300°C/30 초, 90 초의 연속적인 열처리로써 점차적으로 결정립 성장이 이루어져 보다 조밀한 박막으로 발달되어지고 있다. 또한, 300°C/90 초 경우는 결정립들간의 응집이 활발히 진행됨과 동시에 표면에 미세한 구리 산화물 crystallite가 관찰되어 XRD 분석결과와도 잘 일치하고 있다. (e)의 350°C/30 초 조건에서는 산화반응의 진행으로 박막표면이 거칠어지기 시작하여 (f)의 400°C/30 초 조건에 이르러서는 전 표면에 걸쳐 산화층이 형성되어 cauliflower 형태에 가까운 조직이 나타났다. 여기에서 구리 산화물이 관찰되지 않는 300°C/30 초까지의 박막거동을 살펴보면 열처리에 의한 약간의 결정립 성장효과가 나타났지만, 이 결과는

SiO₂상에 스퍼터 증착된 구리박막을 진공분위기하 450°C/30 분 진기로 열처리함으로써 최대 약 100 μm의 결정립을 성장시킨 결과²²⁾와 크게 대비된다. 즉, 본 연구의 Ar 분위기하 급속열처리에서는 구리 산화물이 생성되지 않는 저온 단시간 영역의 열처리에 의해 입자성장 및 입계감소 효과가 크게 나타나지 않으므로 Fig. 1에서 살펴본 대로 구리박막의 전기적 특성 개선이 거의 관찰되지 않았으나 박막의 결정성은 Fig. 4와 같이 점차적으로 향상되었다.

Fig. 8은 열처리 시간에 따른 열처리 전후의 구리박막의 표면반사율 변화를 나타낸 것이다. 반사율은 300°C/30 초 열처리에서 시편 중 최대값을 보이다가 열처리 시간이 증가됨에 따라 감소후 다시 회복되는 양상을 보이고 있다. 즉, 30 초까지는 후열처리에 의해 구리박막의 표면 평활성이 개선되며, 60 초에서는 열처리 분위기중의 잔류물과의 반응으로 미량의 구리 산화물이 생성되는 미세구조 변화에 의해 표면상태가 나빠지다가 90초에서는 산화물이 박막 전면에 걸쳐 성장됨에 따라 표면 거칠기가 다시 낮아짐을 의미한다. 한편, 550°C의 경우는 반사율의 최대값이 10 초 열처리에서 얻어져 고온 열처리에 의해 박막의 아닐링이 단시간내에 급속히 이루어짐을 알 수 있으며, 이후로는 반사율이 다시 급격히 감소하는 것으로 보아 표면열화가 300°C보다 훨씬 신속하게 진행되는 것으로 사료된다.

Fig. 9는 이상에서 고찰한 열처리 전후의 적층시편의 전기적 특성, 결정구조 및 성분, 그리고 표면 미세구조의 변화로부터 BPSG상에 화학증착된 구리박막을 Ar 분위기하에서 급속열처리법으로 후열처리 가능한 공정범위(process window)를 총괄한 것으로, 열처리에 의해 나타나는 상을 함께 표시하였다. 여기에서 열처리 온도의 증가에 따라 구리박막의 열처리 가능한 시간이 급격히 감소되고 있어 Cu/BPSG의 급속열처리법에 의한 후열처리시 적절한 공정조건의 선택이 매우 중요함을 시사하고 있으며, 그 공정범위는 250°C/80 초와 550°C/10 초의 조건을 포함하는 영역으로 나타났다. 그리고 일정 온도에서 구리 산화물의 생성없이 박막 결정성을 향상시키기 위해서는 앞의 공정범위내에서 허용하는 장시간의 열처

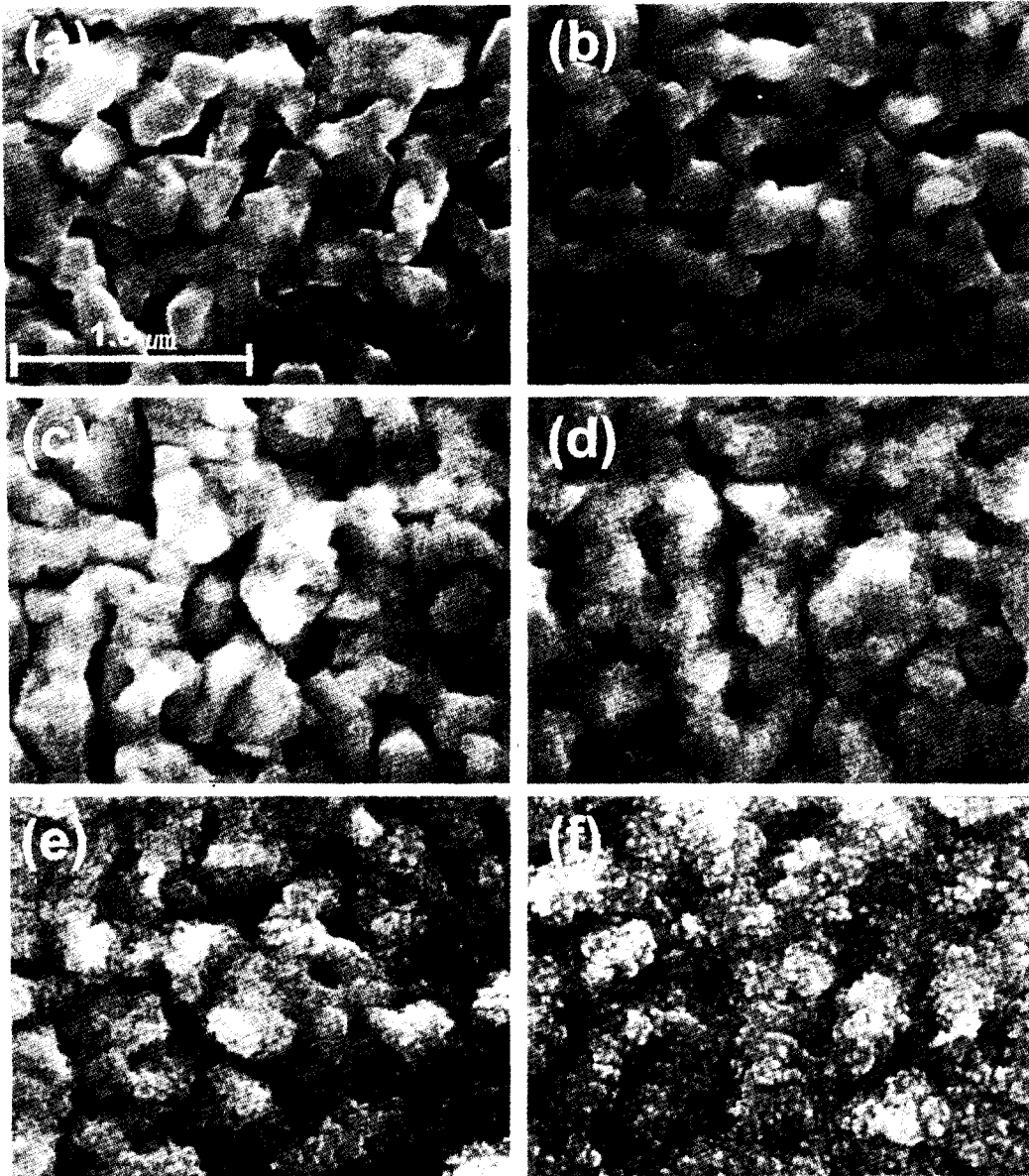


Fig. 7. SEM micrographs of copper films annealed at various conditions: (a) as-deposited, (b) 250°C for 30 s, (c) 300°C for 30 s, (d) 300°C for 90 s, (e) 350°C for 30 s, and (f) 400°C for 30 s.

리 조건이 바람직할 것으로 사료되었다.

4. 결 론

본 연구에서는 (hfac)Cu(VTMS) 전구체로부터 BPSG상에 화학증착된 구리박막을 Ar 분위기하 급속열처리하여 열처리 전후의 박막 특성을 고찰한 결과 다음의 결론을 얻었다.

화학증착후 급속열처리한 구리박막은 박막

결정성의 향상과 함께 (111) 배향이 증가되었으나 전기비저항면에서는 현저한 특성개선이 이루어지지 않았으며, 열처리 시간이 30초로 고정된 경우 300°C가 최적의 열처리 온도인 것으로 판명되었다. 그리고 고온 단시간 또는 저온 장시간 급속열처리 조건에서는 표면산화층이 형성되어 박막의 비저항 증가 및 표면열화의 주요 원인으로 작용하였다. 또한,

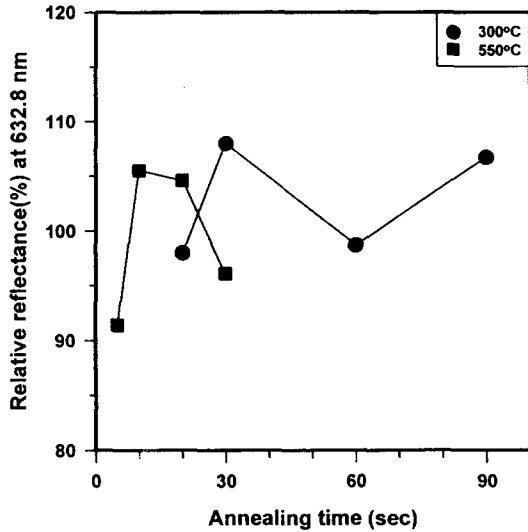


Fig. 8. Effects of annealing time on relative reflectance of Cu/BPSG. Reflectance was calibrated against an as-deposited copper film.

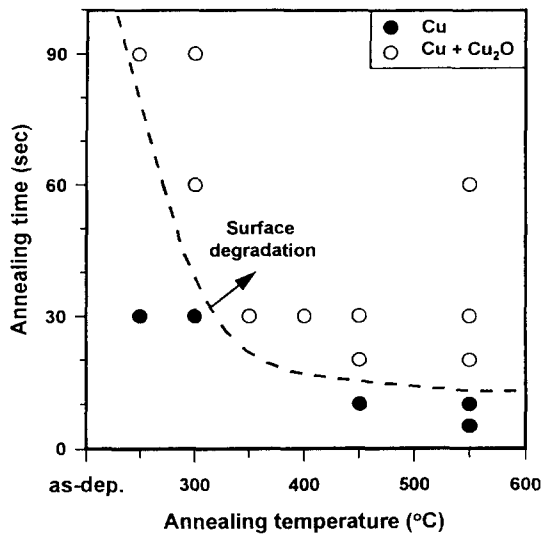


Fig. 9. Process window for post-annealing of CVD-Cu/BPSG by rapid thermal process in an argon ambient.

250-550°C, 5-90 초의 공정조건에서 급속열처리법에 의한 적절한 후열처리 범위는 250°C/80 초 및 550°C/10 초의 조건을 포함하였으며, 구리박막의 효율적인 후열처리를 위해서는 Cu₂O 표면산화반응의 억제가 가장 중요한 것으로 판단되었다.

감사의 글

본 연구는 정보통신부, 통상산업부, 과학기술처에서 공동으로 실시한 차세대반도체 선행 기초기술 연구사업의 일환으로 수행되었습니다.

참고 문헌

1. L. S. White, R. O. C. Blumenthal, and H. McAdams, Proc. Mat. Res. Soc. Symp., VLSI VI, 3(1991).
2. A. E. Kaloyeros and M. A. Fury, MRS Bulletin, 18(6), 22(1993).
3. T. Hara, H. Takahashi, and Y. Ishizawa, J. Electrochem. Soc., 134(5), 1302(1987).
4. T. Ohmi and K. Tsubouchi, Solid State Technol., April, 47(1992).
5. C. Y. Mak, S. Nakahara, Y. Okinaka, H. S. Trop, and J. A. Taylor, J. Electrochem. Soc., 140(8), 2363(1993).
6. H. D. Merchant, J. Electronic Materials, 22(6), 631(1993).
7. Y. T. Kim, C. H. Jun, J. T. Baek, H. J. Yoo, and S. K. Chung, J. Electronic Materials, 24(10), 1413(1994).
8. H. Miyazaki, H. Kojima, A. Hiraiwa, Y. Hamma, and K. Murakami, J. Electrochem. Soc., 139(11), 3264(1992).
9. H. Miyazaki, H. Kojima, A. Hiraiwa, Y. Hamma, and K. Murakami, J. Electrochem. Soc., 141(3), 734(1994).
10. B. C. Johnson, J. Appl. Phys., 67(6), 3018(1990).
11. H. Miyazaki, K. Hinode, Y. Homma, and N. Kobayashi, Jpn. J. Appl. Phys., 35(3), 1685(1996).
12. S. P. Murarka, Proc. Mat. Res. Soc. Symp., VLSI VI, 179(1991).
13. T. Fukada, M. Hasegawa, Y. Toyoda, K. Sato, M. Nunoshita, and H. Kotani, Ext. Abs. 53rd Autumn Meeting, Jpn. Soc. Appl. Phys., 18p-ZR-3(1992).
14. J. Li, Y. Shacham-Diamond, J. W. Mayer, and E. G. Colgan, Proc. VMIC Conference, 153(1991).

15. S. Imai, Y. Yabuuchi, Y. Terai, T. Yasui, C. Kudo, I. Nakao, and M. Fukumoto, *Appl. Phys. Lett.*, 60(22), 2761(1992).
16. J. D. McBrayer, R. M. Swanson, and T. W. Sigmon, *J. Electrochem. Soc.*, 133(6), 1242(1986).
17. Y. Arita, N. Awaya, K. Ohno, and M. Sato, *IEEE IEDM Tech. Digest*, San Francisco, 39(1990).
18. H. W. Piekaar, L. F. Tz. Kwakman, and E. H. A. Granneman, *Proc. VMIC Conference*, 122(1989).
19. J. Li and Y. Schacham-Diamand, *J. Electrochem. Soc.*, 139(4), L37(1992).
20. P. J. Ding and W. A. Lanford, *J. Appl. Phys.*, 75(7), 3627(1994).
21. Y. Shacham-Diamand, A. Dedhia, D. Hoffstetter, and W. G. Oldham, *J. Electrochem. Soc.*, 140(8), 2427(1993).
22. T. Nitta, T. Ohmi, M. Otsuki, T. Takewaki, and T. Shibata, *J. Electrochem. Soc.*, 139(3), 922(1992).