

반도체 실장 기술 Ball Grid Array

韓 丙 濬

亞南産業 技術研究所 製品開發室長

I. 서 론

우리는 최근 급속한 반도체 산업의 성장으로 전자 장치를 사용한 생활 용품의 전성기를 맞이하고 있다. 컴퓨터의 대중화는 물론 이동 통신을 포함한 통신의 확산은 전자 산업 전반에 걸쳐 새로운 idea를 수용한 다양한 제품의 출현을 요구하고 있다. 반도체가 logic과 memory 등으로 나뉘어 제각기 다른 기능을 하고 있으나 그 재료 또는 형상 면에서 크게 다르지 않은 반면 그들을 조합하여 새로운 제품을 만드는 방법은 다양하게 존재한다. 전자 실장 기술은 그 많은 방법 중 시장에서 요구하는 기능의 제품을 값싸고 효과적인 방법으로 정해진 시간 내에 공급할 수 있는 방법을 찾아내는 작업이다.

종래 package의 종류별로는 최종 assembly 방법에 따라 through hole mounting package (또는 pin insertion assembly package)와 surface mounting package가 있으나 생산성의 큰 차로 인해 surface mounting package가 근래에 들어서는 주종을 이루고있다. through hole mounting package의 예를 들면 dual inline package(DIP), single inline package(SIP), pin grid array(PGA) 등이 있고 surface mounting package로는 quad flat package(QFP), small outline package(SOP)와 그들의 두께를 줄인 thin QFP(TQFP), thin SOP(TSOP)가 대표적인 예라 하겠다. 여기서 많은 input/output(I/O) 핀의 수를 수용할 수 있는 것이 QFP인데 0.5mm의 핀 피치가 이미 상용화 되어있고 0.4mm도 개발되어 있다. 하지만 그 이하에서는 생산 공정이나 assembly 과정의 문제가 풀리지 않고 있는 실정이다. 특히 작은 피치의 package는 그가 assembly되는 mother board의 값이 비싸짐과 동시에 package의 운반이나 handling 과정에서 생기는 핀의 손상이 문제거리로 대두되어 왔다. 이 과정에서 보다 외부의 충격에 대해 견고하고 다수의 I/O 핀을 수용할 수 있는 package로서 관심의 대상이 되는 것이 ball grid array(BGA)이다. BGA는 grid array로 나열된

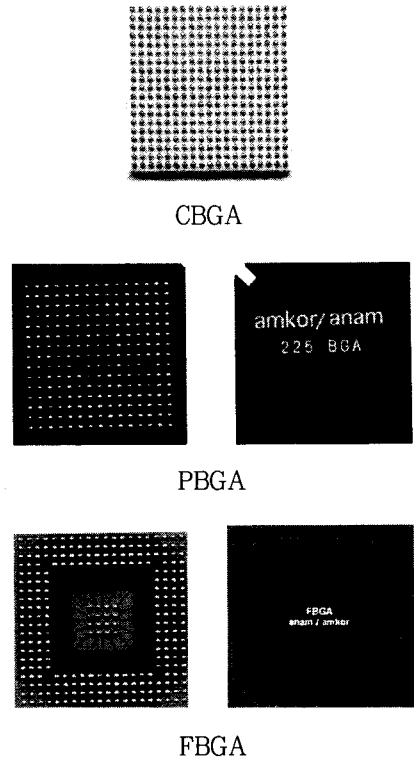
solder ball을 pin으로 사용하는 surface mounting package로 많은 장점을 가지고 있다.

여기서 한가지 지적하고자 하는 것은 BGA가 grid array를 사용하므로 I/O 핀 수의 증가에 따른 수요를 자동적으로 충족시킬 수 있다는 생각이 지금 현재의 기술 수준으로는 옳지 않다는 것이다. 물론 첨단 공법으로 QFP보다 훨씬 많은 I/O 핀을 수용한 BGA를 만들 수 있겠지만 그 BGA에서 연결된 ball을 모두 연결할 수 있는 저가의 mother board 기술이 아직 구현되지 않고 있는 점을 간과할 수 없다. BGA 기술이 아직 오래된 기술이 아니라면 점에서 그 주변 기술이 함께 발전하여 보다 많은 핀을 수용할 수 있는 기술로 발전할 가능성을 기대해 본다.

II. BGA의 개념 및 분류

BGA는 물론 pin grid array에 상대되는 개념으로 pin 대신 solder ball을 사용한 것인데 pin grid array가 미리 pin을 형성한 기판(substrate)을 사용하여 package를 완성하는 데 반하여 BGA는 solder ball을 완성 공정 후에 붙일 수 있다는 이유로 기판이 싸고 대량 생산에 유리하다. BGA는 full array와 partial array를 사용할 수 있는데 그 선택은 반도체 자체의 특성보다는 그 package가 연결되는 mother board에서 선택하는 기술에 더 기인한다고 볼 수 있다.

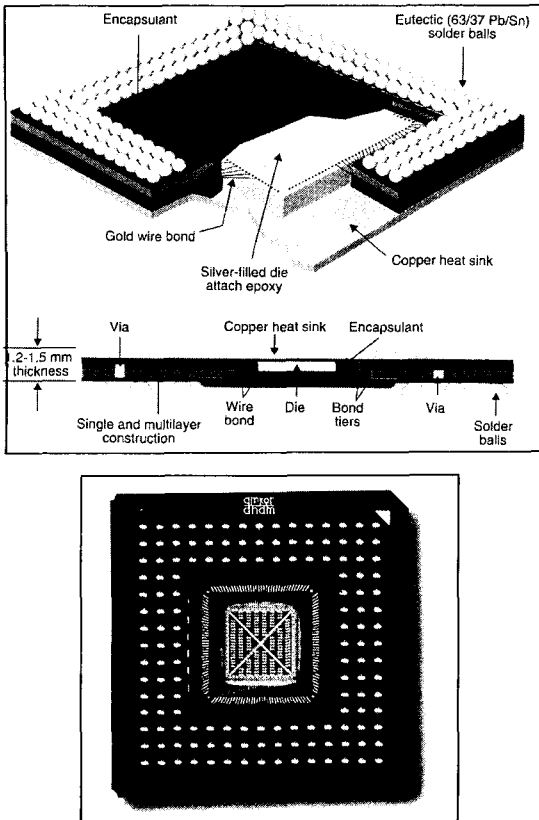
BGA의 기판은 ceramic이나 일반 printed circuit board (PCB) 또는 flexible circuit 등을 이용하는 방법이 제시되고 있다. ceramic을 사용한 경우를 흔히 ceramic BGA (CBGA), PCB를 사용한 경우를 plastic BGA (PBGA)라고 하고 그 중 특히 flexible circuit을 사용한 경우를 flex BGA (FBGA) 또는 film BGA로 이름한다. Fig. 1은 이들의 예를 보여 주고 있다. 또 다른 분류로는 반도체가 ball grid와 같은 평면에 있는지 또는 이면에 있는지에 따라 cavity down 또는 cavity up 형상으로 분류한다. Motorola에서 고안한 OMPA-



(Fig. 1)

CTM은 cavity up의 한 예이며 아남 산업에서 처음 만든 Super BGATM(Fig. 2)는 cavity down의 좋은 예라고 하겠다. 여기서 한 단계 더 나아가면 다수의 반도체를 실장한 multi-chip module (MCM) BGA를 생각할 수 있으며 이미 만들어진 MCM을 다시 실장 하는 방법으로 BGA를 사용하고 있다.

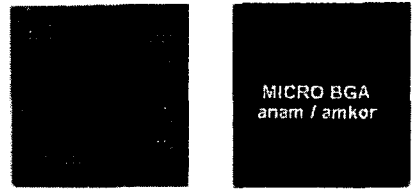
BGA 중 보통 200~300개 정도의 I/O를 갖는 회로는 잘 갖추어진 infrastructure의 덕택으로 싼 값으로 대량 공급될 수 있는 PCB 공법이 유리하다. PBGA에서 회로의 형성은 0.10~0.15mm 넓이의 회로 선과 동일 넓이의 회로 간격(0.2~0.3mm 피치에 해당)이 보통 사용되며 이 방법으로 약 200~300개의 I/O를 ball grid 형식으로 27×27mm 크기의 기판에 형성할 수 있다. 이 PCB 방식은 BGA가 접속되리라 예상되는 기판(보통의 경우 mother board)와 유사한 성질을 갖는 기판



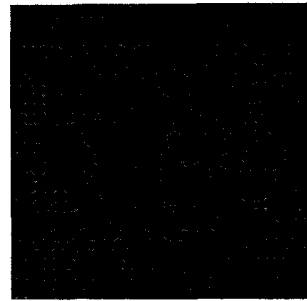
〈Fig. 2〉 아남산업의 Super BGA(Cavity Down Structure)

을 사용하여 assembly의 신뢰성 향상을 가져올 수 있다는 또 다른 유리한 측면을 가지고 있으나 너무 큰(약 0.5mm 이상) 피치를 갖는 plated through hole(PTH)의 한계점과 높은 열에 취약한 재료적 성질 등의 약점을 가지고 있다.

BGA는 보통 1.25mm의 ball pitch를 갖는 것이 널리 쓰이는데 1.5mm 등 몇 가지의 종류가 표준화로 정해져있다. Fig. 3에서 보여주고 있는 것같이 ball pitch를 줄인 변형으로 micro BGA나 flip chip을 이용한 tape BGA (TBGA) 등의 새로운 제품들이 소개되어 있으나 아직 상용화는 되지 않고 있는 실정이다.



MICRO BGA



TBGA

〈Fig. 3〉

III. 재료의 선택 및 기판 형성(Substrate Fabrication)

PBGA는 그 완성 과정에서 wire bonding과 molding 등 고온을 수반하는 공정을 수반하므로 기판재료의 내열성이 요구된다. 이러한 공정들은 보통 180℃ 이상에서 생산성을 가지므로 유리전이 온도가 130℃ 근처인 보통의 에폭시 수지(e.g., FR-4)는 적합한 재료라 할 수 없다. 고려되고 있는 재료로는 polyimide, bismaleimide-triazene (BT) 또는 내열성 에폭시 등이 있는데 polyimide는 가장 높은 유리전이온도(약 230~260℃)를 가지고 있어 유리하나 고가라는 점에서 그 사용이 제한되고 있다. 그러나 polyimide가 그 조성에 따라 BT에 비해 다소(10~50%) 비쌀 수는 있으나 PCB 제조 원가에서 재료가 차지하는 비율이 15% 미만인 점을 감안한다면 전체 기판 원가의 재료 비율 특히 BGA 완성 공정에서 의 그 재료 비율은 미미하다고 할 수 있다. 재료의 선택은 그에 따른

공정의 변화를 수반하는 경우가 많으므로 생산을 계획하는 단계에서 그 장단점을 충분히 고려함이 옳겠다.

앞서 기술한 대로 wire bonding 등을 이용하여 BGA 기판에 반도체를 직접 연결하는 기술을 사용하므로 금속 도체의 표면에 고순도의 금도금이 필요하다. 이는 그 도금 기술 자체도 중요하지만 그 표면의 보관 상태, 세정 방법에도 많은 기술적 배려가 필요하다. 보통의 경우 전해 도금을 사용하나 그 회로의 복잡성에 따라 무전해 금도금을 사용하는 경우도 생기고 있다. 무전해 도금은 전기적 연결(tie bar)이 필요 없어 편리하나 난이한 도금 기술의 채택으로 인한 제품의 일관된 생산에 어려움이 있다. 이러한 문제점들은 회로의 설계와도 떼어 놓고 생각 할 수 없으므로 그 공정과 설계에 긴밀한 이해가 필요하다. 여기서 설계 상 특기할 사항은 BGA가 몇 가지의 존재하는 infrastructure의 조합으로 만들어진 것이라는 사실이며 따라서 BGA를 설계할 때 그의 기능이나 공정상의 생산성만을 고려해서는 안되고 총체적인 안목을 가져야 한다는 것이다. 그 예로 BGA의 크기의 결정에 있어서 완성된 회로와 공정에 필요한 strip의 크기 외에 보통 PCB의 제작 과정에서 상용으로 쓰고 있는 panel의 크기를 고려하여 한 panel 당 최대 숫자의 BGA 기판을 최대의 수율로 생산 할 수 있는 설계를 추구하여야 한다.

PCB 제조 과정에서 생긴 PTH는 그 완성 공정에서 die attach epoxy나 molding compound 등의 불필요한 흐름을 유발하므로 PTH를 solder mask로 막는 방법을 많이 쓰고 있다. 여기서 PTH 내부에 남아 있을 수 있는 여러 화학 용제의 잔여물은 package의 전기적 신뢰성에 영향을 줄 수 있으므로 그의 세정에 세심한 주의가 요구된다. 또한 solder mask는 그 순도는 물론 내열성, 금도금에 관계 된 내화학성, 접합성 등을 고려한 재료의 선택이 중요하다.

IV. 회로의 연결(Interconnection)과 Encapsulation

반도체와 기판의 연결은 wire bonding이 일반적인 방법이나 flip chip connection 등의 방법도 고려되고 있다. 여기서 기판 재료의 선택에 따라 평상시의 최적 wire bonding 온도(220~240°C) 보다 낮은 온도를 적용함으로써 생기는 수율과 생산성의 저하에 대한 보완 기술의 연구가 수반되어야 한다. 특히 wire bonding이 사용되는 경우 die attach epoxy가 bonding pad에 번져 수율을 저하시키는 경우가 있으므로 기판 설계에서부터 공정까지 이의 방지를 위한 세심한 배려가 필요하다.

일단 회로의 연결이 끝나면 그의 보호를 위하여 transfer molding을 하거나 glob top, underfill (flip chip인 경우) 또는 cap을 씌운다. 이 공정은 package에 많은 stress를 유발하므로 그 기계적 성질에 대한 재료와 공정 면에서 고려가 필요하다. 이 중 cap을 씌우는 방법은 stress를 가장 적게 유발하여 유망한 방법이나 생산 자동화에 부족한 개발과 이미 익숙해진 모양과 다르다는 점등은 계속적인 연구를 필요로 한다.

V. Ball Attachment, Singulation 및 Test

package 완성의 마지막 공정인 ball attachment는 이미 형성된 solder ball을 점도가 높은 flux(sticky flux)를 이용하여 붙이고 온도를 solder의 용점까지 높여 ball을 고정시키는 방법(solder reflow)이 주로 쓰이고 있는데 solder paste를 stencil printing기법을 이용하여 입히고 그를 다시 reflow하는 방법도 유력하다. 후자의 경우 선택성이 강한 solder paste를 필요로 하나 그 공급원이 제한되어 있다.

ball attachment에서 중요한 면은 차후의 as-

sembly 공정에서 요구되는 그 최종 평면의 평면성(planarity)이며 이는 BGA 기판 자체의 평면성과 유관하므로 앞서 기술한 PCB 제조 공정, die attach, molding 등과 함께 고려한 기술 개발이 중요하다. 또한 이 공정은 비교적 단순한 공정임에 반하여 고가의 특수 장비를 요구하며 제품의 완성도가 높을 수록 그에 따른 부가 가치의 정도가 높다는 관점에서 높은 수율이 필요한 부분임을 간과할 수 없다. 따라서 잘 못 부착된 ball의 수정 방법 등과 같은 아직 연구 개발이 미진한 부분의 개발이 필요하다 할 것이다.

이미 형성된 ball의 세척 또한 중요한 부분이며 운송 도중 그 ball의 일부가 떨어지는 것을 방지할 수 있는 방법과 근본적으로 ball의 부착 강도를 높이는 방도가 선행되어야 할 연구 과제이다. 이는 다시 설계 기술과 더불어 금도금, flux의 조성 및 부착 공정 등이 수반되는 총체적인 기술의 조합으로서만이 해결이 가능하다. 또한 ball이 형성되는 부분의 solder mask의 형상은 그 package가 mother board에 조립되었을 때 장기적인 신뢰도에 영향을 주므로 그 설계와 제작에서 positive profile을 유지하도록 하여야 한다.

ball attachment 공정이 끝나면 BGA를 strip에서 하나씩 떼어내는 작업을 하는데 생산성에서 유리한 punching 방법을 주로 사용하고 있다. 여기서 punching 중 molding된 epoxy는 물론 solder mask 및 ball 등의 유리(separation) 또는 파손이 생기는데 이것을 검사하는데 많은 비용이 소모될 수 있으므로 신중한 공정과 장비의 설계가 필요하다.

singulation 된 BGA는 그 필요에 따라 test를

하게 되는데 주로 test socket를 사용한다. test socket의 접속 방법도 다양하나 첨예한 pin을 이용해 solder ball을 접촉하는 방법과 기계적 압력으로 접속하는 방법을 주로 사용한다. 하지만 아직도 매우 생산성이 떨어지는 방법들이어서 보다 빠른 속도의 test 방법의 출현이 요구된다.

VI. 결 론

앞에서 논의 한 바와 같이 packaging의 새로운 시도로서 평가되는 BGA는 다양하게 존재해 왔던 다른 종류의 infrastructure를 하나의 완성품으로 조합하려는 시도이며 그에 따라 그의 발전이나 변화의 여지는 다양하다 할 수 있다. 이미 대량 생산이 시작되었으나 생산 공정의 합리화나 부분 조립의 유기화는 많은 발전의 요소를 지니고 있다. 따라서 packaging engineer들의 다 방면을 통한 연구와 보다 넓은 시야와 안목이 중요한 역할을 하는 분야라 하겠다. 현재 이미 언급한 기술 이외에도 많은 제안과 개발이 이루어지고 있으며 그러한 제안의 성패는 과연 그 제안이 얼마나 많은 infrastructure의 다양한 요구를 수용하고 있느냐에 달려있다고 해야 할 것이다. 반도체의 발전에 따른 I/O 숫자, 그의 속도 및 전기적 특성은 물론 PCB 등의 유관 기술의 발전 추이, assembly 공정의 생산 성과 수율, 최종 완성 기기의 사용 추이와 시장 동향 등의 사항 등이 주요 고려할 사항이며 각 infrastructure 간에 발생하는 수율 차에 대한 business 관점의 고려 또한 간과할 수 없는 부분이다.

저자 소개



韓 丙 濬

1959年 8月 15日生

1982年 2月 한양대학교 공학사

1985年 5月 TENNESSEE TECH UNIVERSITY, MS

1988年 5月 COLUMBIA UNIVERSITY, Ph. D.

1985年 10月~1988年 9月 IBM T. J. WATSON연구소

1988年 10月~1996年 2月 AT & T BELL연구소

1996年 2月~현재 아남산업 기술연구소

주관심분야 : 전자 패키징