

TDX-ATM교환기 시스템의 실장기술

宋 圭 夔

韓國電子通信研究所 實裝技術研究室

I. 서 론

시스템 실장(Electronic Packaging)이란 시스템이 요구하는 기능을 실현할 수 있도록 부품과 부품, 회로팩과 회로팩, 서브랙(subrack)과 서브랙, 랙(rack)과 랙 등의 각 단계별로 상호 연결하여 시스템을 구성하고 이의 운용 과정에서 발생하는 열적, 기계적, 전기적, 그리고 화학적 환경하에서 시스템의 기능 저하와 오동작을 방지하여 성능을 보증하며 최적화하는 과정을 말한다. 일반적으로 정보통신 시스템의 성능, 신뢰도, 유지보수성을 결정하는 세가지 요소는 시스템 구조, 반도체 기술, 물리적 분할(Physical Partitioning)이라고 하며 물리적 분할의 기본이 되는 것이 실장 기술이다. 또한 이러한 실장을 위하여 필요한 요소 기술로는 기구장치 구조 설계 기술, 냉각 기술, interconnection 기술, EMI/EMS 대책 기술, 내진동 설계 기술, 소음 대책 기술 등을 들 수 있다.

ATM 교환기는 고도 정보화 사회를 대비하여 구축하고 있는 초고속 정보통신망의 기본이 되는 시스템으로 시스템 throughput이 Tbps급 이상이 되어야 할 것으로 예측하고 있다. 이러한 ATM 교환기는 고속화, 고밀도화, 광대역화, 고신뢰도화를 요구하고 있으며 이러한 현상은 시스템의 소형화, 회로팩 입출력수의 증가, 소모 전력량의 증가, 신호 속도의 고속화, 광섬유 사용의 증가로 나타나고 있다. 이를 만족시키기 위해 TDX-ATM 교환기 실장 방식의 근본 개념을 고속/고밀도 실장, 미래 지향적 실장 기술 적용, 모듈라 개념 및 국제 표준 규격과의 호환성 유지로 하였다. 이러한 개념에 의해 개발된 TDX-ATM 교환기 기구장치는 상용화를 위한 여러가지 시험을 통하여 그 성능이 입증된 후 서비스를 실시할 것으로 기대된다. 본고에서는 시스템 패키징에 실장 요소 기술이 어떻게 적용되는 지를 알 수 있는 예로 TDX-ATM 교환기 시스템의 패키징을 위하여 적용한 기구장치 구조 설계 기술, 냉각 기술, interconnection 기술, EMI/EMS 대책 설계 기술, 진동 및 피로 파괴 대책 설계 기술, 소음 대책 설계 기술 등에 대하여 기술하

고자 한다.

II. 본 문

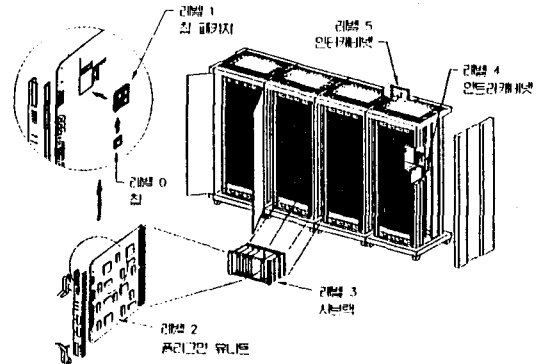
1. 기구장치 구조 설계 기술

기구장치 구조 설계 분야에서 가장 중점 사항은 표준화와 국제 표준 규격과의 호환성 이었다. 표준화에 의한 잇점은 인증된 기본 요소를 이용한 기술적 위험의 감소, 기성품의 사용으로 경제적인 개발, 시스템의 일부는 기계적으로 간주 가능, 다량생산의 경제성으로 인한 가격 하락 유도 등이며 결국 시스템 개발 기간을 단축할 수 있으므로 통신시스템에 사용하는 기구장치 구조는 가능한 한 표준화하였다. 이러한 표준화의 장점은 해외 통신기관들이 고유의 표준 패키징 시스템을 갖도록하였으며 이의 적용을 확대시키고 있다. 표 1은 대표적인 표준화 시스템을 나타내고 있다.

〈표 1〉 해외 통신기관의 표준화 시스템

통신기관	표준화 시스템
AT & T	Fastech [®]
Bellcore	TR Series
NTT	Hi-PAS [®]
Siemens	SIVAPAC [®]
Ericsson	SOFIX [®]

패키징의 단계별 분류는 IEC 917-0의 경우 4 단계로, Handbook of Electronic Package Design의 경우 5단계로 나누고 있으나 AT&T의 경우 6 단계로 분류하며 일반적으로 가장 널리 통용되므로 이 방법을 따랐다. 분류 체계는 그림 1과 같으며, 그 내용은 Zeroth-level Packaging : chip-level interconnection, First-level Packaging : chip package and hybrid circuit, Second-level Packaging : printed wiring circuit card,

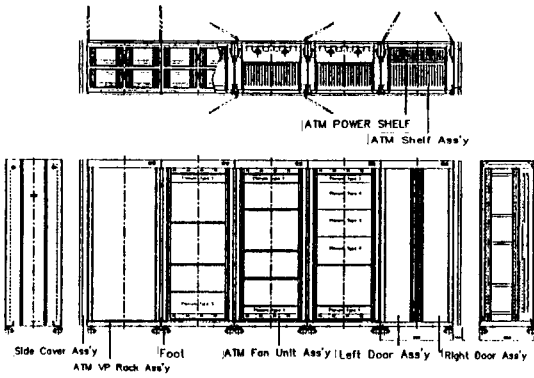


〈그림 1〉 패키징 분류 체계

Third-level Packaging : Backplane(subrack), Fourth-level Packaging : Intercabinet wiring and cabling, Fifth-level Packaging : inter-cabinet connection 등이다.

국제 표준 규격과의 호환성을 위하여 앞에서와 같은 분류 체계에 따라 각 단계의 표준 규격을 조사 분석하였다. 먼저 기구장치에 적용할 길이 단위 체계는 국제적인 추세에 부응하기 위해 하드 메트릭 시스템(hard metric system)을 적용하였고 IEC 917, IEEE Std 1301의 규격을 따르기로 하였으며 IEC 916의 용어 정의를 표준으로 정하였다.

TDX-ATM 랙은 시스템의 interconnection 방식을 edge-to-plane 방식으로 결정함에 따라 북셀프(bookshelf)형의 구성을 취하게 되었고 랙의 구조는 자립 캐비닛형으로 하였다. 랙의 설치 방식은 이중마루(raised floor)에 설치함을 원칙으로 하고 필요한 경우 보통마루(normal floor)에 설치가 가능하도록 하였다. 랙 내부의 급전 방식은 -48V DC와 -48V RTN으로 구성되는 2층의 적층 버스 배아를 통하여 각각의 서브랙(subrack)으로 공급할 수 있도록 하였다. 랙의 프레임은 강판을 절곡하여 용접하는 구조로 하였고 금속면과 금속면이 접촉하여 전기적 불연속이 발생하는 부위는 표면처리를 니켈 도금하여 도전성과 내부식성을 양호하게 하였다. 랙의 외곽 치수는 IEEE Std 1301과 1301.1의 SU(1SU=25mm) 개념을 도입하여 설계하였고 랙의 높이는 인간공학적 측면을 고려



〈그림 2〉 TDX-ATM 랙의 전체 조립도

하여 1,800mm로 하였으며 전체 실장 높이는 66 SU(1,650mm)로 I형 서브랙(18SU) 2단, II형 서브랙(12SU) 2단, 냉각 팬 유니트(3SU) 2단이 동시에 장착될 수 있다. 그림 2는 TDX-ATM 랙의 전체 조립도를 나타낸다.

교환기 시스템의 표준 회로팩을 실장하기 위한 서브랙의 설계도 IEEE Std. 1301과 1301.1의 규

격을 따랐으며 시스템 서브랙은 18SU용과 12SU용의 2종류로 하였고 시스템 서브랙 외에 백플레인인 후면부에 장착되는 DC/DC 컨버터용 서브랙, ATM 물리층 카드 서브랙이 있다. 회로팩이 서브랙에 실장될 때 커넥터의 삽입력(insertion force)은 18SU의 경우 50kg 이상이 작용하여 백플레인에 휨을 발생시킬 수 있으므로 백플레인의 후면부에 수평 방향의 보강대를 설치하였다. 또한 과도한 삽입력과 하중은 서브랙과 랙의 변형을 야기시킬 수 있으므로 FEM 상용 코드를 이용하여 강도 해석, 변형 해석 등의 구조 해석을 실시하고 이 결과를 설계에 반영하였다. EMI/EMS 내성 강화를 위하여 서브랙의 상하부에는 다공판(perforated plate)을 설치하고 측면부의 알루미늄 압출재는 니켈 도금하였다. PBA Guide Rail에는 ESD Contact을 설치하여 ESD 방지 대책을 수립하였고 랙 내부에서는 ESD용 접지와 프레임 접지를 분리하였다. 표 2는 랙과 서브랙의 외곽 치수를 나타낸다.

〈표 2〉 랙과 서브랙의 치수

(단위 : mm)

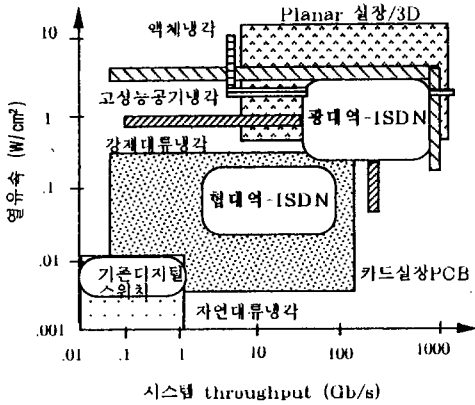
구 분	높 이	폭	깊 이	비 고
랙	1,800	800	600	
서브랙 I형	450	625	300	18SU 기준
서브랙 II형	300	625	300	12SU 기준
냉각 팬 유니트	75	625	475	

2. 냉각 기술

열설계를 위한 인자로는 발열 밀도, PBA 간격, 부품 배치 형상, PBA 적층 높이(서브랙 수) 등이다. 시스템에 대한 냉각 방식은 이와 같은 인자와 시스템의 허용 온도, 시스템의 외형 치수 제한, 시스템 환경 조건 등을 고려하여 자연대류, 강제대류, 공기분사 냉각, 전도 냉각, 접촉식 액체 냉각, heat pipe 냉각 등 각 시스템에 적절한 냉각 방식을 결정한다. 그림 3은 통신시스템의 시스템 throughput과 열유속을 나타내며 Tbps급 대용량

ATM 교환기의 경우 현재 상용 교환기 보다 약 10배의 전력을 소모하여 CO 마다 약 500~1000kW에 달할 것으로 예측하고 있다.

TDX-ATM 교환기의 경우 회로팩의 발열량은 30W~90W 정도로 예상되며 이는 0.028W/cm²~0.085W/cm²로 환산할 수 있고 이것들은 공기에 의한 강제대류 냉각 방식의 냉각 가능 범위인 0.02W/cm²~0.25W/cm²의 범위내에 존재한다. 따라서 시스템의 냉각 방식은 팬을 이용한 강제공냉 방식을 기본으로 하며 랙의 상부와 하부에 냉각



(그림 3) 통신시스템에서의 열유속

팬 유니트를 설치하였다. 냉각 팬 유니트는 각 모듈마다 3개의 DC 팬이 설치되어 있고 이러한 모듈이 4개가 실장되며 각 모듈은 플러그인(plug-in) 타입으로 설계되어 있다. 시스템이 완성되기 이전에 냉각 성능을 예측하는 것은 시스템의 신뢰도 측면에서 매우 중요한 일이며 이를 위하여 회로팩당 전력 소모량이 큰 회로팩과 해당 랙에 대하여 열해석을 실시하였다. 냉각 성능을 예측하는 방법은 실험에 의한 방법과 컴퓨터 시뮬레이션을 동시에 실시하였고 열설계의 목표는 교환기의 운용 환경 조건중 단기 조건인 2~50°C 상태를 랙의 입구 온도로 했을 때 출구 최대 온도가 70°C 이하를 유지하도록 하였다. 시스템의 냉각 해석을 실험적으로 정확히 수행하기 위하여는 회로팩이 형성하는 채널내 냉각 공기의 유속 분포를 정밀하게 측정해야 하며 특히 부품 표면에 인접한 부분에서의 유속은 매우 중요한 냉각 설계 요소이므로 풍동과 LDV(Laser Doppler Velocimetry)를 이용하였다. 실험적 냉각 해석의 문제점을 해소하기 위해 활용한 컴퓨터 시뮬레이션은 상용 CFD(Computational Fluid Dynamics) 코드인 Fluent, Flotherm, Phoenix를 이용하여 유동장과 온도를 구하였고 고발열 회로팩 및 부품의 열해석에 응용하였다.

MCM(Multi-chip Module)등의 고발열 부품 냉각은 기존의 단순 공기 냉각으로 열관리가 불가능할 것으로 예상되어 이를 대비하기 위해 2상 밀폐

형 heat pipe package를 개발하였다. 개발된 heat pipe package의 특징은 발열체가 있는 증발부와 방열부가 있는 응축부 간에 매우 긴 수송 구간이 있고, 증발부에서는 비대칭적으로 열을 받는 것이다. 냉각 성능 시험 결과 부품 발열 밀도 5W/cm², 증발부의 최대 표면 허용 온도 75°C가 가능하였다.

3. Interconnection 기술

TDX-ATM 교환기의 interconnection 방식은 edge-to-plane 방식이며 표준 회로팩 커넥터는 2mm 피치의 grid를 갖고 있다. 표준 회로팩의 종류는 3종류이며 크기는 IEC-917와 IEEE Std. 1301의 규격을 따랐고 표 4는 크기를 나타내고 있으며, 표준 백플레인은 7종으로 구성되어 있다. PCB의 재질은 난연성 UL-94 V0의 에폭시 글라스 FR-4를 사용하였고 임피던스 정합(impedance controlled) 다층 기판이다. 회로팩의 실장 간격은 30mm 혹은 30mm의 정수배로 표준화하여 랙 상하간의 공기 흐름을 원활히 함으로써 냉각 효율을 높이도록 하였다. 백플레인 상에서의 interconnection은 백플레인의 패턴을 이용하고 백플레인간의 interconnection은 케이블 커넥터가 장착된 케이블을 이용하도록 하였다.

회로팩 커넥터의 선정을 위하여 전기적 특성으로 특성 임피던스, 캐패시턴스, 접촉저항, 핀당 전류 밀도, 누화(cross-talk), 전파 지연(propagation delay), 반사 손실(reflection loss), EMI 방지책 등을 검토하였고, 기계적 특성으로는 핀간 피치, 열(row) 수, 형상 치수, PCB hole layout, tail length, 접촉 길이(mating length), 삽입력(insertion force), 탈착력(withdrawal force), PCB hole 데이터, 부식 특성 등을 검토하였다. 선정된 커넥터는 male, female의 2 piece형으로 회로팩에 female 커넥터가 그리고 백플레인에 male 커넥터가 장착되는 reversed 커넥터이다. 또한 press-fit 방식을 적용하여 납땀시 발생하는 열충격 및 변형, 세척, 오염 문제를 제거하였다. 백플레인에 전원이 공급된 상태에서도 회로팩의 장탈착이 가능하도록 FMLB(First-make Last-break)을 갖도록 하였고 회로팩의 장착시 접속되는 순서는 4단계로 전원

〈표 4〉 표준 PCB 크기

(단위 : mm)

구분	기준 높이	높이	깊이	두께	비고
I형	18SU	415	288	2.0	스위치 블럭
II형	12SU	265	288	2.0	망동기, 가입자, 프로세서, PSTN 정합모듈
III형	6SU	115	138	2.0	ATM 물리층 카드, 전원패

접지용 핀, 전원용 핀, 신호 접지용 핀, 그리고 마지막으로 신호용 핀이 접속되도록 하였고 회로패를 탈장할 때는 역순이 되도록 하였다. 표 5는 각 기능별 핀의 길이를 나타낸다.

〈표 5〉 커넥터 핀의 길이

(단위 : mm)

커넥터 핀의 종류	핀 길이
Power Return Ground용 pin	14.2
Power용 pin	12.7
Signal Ground용 pin	11.2
Signal용 pin	9.7

4. EMI/EMS 대책 설계 기술

ATM 교환기의 전송 속도가 고속화되고 선간 밀도가 증가됨에 따라 시스템은 EMI/EMS 문제에 더욱 취약하게 되고 각국이 EMI 뿐만 아니라 EMS에 대한 규제를 더욱 강화함에 따라 EMI/EMS에 대한 대책은 실장 기술에서 필수적이 되었다. 더욱이 EMI/EMS 대책 설계는 제품이 설계 단계에서 생산 단계로 진행될수록 해결에 소요되는 경비는 기하급수적으로 증가하므로 가능한 한 설계 초기에 대책을 강구할 필요가 있다. 기구장치 분야에서 전자파 대책 기술은 차폐(shielding), 접지(grounding), 여파(filtering)가 일반적으로 사용되며, 이의 해결 방법으로는 기구장치의 구조, 재질의 선정, 표면처리 방법 및 부품의 선정 등이 있다.

시스템의 차폐 성능 향상을 위하여 가능한 한 전 영역에서 전기적 연속성이 유지되도록 하였고 필수적인 불연속은 도파관 효과를 갖도록 설계하여 전자파가 외부로 방사되거나 외부로부터 유입되는 것을 막았다. 랙을 포함한 모든 기구장치에서 환기용 개구, 유지보수 판넬, 커버의 틈새, 케이블 입

출용 개구 등 개구의 크기와 갯수를 최소화 하였다. 개구와 전자파 유출은 개구의 공극율에 비례하나 개구가 필요한 경우 가능하면 작은 개구를 가공하였다. 금속의 접촉 부분은 상호 전기, 화학적으로 정합될 수 있도록 동일한 종류의 도금을 하여 전기화학적 부식을 방지하였다. 또한 도전성 도료 및 도장에 대한 표면처리의 전기적 성능 평가 방법으로 비저항, 표면저항을 측정하고 전자기적 물성과 전자파 차폐 효과와의 관련성 그리고 전기화학적 부식 시험에 의한 부식 특성을 비교 평가하여 전후면 도어와 측면 커버의 각 접촉면은 도전성과 내부식성이 좋은 니켈 도금을 하고 EMI 가스켓으로 전기적 접촉을 유지하였다. 플라스틱과 같은 부도체는 전자파 차폐에 적절하지 못하므로 가능한 사용을 억제하였고, 특히 PBA stiffener의 알루미늄에 도전성 도금을 하고 stiffener간의 틈새에는 EMI finger stock을 부착하여 전자파의 누출을 억제하였다. 접지는 EMI 측면에서 가장 기본적인 대책이며 접지가 잘못 될 경우 EMI 문제를 야기시킬 수 있으므로 신호, 전원, ESD, 프레임의 접지를 분리시켜 EMI가 신호선으로 유기되는 것을 방지하였다. 랙의 프레임과 도어, 측면 커버는 공통 접지면의 형성을 위하여 편조형 접퍼(braided jumper)를 이용하여 접지하였다. 모든 배선은 배선이 만드는 루프와 케이블의 길이를 최소화하였고, EMI원(source)이 될 수 있는 교류 전원선의 랙내 유입을 방지하기 위해 랙의 조명장치를 설치하지 않았다. ESD 방지 대책을 위하여 회로패에 ESD strip을 두고 이것이 guide rail support에 있는 ESD contact과 자동으로 접속되도록 하였다.

5. 진동 및 소음 대책 설계 기술

TDX-ATM 교환기는 발열밀도의 증가로 인하여

냉각용 팬을 사용하므로 이는 진동과 소음의 발생 원인이 되고 있다. 랙과 서브랙에 공진 현상이 발생하면 구조물 연결부의 기계적 강도를 약화시키고 증폭된 진동이 회로팩에 전달되어 실장된 부품에 파괴를 발생시킬 수 있으므로 FEM 상용 코드인 ANSYS를 이용한 진동 해석과 가진기능의 진동 시험장치를 이용한 진동 시험을 실시하고 설계에 반영하여 질량체 간에 공진을 방지하도록 하였다. 표 6은 PCB의 고유 진동수를 나타낸다.

〈표 6〉 PCB의 고유 진동수

구 분	고유 진동수(Hz)			
	1st	2nd	3rd	4th
Bare Board	44.3	73.2	91.1	105.2
Bare Board with Mass	32.5	57.2	108.5	126.2

시스템에 사용되는 팬의 최대 회전 속도가 2,400rpm일 경우, 39Hz 정도의 가진원이 되며 팬 유니트의 진동값은 5mg, 또한 회로팩의 진동값은 최대 42.7mg로 나타났으며, 이는 일반적인 통신장비의 진동시험 가속도값인 0.1g에 비하여 매우 적은 값으로 진동에 대하여는 안정적인 구조를 하고 있다.

냉각팬에 의해 발생하는 소음은 시스템 운용자에게 소음 공해를 유발시킬 수 있다. ATM 교환기의 소음 방지를 위하여 저소음 특성을 갖는 팬을 선정하였고 팬 유니트 케이스와 공기와의 마찰 부분을 줄여서 마찰음을 적게 하였다. 또한 팬의 회전수가 소음에 직접적인 영향을 끼치므로 시스템의 냉각에 필요한 정확한 정압과 풍량을 계산하여 팬 용량을 결정하였고 팬이 랙의 출구 온도에 따라 속도를 가변할 수 있도록 하였다. 표 7은 교환기의 소음도를 나타낸다.

〈표 7〉 교환기의 소음도

구 분 \ 규 격	Bellcore (TR-EOP-000063)	한국통신 (환경관리기준)
측정 위치	장비로부터 0.61m 바닥으로부터 1.52m	장비로부터 1m 바닥으로부터 1.5m
기준치	개별 장비: 60dBA 설비 전체: 75dBA	설비 전체: 75dBA
암소음	48	48
개별 장비	55	54
설비 전체	62.5	61

III. 결 론

본고에서는 TDx-ATM 교환기 시스템의 실장 기술에 대하여 간략하게 알아보았다. 일반적으로 실장 요소 기술이라고 하는 구조 설계 기술, 재료 선정, 냉각 기술, interconnection 기술, EMI/EMS 대책 설계 기술, 진동 및 소음 대책 설계 기

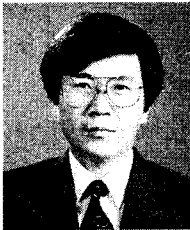
술들이 시스템 패키징 과정에서 적용되는 예라고 할 수 있다. 즉, 과거의 N-ISDN용 교환기 시스템이 구조 설계 측면을 강조하였다면 TDx-ATM 교환기에서는 구조 설계 외에 냉각, interconnection, EMI/EMS, 진동 및 소음에 관한 분야가 소홀히 할 수 없음을 알 수 있다. 이러한 현상은 시스템이 고속화, 고밀도화, 고신뢰도화로 진행될 경우 더욱 뚜렷할 것으로 예상된다. 시스템 개발 초기에 작성된 실장 방식 요구 조건과 패키징 표준화에 따

라 개발이 수행되었고 실장 성능에 대한 시험 평가 결과가 초기의 요구 조건을 만족하고 있음을 알 수 있었다. 향후 예상되는 Tbps급 시스템의 실장을 위하여 10W/cm²급 냉각 기술, metallic-optical 혹은 optical interconnection 기술, 10GHz 대역까지의 EMI/EMS 대책 기술, 그리고 MCM 실장 기술 등에 대한 집중적인 연구가 이루어져야 할 것이다.

참 고 문 헌

- [1] M. Pecht, *Handbook of Electronic Package Design*, Marcel Dekker, pp. 1-5, 1991.
- [2] 송규섭, 통신시스템 기구장치 표준화 연구, KEPCON'95, pp. 159-170, 1995
- [3] 김원태, ISDN 정보통신시스템에서의 열관리 및 전자부품실장 냉각기술, 대한기계학회지, Vol.36, No.4, pp. 351-364, Apr.1996
- [4] S.M.Ambeker외, Systems Packaging, AT & T Technical Journal, Vol.66, Issue4, pp. 413-427, Jul./Aug.1987.
- [5] K.C.Young외, Physical Design Issues for Very Large ATM Switching System, IEEE Global Telecommunications Conf. '90, pp.1590-1593, 1990.
- [6] 송규섭, ATM 교환기 기구장치 기술, 초고속 정보통신을 위한 HAN/B-ISDN 워크샵, pp.237-248, Nov.1995
- [7] H.W.Ott, Noise Reduction Techniques in Electronic Systems, 2.nd Ed, JW&S, pp. 185-198, 1989.

저 자 소 개



宋 圭 燮

1957年 5月 21日生

1981年 2月 釜山大學校 機械工學科 學士

1993年 8月 全北大學校 電氣工學科 碩士

1983年 3月

韓國電子通信研究所 入所

1995年 2月

實裝技術研究室長

주관심분야 : 패키징 기술, EMI/EMS 기술, 고속 고밀도 interconnection 기술