

세로 검은 줄무늬가 없는 전하 결합 소자의 설계

박 용[†] · 이 영 희^{††}

요 약

세로 검은 줄무늬는 전하 결합 소자 결점의 하나이다. 세로 검은 줄무늬는 수직 전하 전송부에서 수평 전하 전송부로 넘어가지 못하는 신호 전하량에 의하여 나타난 것이다. 신호 전하의 불완전한 전송은 수직-수평 채널 경계 영역 구조에서 좁은 폭 효과에 의하여 발생한 전위 장벽 때문이다. 세로 검은 줄무늬는 저 조도하에서 전하 전송 효율이 99.2% 이하로 전송될 때 나타난다.

본 논문은 새로운 수직-수평 채널 경계 영역 구조를 전위 장벽이 발생하지 않도록 부채꼴 형태로 설계 제작하여 세로 검은 줄무늬를 제거하였다.

Design of a Charge-Coupled Device without Vertical Black Stripes

Yong Park[†] · Young Hee Lee^{††}

ABSTRACT

The vertical black stripe is one of the defects in a charge-coupled device(CCD). Vertical black stripes are caused by some signal charges which fail to transport from the vertical CCD region to the horizontal one. The defective transport of signal charges originates in the potential barrier with the narrow width effects in the vertical-horizontal interface structure. The vertical black stripes show up when the charge transfer efficiency is less than 99.2% under the low illumination condition.

In this research, we designed and developed a new vertical-horizontal interface structure of a delta type, thus making it possible to eliminate the vertical black stripes.

1. 서 론

오늘날은 멀티 미디어의 발달로 영상 소자의 사용 분야가 매우 다양하게 되었다. 영상 소자 가운데 하나인 전하 결합 소자는 1970년부터¹⁾ 계속적인 발전을 거듭하여 오늘날에는 많은 분야에서 사용하고 있으며 그 응용 범위는 광학을 필요로 하는 곳이면 어떠한 분야라도 이용할 수 있는 소자이다. 화상 정보

입력, 영상 정보 처리 등을 위한 필수 소자로 발전하고 있는 전하 결합 소자는 교육, 산업, 전기, 전자, 건축, 의학 등 여러 분야에 걸쳐 사용하고 있다. 예를 들면 캠코더, 비디오 도어 폰, 감시 카메라, 디지털 스틸 카메라, 팩시밀리, 스캐너, 내시경, 화상 전화 등이다. 이러한 전하 결합 소자는 광학 특성을 포함하고 있기 때문에 다른 소자와 다른 특이한 현상이 있다.

전하 결합 소자는 영상 신호를 전기적인 신호로 변환하여 보여주는 영상 소자이다. 전하 결합 소자는 영상 소자이기 때문에 화상 결합에 대해서는 매우 취약하다. 이러한 화상 결합은 멀티미디어에서 영상 입

† 정 회 원: 단국대학교 전자공학과

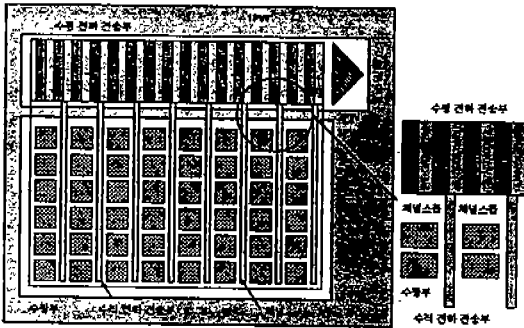
†† 논문접수: 1997년 1월 27일, 심사완료: 1997년 3월 17일

력 단계부터 문제를 안고 있는 중요한 결함으로 많은 문제를 일으킬 수 있다. 전하 결합 소자에서 나타나는 화상 결함¹²⁾은 어두운 상태에서 나타나는 아주 작은 흰 점, 빛이 있는 상태에서 나타나는 흰 점, 검은 점, 가로와 세로 방향으로 나타나는 흑/백 줄무늬, 각 화소의 비균일성, 이전 신호가 남아 나타나는 잔상, 원하지 않는 빛이 스며들어 화면이 얼룩져 보이는 얼룩, 주위가 퍼져 보이는 번짐, 바탕 잡음 등이 있다.

본 논문에서는 많은 결점 가운데 화면에 나타나는 세로 검은 줄무늬를 제거한 전하 결합 소자를 설계 제작하였다. 이는 전하 결합 소자에서 중요한 결점 가운데 하나로 수직과 수평 전하 전송부 경계 영역의 채널 형성 구조에 따라 발생한다.

2. 전하 결합 소자에서 세로 검은 줄무늬

전하 결합 소자는 (그림 1)에서와 같이 수광부, 수직 전하 전송부, 수평 전하 전송부와 신호 검출부로 구성되어 있다.



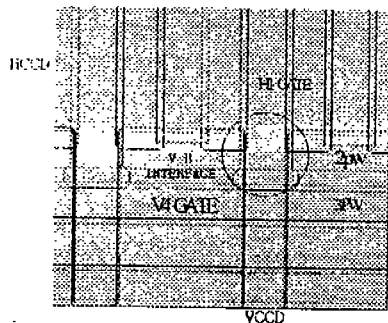
(그림 1) 전하 결합 소자의 구성도
(Fig. 1) Diagram of CCD

영상 신호가 전하 결합 소자에 입사하면 먼저 수광부를 통하여 빛을 흡수한다. 그리고 이 영역에서 광전 변환을 하여 전기적인 신호로 바꾸게 된다. 이러한 전기적인 신호는 수광부에서 수직 전하 결합 소자(VCCD) 전송부로 넘어간다. 수직 전하 결합 소자 영역에서는 각 게이트 전극에 가하는 클럭 신호 전압에 의하여 수평 전하 결합 소자(HCCD) 전송부로 이동한다. 수평 전하 결합 소자 영역에서도 각 게이트 전

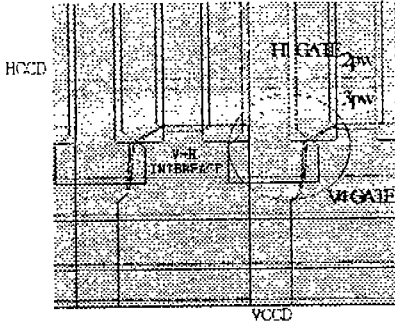
극에 가하는 클럭 신호 전압에 의하여 신호 전하가 이동한다. 이와 같이 전송된 신호 전하는 신호 검출부에 의하여 각 수광부에서 받아들인 신호 전하의 양을 전기적인 신호로 바꾸어 검출하게 된다. 그리고 이 신호를 시스템에서 데이터 프로세싱을 거쳐 모니터 화면에 보여주게 된다. 이처럼 동작하는 전하 결합 소자에서 세로 검은 줄무늬는 화면의 위에서 아래까지 연속적인 검은 선으로 보이는 것으로 수광부에서 받아들인 신호 전하를 수직 전하 전송부에서 수평 전하 전송부 영역으로 전송할 때 수직-수평 경계 영역의 채널 형성 구조(그림 1)에서 O 영역)에 의한 영향으로 나타난다. 이 영역은 화소와 달리 수광부가 없이 채널 양쪽이 채널 스톱 이온 주입으로 형성되어 있다. 그리고 수직-수평 경계 영역은 소자 특성 향상을 고려하여 두개의 P-WELL이 약간의 간격을 갖고 나누어 형성되어 채널 영역 내에서 좁은 폭 효과¹³⁾와 같은 영향을 받게 되어 있다. 이 좁은 폭 효과에 의하여 수직-수평 경계부 영역 내에는 약간의 전위 장벽이 형성되어 수직 전하 전송부에서 수평 전하 전송부로 원래의 신호 전하량이 99.2% 이상 전달되지 못하고 아주 적은 양이 남게 된다. 이 양은 전하 결합 소자가 동작할 때 전위 장벽에 의하여 수직 전하 전송부 전체에 영향을 주게 되어 화면에 수직으로 검은 줄이 나타난다.

3. 설계 및 시뮬레이션

(그림 2)는 전하 결합 소자의 종래 구조¹⁴⁾이고 (그림 3)은 새로 설계한 구조의 레이아웃이다.



(그림 2) 종래 구조의 레이아웃
(Fig. 2) Layout of conventional structure

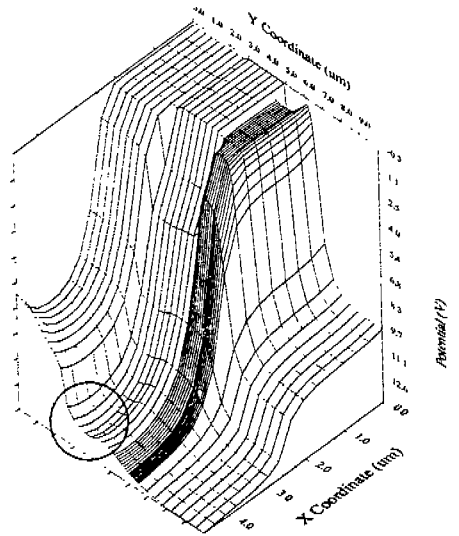


(그림 3) 새로운 구조의 레이아웃
(Fig. 3) Layout of new structure

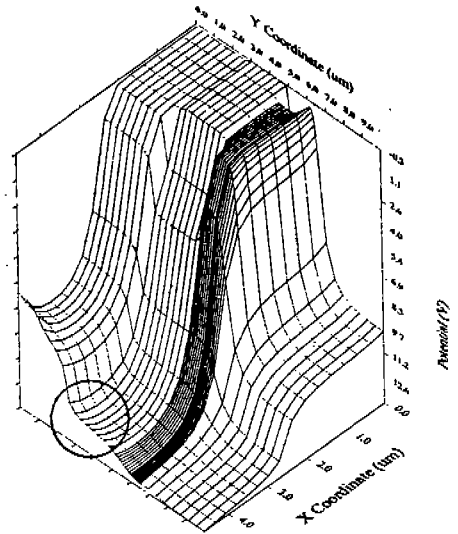
종래의 구조에서는 P-WELL이 수직-수평 경계 영역에서 나누어 졌으며(2PW(2번째 P-WELL)과 3PW(3번째 P-WELL)) 채널의 양쪽은 채널 스톱 영역으로 형성되어 신호 전하가 이동하는 채널의 폭이 일정하게 되어 있다. 그러므로 수직-수평 경계 영역은 수직 전하 전송부에서 수평 전하 전송부로 넘어가는 신호 전하의 이동 통로가 P-WELL이 나누어지기 전까지 일정하게 유지되다가 P-WELL이 나누어진 영역에서 넓은 채널 상태가 된다. 이는 P-WELL의 농도가 낮아 채널 전위가 높아지기 때문이다. P-WELL이 나누어진 영역을 지나면 다시 채널의 폭은 좁아진다. 이때 좁은 폭 효과가 나타나게 되는 것이다. 이처럼 채널의 폭이 넓어지다가 좁아지면서 수직-수평 경계 영역에서 전위 장벽이 형성되어 신호 전하가 완전히 이동하지 못하여 새로 검은 줄무늬로 나타난다.

(그림 3)은 이를 해결하고자 설계한 새로운 구조이다. 수직-수평 전하 전송부 경계 영역에 있는 P-WELL을 수평 전하 전송부 영역에 형성하였다. 그리고 수직-수평 전하 전송부 경계 영역에 좁은 폭 효과에 의한 전위 장벽이 생기지 않도록 수직 전하 전송부 채널의 마지막 게이트(수직-수평 경계 영역의 V4 게이트 전극은 수직 전하 전송부의 마지막 전극으로 신호 전하를 수평 전하 전송부로 넘기는 역할을 한다.) 부분에서 신호 전하가 이동하는 방향으로 채널의 폭을 점점 크게 하여 부채꼴 모양으로 설계하였다.

(그림 4)와 (그림 5)는 3-D CCD 시뮬레이터인 SPECTRATM를 이용하여 전하 결합 소자를 수직 전송부에서 수평 전송부 방향으로 3차원으로 시뮬레이



(그림 4) 종래 구조의 3차원 채널 전위 분포
(Fig. 4) 3-D channel potential distribution of conventional structure



(그림 5) 새로운 구조의 3차원 채널 전위 분포
(Fig. 5) 3-D channel potential distribution of new structure

션한 채널 전위이다.

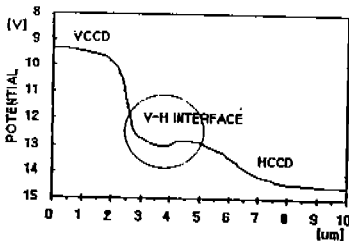
(그림 4)와 (그림 5)에서 ○ 영역의 전위 분포가 다

른 것을 알 수 있다. 종래의 구조에 대한 (그림 4)를 보면 채널 스톱 이온 주입과 P-WELL에 의한 영향으로 수직 전하 전송부에서 수평 전하 전송부 영역으로 신호전하가 이동하는 수직-수평 경계면 영역에 약간의 전위 장벽이 생긴 것을 볼 수 있다. 이러한 전위 장벽은 수직 전하 전송부에서 수평 전하 전송부로 신호전하가 넘어갈 때 원래의 신호 전하가 완전히 넘어가지 못하고 적은 양의 신호 전하가 남아있게 된다. 따라서 원래의 화소에 있던 신호 전하는 100% 신호를 전달하지 못하여 세로 방향으로 형성된 수직 전하 결합 소자에 영향을 미쳐 세로 검은 줄무늬가 나타난다.

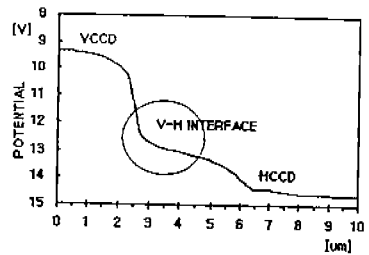
(그림 5)는 채널의 좁은 폭 효과가 나타나지 않도록 수직-수평 경계 영역을 부채꼴로 설계하였다. 그러므로 신호 전하가 이동하는 방향으로 채널의 폭을 넓혔기 때문에 신호 전하가 이동하면서 채널은 넓어지고 또한 채널 전위도 같이 커지게 된다. 이와 같은 특성 개선으로 수광부에서 받아들인 신호 전하가 수직 전하 전송부에서 수평 전하 전송부로 완전히 이동할 수 있어 세로 검은줄이 나타나지 않았다.

(그림 6)과 (그림 7)은 채널에 대한 1차원 전위 분포를 나타낸다. 종래의 구조는 수직 전하 전송부에서 수평 전하 전송부로 신호 전하가 넘어가는 수직-수평 경계면 영역에서 $6.9kT/q (=0.1787V)$ 의 전위 장벽이 생긴 것을 알 수 있다. 이것은 채널 스톱 영역과 2개의 P-WELL 그리고 일정한 채널 폭에 의하여 좁은 폭 효과와 같은 영향이 나타난 것이다.

(그림 7)은 새로운 구조에서 채널에 대한 1차원 전위 분포로 신호 전하가 수직 전하 전송부에서 수평 전하 전송부로 이동하는데 수직-수평 경계면 영역에서 어떠한 전위 장벽도 생기지 않음을 알 수 있다.

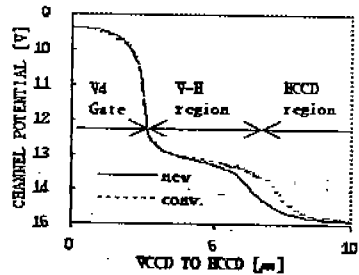


(그림 6) 종래 구조의 1차원 전위
(Fig. 6) 1-D potential of conventional structure



(그림 7) 새로운 구조의 1차원 전위
(Fig. 7) 1-D potential of new structure

세로 검은 줄무늬는 좁은 폭 효과가 나타나지 않도록 P-WELL을 수평 전송부 영역 안으로 이동하여 형성한 경우에도 나타난다. (그림 8)은 수직 전하 전송부의 V4게이트의 모양이 채널 전위에 미치는 영향을 시뮬레이션 한 것이다.



(그림 8) 수평-수직 경계 영역의 모양에 따른 채널의 전위
(Fig. 8) Channel potential vs. shape of vertical-horizontal region

기존 구조와 같이 채널의 폭이 일정할 때(conv)와 새로운 구조인 부채꼴 모양으로 설계하였을 때(new)의 채널 전위이다. 기존처럼 채널의 폭이 좁으면 수직 전하 전송부에서 수평 전하 전송부로 신호를 전송하기 위한 전하 결합 소자의 동작 주파수가 높기 때문에 수직-수평 경계 영역에서 신호 전하의 전송 효율이 떨어져 종래와 같은 세로 검은줄 현상이 나타난다. 본 논문에서는 신호 전하의 진행 방향으로 채널의 폭을 부채꼴 모양으로 넓혀 주어 세로 검은줄 현상을 완전히 제거하였다. 레이아웃에서 보듯이 수직 전송부는 4위상 클럭(4 Phase clock)으로 동작하므로 수직 전송부의 맨 마지막 V4 게이트 영역보다 더 넓

히고 경계 영역이 끝나는 영역도 더 넓게 확장하였다. 이는 좁은 채널 영역을 점점 더 넓게 만들어 채널의 전위를 증가시켜 전하 이동을 쉽게 하여 수직 전송부로부터 수평 전송부 영역으로 전하를 짧은 시간에 이동시키기 위함이다.

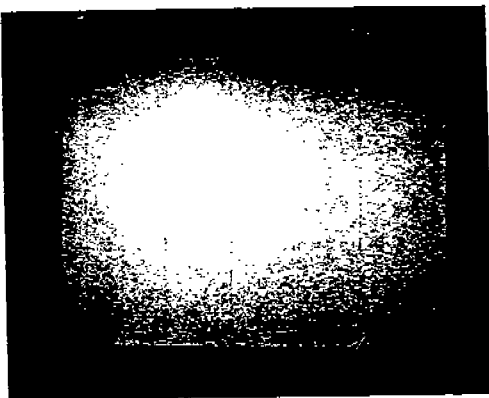
4. 영상 측정

종래의 전하 결합 소자와 새로운 구조로 설계 제작한 전하 결합 소자를 Teradyne A390을 이용하여 영상을 측정을 하였다.

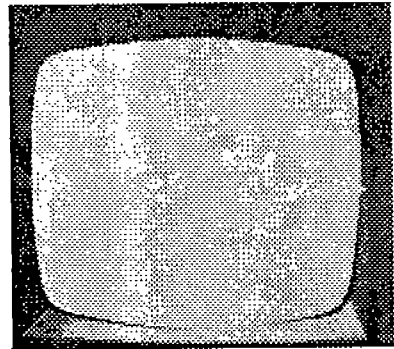
새로 검은 줄무늬는 입사광의 밝기가 약간 어두운 상태에서 더욱 뚜렷하게 보인다. 이는 입사광이 아주 밝은 경우에는 전하 결합 소자 전면에 비치는 빛의 양이 너무 많아 수직-수평 경계면 영역에서 약간의 전위 장벽에 의한 효과를 받아 넘어가지 못하고 남게 되는 신호 전하량의 비율이 매우 적어 새로 검은줄 현상을 분석하기 힘들다. 그러므로 전하 결합 소자에 비추는 입사광의 세기를 약하게 하여 전위 장벽에 의한 신호 전하의 비율을 크게 하여야 한다.

종래의 전하 결합 소자를 영상 측정한 결과인 (그림 9)는 세로로 검은 줄무늬가 나타나는 것을 볼 수 있다. 이러한 세로 검은 줄무늬는 수직-수평 경계 영역에 존재하는 전위 장벽에 의한 영향으로 나타난다.

(그림 10)은 본 논문에서 설계 제작한 전하 결합 소자를 영상 측정 한 결과이다. 새로 설계 제작한 소자



(그림 9) 종래의 세로 검은 줄무늬
(Fig. 9) Conventional CCD with vertical black stripe



(그림 10) 새로 검은줄이 없는 새로운 구조
(Fig. 10) New CCD without vertical black stripe

의 영상 측정 결과에서는 어떠한 세로 검은줄 현상도 나타나지 않음을 볼 수 있다. 이는 종래의 수직-수평 경계 영역에 존재하는 전위 장벽을 없앴으로서 해결한 것이며 본 논문에서 시뮬레이션을 통하여 제시한 결과와 일치한다.

5. 결 론

전하 결합 소자의 결점 가운데 하나인 세로 검은 줄무늬는 수직-수평 경계 영역 구조에 전위 장벽이 존재하여 신호 전하가 완전히 이동하지 못하고 남게 되는 경우에 발생한다. 수직-수평 경계 영역의 채널 스톱 형성과 P-WELL 간격 그리고 채널 영역의 직각 모양에 의해 형성된 전위 분포로 나타난 좁은 폭 효과를 없애어 본 논문에서는 수직-수평 경계 영역을 부채꼴 모양으로 설계 제작하여 세로 검은 줄무늬가 나타나는 현상을 완전히 제거하였다.

참 고 문 헌

[1] W. S. Boyle and G. E. Smith, "Charge Coupled Semiconductor Devices," Bell System Tech. J. 49, pp. 587-597, May 1970.
 [2] Albert J. P. Theuwissen, 'Solid-State Imaging with Charge-Coupled Devices', Kluwer Academic Publishers, 1995.
 [3] L. Jastrzebski et al., "The Effect of Heavy Metal Contamination on Defects in CCD Imagers, J.

Electrochem. Soc.", Vol. 137, No. 1, pp. 242-249, January 1990.

- [4] W. C. McColgin et al., "Dark Current Quantization in CCD Image Sensors", IEDM Tech. Dig., pp. 113-116, 1992.
- [5] W. P. Noble and P. E. Cottrell, "Narrow Channel Effect in Insulated Gate Field-Effect Transistor", IEDM Tech. Dig., pp. 562-586, Dec. 1976.
- [6] F. H. Gaensslen, "Geometry Effects of Small MOSFET Devices", IBM J. Res. Develop. Vol. 23, No. 6, pp. 682-688, Nov. 1979.
- [7] Bruce C. Burkley et al., "Channel Potential and Channel Width in Narrow Buried-Channel MOSFET's, IEEE Trans. on Electron Devices", pp. 423-429, 1984.
- [8] P. P. Wang, "Device Characteristics of Short-Channel and Narrow-Width MOSFET", IEEE Trans. Electron Device, Vol. ED-25, pp. 779-786, 1978.
- [9] Ching-Yuan Wu and Kou-Cheng Hsu, "A New Threshold-Voltage Model for Small-Geometry Buried-Channel MOSFETS", Solid-State Electronics, Vol. 28, No. 12, pp. 1283-1289, 1985.
- [10] Kristin M. De Meyer and Gilbert J. Declerck, "A New Method for the Two-Dimensional Calculation of the Potential Distribution in a Buried-Channel Charge-Coupled Device: Theory and Experimental Verification", IEEE Trans. on Electron Devices, Vol. ED-28, No. 3, pp. 313-321, 1981.
- [11] Walter F. Kosonocky, 'Advances in Solid State Image Sensors', New Jersey Institute of Technology, 1990.
- [12] SPECTRA, Link Research, JAPAN.



박 용

1983년 2월 단국대학교 전자과 졸업
 1984년 9월~1986년 8월 단국대학교 대학원졸업(공학석사)
 1990년 9월~현재 단국대학교 대학원 박사과정

1986년 9월~현재 LG 반도체 근무
 관심분야: 반도체 회로 및 시스템 설계, 멀티미디어 시스템



이 영 희

1959년 2월 전북대학교 물리학과 졸업
 1966년 6월 Universität Wien 물리학과 졸업(이학박사)

1966년 9월~1973년 2월 서울대학교 시간강사

1973년 3월~현재 단국대학교 전자공학과 교수
 관심분야: 반도체 회로 및 시스템 설계, 멀티미디어 시스템