

# Wideband CDMA PCS 기지국용 송수신기 설계 및 구현

## Design and Implementation of Base Station Transceiver for Wideband CDMA PCS System

정영준 · 김봉겸 · 이일규 · 박재홍

Young-Jun Chong · Bong-Kyum Kim · Il-Kyoo Lee · Jae-Hong Park

### 요 약

대역확산 코드분할 다원 접속(CDMA) 기술을 이용하는 광대역 코드분할 다원 접속 개인 휴대 통신(Wideband CDMA PCS) 기지국용 RF 송수신기를 고찰하였다. 5 MHz의 RF 채널 대역폭을 이용하여 넓은 동작 범위와 고감도에 요구되는 RF 수신기 및 우수한 스퓨리어스 방사 억제 특성을 가지는 송수신기의 설계 및 구현에 대하여 기술하였다. 상용화된 부품이나 주문 제작된 소자의 규격을 토대로 상용 RF 시뮬레이션 소프트웨어를 이용하여 송수신기 구성시 고려되어야 할 사항 및 예상 성능에 대하여 알아보았고, 이에 따라 송수신기를 설계 제작하고 실험하여 성능 규격을 만족하는 좋은 결과를 얻었다.

### Abstract

The implementation of base station transceiver for Wideband CDMA(Code Division Multiple Access) PCS(Personal Communication Service) system using spread spectrum CDMA technology is presented in this paper. The receiver that requires wide dynamic range and high sensitivity and the transmitter that has good spurious emission suppression were designed and implemented with 5 MHz RF channel bandwidth. This paper shows the some factors that should be considered and simulated using the RF simulation S/W with commercial and customized components. The implemented transceiver based on the simulation gave good results that satisfied the functional specifications of the transceiver.

### I. 서 론

디지털 이동통신 시스템 기술의 발전에 힘입어 차량 위주인 디지털 셀룰러 시스템에서 저속 보행자, 사무실 및 가정 거주자 위주의 개인 통신 서비스 시스템으로 변화하고 있다. 요즘 통신의 휴대화, 개인화를 가능케 하는 차세대 이동통신 시스템인 개인 휴대 통신 서비스에 대한 기대가 높아져 이러

한 욕구를 만족시킬 수 있는 개인 휴대 통신의 표준화 작업이 진행되어 미국을 포함한 선진국에서는 이미 상용화되거나 개발 단계에 있다. 따라서 국내에서도 이동통신 기술을 더욱 선진화하여 통신시장 개방에 대응함으로써 국내 시장을 보호하고, 나아가 국외 진출을 위한 기술 경쟁력을 확보하기 위하여 개인 휴대 통신에 대한 연구가 활발히 진행되고 있다. 앞으로 광대역 코드분할 다원 접속 개인 휴대 통신 시스템의 무선 접속 방식을 이용하여 용량이

우수하고 마이크로 셀 환경에 적합하며 플림스 (F-PLMTS)로 발전이 가능한 무선 접속 구조의 연구를 통하여 데이터 및 영상 자료 등의 고품질 서비스가 가능할 것이다.

본 논문에서는 광대역 코드분할 다원 접속 방식을 이용한 “Proposed Wideband CDMA PCS Standard” 규격을 참조하여, 기지국용 송수신기를 EEs of Omnisys (버전 6.0) 소프트웨어를 이용하여 시뮬레이션한 후 송수신기를 설계하였다. 수신기는 수신 감도 및 선택도에, 송신기는 방사되는 스퓨리어스 성분을 시스템의 주된 성능 평가 파라미터로 설정하여 시스템 구현시 예상되는 송수신기 성능을 고찰하였고, 이를 토대로 송수신기를 제작하여 표 1 및 표 3에 제시된 규격을 만족하였다.

## II. 송수신기 구성

### 2-1 송수신기 기능 및 구조

역방향 링크의 수신기 및 순방향 링크의 송신기 구조도는 그림 1과 같이 설계되었다. 광대역 코드분할 다원 접속 개인 휴대 통신 시스템 기지국용 수신기는 수신 전단부로부터 1,885~1,945 MHz 신호를 21.4 MHz의 중간 주파수로 변환하여 디지털

신호 처리부로 일정한 전력 레벨의 신호를 공급하여 원래의 송신된 신호에 최소한의 왜곡으로 신호를 복조할 수 있도록 한다. 수신기는 수신 전치단 및 수신기 카드로 구성되며, 주파수 변환은 낮은쪽 대역 주입을 이용하여 두번 주파수 변환된다. RF 입력 주파수 대역은 우선 140 MHz로 주파수 변환된 후 21.4 MHz로 최종 주파수 변환된다. 송신기는 순방향 디지털 신호 처리부로부터 오는 21.4 MHz 신호를 받아 1,965~2,025 MHz의 송신 주파수로 변환하여 상호 변조에 의한 위상 왜곡 특성을 줄이면서 원하는 레벨까지 증폭한 후 듀플렉서 및 송신 안테나를 통하여 신호를 전송한다. 송신기는 주파수 상향카드, 주파수 합성부 및 송신 전치단으로 구성되며, 주파수 변환은 21.4 MHz의 입력 주파수를 118.6 MHz의 위상동기 루프에 의하여 우선 140 MHz로 주파수 혼합되어 결국 1,965~2,025 MHz로 주파수 변환된다. 주파수 합성부는 RF 송수신 시스템의 주파수 상하향 및 중간 주파수부를 결정하고 일정한 스텝으로 송수신 채널을 할당해준다. 펄스 스왈로 방식을 사용한 위상동기 루프의 구조도는 그림 2와 같다. 기지국용 기준 주파수 ( $F_R$ )는 10 MHz TCXO를 사용하였고, 위상 검출부는 채널 간격이 100 kHz가 되도록 기준 주파수 분주비 ( $R$ )를 100으로 선택하였다. 위상 비교기에

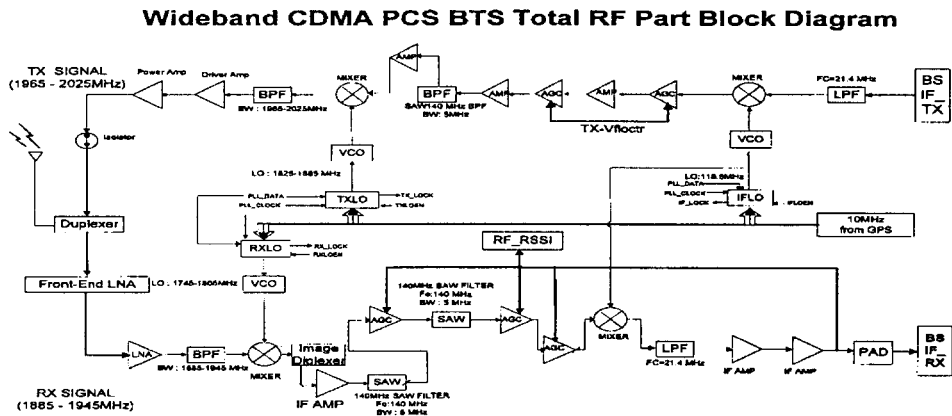


그림 1. 송수신기 구조도

Fig. 1. Block diagram of the transceiver.

서는 분주된 전압제어발진기 출력 주파수( $F_{VCO}$ )와 분주된 기준 주파수( $f_r$ )의 위상을 비교하여 출력시 킨다. 식 (1)과 같이 최종단에서의 출력 주파수는 위상동기루프 칩의 특성과 채널 간격( $f_r=100$  kHz)에 의해서 결정된다.

$$F_{VCO} = [M \times N + A] f_r \quad (1)$$

여기서,  $M$ : 듀얼 모듈러스 프리 스케일러 값 (128),  
 $N$ : 프로그램 카운터 값(16~2047),  
 $A$ : 스왈로 카운터 값(0~255).

채널 변화에 따른 시스템의 안정 시간과 일반적인 2차 궤환 제어 시스템의 특성을 결정해 주는 자연 주파수( $\omega_n$ ), 댐핑비( $\xi$ ), 위상 검출기 이득, 전압 제어발진기의 감도 및 총분주비 등을 이용하여 2차 수동필터를 구성하는 저항 값들과 커패시터 값을 결정하였다<sup>[3]</sup>.

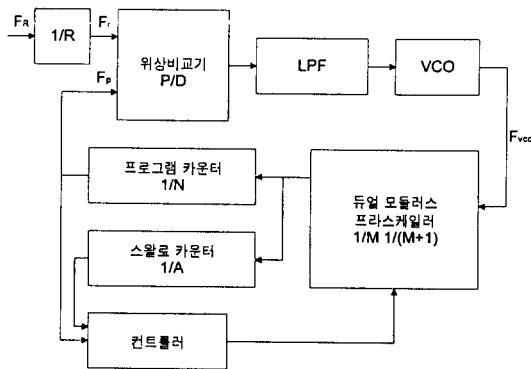


그림 2. 펄스 스왈로 방식을 이용한 주파수 합성기 구조도

Fig. 2. Block diagram of the PLL using pulse swallow method.

### III. 송수신기 설계 및 시뮬레이션

#### 3-1 수신기 시뮬레이션

표 1. 수신기 규격

Table 1. Receiver specifications.

수신기 파라미터	수신기 요구 조건
동작 범위	1,885~1,945 MHz
RF 채널 대역폭	5 MHz
잡음 지수	<5 dB
입력 정재파비	$\leq 1.5:1$
재방사	-13 dBm 최대 @RBW = 30 kHz
IP30	$\geq 7$ dBm
21.4 MHz IF :	
출력 전력	$-3 \pm 2$ dBm @AGC lock
출력 정재파비	$\leq 1.4:1$

제작하고자 하는 수신기의 규격은 표 1과 같고<sup>[4]</sup>, 설계된 전체 수신기의 애널로그 신호대 잡음비( $S/N$ )를 이용하여 수신 감도를 예측하기 위한 디지털 신호대 잡음비의 식은 다음과 같다.

$$E_b/N_o = (W/R) \cdot (1/N) \cdot (1/D) \cdot F \cdot G \quad (2)$$

여기서,  $N$ : 셀당 통화수,

$W$ : 대역 확산 대역폭(4.096 MHz),

$R$ : 데이터 속도(64 kbps),

$D$ : 음성 듀티율(40%),

$F$ : 주파수 재사용 효율(60%),

$G$ : 안테나 섹터 이득(1=전방향성 안테나 이용).

식 (2)에서 구한 디지털 신호대 잡음비를 이용한 비트오율의 식은 기지국의 변복조 방식이 QPSK인 경우에 다음과 같이 표현된다.

$$P_B = Q\left(\sqrt{\frac{2E_b}{N_0}}\right) \quad (3)$$

이때 사용된  $Q(x)$ 는 다음과 같이 표현된다.

$$Q(x) \cong \frac{1}{x\sqrt{2\pi}} e^{-\frac{x^2}{2}} \quad (\text{for } x > 3)$$

음성 통신 및 데이터 통신의 적정 비트오율(BER)이 각각  $10^{-3}$ (-30 dB이하),  $10^{-5}$ (-50 dB이하)인 경우 시뮬레이션 한 전체 수신기의 최소 입력 레벨은 각각 -122.4 dBm과 -119.6 dBm으로 계산되었고, 결과는 그림 3에 M1과 M2로 나타내었다. 시스템 제작시 악화되는 신호대 잡음비를 고려하더라도 디지털부의 코딩 및 인터리빙에 의한 신호 처리 이득으로 인하여 위의 수신 감도는 유지될 것이다.

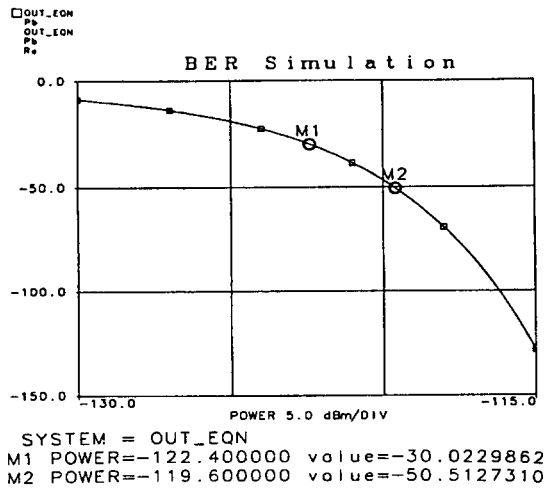


그림 3. BER과 수신감도의 상관 관계  
 Fig. 3. The relationship between BER and receiver sensitivity.

중속 연결된 소자들의 잡음 지수 및 전력 이득 등의 특성을 관찰하기 위하여 입력 중심 주파수(1,

915 MHz)에서 -80 dBm의 전력을 수신기 카드에 인가하여 대신호 버짓 시뮬레이션을 하였고, 결과는 표 2와 같다.

설계된 주파수에서 믹서의 상호 변조표를 이용하여 스퓨리어스 성분의 크기를 시뮬레이션하였고, 그 결과 표 1의 재방사 제한 규격치를 만족하였다. 자동이득 제어 회로는 입력에 인가되는 전력 레벨의 변화에 대하여 일정한 출력을 유지해야 한다. 수신기 카드에 -100 dBm ~ -45 dBm의 신호를 인가했을 때 수신기 출력 전력이 -4 dBm의 일정한 전력을 유지하여 55 dB의 동작 영역을 가졌다.

EEsof Omnisys(버전6.0) 소프트웨어의 신호 FFT 테스트 벤치를 이용하여 RF 입력 중심 주파수에서 4.096 MHz의 칩 속도를 가지는 샘플링 함수를 생성시켜, 광대역 코드분할 다윈 접속 신호 파형이 수신기에 인가될 때 출력단에서 파형의 변화를 고찰하였다. 입력 파형에 대해서 여파기들에 의한 대역폭의 제한 및 증폭기들에 의한 잡음 전력 레벨이 상승하였고, 결과는 그림 4와 같다<sup>[5]</sup>.

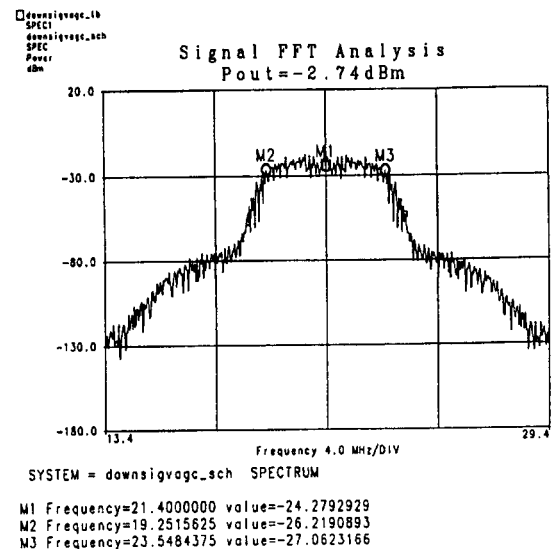


그림 4. 수신 CDMA 신호 FFT 시뮬레이션  
 Fig. 4. Received CDMA signal FFT simulation.

표 2. 수신기 카드 대신호 버짓 시뮬레이션( $P_{in} = -80$  dBm)

Table 2. Large signal budget simulation of the receiver card( $P_{in} = -80$  dBm).

	C_NF (dB)	NF0 (dB)	NF_DEG (dB)	POWER (dBm)	C_S21 (dB)	TdBCO (dBm)	IP3I (dBm)	IP3O (dBm)
3dB PAD	2.9954	2.9954	2.9954	-83.283	-2.9944	1.060	-56.7955	1000
NAAMI2031	1.75	4.7451	1.7497	-62.9423	20	7	-59.7766	19.186
BPF	0.6537	4.75	0	-63.5958	-0.6551	6	-39.7355	18.5101
3dB PAD	2.9954	4.7836	0.0336	-66.5901	-2.9944	3	-40.3914	15.5157
MIXER1	7.3	5.0652	0.2816	-74.0161	-7.3	-4	-43.3859	8.1241
Image Diplexer	0.3146	5.09	0.0248	-74.2862	-0.3197	-4	-50.6856	7.7973
NE74014	3.5	5.5085	0.4184	-57.2433	17	13	-51.0124	24.6306
3dB PAD	2.9954	5.515	0	-60.3148	-2.9944	10	-34.0367	21.6373
SAW Filter	24.6684	8.2234	2.7084	-84.9308	-24.6717	-15	-37.0299	-3.0227
AMP	3.5	10.2021	1.9787	-60.3148	24.6	7	-61.6899	18.2531
AGC (PIN Att)	8.3519	10.228	0.0259	-68.7601	-8.35	-1	-37.1097	9.9032
AMP	3.5	10.2652	0.0372	-44.1003	24.6	9	-45.4597	20.8909
SAW Filter	24.6684	10.2958	0.0305	-68.7922	-24.6717	-16	-20.8912	-3.7691
AMP	3.5	10.3334	0.0377	-44.1761	24.6	7	-45.5512	17.8836
AGC (PIN Att)	8.3519	10.3341	0	-52.5614	-8.35	-2	-20.9701	9.5336
AMP	3.5	10.3349	0	-27.9454	24.6	9	-29.3701	20.8862
AGC (PIN Att)	8.3519	10.335	0	-36.3304	-8.35	-	-4.7275	12.5362
AMP	3.5	10.335	0	-17.0938	19.2	13	-13.0775	21.7566
MIXER2	6	10.335	0	-23.1171	-6	5	6.3389	14.0041
LPF	3.0075	10.335	0	-26.2624	-3.051	2	0.2983	10.8738
AMP	3.7	10.335	0	-7.5552	19.2	13	-2.832	21.1595
AMP	7	10.335	0	0.875	8.3	12	17.4963	24.1231
3dB PAD	2.9954	10.335	0	-2.1192	-2.9944	9	1000	21.1287

3-2 송신기 시뮬레이션

제작하고자 하는 송신기의 규격은 표 3과 같고,

표 3. 송신기 규격

Table 3. Transmitter specifications.

송신부 파라미터	송신부 요구 조건
동작범위	1,965 ~ 2,025 MHz
전체 스퓨리어스 방사	< -45 dBc @CDMA채널 중심에서 2.5 MHz이상 이격
입력 정재파비	≤ 1.4:1
재방사	-13 dBm 최대 @RBW = 30 kHz
Transmitter output:	
출력 전력	2 W Mzimum
출력 정재파비	≤ 1.5:1
UHF LO 요구 항목:	
주파수 범위	1,825 ~ 1,885 MHz
주파수 스텝	100 kHz 스텝
출력 레벨	16 ± 1 dBm
위상 잡음	< -55 dBc / Hz @100 Hz < -70 dBc / Hz @10 kHz < -85 dBc / Hz @100 kHz < -115 dBc / Hz @110 kHz

성능 규격을 만족하는 송신 시스템을 설계하기 위하여 상용 RF 소프트웨어를 이용하여 시뮬레이션 하였다.

입력 주파수(21.4 MHz)에서 0 dBm의 전력을 인가하여 송신기에 사용된 소자들의 잡음 지수 및 전력 이득 등의 특성을 보기 위하여 대신호 버짓 해석을 하였고, 결과는 표 4와 같다.

송신기의 가장 중요한 성능 규격인 스퓨리어스 방사 특성을 살펴보기 위하여 제조 회사에서 제공하는 믹서의 하모닉 상호 변조표를 이용하여 스퓨리어스 성분의 크기를 시뮬레이션하였고, 시뮬레이션 결과는 그림 5와 같다.

EEsof Omnisys(버전6.0) 소프트웨어의 신호 FFT 테스트 벤치를 이용하여 송신 입력 주파수에 4.096 MHz의 칩 속도를 가지는 샘플링 함수를 생성시켜, 광대역 코드분할 다윈 접속 신호 파형을 송신기에 인가하였다. 스퓨리어스 방사량은 식 4와 같이 표현된다.

$$\text{스푸리어스 방사량} = -P_{out} / P_{SPUR} (\text{dBc}) - 10 \text{Log} (\text{BW} / \text{RESBW}) \quad (4)$$

시뮬레이션 결과는 그림 6과 같고 스퓨리어스 방

표 4. 송신기 대신호 버짓 시뮬레이션( $P_{in} = 0 \text{ dBm}$ )

Table 4. Large signal budget simulation of the transmitter ( $P_{in} = 0 \text{ dBm}$ ).

	C NF (dB)	INFO (dB)	POWER (dBm)	1dB-CO (dBm)	TP31 (dBm)	TP30 (dBm)	S/NBVT (dB)	SFDR (dB)
1dB PAD	2.9954	2.9954	-3.0561	1000	14.9703	1000	104.1271	1000
LPF	0.094	2.0928	-3.1498	1000	11.9764	1000	104.0236	1000
5dB PAD	4.9498	2.0941	-8.0941	1000	11.8705	1000	98.9056	1000
MIXER1	6.14.1015	-14.1735	2.3785	6.8723	19	69.874	84.0353	
1dB PAD	2.0483	16.1483	-16.3241	6.334	0.9417	16.9555	90.8294	82.7421
AMP	3.619.7468	-4.0646	15.7310	8.2310	11.1028	26.5577	87.2301	78.5694
Flower Att..	7.321.2809	-11.1947	7.0071	11.2205	17.2278	84.6925	75.7044	
AMP	3.6122.7305	0.6756	16.0098	3.7205	26.7714	84.2331	73.5532	
5dB PAD	4.9498	22.7746	-4.4878	11.0505	16.0581	21.8221	84.1891	73.6665
AMP	6.35.27.988	3.2748	16.3053	11.1094	26.2573	83.9678	71.7971	
1dB PAD	2.9954	22.9986	0.2791	13.312	19.0919	23.264	83.9927	71.2855
SAV Filter	24.6684	26.7232	-24.4423	-11.3424	16.0986	-1.3914	80.3637	68.4463
1dB PAD	2.0483	28.0123	-26.5939	-13.3879	-8.5568	-3.4359	79.0199	68.0517
AMP	3.6130.7795	-14.4018	-1.4136	-10.6013	8.5456	76.2216	66.0743	
1dB PAD	2.9954	30.8794	-13.368	-4.408	1.4183	5.5512	76.1203	66.0076
MIXER2	7.31.6015	-24.4743	-11.4471	-1.5761	-1.4855	75.3984	65.5158	
1dB PAD	2.9954	32.3483	-27.4753	-14.4346	-8.5688	-4.476	74.6934	65.0615
BPF	0.6829	32.576	-28.1904	-15.1212	-11.5572	-5.1626	74.4623	64.9783
1dB PAD	2.0483	33.41	-30.4184	-17.1649	-12.7439	-7.7063	73.604	64.4956
VNA-2S	5.336.8016	-13.5837	-0.6283	-14.2875	9.3253	70.1709	62.0319	
1dB PAD	2.9954	36.821	-16.7857	-3.6094	2.3432	6.3442	70.1513	61.1662
VNA-2S	5.336.9134	-0.1589	11.5907	-0.6379	21.5029	70.0379	60.9803	
1dB PAD	2.9954	36.9142	-3.5558	8.6142	16.248	18.3265	70.0377	61.2607
Power AMP	8.36.9224	36.9553	42.3195	13.2713	52.1961	69.8422	56.6973	
Duplexer	0.8586	36.9224	36.108	41.4604	1000	51.337	69.8257	56.6875

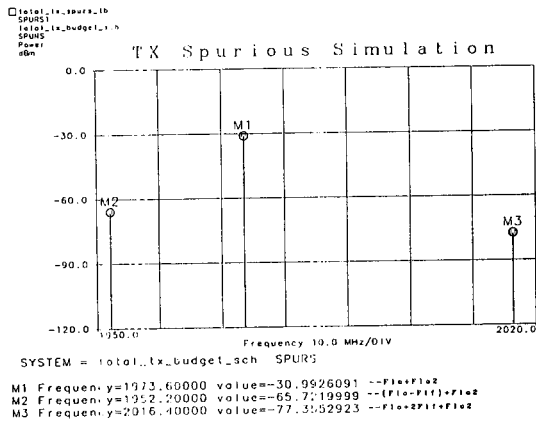


그림 5. 송신기 스퓨리어스 시뮬레이션  
 Fig. 5. Spurious simulation of the transmitter.

사량은  $-49 \text{ dBc}$ 를 나타내어 광대역 코드분할 다원접속 개인 휴대 통신 기지국에서의 방사 제한은 송신 채널 중심 주파수로부터  $\pm 2.5 \text{ MHz}$ 이상의 어떤 주파수에서도 전체 스퓨리어스 방사는  $-45 \text{ dBc}$ 미만이어야 한다는 규격을 잘 만족하고 있다<sup>5)</sup>.

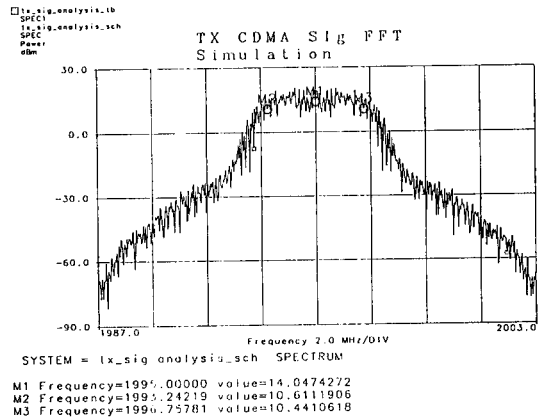


그림 6. 송신 CDMA 신호 FFT 시뮬레이션  
 Fig. 6. Transmitted CDMA signal FFT simulation.

#### IV. 송수신기 실험 결과

제작된 수신기 카드 및 주파수 상향 카드, 주파수 합성부의 PCB 기판은 유전율이 4.56, 두께가 1.6 mm인 에폭시 기판을 이용하여 제작하였다. 제작

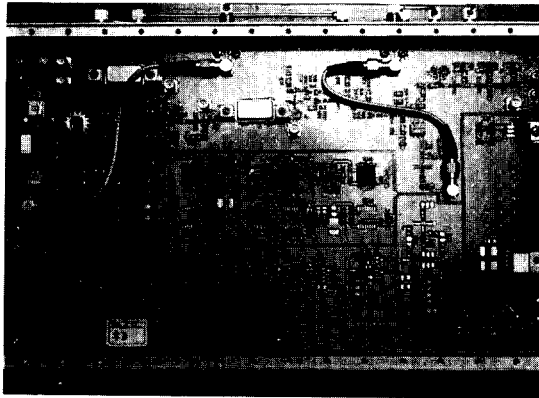


그림 7. 제작된 수신기카드(30×18 cm)  
 Fig. 7. Implementation of the receiver card(30 by 18 cm).

된 시스템의 실물도는 그림 7 및 그림 8과 같다.

#### 4-1 수신기 실험 결과

인접 채널에 의한 수신기의 선택도를 향상시키기

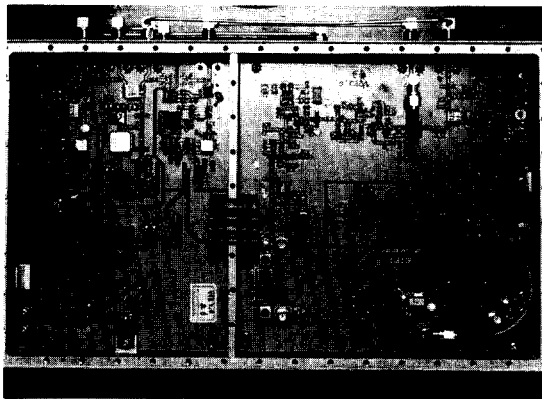


그림 8. 제작된 주파수상향카드 및 주파수 합성부  
 (30×18 cm)  
 Fig. 8. Implementation of the upconverter card and frequency synthesizer(30 by 18 cm).

위하여 사용된 표면 탄성과 대역통과 여파기의 삽입 손실 및 위상 특성은 통과 대역내에서 각각 최대 0.5 dB정도의 리플 및 최대 5도의 위상 변화를 갖도록 입력과 출력에 직렬로 가변할 수 있는 인덕터 및 병렬 캐패시터로 정합회로를 구성하여 위의 규격을 만족하는 결과를 얻었고, 측정 결과는 그림 9와 같다.

수신기의 통과 대역내에서의 진폭 및 위상 왜곡 정도를 관찰하기 위하여 수신기의 최종 출력 단에서의 잡음 평탄도 특성을 측정하여 통과 대역내에서 약 1.5 dB의 평탄도를 얻었고, 결과는 그림 10과 같다.

수신기의 잡음 지수를 구하기 위하여 -92 dBm의 RF 입력 신호를 수신기 카드에 인가하여 최종 출력단에서의 C/N비를 측정하여 -19.33 dBc를 얻었고, 결과는 그림 11과 같다. C/N비를 이용하여 근사화된 잡음지수의 식은 다음과 같다.

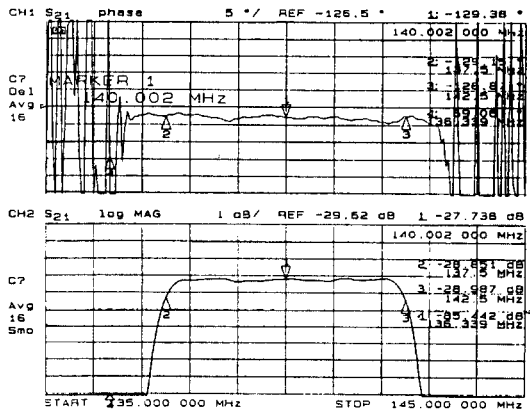


그림 9. 표면 탄성과 여파기의 특성(140 MHz)  
 Fig. 9. The characteristic of the SAW filter(140 MHz).

$$\begin{aligned} \text{잡음지수} \cong & \text{RF 입력 전력} - \\ & (-174 \text{ dBm/Hz}) - \\ & 10 \text{ Log}(\text{Resolution Bandwidth} \\ & / \text{Hz}) - \text{C/N비} \end{aligned} \quad (5)$$

위의 식 5를 이용하여 구한 수신기 카드의 잡음 지수는 12.67 dB를 얻었다.

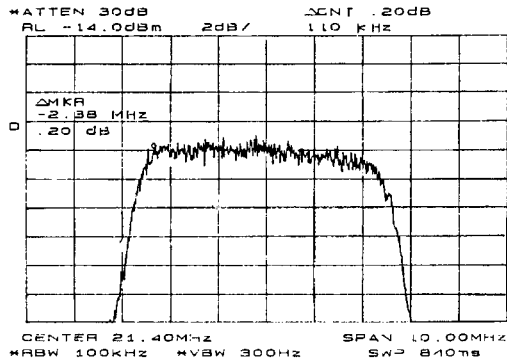


그림 10. 수신기 통과 대역의 잡음 평탄도  
Fig. 10. The noise flatness of the receiver's pass-band.

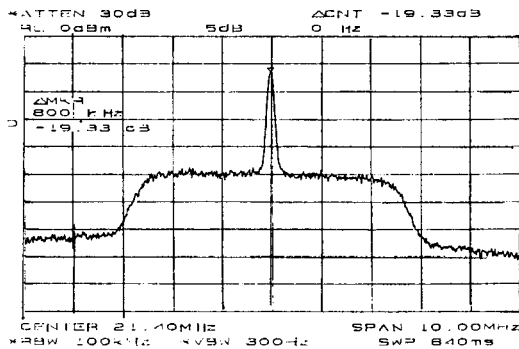


그림 11. 수신기 카드 출력 단자의 C/N비  
Fig. 11. The C/N ratio of the receiver card at the output port.

입력 전력의 변화에 따른 자동이득 제어 회로의 조정 전압 변화는 그림 12에서 보듯이 2.8~7.8 V의 변화폭을 나타내었고, -95 dBm의 입력 전력까지 일정한 출력 전력을 유지하여 60 dB이상의 동작 범위를 가졌다.

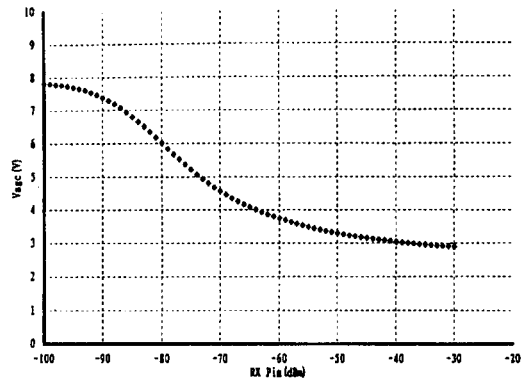


그림 12. 수신기 카드의 AGC 조정 전압 측정 결과  
Fig. 12. Measured AGC controlled voltage of the receiver card.

#### 4-2 송신기 실험 결과

인접 채널에 의한 송신기의 스퓨리어스 성분을 억제하기 위하여 사용된 표면 탄성과 대역 통과 여파기의 측정 결과는 수신기와 동일하다. 순방향 전력 제어를 위하여 핀 다이오드로 구성된 플라우어 감쇠기의 조정 전압에 따른 삽입 손실 및 반사 계수의 측정 결과는 그림 13과 같고, 두 단에 걸쳐 30 dB정도의 가변 이득을 제어하도록 구성하였다.

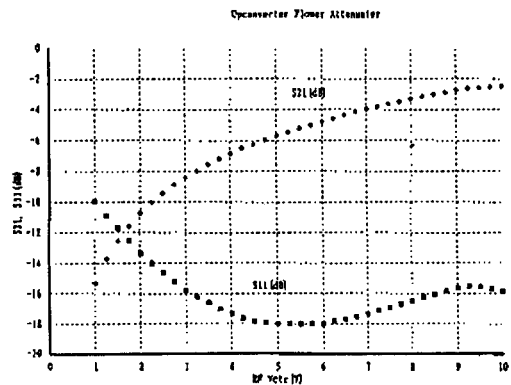


그림 13. 전력 제어를 위한 플라우어 감쇠기 측정 결과  
Fig. 13. Measured flower attenuator for the power control.



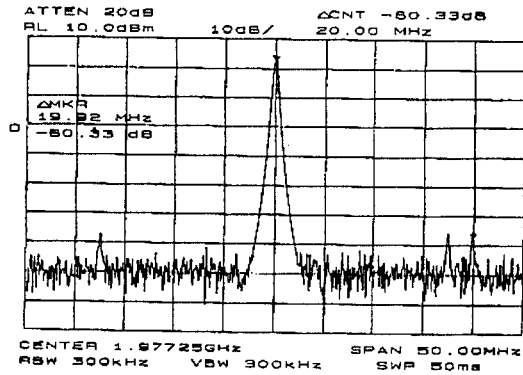


그림 14. 송신기 출력 단자에서의 전력 스펙트럼 측정 결과

Fig. 14. Measured power spectrum of the transmitter at the output port.

송신기의 스퓨리어스 성분 및 하모닉 성분의 크기를 측정하기 위하여 입력 주파수(21.4 MHz)에 0 dBm의 전력을 인가하여 송신기 최종 출력 단자에 30 dB 감쇠기를 붙여 측정한 결과는 그림 14와 같고, 원래의 출력 신호와 최대 스퓨리어스 전력과는 60.33 dBc를 나타내었다.

대전력 증폭기의 상호 변조 특성을 측정하기 위하여 두 개의 톤 신호를 즉, 원래의 신호(입력 전력 = -12 dBm, F=1977.5 MHz)와 다른 간섭 신호(입력 전력 = -12 dBm, F±2.5 MHz)를 인가했을 때 30 dB 감쇠기를 붙여 측정한 결과는 그림 15와 같고, 두 톤 신호와 최대 스퓨리어스 전력과는 47.5 dBc를 얻었다. 출력 단자에서 측정한 위의 두 가지 경우는 표 3에 제시된 기지국 송신기에서의 전자파 장애 및 송신 대역 내 타 채널에서의 규격을 만족하였다.

#### 4-3 주파수 합성부 실험 결과

주파수 합성부의 제작에 이용한 위상동기루프의 칩은 모두 5 V에서 동작하며 듀얼 모듈러스 프리스케일러와 차지 펌프가 내장되어 있고, 세부분의

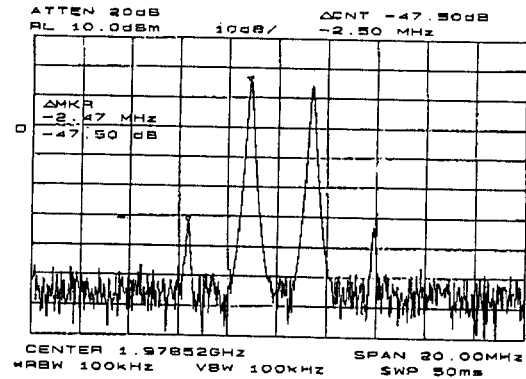


그림 15. 대전력 증폭기의 상호 변조 왜곡 측정 결과  
Fig. 15. Measured intermodulation distortion characteristic of the HPA.

로 구성하였다. 첫번째 부분은 주파수 상향을 위한 UHF 주파수 합성부로서 측정된 출력 주파수 및 전력 레벨은 그림 16과 같고, 1837.5 MHz의 주파수에서 16.83 dBm을 얻었다. 중심주파수 (1837.5 MHz)로부터 100 kHz 떨어진 인접 채널에서의 스퓨리어스는 -59.17 dBc를 얻었고 위상 잡음 특성은 표 5에 나타내었다. 측정한 위의 결과는 표 3에 제시된 위상 잡음의 규격을 잘 만족하였다.

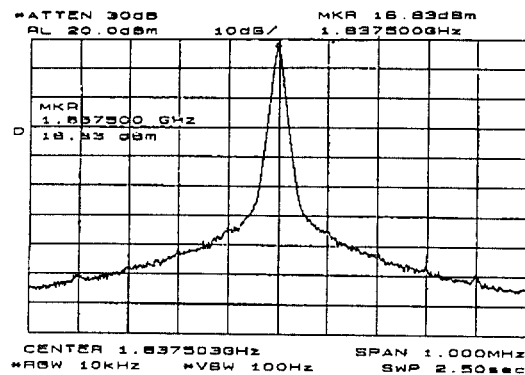


그림 16. 주파수 상향을 위한 UHF 주파수 합성부 측정 결과

Fig. 16. Measured UHF frequency synthesizer for frequency Up-conversion.

두번째 부분은 주파수 하향을 위한 UHF 주파수 합성부로서 1757.5 MHz의 주파수에서 +14.33 dBm의 출력 전력을 얻었고 측정 결과는 그림 17과 같다. 중심 주파수(1757.5 MHz)에서 100 kHz 떨어진 인접 채널의 스푸리어스는 -63 dBc를 얻었고 위상 잡음 특성은 표 5에 나타내었다.

세번째 부분은 중간 주파수 합성부로서 주파수 상향 카드 및 수신기 카드에 118.6 MHz의 주파수 성분을 제공한다. 이 주파수 합성부는 RF 수신 경로에서 140 MHz의 중간 주파수를 21.4 MHz의 최종 중간 주파수로 변환시켜 주고, 송신 경로에서 21.4 MHz의 입력 주파수를 140 MHz의 중간 주파수로 변환시켜주는 공통부분이다. 출력은 118.6 MHz 주파수에서 0.17 dBm의 전력을 얻었고 위상 잡음 특성은 표 5와 같다.

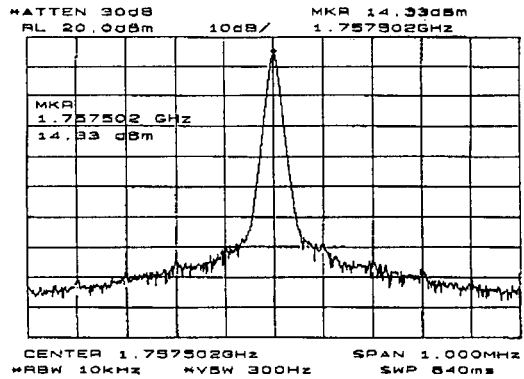


그림 17. 주파수 하향을 위한 UHF 주파수 합성부 측정 결과

Fig. 17. Measured UHF frequency synthesizer for frequency down-conversion.

표 5. 주파수 합성부의 위상 잡음 특성

Table 5. Measured phase noise characteristic of the frequency synthesizer.

오프셋 주파수	주파수 상향 PLL	주파수 하향 PLL	IF PLL
100 Hz	< -63.17 dBc / Hz	< -71.44 dBc	< -81.84 dBc
10 kHz	< -75.6 dBc / Hz	< -82.27 dBc	< -92.44 dBc
100 kHz	< -96.27 dBc / Hz	< -106.27 dBc	< -97.27 dBc
110 kHz	< -98.77 dBc / Hz	< -107.77 dBc	< -97.96 dBc

## V. 결 론

본 논문에서는 5 MHz RF 채널 대역폭을 가지는 광대역 코드분할 다윈 접속 개인 휴대 통신 서비스를 위한 디지털 이동통신 기지국의 무선부문 중 넓은 동작 영역과 고감도에 요구되는 기지국의 수신기 및 우수한 스푸리어스 방사 억제 특성을 가지는 송신기의 설계와 구현에 대하여 기술하였다. RF 송수신부의 성능을 평가함에 있어 수신부는 수신 감도 및 선택도를, 송신부는 스푸리어스 방사를 주요 평가

기준으로 삼아 설계하고 측정한 결과 성능 규격을 만족하는 결과를 얻었다.

수신기 카드의 잡음 지수 시뮬레이션 결과는 10.3 dB을 얻었으나 C/N비를 이용한 근사화된 잡음 지수(12.67 dB)의 측정 결과와는 약 2.37 dB의 오차를 발생하였다. 이러한 오차의 주된 발생 요인은 시뮬레이션 시 고려된 열 잡음외에도 회로에서 추가적으로 발생하는 잡음들의 영향으로 잡음 전력이 증가되었고, 회로들 사이의 비정합에 의해 이득이 감소되었기 때문이다. 실제 저잡음 증폭기와 대역통과 여파기를 포함하는 전체의 수신단에 -99 dBm를 인가하여 측정한 근사화된 잡음지수는 5.0 dB 이내의 값을 얻었다. 수신기의 통과 대역내에서의 진폭 및 위상 왜곡량의 정도를 평가하기 위하여 입력 전력을 인가하지 않은 상태에서 최종 출력 단에서의 잡음전력 평판도는 통과 대역내에서 1.5 dB을 얻어 규격치를 잘 만족하였다. 자동이득 제어회로는 인가되어지는 입력 전력 레벨에 따라 조정 전압의 값이 핀 다이오드의 감쇠량을 변화시켜 일정한 출력 레벨이 유지되어야 하는데 측정 결과 입력 전력이 -

95 dBm까지 일정한 출력 레벨이 유지되어 60 dB 이상의 넓은 동작 영역을 가졌다.

주파수 상향카드 UHF부의 부품들(대역 통과 여파기 및 구동 증폭기 등) 또한 수신기의 경우와 마찬가지로 회로들 사이의 비정합에 의한 이득을 보상하기 위하여 미세 조정을 통하여 원하는 성능을 얻었으며, 송신부에 원래의 신호와 다른 간섭 신호를 인가하여 측정된 결과 광대역 코드분할 다원 접속 개인 휴대 통신 기지국에서의 전자파 장애 및 송신 대역내 타 채널에서의 규격을 잘 만족하였다.

주파수 상하향용 UHF 주파수 합성부를 시스템 설계 요구 사항에 따라서 설계 및 제작한 결과 주파수 및 전력 레벨, 스푸리어스 특성은 시스템 요구사항을 만족하였지만 중심 주파수로 부터 110 kHz 이상 떨어진 곳에서 위상 잡음 특성은 시스템 규격과 일치하지 않아 출력단에 가변 커패시터로 미세 조정 과정을 통해 안정된 스푸리어스 특성을 얻었다. 중간 주파수 합성부(118.6 MHz)는 주파수 및 전력 레벨, 스푸리어스 특성 모두가 설계치에 잘 일치하였다.

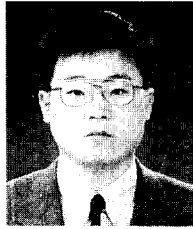
앞으로 개선해야 할 점으로는 종속 연결시 열 잡음외에도 회로에서 추가적으로 발생되는 잡음들의 영향을 최소화하고, 자동이득 제어 회로에 대한 스위칭 시간의 정확한 설정 및 측정을 위한 다각적인 연구의 병행뿐만 아니라 송수신기 전체의 위상 변화 및 위상 잡음의 정확한 측정과 모델링이 이루어져 수신 감도 및 방사되는 스푸리어스 성분의 크기에 어떠한 영향을 미치는가를 분석해야 할 것이다.

### 참 고 문 헌

- [1] 정영준 외 3, "Wideband CDMA PCS 기지국용 송수신기 설계 및 구현", 1996년도 전자과학회 종합학술발표회, pp. 316-320, 1996. 11.
- [2] 정영준 외 2, "Wideband CDMA PCS 기지국용 수신기 설계 및 구현", 제6회 통신 정보합동 학술대회, pp. 247-251, 1996. 4.

- [3] Yu. Suzuki, "PLL 신시사이저의 기초와 응용 설계", 월간 전자기술, vol. 6, no. 4, pp. 60-66, 1993.
- [4] JTC(AIR), *Proposed Wideband CDMA PCS Standard*, OKI Telecom, 1995.
- [5] HP-EEsof Microwave & RF System Design, Hewlett Packard Co., 1995.
- [6] P. Vizmuller, *RF Design Guide*, Artech House, 1995.
- [7] Lawrence E. Larson, *RF and Microwave Circuit Design For Wireless Communications*, Artech House, 1996.
- [8] S. J. Erst, *Receiving System Design*, Artech House, 1984.
- [9] S. A. Mass, *Microwave Mixer 2nd Ed.*, Artech House, 1993.
- [10] D. M. Pozar, *Microwave Engineering*, Addison-Wesley, 1990.
- [11] John L. B. Walker, *High-Power GaAs FET Amplifiers*, Artech House, 1993.
- [12] V. Manassewitsh, *Frequency Synthesizers Theory and Design 3rd*, John Wiley & Sons, 1987.

정 영 준



1963년 6월 7일생  
1992년 2월 : 제주대학교 전자공학과  
(공학사)  
1994년 2월 : 서강대학교 대학원 전  
자공학과(공학석사)  
1994년 3월~현재 : 한국전자통신연

구원 이동통신단 무선기술실 연구원

[주 관심분야] 이동통신 RF 회로 설계 및 시뮬레이션, 비선  
형 회로 설계, MMIC

김 봉 검



1960년 4월 21일생  
1982년 2월 : 건국대학교 전자공학  
과(공학사)  
1984년 8월 : 건국대학교 대학원  
전자공학과(공학석사)  
1984년 10월~1991년 8월 : 현대

전자산업(주)

1991년 11월~현재 : 한국전자통신연구원 이동통신단 무  
선기술실 선임연구원

[주 관심분야] 이동통신 RF 회로 설계 및 시뮬레이션, 비  
선형 회로 설계, MMIC

이 일 규

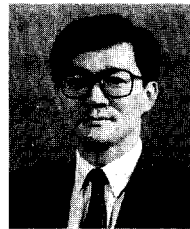


1967년 12월 11일생  
1992년 2월 : 충남대학교 전자공학과  
(공학사)  
1994년 2월 : 충남대학교 대학원 전  
자공학과(공학석사)  
1994년 2월~현재 : 한국전자통신연

구원 이동통신단 무선기술실 연구원

[주 관심분야] 이동통신 RF 회로 설계 및 시뮬레이션, 비선  
형 회로 설계, MMIC

박 재 흥



1956년 8월 25일생  
1978년 2월 : 서울대학교 전자공학  
과(공학사)  
1980년 8월 : 서울대학교 대학원  
전자공학과(공학석사)  
1995년 2월 : 서울대학교 대학원

전자공학과(공학박사)

1979년 12월~1985년 6월 : 국방과학연구소

1985년 7월~현재 : 한국전자통신연구원 이동통신단 무선  
기술실장 책임연구원

[주 관심분야] 위성통신, 방송, 이동통신, 전파방송