

# 입출력 단에 버퍼를 가지는 ATM 교환기의 손실우선순위 제어의 성능 분석

正會員 李 在 容\*

## Performance Analysis of a Loss Priority Control Scheme in an Input and Output Queueing ATM Switch

Jae Yong Lee\* *Regular Member*

### 요 약

광대역종합정보통신망(B-ISDN)에서 ATM교환기는 다양한 서비스품질과 트래픽 특성을 가지는 여러 응용서비스를 모두 수용할 수 있어야 한다. 따라서 각 트래픽의 서비스품질(Quality of Service, QOS)을 만족시키면서 교환기의 이용효율을 높이기 위해서는 우선순위제어가 필요하다.

본 논문에서는 손실 확률에 관한 요구사항이 서로 다른 두 종류의 트래픽이 입출력단에 버퍼를 가지는 용량(capacity)  $C$ 인 nonblocking ATM 교환기에 입력될 때, 손실우선순위 제어기법으로 '부분 축출(partial push-out)' 알고리즘을 제안하고, 이에 대한 성능을 분석하였다. Matrix-geometric 해법을 이용하여 부분 축출 알고리즘을 적용한 ATM 교환기의 입력버퍼에서 각 트래픽의 queue 길이 분포와 손실확률을 구했다. 수학적 성능분석과 모의실험 결과 부분축출을 적용한 교환기의 이용효율이 손실우선순위 제어를 하지 않는 교환기보다 높은 것으로 나타났고, 같은 서비스 품질을 만족시키는데 필요한 버퍼량도 줄일 수 있음을 보였다.

### ABSTRACT

In the broadband integrated service digital networks (B-ISDN), ATM switches should be able to accommodate diverse types of applications with different traffic characteristics and quality of services(QOS). Thus, in order to increase the utilization of switches and satisfy the QOS's of each traffic type, some types of priority control schemes are needed in ATM switches.

In this paper, a nonblocking input and output queueing ATM switch with capacity  $C$  is considered in which two classes of traffics with different loss probability constraints are admitted. 'Partial push-out' algorithm is suggested

\*충남대학교 정보통신공학과

論文番號:96329-1017

接受日字:1996年 10月 17日

as a loss priority control schemes, and the performance of this algorithm is analyzed when this is adopted in input buffers of the switch. The queue length distribution of input buffers and loss probabilities of each traffic are obtained using a matrix-geometric solution method. Numerical analysis and simulation indicate that the utilization of the switch with partial push-out algorithm satisfying the QOS's of each traffic is much higher than that of the switch without control. Also, the required buffer size is reduced while satisfying the same QOS's.

## I. 서 론

광대역 종합정보통신망의 전송 및 교환의 근간을 이루는 ATM 통신망에서의 ATM교환기는 음성, 영상, 데이터 그리고 아직 알려지지 않은 미지의 서비스에 이르기까지 다양한 응용서비스를 효과적으로 모두 수용할 수 있어야 한다. 이 서비스들은 트래픽 특성과 요구하는 서비스 품질(QOS) 면에 있어서 서로 상이한 특성을 가지게 된다. ATM망에서 이러한 트래픽을 동일하게 취급하여 처리한다면 모든 서비스의 QOS를 만족시키기 위해서는 가장 까다로운 QOS를 만족시켜야만 한다. 그러면 각 교환기는 적은 트래픽만을 수용하게 되고, 이에 따라 교환기 이용효율이 떨어지게 된다. 따라서 각 트래픽의 QOS를 만족시키면서 교환기의 이용효율을 높이려면 각 트래픽이 요구하는 QOS에 따라 서로 다른 우선순위를 부여하여 각 트래픽을 처리하는 우선순위 제어를 해야 한다.

ATM망에서의 대표적인 서비스품질로는 종단간 지연시간(end-to-end delay)과 손실확률(loss probability)가 있다. 그러므로 각 트래픽이 요구하는 지연시간과 손실확률의 정도에 따라 각 패킷에 우선순위를 부여하여 트래픽을 제어할 필요가 있다. 지연우선순위 제어(delay priority control)는 지연시간에 민감한 트래픽에 높은 우선순위를 부여하여 버퍼의 상태와 각 패킷의 우선순위에 따라 서비스하는 순서를 제어해 주는 것이다. 가장 간단한 지연우선순위 제어에는 head-of-line(HOL) 우선순위제어가 있는데 이 방식은 우선순위가 높은 트래픽을 항상 먼저 서비스해 주는 것이다. 그러나 이 방식은 높은 우선순위 트래픽 부하가 클 때 낮은 우선순위 트래픽의 성능이 지나치게 나빠지는 단점이 있다. 이러한 단점을 극복하기 위한 지연우선순위 제어방식으로 minimum laxity threshold (MLT)[1], queue length threshold(QLT)[1], earliest-due-date(EDD)[2], head-of-line with priority jump (HOL-PJ)[3] 등의 방식이 제안되어 왔다.

손실우선순위는 각 트래픽의 손실확률 요구정도에 따라 부여된다. 서로 다른 트래픽이 서로 다른 손실확률 요구조건을 가지는 경우도 있고, 같은 트래픽 내에서도 서로 다른 손실확률 요구사항을 가지는 여러 트래픽으로 나누어지는 경우가 있다. 예를 들면, embedded coding 방식을 사용하는 트래픽의 경우 중요한 정보를 실은 패킷은 높은 손실우선순위를 가지고 덜 중요한 정보를 실은 트래픽은 낮은 손실우선순위를 가질 수 있다. 또 사용자 파라미터 제어(usage parameter control, UPC)를 행할 때, 트래픽계약(traffic contract)를 위반하는 패킷에 표시(mark)를 남겨서 이 패킷들이 통신망내에서 낮은 손실우선순위를 가지도록 할 수 있다. 통신망에서 손실 우선순위 제어를 하는 주요 목적은 다중화기나 교환기에서 손실에 민감한 트래픽의 손실량을 줄이는 것이다. 그런데 지연우선순위 제어방식을 그대로 손실우선순위 제어방식으로 사용할 수가 없다. 그것은 버퍼에 overflow가 일어날 경우, 지연우선순위제어에서는 요구되는 패킷 손실률에 관계없이 비선택적으로 패킷을 버리기 때문이다. 따라서 손실우선순위 제어로 사용할 수 있는 방식은 패킷 손실률에 따라 선택적으로 패킷을 폐기하는 방식이라야 한다.

최근에 ATM 교환기에 적용한 우선순위제어에 관하여 다음과 같은 연구가 진행되었다. Chen과 Guerin은 입력단에 버퍼를 가지는 용량(C)이 1인 ATM교환기에서 두 가지 지연우선순위를 가지는 트래픽에 관해서 교환기의 성능을 분석했다[4]. 이들은 preemptive 우선순위방식을 채택한 경우에 교환기의 포화 throughput을 구했다. Gupta와 Georganas [5]는 같은 ATM 교환기 모델에서 지연우선순위가 다른 두 트래픽을 수용하되 non-preemptive 우선순위방식을 채택한 경우를 분석했다. Cheng과 Akyildiz [6]는 출력단에 버퍼를 가지는 패킷교환기에서 두 가지 손실우선순위 트래픽에 대해 push-out방식을 적용한 출력 버퍼에 대해 성능을 분석했다. 그들은 Poisson 입력에 대해서

각 트래픽의 손실확률과 평균대기시간을 구했다. Lee와 Sengupta [7]는 실시간 트래픽에 적당한 서비스 품질을 보장해 주면서 비실시간 트래픽에 대해서도 개선된 성능을 보이는 임계값(threshold)에 기초한 지연 우선순위 제어 방식에 대해 분석했다. Petr과 Frost [8]는 다중 임계치를 가지는 손실우선순위 제어방식에 대해 분석하고 손실확률 정도에 따라 트래픽 부하를 최대로 하기 위한 각 임계치를 쉽게 계산할 수 있는 알고리즘을 제안했다. Kroner는 [9]에서 손실우선순위 제어의 세가지 방식인 버퍼분할(separate buffer), 부분버퍼 공유(partial buffer sharing), 패킷 축출(push-out) 방식에 대해 성능을 분석하고 비교하였다. 그리고 [10]에서 본인은 입출력단에 모두 버퍼를 가지는 용량 C인 ATM교환기에서 두 가지 손실우선순위 트래픽이 입력될 때 '부분버퍼공유' 방식을 손실우선순위 제어로 채택했을 때, 각 트래픽의 손실확률, queue 길이 분포 및 평균대기시간 등을 구하고 손실우선순위 제어방식의 채택으로 교환기의 이용효율을 크게 향상할 수 있다는 것을 보였다.

손실우선순위 제어를 채택한 ATM교환기의 성능 평가는, 교환기를 설계할 때 다양한 트래픽 특성에 부합되는 버퍼 크기를 정할 때, 교환기에서 손실우선순위에 따른 호수락제어를 위해서, 그리고 각 트래픽이 요구하는 손실확률에 따른 적절한 제어 파라미터 등을 정하는데 반드시 필요하다. 본 논문에서는 용량(capacity) C를 가지고 입출력단에 버퍼를 가지는 non-blocking ATM교환기에 서로 다른 손실우선순위를 가지는 두 종류의 트래픽이 입력될 때, 손실우선순위 제어방식으로 부분버퍼공유 방식과 패킷축출(push-out) 방식을 조합한 '부분 축출(partial push-out)' 방식을 제안하고 이 알고리즘의 성능을 수학적으로 분석하고 모의실험(simulation)으로 검증했다. ATM교환기에서 용량(capacity)이라는 것은 하나의 ATM 셀의 전송시간 동안 하나의 출력 포트쪽으로 교환기가 전달할 수 있는 최대 셀 수를 뜻한다. 기존의 손실우선순위 제어에 관한 연구는 주로 다중화기(multiplexer)나 출력단에 버퍼를 가지는 교환기에 편중되었다. 출력단에 버퍼를 가지는 교환기에 대한 손실우선순위 제어분석은 다중화기에서의 분석된 내용을 거의 그대로 적용가능하다. 그런데 출력단에 버퍼를 가지는 교환기는 이론적으로 throughput이 거의 1에

가까워 성능이 좋지만 구현할 때 입출력 포트수에 비례하는 처리속도를 가져야하거나 또는 구현 하드웨어가 매우 복잡한 단점을 가지고 있다[11, 12]. 그리고 어느 출력포트에 폭주상태(congestion)가 발생하면 그 원인이 되는 입력포트를 역추적해서 제재를 가하기 어려운 단점을 지니고 있다. 이에 비해 입력버퍼형 ATM 교환기는 구현하기는 비교적 쉽지만 throughput이 대형 교환기의 경우 0.586정도로 제한된다는 단점이 있다[13]. 본 논문에서 고려하는 입출력단에 모두 버퍼를 가지는 교환기는 비교적 적은 용량(C=2, 3)을 가지고도 상당히 높은 throughput을 나타내며 비교적 구현이 간단하기 때문에 광대역 ATM망에 가장 널리 쓰일 것이다[14]. 그리고 용량 C의 값에 따라 입력버퍼형 교환기(C=1)나 출력버퍼형 교환기(C=입출력 포트수)로도 볼 수 있는 것이 입출력버퍼형 교환기이다.

손실우선순위 제어방식으로 부분버퍼공유(partial buffer sharing)는 버퍼에 임계치(threshold)를 두고 임계치에 이르기 전에 도착한 셀들은 모두 받아들여지되, 대기중인 셀이 버퍼의 임계치를 넘을 때는 낮은 손실우선순위 트래픽을 폐기시킴으로서 높은 우선순위 셀을 보호하는 방식이다. 부분버퍼공유 제어를 채택한 입출력버퍼형 ATM교환기에 대해서 [10]에서 분석하였다. 그리고 패킷 축출(push-out)방식은 버퍼가 모두 채워질 때까지 셀을 받아들이다가 모두 채워지고 나면 높은 손실우선순위 셀이 도착했을 때 낮은 우선순위 셀을 폐기시키고 그 자리에 들어감으로서 높은 우선순위 셀을 보호하는 방식이다. 본 논문에서 손실우선순위 제어방식으로 채택한 '부분 패킷추출(partial push-out)' 방식은 위의 두 알고리즘을 혼합한 방식으로 버퍼에 임계치를 두고 버퍼가 모두 채워졌을 경우, 높은 우선순위 셀이 도착하면 임계치 이후에 위치하고 있는 낮은 우선순위 셀을 축출하고 그 위치에 들어가는 방식을 말한다. 이 방식의 장점은 두 트래픽이 요구하는 허용손실확률의 차이가 다양하게 변하더라도 임계치를 변경하여 제어함으로써 기존의 단순 패킷축출 방식보다 더 유연하고 효과적인 제어 결과를 얻을 수 있는 것이다. 본 논문은 입출력 버퍼형 ATM교환기에 손실우선순위 제어로 부분패킷추출 방식을 채택한 경우의 교환기 성능을 matrix-geometric 해법으로 분석하고 성능개선을 보였다.

서론에 이어 II절에서는 분석하고자 하는 ATM 교환기와 입력 트래픽을 포함한 시스템 모델을 제시하고, III절에서는 이에 대한 성능분석에 관해 기술한다. 그리고 IV절에서는 위 성능분석에 대한 수치분석 결과와 모의실험에 의한 검증으로 알고리즘의 효용성을 보이고 V절에서 결론을 맺는다.

## II. 시스템 모델

본 논문에서 고려하는 ATM 교환기는 입력단에 유한한 버퍼를 가지고 출력단에 무한한 버퍼를 가진  $N \times N$  교환기로서 손실은 입력단에서만 일어난다. 그리고 포트수  $N$ 이 매우 큰 교환기를 분석한다. 교환기는 하나의 셀의 전송시간에 의해 구분된 time slot에 동기화 되어 동작한다. 한 출력 포트가 여러 입력포트의 전달(head of queue)에 있는 여러개의 셀에 의해 목적지로 선택이되면 그중에서 랜덤하게 선택된 최대  $C$ 개의 셀까지만 수신 가능하고, 나머지는 다음 slot에 같은 출력포트로 향하는 셀들과 경쟁하여 전송된다.

각 time slot에서 각각의 입력포트로 도착되는 셀들은 도착률(arrival rate)  $\lambda$ 를 가지는 서로 독립인 Bernoulli 분포로 도착한다고 가정한다. 그리고 도착되는 셀중에 높은 손실우선순위를 가지는 트래픽의 비율을  $r$ 로 놓는다. 그러면 높은 우선순위와 낮은 우선순위 트래픽의 도착률은 다음과 같다.

$$\lambda_H = r\lambda, \quad \lambda_L = (1-r)\lambda \quad (1)$$

그리고 본 논문에서는 교환기의 각 입력포트로 입력되는 트래픽의 도착률이 똑같고, 각 셀이 출력포트를 선택할 확률도 서로 독립적이며 똑같은 균일 트래픽(uniform traffic)을 가정한다.

각 입력포트의 버퍼 수는  $K$ 라 하고 부분 추출 알고리즘을 적용하기 위한 임계치를  $T$ 로 놓는다. 각 입력포트는 버퍼가 모두 채워지기 전까지는 모든 도착 셀을 받아들이고 버퍼가 채워지거나, 낮은 손실우선순위 셀이 도착하면 폐기시키고 높은 손실우선순위 셀이 도착했을 때는 임계치  $T$  이후에 위치하고 있는 낮은 우선순위의 셀을 추출(push-out)시키고 버퍼에 저장시킨다. 본 논문에서 분석하는 손실우선순위 제어를 채용한 입출력 버퍼형 ATM 교환기의 모델을 그림 1에 나타내었다.

림 1에 나타내었다.

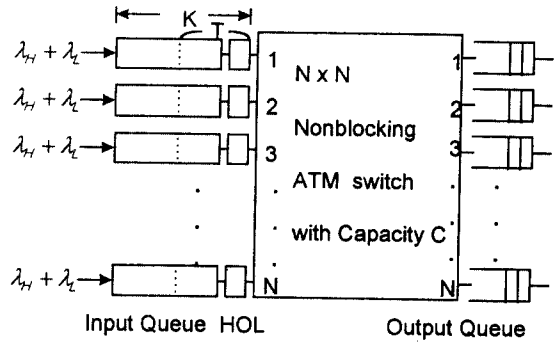


그림 1. 부분추출 알고리즘을 채택한 입출력단에 버퍼를 가지는 ATM 교환기 모델.

Fig. 1 Model of an input and output queuing ATM switch employing partial push-out algorithm.

## III. 성능 분석

본 절에서는 matrix-geometric 해법을 사용해서 부분추출 알고리즘을 적용한 ATM 교환기에서 각 손실우선순위 트래픽의 손실확률을 구하고 교환기의 최대 허용트래픽부하를 계산한다.

먼저 알아야 할 것은, 부분추출 알고리즘을 적용한 queue의 전체 손실확률은 우선순위제어를 하지 않는 보통 queue의 손실확률과 같게 되는 것이다. 그 이유는 두 시스템 모두 버퍼가 채워지고 나서 한 셀이 도착하면 어느 셀이든 한 셀이 폐기되기 때문이다. 따라서 부분추출 알고리즘을 적용한 queue의 높은 우선순위와 낮은 우선순위 트래픽의 손실확률을  $P_{loss}^H, P_{loss}^L$ 로 놓고 전체 손실확률을  $P_{loss}$ 로 놓으면 다음식이 성립한다.

$$\lambda \cdot P_{loss} = \lambda_H \cdot P_{loss}^H + \lambda_L \cdot P_{loss}^L \quad (2)$$

그러므로 전체 손실확률을 알고 한 우선순위 트래픽의 손실확률을 알면 다른 우선순위 트래픽의 손실확률은 (2)를 이용하여 구할 수 있다.

임의의 한 time slot에서 출력포트  $k$ 를 목적지로 갖는 입력포트 전달(Head of Line, HOL)의 셀 수를  $N_k$ 로 놓으면, 교환기의 용량이  $C$ 이므로 다음식이 성립

한다.

$$N_k' = \text{Max}(0, N_k - C) + A_k \quad (3)$$

여기서  $A_k$ 는 현 time slot에서 출력포트  $k$ 를 목적으로 하면서 새로 HOL에 도착하는 셀의 수이고,  $N_k'$ 는 바로 다음 slot의  $N_k$  값을 나타낸다. 입력단에 도착하는 셀중에서 폐기당하지 않고 최종적으로 전송되는 셀만을 고려한 유효도착률을  $\lambda_{eff}$ 로 놓으면

$$\lambda_{eff} = (1 - P_{loss}^H) \cdot \lambda_H + (1 - P_{loss}^L) \cdot \lambda_L \quad (4)$$

이 된다. 그런데 [10][11]에 따르면 입출력 포트수  $N$ 이 매우 큰 교환기에서는, 임의의 한 출력포트를 목적으로 하는 셀들이 어느 특정 입력포트에 의해 대부분이 공급되지 않는다면, 그 도착분포는 Poisson분포가 된다고 할 수 있다. 균일 트래픽을 가정한 본 논문의 교환기도 이 조건을 만족하므로  $A_k$ 의 분포는 파라미터  $\lambda_{eff}$ 를 가지는 Poisson분포로 생각할 수 있다. 따라서 식 (3)은 다름아닌  $M/D/C$  queue 모델의 상태전이방정식(state transition equation)으로 볼 수 있다.

$a_i \equiv \text{Pr}(A_k = i)$ 로 정의하면

$$a_i = \frac{(\lambda_{eff})^i \exp(-\lambda_{eff})}{i!}, \quad (i \geq 0) \quad (5)$$

이 되고 (3)의 상태전이확률 행렬(state transition probability matrix)  $E_k$ 는 다음과 같이 된다.

$$E_k = \begin{matrix} 0 \\ \vdots \\ C-1 \\ C \\ C+1 \\ \vdots \\ \vdots \end{matrix} \begin{bmatrix} a_0 & a_1 & a_2 & a_3 & \cdots & \cdots \\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot \\ a_0 & a_1 & a_2 & a_3 & \cdots & \cdots \\ a_0 & a_1 & a_2 & a_3 & \cdots & \cdots \\ 0 & a_0 & a_1 & a_2 & \cdots & \cdots \\ 0 & 0 & a_0 & a_1 & \cdots & \cdots \\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot & \cdot \end{bmatrix} \quad (6)$$

정상상태 확률(steady-state probability)을  $p_j \equiv \text{Pr}(N_k = j)$ 로 정의하고 벡터형식으로는  $p = (p_0, p_1, p_2, \dots)$ 로 놓으면 다음식에 의해 그 값을 계산할 수 있다.

$$p = p \cdot E_k, \quad p \cdot e = 1 \quad (7)$$

여기서  $e = (1, 1, 1, \dots)^T$ 이다.

입력버퍼의 HOL 위치에 있는 한 셀이 성공적으로 출력포트로 전송될 때까지 다른 셀들과 경쟁하는 시간은 바로 입력버퍼에서 그 셀의 서비스 시간이 된다고 생각할 수 있다. 이 경쟁시간을 구하기 위해 출력단  $k$ 로 향하는 하나의 특정 셀(tagged cell)이 특정 입력버퍼의 HOL 위치에 도착한 순간을 생각하자. 이 순간에 같은 출력단  $k$ 를 목적으로 하는 HOL 셀 수가  $j$ 개가 되는 확률은  $p_j$ 가 된다. 왜냐하면  $M/D/C$  큐에서는 도착순간의 분포와 정상상태의 분포는 PASTA 성질에 의해 같기 때문이다[15]. 경쟁중인 셀들은 랜덤하게 최대  $C$ 개가 선택되므로 tagged cell을 포함한  $j+1$ 개의 셀중에 tagged cell이 선택될 확률은  $\text{Min}\left(1, \frac{C}{j+1}\right)$ 이 된다. 따라서 tagged cell이 바라본 경쟁 프로세스(contention process)의 상태전이확률 행렬  $H_k$ 는 다음과 같은 대각선 행렬(diagonal matrix)가 된다.

$$H_k = \text{diag} \left[ \text{Min}\left(0, \frac{j+1-C}{j+1}\right) \right] \cdot E_k \quad (8)$$

Tagged cell이 겪는 출력단  $k$ 에 대한 경쟁시간  $S_k$ 는 tagged cell이 HOL 위치에 도착할 때부터 전송될 때까지 이루어지는 그림 2와 같은 한시적 마코프 연쇄(transient Markov chain)에서의 흡수시간(absorption time)에 해당되므로,  $S_k$ 는  $(p, H_k)$ 로 표시되는 phase-type (PH) 분포가 된다[16]. 따라서  $S_k$ 의 평균과 분산은 [16]으로부터

$$\overline{S}_k = p \cdot (I - H_k)^{-1} \cdot e \quad (9)$$

$$\sigma_{S_k}^2 = 2p \cdot (I - H_k)^{-2} \cdot e - \overline{S}_k - \overline{S}_k^2 \quad (10)$$

입출력 포트 수가 매우 큰 ( $N \rightarrow \infty$ ) 교환기에서는 각 출력단의 경쟁 프로세스는 서로 독립적으로 생각할 수 있고, 한 입력버퍼에서 같은 목적지 출력포트로 향하는 두 셀 사이의 도착시간 차이는 매우 크다고 생각할 수 있으므로, 입력버퍼에서 각 셀의 서비스 시간은 서로 독립이고 서로 다른 입력버퍼의 셀 서비스 시간도 서로 독립이라고 할 수 있다[11]. 그러므로 입력

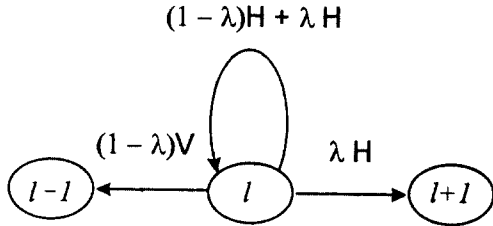


그림 2. HOL 경쟁 프로세스를 나타내는 한시적 마코프 연쇄의 상태전이도.

Fig. 2 State transition diagram for the transient Markov chain of an HOL contention process.

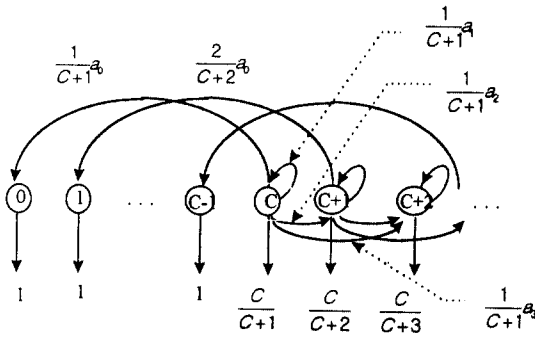


그림 3. 부분 추출 알고리즘을 채택한 Geom<sub>1</sub>, Geom<sub>2</sub>/PH/1/K 큐의 레벨 l에서의 상태 전이도.

Fig. 3 State transition diagram from level l in Geom<sub>1</sub>, Geom<sub>2</sub>/PH/1/K queue with the partial push-out algorithm.

단 셀의 서비스 시간의 분포가 PH 분포이고, 입력단에 셀이 Bernoulli 분포로 도착하므로,  $N \rightarrow \infty$ 인 교환기에서 각 입력버퍼는 임계값  $T$ 를 가지고 부분추출 알고리즘을 행하는 서로 독립인 Geom<sub>1</sub>, Geom<sub>2</sub>/PH/1/K discrete-time queue로 모델링할 수 있다. (따라서 지금부터는 특정 출력포트  $k$ 를 표시하는 첨자  $k$ 를 생략한다.)

그런데 부분추출 알고리즘을 채용한 queue나 채용하지 않은 queue나 queue 길이분포는 동일하다. 왜냐하면 어느 queue이든지 버퍼가 모두 채워졌을 때만 하나의 셀이 폐기되기 때문이다. 따라서 queue 길이 분포를 구할 때는 입력버퍼를 Geom/PH/1/K discrete-time queue로 모델링하여 구해도 상관없다. 임의의 time slot 경계점에서 queue 길이를  $l$ 이라 하고 서

비스 phase를  $i$ 이라 하면, 이 queueing 프로세스는 state가  $(l, i)$ 로 이루어지는 이차원 마코프 연쇄가 된다. 열 벡터  $H^0$ 를

$$H \cdot e + H^0 = e \tag{11}$$

로 정의하면  $H^0$ 는 그림 2의 경쟁 프로세스에서 셀이 전송되는 확률을 표시한다.  $V = H^0 \cdot p$ 로 놓으면,  $V$ 는 한 HOL 셀이 전송되고 다음 입력 셀이 확률행렬  $p$ 에 따라 첫 state를 취하는 확률행렬을 나타낸다. 이 queueing 프로세스의 queue 길이를 나타내는 상태사이의 전이도를 그림 3에 나타내었다. 이 그림에서 보듯이 queue는 바로 이웃하는 상태로의 전이만이 가능한 quasi-birth-death(QBD) 프로세스[16]임을 알 수 있다. 길이  $l$ 에서 자신으로의 전이는 두가지 경우로 발생할 수 있는데, 첫째는 셀이 도착하지도 않고 서비스도 끝나지 않는 경우이고, 둘째는 한 셀이 떠나고 한 셀이 도착하는 경우이다. 이에 대한 확률은 각각  $(1-\lambda)H$ 와  $\lambda V$ 이 된다. Queue 길이  $l$ 에서  $l+1$ 로의 전이는 서비스는 끝나지 않고 한 셀이 도착할 경우이므로 그 확률은  $\lambda H$ 가 되고, queue 길이  $l$ 에서  $l-1$ 로의 전이는 셀이 도착하지 않고 HOL 셀의 서비스가 끝난 경우이므로 확률이  $(1-\lambda)V$ 가 된다. 따라서 Geom/PH/1/K queueing 프로세스를 나타내는 이차원 마코프 연쇄의 상태전이확률 행렬  $P$ 는 다음과 같은 형태가 된다.

$$P = \begin{bmatrix} 0 & 1-\lambda & \lambda p & 0 & 0 & \dots & 0 & 0 \\ 1 & (1-\lambda)H^0 & (1-\lambda)H + \lambda V & \lambda H & 0 & \dots & 0 & 0 \\ 2 & 0 & (1-\lambda)V & (1-\lambda)H + \lambda V & \lambda H & \dots & 0 & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \dots & \vdots & \vdots \\ \vdots & \vdots & \vdots & \vdots & \vdots & \dots & \vdots & \vdots \\ K & 0 & 0 & 0 & 0 & \dots & V H & 0 \end{bmatrix} \tag{12}$$

이 queueing 프로세스가 queue 길이  $l$ 인 상태에 있을 정상상태(steady-state) 확률 행벡터를  $\pi_l$ 이라하고,

$$\pi \equiv (\pi_0, \pi_1, \pi_2, \pi_3, \dots, \pi_K) \tag{13}$$

놓자. 여기서  $\pi_0$ 는 스칼라인데 이것은 시스템이 비어

있을 때는 서비스 phase를 구분할 필요가 없기 때문이다. 이때  $\pi$ 는 다음과 같은 균형 방정식(balance equation)에 의해 구할 수 있다.

$$\pi = \pi \cdot P, \quad \pi \cdot e = 1 \quad (14)$$

식 (12)와 (14)의 해는 [16]에서 다룬  $M/PH/1/K$  queue의 matrix-geometric 해법을 discrete time 모델인  $Geom/PH/1/K$  queue에 적용하면 얻을 수 있는데 [11][14], 다음과 같이 표시된다.

$$\pi_j = \begin{cases} \pi_0 pR(HR)^{j-1}, & 1 \leq j \leq K-1 \\ \pi_0 \lambda pR(HR)^{K-2} \cdot H(I-H)^{-1}, & j = K \end{cases} \quad (15)$$

여기서 행렬  $R$ 은 다음과 같다.

$$R = \lambda [I - (1-\lambda)H - \lambda e \cdot p]^{-1} \quad (16)$$

그리고,  $\pi_0$ 는 (14)식의  $\pi \cdot e = 1$ 로부터 구할 수 있으며

$$\pi_0 = \left[ 1 + pR \left\{ \sum_{j=0}^{K-1} (HR)^{j-1} + \lambda(HR)^{K-2} H(I-H)^{-1} \right\} e \right]^{-1} \quad (17)$$

이 된다. 따라서 입력단 버퍼의 queue 길이분포  $q_i$  ( $i = 0, 1, 2, \dots$ )는 (15), (17)로부터

$$\begin{aligned} q_0 &= \pi_0, \\ q_i &= \pi_i \cdot e, \quad (i = 1, \dots, K) \end{aligned} \quad (18)$$

이 되고, (18)식을 이용하면 전체 손실확률  $P_{loss}$ 는

$$P_{loss} = q_K \quad (19)$$

이 된다.

다음으로 낮은 손실우선순위 트래픽에 대한 손실확률을 구한다. 낮은 우선순위 셀이 축출되지 않고 결국 서비스를 받으려면 자신의 뒤에 도착되는 높은 우선순위 셀에 의해 축출되지 않고 버퍼상의 위치  $T$ 에 도달해야 한다. 낮은 우선순위를 가지는 하나의 tagged cell을 생각하여 입력버퍼에 도착하였을 때 시스템의 상태가  $(l, i)$ 이었다고 가정하자. 이 때 HOL에서 서비

스를 받고 있는 셀의 잔류서비스시간(residual service time)은 phase-type으로서  $(e_i, H)$ 가 된다. 여기서  $e_i$ 는  $i$  번째 요소만 1이고 나머지는 0인 행벡터이다. 그 이유는 tagged cell이 phase-type 분포의 상태  $i$ 에서 들어왔고, 마코프 연쇄는 미래의 상태천이가 현재의 상태 위치에만 관계하기 때문이다. 현재 HOL 위치에 있는 셀의 잔류서비스시간에서 tagged cell이 도착한 한 slot을 제외한 나머지시간 동안에 도착하는 높은 우선순위 셀의 수가  $m$ 이 될 확률을  $b_{m,i}$ 라고 하면,

$$\begin{aligned} b_{m,i} &= \sum_{n=m+1}^{\infty} \binom{n-1}{m} \lambda_H^n (1-\lambda_H)^{n-1-m} e_i \cdot H^{n-1} \cdot H^0 \\ &= e_i \cdot (\lambda_H H)^m \cdot [I - (1-\lambda_H)H]^{-(m+1)} \cdot H^0 \end{aligned} \quad (20)$$

이 된다. 그리고 한 HOL 셀의 서비스 시간동안 도착하는 높은 우선순위 셀의 수가  $m$ 이 될 확률을  $b_m$ 이라 하면

$$\begin{aligned} b_m &= \sum_{n=m}^{\infty} \binom{n}{m} \lambda_H^n (1-\lambda_H)^{n-m} p \cdot H^{n-1} \cdot H^0 \\ &= \begin{cases} (1-\lambda_H)p \cdot [I - (1-\lambda_H)H]^{-1} H^0, & m=0 \text{ 일때} \\ \lambda_H p (\lambda_H H)^{m-1} \cdot [I - (1-\lambda_H)H]^{-(m+1)} \cdot H^0, & m \geq 1 \text{ 일때} \end{cases} \end{aligned} \quad (21)$$

시스템 상태가  $(l, i)$  일 때 도착한 낮은 우선순위의 tagged cell이 축출되지 않고 queue의 위치  $(l+1)-j$ 에서  $(l+1)-(j+1)$ 로 진행하고, 도착순간부터 그때까지 도착한 높은 우선순위 셀의 수가  $n$ 이 될 확률을  $F_{j,i}^{(n)}$ 로 정의하자. 시스템상태  $(l, i)$ 에서 도착한 tagged cell이 축출되지 않고  $(l+1)$ 에서  $l$ 로 진행하기 위해서는 현 HOL 셀의 잔류서비스시간 동안 도착되는 높은 우선순위 셀 수가  $K-(l+1)$ 을 넘지 않아야 한다. 따라서

$$F_{j,i}^{(n)} = \begin{cases} b_{n,i}, & 0 \leq n \leq K-(l+1) \text{ 일때} \\ 0 & \text{그 외 경우} \end{cases} \quad (22)$$

이 되고, 비슷한 방법으로 tagged cell이 위치  $(l+1)-j$ 에서  $(l+1)-(j+1)$ 로 축출되지 않고 이동할 확률은 잔류서비스 시간 및 계속되는  $j$  개의 서비스시간 동안 도착되는 높은 우선순위 셀의 수가  $K-(l-j)$ 를 넘지 않아야 하므로,  $1 \leq j \leq (K-T)$  일 때,

$$F_j^{l,i}(n) = \begin{cases} \sum_{k=0}^n F_{j-1}^{l,i}(k) \cdot b_{n-k}, & 0 \leq n \leq K-(l-j) \text{ 일때} \\ 0 & \text{그 외 경우} \end{cases} \quad (23)$$

이 된다. 그러면 tagged cell이 축출되지 않고 결국 서비스 받을 확률은

$$P[\text{serviced} | \text{arrived at system state } (l, i)] = \sum_{n=0}^{K-T} F_{l-T}^{l,i}(n) \quad (24)$$

이 되므로 낮은 손실우선순위 트래픽의 손실확률은 다음과 같이 구할 수 있다.

$$P_{loss}^L(n) = \sum_{l=T}^K \sum_{i=0}^{\infty} \pi_{li} \{1 - P[\text{serviced} | \text{arrived at system state } (l, i)]\} = \sum_{l=T}^{K-1} \sum_{i=0}^{\infty} \pi_{li} \left\{ 1 - \sum_{n=0}^{K-T} F_{l-T}^{l,i}(n) \right\} + q_K \quad (25)$$

식 (2)와 (25)로부터 높은 우선순위 트래픽의 손실 확률은

$$P_{loss}^H = \frac{1}{r} \{P_{loss} - (1-r) P_{loss}^L\} \quad (26)$$

이 된다. 여기서  $r$  값은 높은 손실우선순위 셀의 트래픽 비율이다.

지금까지 위에서 살펴본 두 손실우선순위 트래픽의 손실확률을 구하는 과정을 보면, 처음 시작할 때 이미 두 손실확률을 알고 있다는 가정에서 출발하여 (식 (4) 참조) 성능분석을 진행하여 왔다. 따라서 실제로 손실확률을 구하려면 처음에 손실확률을 0으로 가정하여 (25), (26)으로부터 손실확률을 구하고, 다시 이 값을 (4)에 대입하고 (25), (26)을 이용해 손실확률을 구하는 과정을 손실확률이 수렴할 때까지 반복하여 구해야 한다.

#### IV. 수치분석 결과 및 검토

본 절에서는 위 성능분석에 대한 몇 가지 계산결과를 보이고 부분축출 알고리즘의 손실우선순위 제어 방식으로서의 유용성에 대해 설명한다. 본 절의 수치

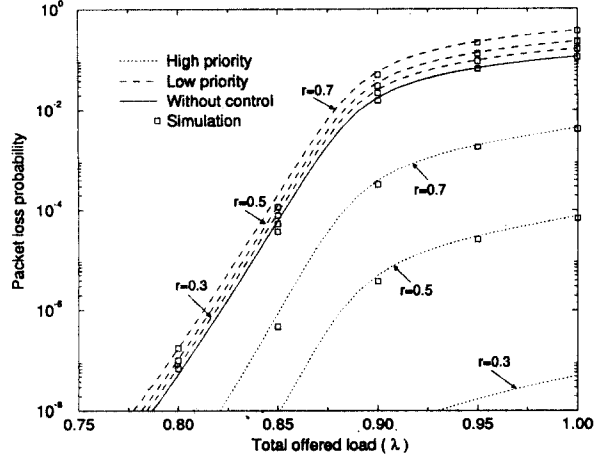


그림 4.  $C=2, K=20, T=1$ 을 가지는 교환기에서  $r$ 을 변화시킬 때 전체 트래픽 부하  $\lambda$ 에 대한 셀 손실확률.  
Fig. 4 Cell loss probabilities vs. total offered load  $\lambda$  for switch with  $C=2, K=20, T=1$  and various values of  $r$ .

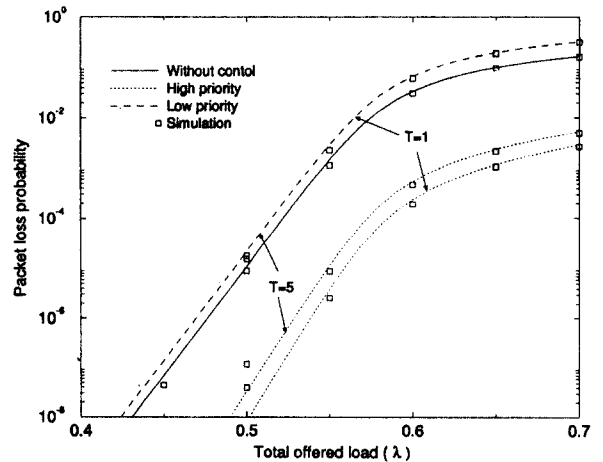


그림 5.  $C=1, K=20$ 을 가지는 교환기에서  $T$ 를 변화시킬 때 전체 트래픽 부하  $\lambda$ 에 대한 셀 손실확률.  
Fig. 5 Cell loss probabilities vs. total offered load  $\lambda$  for switch with  $C=1, K=20$  and various values of  $T$ .

분석결과와는  $128 \times 128$  크기의 ATM교환기를  $10^7$  slot time 동안 모의실험(simulation)하여 각포트의 결과를 평균한 값과 비교되었다.

그림 4에서는  $K=20, T=1$ 이고 용량  $C=2$ 인 교환기에 대하여 트래픽 비율  $r$ 에 따른 각 트래픽의 손실



확률을 나타내었다. 우선순위 제어를 하지않은 경우의 손실확률을 중심으로 두 트래픽의 손실확률이 서로 나뉘는 것을 볼 수 있다. 즉 낮은 우선순위 트래픽의 손실확률이 커지는 대신 높은 우선순위 트래픽의 손실확률은 훨씬 작아지게 된다. 특히 높은 우선순위 트래픽 비율  $r$ 이 작은 경우, 차이가 더 크게 벌어지는 것을 알 수 있다. 이로부터 손실확률의 요구사항이 서로 다른 두 트래픽을 수용할 때 부분 축출 알고리즘에 의해 두 트래픽의 손실확률에 차이가 나게함으로써 더욱 더 큰 트래픽 부하(load)를 수용할 수 있음으로 교환기의 이용효율을 높일 수 있다. 그림 4에서 보는 바와 같이 이런 효과는 높은 우선순위 트래픽 비율  $r$ 이 작을수록 크다고 할 수 있다. 그림 5에서는  $K=20$ ,  $r=0.5$ 이고  $C=1$ 인 교환기에 대한 두 트래픽의 손실확률을 임계값  $T$ 에 따라 나타내었다. 예상할 수 있는 것과 같이 임계값이 작을수록 축출범위가 커짐으로 인해 두 트래픽의 손실확률 차이가 커지는 것을 볼 수 있다. 그림 6은  $\lambda=0.6$ ,  $r=0.5$  일 때 여러  $K$  값에 대해 임계값을 변화시키면서 두 트래픽의 손실확률을 나타낸 것이다. 이 그림으로부터 알 수 있는 것은 두 트래픽이 요구하는 손실확률 차이의 정도에 따라 임계치를 가변시킴으로서 원하는 성능을 얻을 수 있다는 것이다.

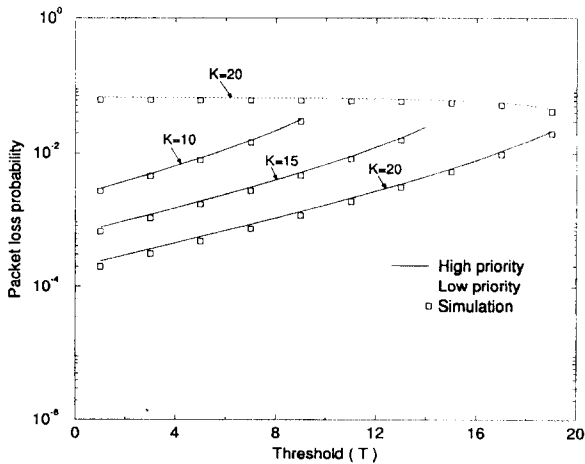
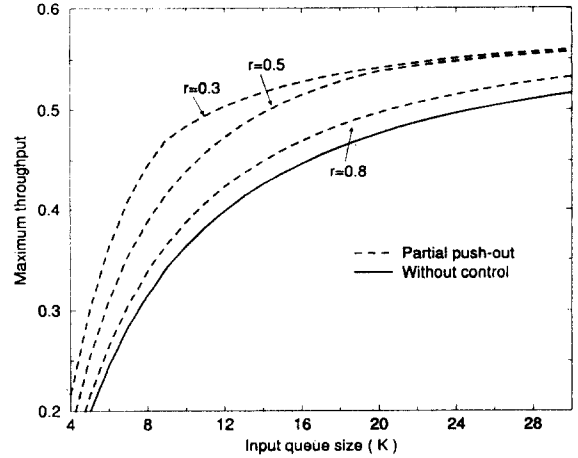
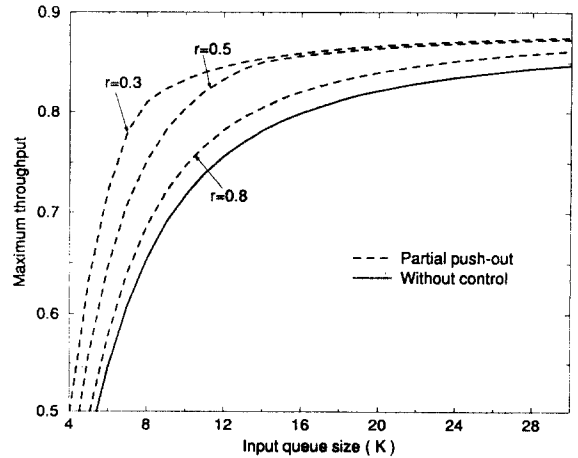


그림 6.  $C=1$ ,  $\lambda=0.6$ ,  $r=0.5$ 인 교환기에서  $K$ 를 변화시킬 때 임계치  $T$ 에 대한 셀 손실 확률  
 Fig. 6 Cell loss probabilities vs. threshold  $T$  for switch with  $C=1$ ,  $\lambda=0.6$ ,  $r=0.5$  and various values of  $K$



(a)



(b)

그림 7. 높은 우선순위 손실확률 요구 조건  $10^{-6}$ , 낮은 우선순위 손실확률 요구조건  $10^{-3}$ 인 교환기의 입력 큐 크기  $K$ 에 대한 최대 허용 트래픽부하.

(a)  $C=1$  일 때 (b)  $C=2$  일 때

Fig. 7 Maximum throughput vs. input queue size  $K$  for switch with high priority loss constraint  $10^{-6}$ , low priority loss constraint  $10^{-3}$

(a) For  $C=1$  (b) For  $C=2$

그림 7은 높은 우선순위 트래픽의 손실확률 요구조건을  $10^{-6}$ , 낮은 우선순위 트래픽의 손실확률 요구조건을  $10^{-3}$ 이라고 했을 때, 교환기가 수용할 수 있는 최대 허용트래픽부하를  $K$ 값의 변화에 따라  $C=1$  (그림

7(a)인 경우와  $C=2$  (그림 7(b))인 경우에 대해 나타나고 있다. 이 그림의 최대 허용트래픽부하는 두 트래픽의 손실확률 요구조건을 만족시킬 때까지 반복(iteration)적인 방법에 의해 최대 허용 부하를 구하고, 임계값  $T$ 를 가변하면서 최대가 될 때를 찾은 것이다. 모든 트래픽에 대해  $10^{-6}$ 의 손실확률을 만족시켜주어야 하는 우선순위제어가 없는 교환기보다 부분축출 알고리즘을 적용한 교환기가 최대트래픽 부하가 높은 것을 알 수 있다. 또한 높은 우선순위 트래픽 비율  $r$ 이 작을 때 더 큰 제어효과가 있는 것을 알 수 있다. 그림 7(b)에서 볼 수 있듯이  $C=2$  정도만 되더라도 입력버퍼가 어느정도 이상만 되면 최대허용 부하가 거의 0.9에 가까운 것을 볼 수 있다. 다시 말해서 교환기의 용량(capacity)이 너무 클 필요가 없는 것이다. 그림 8은 임계치의 변화에 따라 교환기가 수용할 수 있는 최대 허용부하의 변화를 나타낸 것으로  $K=30, C=1$ 인 교환기에 대해 손실확률 요구조건을 각각  $10^{-6}, 10^{-2}$ 로 놓고 구한 것이다. 최대 트래픽을 수용하기 위한 임계치는 트래픽의 구성비율과 손실 요구조건 및 입력

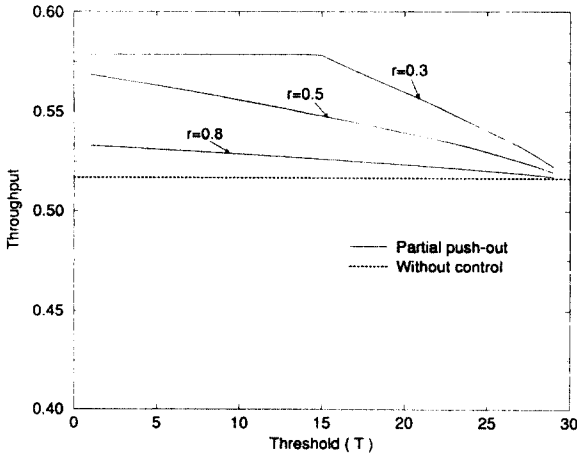


그림 8. 높은 우선순위 손실확률 요구 조건  $10^{-6}$ , 낮은 우선순위 손실확률 요구조건  $10^{-2}$  그리고  $C=1, K=30$ 인 교환기에서  $r$ 을 변화시킬 때 임계치  $T$ 에 대한 허용 트래픽 부하.

Fig. 8 Throughput of the switch vs. threshold  $T$  for a switch with  $C=1, K=30$ , a high priority loss constraint of  $10^{-6}$ , a low priority loss constraint of  $10^{-2}$  and various values of  $r$ .

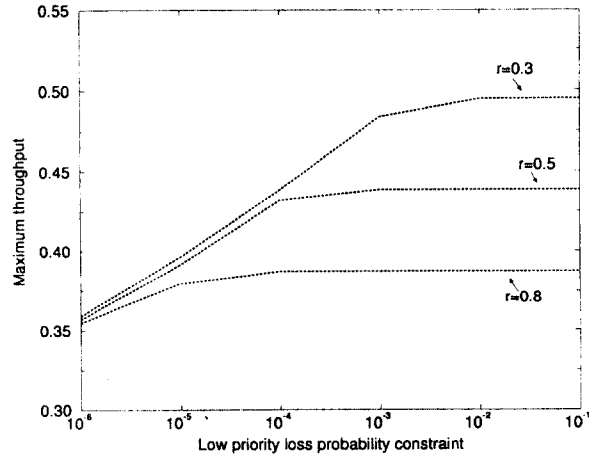


그림 9.  $C=1, K=10$  그리고 높은 우선순위 확률 요구조건  $10^{-6}$ 인 교환기에서  $r$ 을 변화시킬 때 낮은 우선순위 손실확률 요구조건에 대한 최대 허용 트래픽 부하.

Fig. 9 Maximum throughput vs. low priority loss constraint for a switch with  $C=1, K=10$  and high priority loss constraint of  $10^{-6}$  and various values of  $r$ .

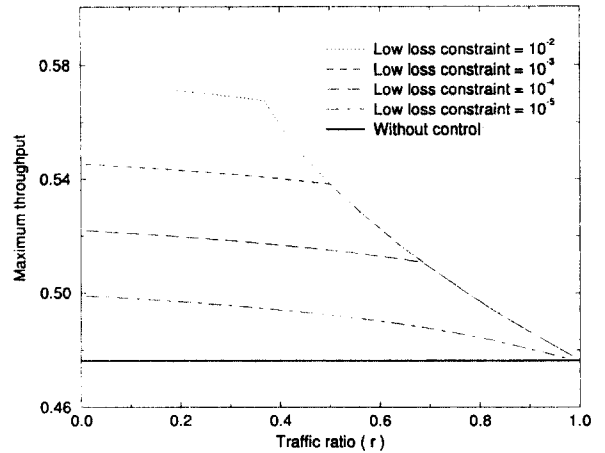


그림 10.  $C=1, K=20$ , 높은 우선순위 손실확률 요구조건  $10^{-6}$ 인 교환기에서 낮은 우선순위 손실확률 요구조건이 변할 때 트래픽 비율  $r$ 에 대한 최대 허용 트래픽 부하.

Fig. 10 Maximum throughput vs. traffic ratio  $r$  for a switch with  $C=1, K=20$ , a high priority loss constraint of  $10^{-6}$  and various values of low priority loss constraint.

버퍼의 크기에 따라 결정되어야 한다. 그림 9는  $C=1$ ,  $K=10$ 인 교환기에서 높은 우선순위 손실확률 요구 조건이  $10^{-6}$  일 때 낮은 우선순위 손실확률 변화에 따른 최대허용 트래픽 부하를 나타내었다. 이 그림은 두 트래픽이 요구하는 손실확률 차이가 클수록 우선 순위 제어의 효과가 크다는 것을 나타내고 있다. 그리고 그림 10은  $C=1$ ,  $K=20$ 인 교환기에 대해 트래픽 비율  $r$ 에 따른 최대허용부하를 보여주고 있다. 높은 우선순위 손실확률  $10^{-6}$ 에 대해 낮은 우선순위 손실확률을 변화시키면서 구한 것으로 높은 우선순위 트래픽 비율  $r$ 이 작을수록, 손실확률 차이가 클수록 우선순위 제어가 효과적인 것을 알 수 있다.

### V. 결 론

본 논문에서는, 손실우선순위 제어방식으로 부분 추출 알고리즘을 채택한, 입출력단에 버퍼를 가지는 용량  $C$ 인 ATM교환기에 두가지 손실우선순위 트래픽이 입력될 때의 각 트래픽의 손실확률과 교환기의 최대 허용부하를 구하여 부분추출 알고리즘의 제어효율에 대해 살펴 보았다. 입출력 포트수가 큰 교환기에 대해 입력버퍼의 HOL 위치 셀의 서비스 시간이 독립적인 phase-type이 됨을 보이고 각 입력버퍼를 임계치를 가지는  $Geom_1$ ,  $Geom_2/PH/1/K$  queue로 모델링하여 결과를 구하였다. 계산과 모의실험 결과에 의하면 우선순위 제어를 하지않은 시스템보다 교환기의 이용효율이 높아지며, 특히 손실확률 요구조건의 차이가 큰 트래픽일수록, 그리고 높은 우선순위 트래픽 비율이 낮을수록 더 큰 효과가 있는 것으로 나타났다. 위에서 구한 결과는 각 트래픽의 구성 비율과 손실확률 요구조건에 따라 필요한 버퍼크기  $K$  및 적절한 임계치  $T$ 를 결정하는데 사용될 수 있다.

본 논문에서는 Bernoulli 분포로 도착되는 입력트래픽을 고려하였고, 또한 균일트래픽(uniform traffic)에 대해서만 생각하였다. 앞으로 연구할 내용으로, Bernoulli 분포가 아닌 버스트 트래픽이 입력되는 경우와 비균일 트래픽(nonuniform traffic)이 입력되는 교환기에 대해 손실우선순위 제어에 관한 성능 평가가 필요하며, 입력되는 트래픽의 서비스품질로 손실확률과 지연시간이 동시에 주어질 경우에 지연우선순위와 손실우선순위를 동시에 고려하는 복합우선순위에

어에 관한 연구도 필요하다.

### 참 고 문 헌

1. R. Chipkatti, J. F. Krose and D. Towsley, "Scheduling policies for real-time and nonreal-time traffic packet switching node," *Proc. IEEE INFOCOM '89*, pp. 774-783, 1989.
2. H. M. Goldberg, "Analysis of the earliest due date scheduling rule in queueing systems," *Math. Oper. Res.*, VOL. 2, NO. 1, pp. 145-154, May 1977.
3. Y. Lim and J. E. Kobza, "Analysis of a delay-dependent priority discipline in an integrated multi-class traffic fast packet switch," *IEEE Trans. Commun.*, VOL. 38, NO. 5, pp. 659-665, May 1990.
4. J. S. C. Chen and R. Guerin, "Performance study of an input queueing packet switch with two priority classes," *IEEE Trans. Commun.*, VOL. 39, NO. 1, pp. 117-126, Jan. 1991.
5. A. K. Gupta and N. D. Georganas, "Priority performance of ATM switches," *Proc. IEEE INFOCOM '92*, pp. 727-733, 1992.
6. X. Cheng and I. F. Akyildiz, "A finite buffer two class queue with different scheduling and push-out schemes," *Proc. IEEE INFOCOM '92*, pp. 231-241, 1992.
7. D. Lee and B. Sengupta, "Queueing analysis of a threshold based priority scheme for ATM networks," *IEEE/ACM Trans. Networking*, VOL. 1, NO. 6, pp. 709-717, Dec. 1993.
8. D. W. Petr and V. S. Frost, "Nested threshold cell discarding for ATM overload control: Optimization under cell loss constraints," *Proc. IEEE INFOCOM '91*, pp. 1403-1412, 1991.
9. H. Kroner, G. Hebuterne, P. Boyer and A. Gravey, "Priority management in ATM switching nodes," *IEEE J. Select. Areas Commun.*, VOL. 9, NO. 3, pp. 418-427, April 1991.
10. J. Y. Lee and C. K. Un, "Performance analysis of an input and output queueing packet switch with a priority packet discarding scheme," *IEE Proc.*

- Commun.*, VOL. 142, NO. 2, pp. 67-74, April 1995.
11. S.-Q. Li, "Nonuniform traffic analysis on a non-blocking space-division packet switch," *IEEE Trans. Commun.*, VOL. 38, NO. 7, pp. 1085-1096, July 1990.
  12. M. J. Karol, M. G. Hluchyj and S. P. Morgan, "Input versus output queuing on a space-division packet switch," *IEEE Trans. Commun.*, VOL. COM-35, NO. 12, pp. 1347-1356, Dec. 1987.
  13. M. G. Hluchyj and M. J. Karol, "Queueing in high-performance packet switching," *IEEE J. Select. Areas Commun.*, VOL. 6, NO. 9, pp. 1587-1597, Dec. 1988.
  14. S.-Q. Li, "Performance of trunk grouping in packet switch design," *Proc. IEEE INFOCOM '91*, pp. 688-693, 1991.
  15. R. W. Wolff, "Poisson arrivals see time averages," *Operation Research*, VOL. 30, NO. 2, pp. 223-231, April 1982.
  16. M. F. Neuts, *Matrix-geometric solutions in stochastic models: An algorithmic approach*. Baltimore, MD: The Johns Hopkins University Press, 1981.



이재용(Jae Yong Lee) 정회원

1988년 2월: 서울대학교 전자공학과(학사)

1990년 2월: 한국과학기술원 전기 및 전자공학과(석사)

1995년 2월: 한국과학기술원 전기 및 전자공학과(박사)

1990년 1월~1995년 8월: 디지콤

정보통신연구소 선임연구원

1995년 9월~현재: 충남대학교 정보통신공학과 전임강사

※주관심분야: ATM 망, 인터넷 프로토콜, 트래픽 제어