

이동통신용 전력증폭기의 설계이론 및 개발현황

金 汎 晚, 盧 泰 文, 金 永 植,
許 得 鉉, 韓 基 天
浦項工科大学校 電子電氣工學科 및
電磁波特化研究센터

현대문명의 핵심이라 할 수 있는 정보화시대가 전개되고 있으며 통신기술은 이의 근간을 이루고 있다. 유선방식에서 출발한 통신기술은 사용자의 편이를 위하여 언제 어느 곳에서나 접속이 가능한 무선통신으로 발전하고 있다. 무선통신은 전파를 매개체로 한다는 특성 때문에 공간상 제약의 극복, 설비의 경제성과 이용 가능성의 증대 등으로 이용자의 다양한 통신욕구를 충족시켜 줄 수 있다. 이동통신 서비스는 이동성, 신속성, 편의성의 이유로 큰 폭의 성장을 보이고 있으며, 이에 따라 각기의 장점을 가지는 여러 통신방식이 연구되고 있다. 다양한 신호처리와 주파수 대역들을 사용하는 이들 방식의 효과적 운용을 위해서는 핵심 RF 소자들의 뒷받침이 필수적이다. 무선통신이 폭 넓게 사용되기 위해서는 안정된 운영체계, 훌륭한 통신 기지국 시스템 및 소형, 경량, 저가격의 무선 단말기의 공급이 이루어져야 하며, 이의 경쟁력 강화를 위해서는 전력증폭기, 발진기, 혼합기와 저잡음 증폭기 등과 같은 RF 핵심 부품의 연구 및 원천기술 확보가 필요하다. 전력증폭기는 이동통신 기기의 RF 모듈중에 가장 중요한 부품이며 통신기기의 품질과 소비전력에 큰 영향을 미치며 특히 한정된 축전지를 사용하는 단말기용의 경우에 더욱 중요하다. 기지국용 전력증폭기는 최소한의 전력으로 입력 및 외부환경의 영향을 받지 않고 시스템이 요구하는 선형성을 만족시키는 것이 관건이며, 단말기용의 경우는 최대 출력전력 조건 및 동작 대기 상태에서 우수한 효율특성과 선형성의 확보가 중요하다. 아날로그 방식의 경우에는 고효율 특성이 중요하며 디지털 방식의 경우에는 효율 뿐만 아니라 선형성도 우수해야 한다. 이러한 전력증폭기 모듈은 사용 주파수대역, 출력전력, 선형성 및 효율 등의 시스템 요구사항을 만족시키면서 부품의 수급이 용이한 전력소자를 적절히 선택하고, 최적의 설계이론과 방법을 이용하여 설계, 제작해야 한다.

본고에서는 전력증폭기 설계의 기본이론과 방법을 고찰하고 전력증폭기용 전력소자의 특성을 비

교, 분석한다. 그리고 현재 이동통신에 사용되고 있거나 연구중인 전력증폭기 모듈에 관하여 기술하고자 한다.

II. 전력증폭기 기본이론

1. 전력증폭기의 분류

전력증폭기는 능동소자를 구동시키는 동작점의 위치와 부하 임피던스의 특성에 따라 class A, class B, class AB 와 class F 등의 동작 증폭기로 구분할 수 있다^[1]. Class A 동작은 큰 RF 전류신호 스윙이 가능한 방식으로 우수한 선형성과 큰 이득 및 출력전력을 얻을 수 있는 장점이 있으나, RF 신호 양의 반파 동안에 과도한 게이트 전류가 흐르지 않도록 RF 입력 신호를 신중하게 제어해야 하며 신호의 입력이 없을 때에도 많은 양의 직류 전력을 소모하고 동작효율이 낮은 단점을 가지고 있다. Class A 동작 전력증폭기의 동작점과 출력전압 및 전류파형은 그림 1과 같다. 드레인전압으로 V_s 를 인가하고 드레인 전류는 $I_F/2$ 가 되도록 동작점을 설정할 때, 동작점에서의 직류 소비전력과 부하에 전달되는 출력전력은 식 1과 같다.

$$P_{DC} = \frac{V_s \cdot I_F}{2}$$

$$P_{RF} = \frac{V_{dspeak} \cdot I_{dspeak}}{2} \tag{1}$$

여기서 $V_{dspeak} = \frac{V_{dsB} - |V_p| - V_k}{2}$, $I_{dspeak} = \frac{I_F}{2}$

최대 출력전력과 전력부가효율(η)은 식 2와 같으며 증폭기가 $V_k=0$ V와 무한대의 이득을 가질 때 최대 효율은 50%이다.

$$P_{RFmax} = I_F \left[\frac{V_{dgB} - |V_p| - V_k}{8} \right]$$

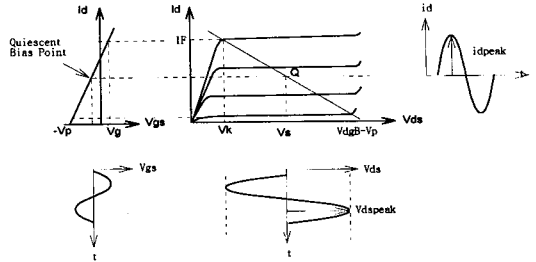
$$\eta = \left(1 - \frac{1}{G}\right) \frac{P_{RF}}{P_{dc}}$$

$$\eta_{max} = \left(1 - \frac{1}{G}\right) \frac{(V_{dgB} - |V_p| - V_k)}{4V_s} \tag{2}$$

$$\frac{1}{2} \left(1 - \frac{1}{G}\right) \frac{(1-\alpha)}{(1-\alpha)}$$

여기서 $V_s = \frac{(V_{dgB} - |V_p| + V_k)}{2}$, $\alpha = \frac{V_k}{(V_{dgB} - |V_p|)}$

식 3은 최대 출력전력을 얻기 위한 부하저항 조건이다.



(그림 1) Class A 동작 증폭기의 동작점과 출력파형

$$R_{L(classA)} = \frac{V_{dspeak}}{I_{dspeak}} = \frac{(V_{dgB} - |V_p| - V_k)}{I_F} \tag{3}$$

고효율 특성의 증폭기를 구현하기 위한 방식으로 전력소자의 바이어스를 조정하여 신호의 전달 각을 줄이거나 회로상으로 소자의 스위칭 동작시 손실을 줄이는 고조파 임피던스 조정 방법이 있으며, 이의 대표적인 방식이 tuned 부하를 갖는 class B 및 class F 동작이다. Tuned 부하를 갖는 class B 동작 증폭기의 동작점과 출력전압 및 전류파형은 그림 2와 같다. 전력증폭기의 부하는 기본 주파수(fundamental frequency)에서는 개방회로로 보이며 고조파 성분에 대해서는 단락회로로 보이는 병렬 공진회로 형태로 구성되며, 동작점은 $I_d=0$, $V_{ds}=V_s$, $V_{gs}=-|V_p|$ 이고 이때 부하에 걸리는 출력전압의 최대치와 공급전압은 식 4와 같다. 여기서 V_{ϕ} 는 쇼트키 다이오드 내부 전위장벽 전압이며, 최대 출력전력과 전력부가효율은 식 5와 같고, $V_k=0$ V와 무한대의 이득을 가지는 이상적인 경우 최대 효율은 78.5%이다.

$$V_{peak} = \frac{(V_{dgB} - 2|V_p| - V_k - V_{\phi})}{2}$$

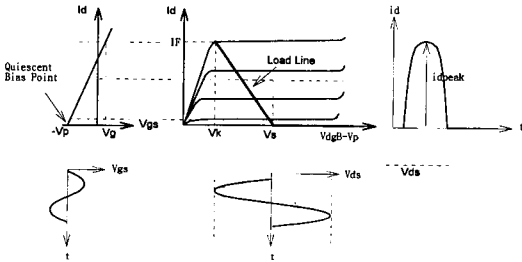
$$V_s = \frac{(V_{dgB} - 2|V_p| + V_k - V_{\phi})}{2} \tag{4}$$

$$P_{RFmax} = \frac{(V_{dGB} - 2|V_p| - V_k - V_\psi)I_F}{8}$$

$$\eta_{max} = \frac{\pi}{4} \left(1 - \frac{1}{G}\right) \frac{(1-\beta)}{(1+\beta)} \quad (5)$$

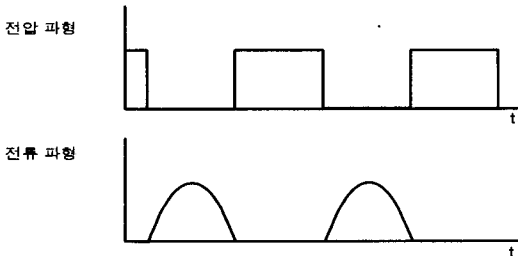
여기서 $\beta = \frac{V_k}{(V_{dGB} - 2|V_p| - V_\psi)}$

그러나 tuned 부하 class B 전력증폭기는 실제의 회로에 있어서의 전력부하효율이 대체로 50%를 넘기 어렵고 또한 핀치·오프 전압 근처에서 전달 컨덕턴스(gm)의 급격한 감소로 출력신호의 왜곡 증가와 이득 감소의 문제가 있다.



〈그림 2〉 Tuned 부하 Class B 동작 증폭기의 동작 점과 출력파형

효율을 높이기 위한 전력증폭기로 Snider「2」가 제안한 class F 동작은 동작점을 $I_d=0$ 에 두고 출력 임피던스의 고조파 성분을 조절하여 $V_{ds}=0$ 인 동안만 출력전류가 흐르게 파형을 구성함으로써 드레인 전력소모를 없애서 효율을 최적화시키는 방식이다. 고효율 동작을 위한 출력전압과 전류의 파형은 그림 3과 같다. 그림 3의 전류파형은 동작점의 게이트 바이어스를 핀치·오프 전압에 두어 얻을 수 있다. 이와 같은 전류파형에서 그림 3의 전압파형이 소자에 유기되어 전력소모가 없기 위



〈그림 3〉 Class F 동작 증폭기의 출력파형

해서는 출력단의 각 고조파들에 식 6과 같은 부하가 연결되어야 한다.

$$Z_{even} = \text{Short}$$

$$Z_{odd} = \text{Open} \quad (6)$$

$$Z_{FUND} = \frac{\frac{2}{T} \int_T V_{out}(t) \sin(\omega_0 t) dt}{\frac{2}{T} \int_T I_{out}(t) \sin(\omega_0 t) dt} = \frac{\frac{V_{max}}{\pi}}{\frac{I_{max}}{4}}$$

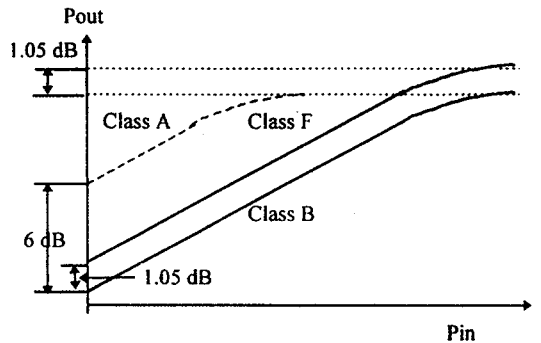
여기서 Z_{even} 은 짝수 고조파들에 대한 부하, Z_{odd} 은 홀수 고조파들에 대한 부하이므로 Z_{FUND} 은 기본파에 대한 부하값이다. 기본파를 제외한 홀수차의 고조파와 짝수차의 고조파 전력은 식 6의 출력 임피던스 조건에 의해 이상적인 경우 출력에 나타나지 않는다. 이때 최대 출력전력 (P_{RF})과 드레인효율 (η)은 식 7과 같다.

$$P_{RF} = \frac{1}{2} \left(\frac{2}{T} \int_T V_{out}(t) \sin(\omega_0 t) dt \right) \left(\frac{2}{T} \int_T I_{out}(t) \sin(\omega_0 t) dt \right)$$

$$(\omega_0 t) dt = \frac{I_{max} V_{max}}{2\pi} = \frac{I_F V_s}{\pi} \quad (7)$$

$$\eta = \frac{P_{RF}}{P_{dc}} = \frac{\frac{I_F V_s}{\pi}}{\left(\frac{1}{T} \int_T V_{out}(t) dt \right) \left(\frac{1}{T} \int_T I_{out}(t) dt \right)} = 100\%$$

이때 얻어진 최대전력은 class A 또는 class B 동작 전력증폭기 보다 1.27배 크며 효율도 100%로 가장 우수하다. 그러므로 고효율과 고출력을 필요로 하는 전력증폭기 모듈의 구현에는 class F 동작

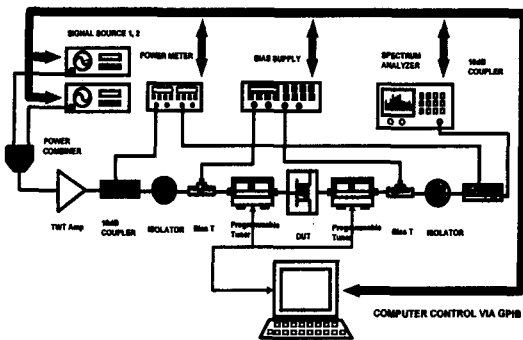


〈그림 4〉 대표적인 전력증폭기 방식별 이득 및 출력전력 변화

이 적절하다. 전력증폭기 구동방식에 따른 특성을 그림 4에 나타내었다.

2. 전력증폭기 설계방법

전력증폭기의 설계방법은 크게 automatic tuner 를 이용한 source-load pull 방법과 전력소자의 대신호 등가모형을 이용하는 voltterra 급수 해석과 harmonic balance(HB) 해석 등의 비선형회로 해석방법이 있다. Source-load pull 방법은 전력증폭기에 사용하고자 하는 소자의 내부는 임의의 것으로 가정하고 입력과 출력의 가능한 모든 임피던스를 변화시켜 가면서 출력특성을 측정하여 최적의 부하조건을 얻는 방법으로 그림 5는 그 장치도이다. 그림 5에서 입력과 출력에 연결된 튜너를 조정하여 입출력 부하를 변화시키고 이 때 전력측정기로 측정되는 출력전력이 일정한 입출력 부하값을 연결하여 폐곡선을 얻게 된다. Source-load pull 방법은 사용하고자 하는 소자의 등가회로를 알 필요가 없이 간편하게 입출력 정합회로를 알 수 있다는 장점이 있으나 많은 지점의 임피던스와 바이어스에서 특성을 측정하여야 된다는 것과 고조파 성분을 최적화시킬 수 없다는 점 그리고 증폭기의 주파수나 사양이 조금만 변하여도 측정을 다시 해야 하는 단점이 있다.



(그림 5) Source-load pull 방법 측정장치도

Source-load pull 방법이 사용 소자의 등가모형이 필요없는 것에 반해 비선형회로 해석방법은 증폭기로 사용하고자 하는 소자의 대신호 등가모형을 만들고 이를 이용하여 설계하는 방법이다. 비선형회로를 해석하는 방법으로는 시간영역에서 회로

망을 해석하는 방법과 주파수영역에서 voltterra 급수를 이용하여 해석하는 방법과 시간영역과 주파수영역을 동시에 해석하는 HB 방법이 있다. SPICE와 같이 시간영역에서 해석하는 방법은 회로의 과도응답을 해석할 수 있는 장점도 있지만 정상상태의 결과를 알고자 할 경우 과도상태 해석을 반드시 거쳐야 하므로 많은 계산시간을 필요로 하는 단점이 있다. Volterra 급수 해석방법은 적은 해석시간과 높은 해석 수렴성을 가지면서 정상상태의 결과를 직접 알 수 있는 장점과 해석적인 급수로 출력이 결정되므로 소자의 내부 요소들이 출력에 미치는 결과를 알 수 있는 장점이 있으나 소자의 비선형성이 비교적 적은 경우에만 사용할 수 있는 단점이 있다. 그러므로 저 왜곡특성을 요구하는 선형 전력증폭기의 설계와 선형성 개선회로의 연구 등에 유용한 방법이라할 수 있다.

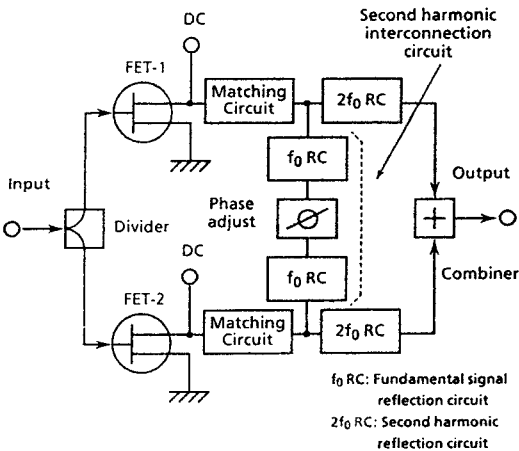
HB 방법은 정상상태의 결과를 바로 알 수 있고 비선형성이 큰 경우도 회로를 해석할 수 있는 장점이 있다. 그러나 출력이 수치해석적인 방법으로 얻어지므로 소자 내부의 요소들이 출력에 미치는 영향을 정확히 알 수 없는 단점과 능동소자의 모형이 부적절할 경우 시뮬레이션이 수렴하지 못하는 단점을 가지고 있다. HB 방법의 기본 알고리즘은 다음과 같다. 비선형부분은 시간영역에서 해석하고 회로의 선형부분은 주파수영역에서 해석한다. 다음 시간영역에서 계산된 전압($V'_{in}(t), V'_{out}(t)$)를 fast fourier transform (FFT)를 이용하여 주파수영역으로 변환한다. 이때 구해진 전압($V'_{in}(\omega), V'_{out}(\omega)$)을 선형회로에서 구해진 전압($V_{in}(\omega), V_{out}(\omega)$)과 동일하게 하는 전류를 newton raphson 방식으로 구하여 회로망 각 노드에서 kirchhoff의 법칙을 만족하게 하는 방법이다. 이러한 비선형 회로해석의 정확도는 전력소자의 등가모형에 달려 있어 이의 정확한 추출이 필수적이다.

3. 고효율 전력증폭기의 설계

일반적으로 고효율 전력증폭기는 동작점과 고조파 출력 임피던스의 조절을 통한 class F 동작으로 구현한다. 그러나 실제 사용되는 전력소자가 이상적이지 못한 이유로 class F 증폭기의 효율은 75

% 정도로 제한을 받는다. 그러므로 높은 효율특성을 얻기 위한 방법에 관한 연구가 이루어지고 있으며 HRA(harmonic reaction amp.)와 hHCA(class A harmonic control amp.) 형태는 그 예들이다^{3,4)}.

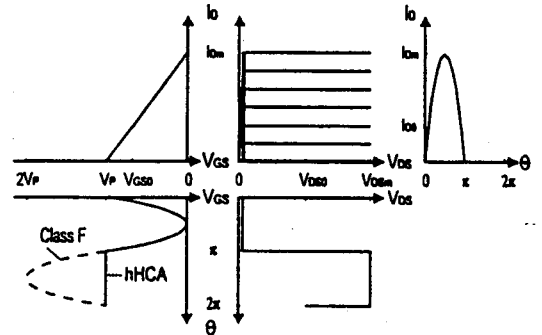
그림 6은 2단 HRA의 기본적인 구조이다. 두 출력단자의 출력정합 단자 사이에 존재하는 기본주파수 반사필터와 전송선로로 구성된 2차 고조파 연결회로가 있어서 여기에 2차 고조파의 정재파가 존재한다. 즉, 전송선로의 길이를 적절히 조정하여 두 소자의 드레인 출력단 사이에 2차 고조파만의 전기적 장벽을 만드는데 이는 2차 고조파에 대한 단락효과를 지니게 되어 소자의 스위칭 동작에 필요한 출력조건을 맞추어 준다. 이러한 HRA은 2차 고조파 정합이 기본파 정합과 독립적으로 조정되어 최대의 효율을 얻을 수 있어서 최적의 출력 정합조건을 쉽고 정교하게 구현할 수 있다. 그러나 HRA는 동작점이 class B 형태로 이루어져 이득측면에서 class A 증폭기 보다 6 dB 정도 불리하며 또한 게이트와 소오스 사이에 걸리는 높은 음의 전압으로 소자의 신뢰성에 문제를 야기시키는 단점을 가지고 있다.



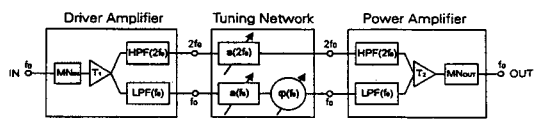
〈그림 6〉 HRA의 기본적인 회로 구성도

이득에 있어서는 class A의 장점을 취하고 효율은 class F 동작의 장점을 가지게 만든 hHCA(class A harmonic control amp.) 방식이 연구되었으며 이는 동작점을 class A 형태로 가한 상태에서

소자를 스위치로 동작시키는 방식이다. 그림 7은 입력력 파형을 나타낸 것으로 여기서의 입력은 class B 동작 증폭기의 출력을 이용한 반파의 정현파 신호 형태이며 이를 이용하여 전력소자를 스위치로 구동시킨다. 그리고 출력단은 적절한 고조파 임피던스로 정합시켜 class F 동작 증폭기에 상응하는 효율을 얻는 방법이다. 그림 8은 2단 hHCA의 구성도이다. 구동단의 기본파와 2차 고조파는 적절한 필터회로를 거쳐 나누어지며 이들 각각은 가변 감쇄기와 가변 변위기를 이용하여 전력증폭단의 최적 입력조건으로 정합시킨다. 표 1에서는 hHCA와 class F로 제작된 전력증폭기의 성능을 비교하여 보여주고 있다.



〈그림 7〉 hHCA의 부하선과 입력력 파형



〈그림 8〉 2단 hHCA의 구성도

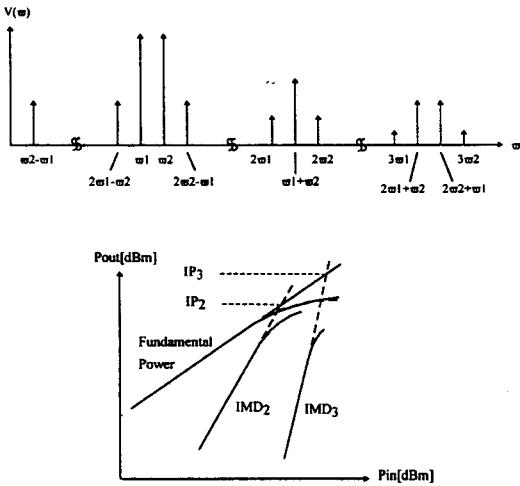
〈표 1〉 hHCA와 class F 증폭기의 성능비교(1.62GHz)

Power Amplifier	P_{out} 「dBm」	G_T 「dB」	η_D 「%」	η_{PA} 「%」
hHCA	27.9	14.4	77	74
Class F	26.8	11.4	77	71

4. 선형 전력증폭기의 설계

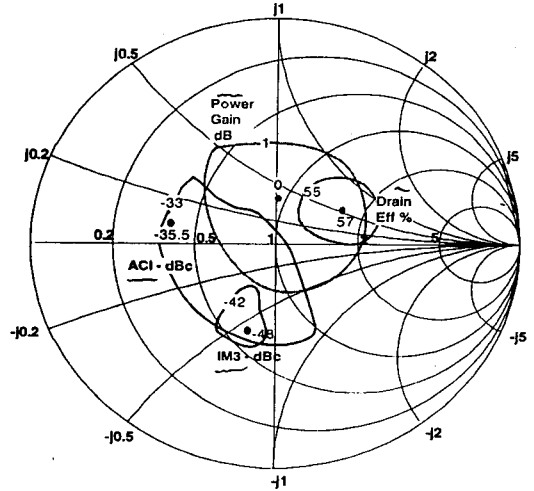
디지털 신호변조 방식에서의 전력증폭기는 고효

율과 선형성을 동시에 요구하고 있다. 전력증폭기와 같은 비선형회로에 신호의 세기가 같고 주파수만 약간 다른 2개의 신호를 인가할 때 그림 9와 같이 상호혼변조 왜곡(intermodulation distortion) 스펙트럼이 발생하게 되며, 전력증폭기의 비선형특성으로 인해 고조파성분과 상호혼변조 성분들이 발생한다. 이때 기본파 전력과 3차 상호변조파인 $2\omega_1 - \omega_2$ 또는 $2\omega_2 - \omega_1$ 의 전력차를 IMD₃로 정의하고 기본파의 전력과 3차 상호변조파의 전력을 extrapolation하여 만나는 전력값을 IP₃로 정의하여 이들을 선형성의 척도로 사용한다. 선형성에 있어서 3차 상호혼변조 성분이 중요한데 이는 기본파에 매우 근접해 있어서 선택성이 우수한 여파기를 사용하더라도 제거할 수 없어 기본파에 간섭을 일으키기 때문이다.



(그림 9) 주파수 스펙트럼과 상호혼변조 성분의 입출력 특성곡선

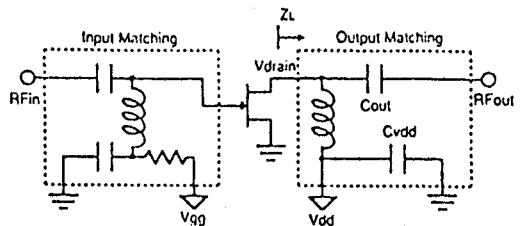
선형 전력증폭기를 구현하기 위한 방법으로는 우선 증폭기의 요구사항을 만족시키는 최적 부하선 즉 출력임피던스의 선택이 있다. 그림 10은 출력전력, 효율 그리고 선형성에 대한 출력임피던스의 효과를 보인 것으로 여기에서 보듯이 ACI (adjacent channel interference), IMD₃, 출력전력 그리고 효율의 최적 임피던스가 일치하지 않음을 보이고 있다^[5]. 그러므로 전력증폭기의 특성에 맞는 부하선 즉 출력임피던스의 선택이 반드시 필요



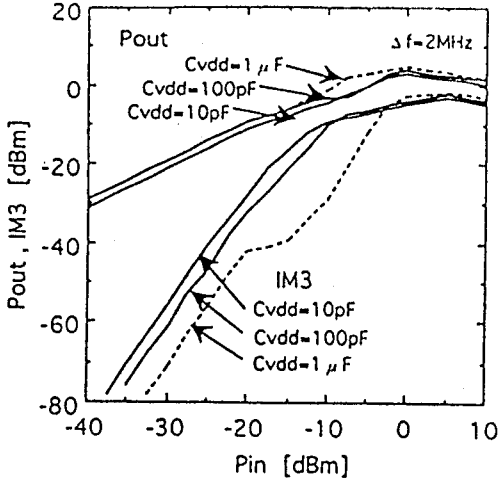
(그림 10) 출력임피던스에 따른 MESFET의 ACI, IMD₃, 출력전력 및 효율특성

하다.

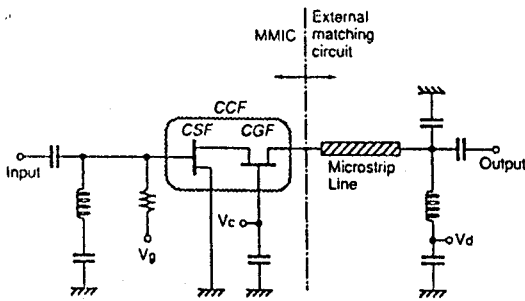
이러한 선형 전력증폭기 설계를 위한 최적 출력 임피던스의 선택은 기존에 많이 사용되어 왔고 최근에 발표된 선형 전력증폭기 관련 중요한 자료를 증점적으로 요약한다. 그 첫번째가 출력단 바이패스 캐패시터의 조절을 통한 선형성의 개선에 관한 연구이다^[5]. 그림 11은 MMIC 전력증폭기의 회로이며 여기서 C_{vdd}는 바이패스 캐패시터이다. 그림 12에서와 같이 C_{vdd}의 값을 기본파와 고조파에 대한 부하임피던스가 크게 변하지 않는 범위에서 변화시킬 경우 출력전력은 거의 일정하게 유지하면서 IMD₃는 대략 10dB 이상 변화함을 볼 수 있다. 이러한 IMD₃의 향상은 C_{vdd}의 변화로 야기되는 부하임피던스의 변화 때문이 아니라 증폭기의 입력단에 두 신호가 인가될때 이들의 주파수 차로



(그림 11) 바이패스 캐패시터의 영향 분석을 위한 1단 MMIC 증폭기 구조도



〈그림 12〉 P_{in} 과 C_{vd} 에 따른 P_{out} 과 IMD_3 특성



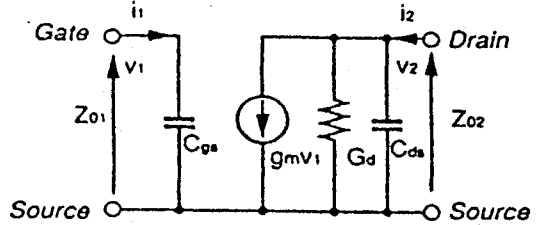
〈그림 13〉 CCF(Cascode Connection FET) 전력증폭기 구조도

생성되는 IF 신호가 IF 주파수대역에서 C_{vd} 의 임피던스에 의해 트랩되는 효과에 기인하는 것으로, 인가 드레인전압이 이 IF 신호에 의해 변조되어 전력증폭기를 왜곡시킨다. 그러므로 출력전력에는 영향을 미치지 않으면서 선형성을 개선시키기 위해서는 인가신호의 주파수 차에 의한 IF 신호를 바이패스시킬 수 있는 바이패스 캐패시터를 사용하여야 한다.

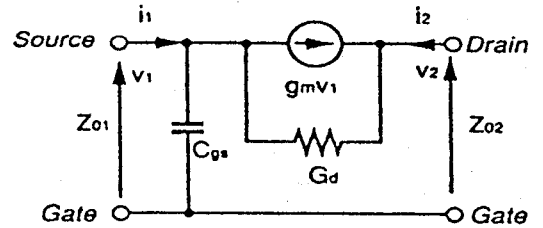
또 다른 방법은 증폭기의 진폭변화에 따른 IMD_3 생성은 위상왜곡에 기인하며 이 왜곡을 줄임으로 선형성을 개선하는 방법이다. 그림 13에서와 같이 CSF(common source FET)와 CGF(common gate FET)로 구성된 CCF(cascode connection FET) 구조일 때 입력에 따른 두 FET의 위상 변

화는 서로 상쇄될 수 있어서 출력단에서의 위상왜곡을 줄일 수 있다^[6].

전력포화영역 근처에서의 위상왜곡의 주된 원인이 드레인-소오스 사이의 출력컨덕턴스 G_d 와 게이트-소오스사이의 캐패시터 C_{gs} 의 변화이므로 그림 14에 주어진 CSF와 CGF의 간단한 등가회로로부터 S_{21} 의 위상을 구하면 G_d 와 C_{gs} 에 대한 S_{21} 위상변화를 식 7과 같이 얻을 수 있다.



(a) CSF 등가회로



(b) CGF 등가회로

〈그림 14〉 위상변화의 차를 보기위한 등가회로

$$\text{phase}(S_{21}) = \pi - \arctan$$

$$\left[\frac{\omega((C_{gs}Z_{01} + C_{ds}Z_{02}) + G_d C_{gs} Z_{01} Z_{02})}{1 + G_d Z_{02} - \omega^2 C_{gs} C_{ds} Z_{01} Z_{02}} \right]$$

$$\frac{\partial \text{phase}(S_{21})}{\partial G_d} > 0 \quad \frac{\partial \text{phase}(S_{21})}{\partial C_{gs}} < 0 : \text{CSF} \quad (7)$$

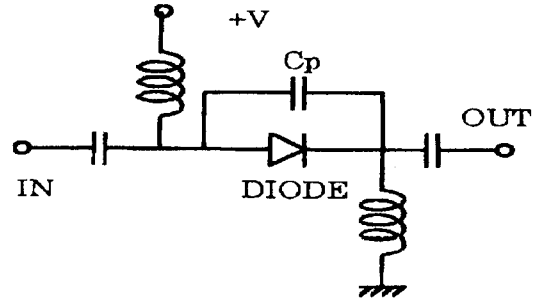
$$\text{phase}(S_{21}) = \arctan \left[\frac{-\omega C_{gs} Z_{01} (1 + G_d Z_{02})}{1 + (g_m + G_d) Z_{01} + G_d Z_{02}} \right]$$

$$\frac{\partial \text{phase}(S_{21})}{\partial G_d} > 0 \quad \frac{\partial \text{phase}(S_{21})}{\partial C_{gs}} < 0 : \text{CGF}$$

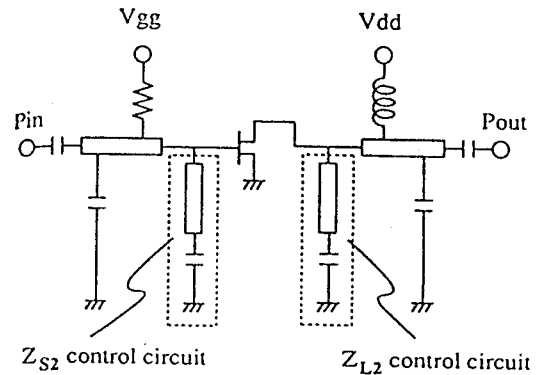
CSF의 위상변화는 G_d 가 증가함에 따라 증가하고 C_{gs} 가 증가함에 따라 감소하여 CGF의 위상변화는 G_d 와 C_{gs} 가 증가함에 따라 감소하므로 두가지 형태의 위상변화의 차이는 G_d 에 의해 주로 발생함을 알 수 있다. 그리고 CSF의 위상변화는 g_m

에 의해 직접 영향을 받지 않지만 CGF의 위상 변화는 g_m 이 감소함에 따라 감소함을 볼 수 있다. 그러므로 전력포화영역 근처에서의 G_d 의 증가는 CSF의 위상 증가와 CGF의 위상 감소를 가져와서 결과적으로 전력증폭기를 CCF 형태로 구현할 경우 위상 변화의 상쇄효과로 위상왜곡을 감소시킬 수 있다.

이득과 위상왜곡을 동시에 감소시키는 방법으로는 전력증폭기의 앞단에 입력전력의 변화에 대한 이득 및 위상 변화에 상반되는 특성을 가지는 선형화기를 사용하는 방식이 있다. 선형화기의 구현은 여러 방법이 있지만 이득과 위상의 선 왜곡을 쉽게 이룰 수 있는 방법으로 소오스단에 인덕터가 연결된 직렬 부궤환 회로 또는 다이오드 회로로 간단히 구성할 수 있다^[7,8]. 그림 15와 16은 선형화기를 이용한 선형 전력증폭기의 개념도 및 선형화기의 구현방법을 나타내었다. 직렬 부궤환 회로 또는 다이오드 회로를 이용한 선형 전력증폭기는 왜



(b) 다이오드회로 사용
(그림 16) 선형화기의 구현방법

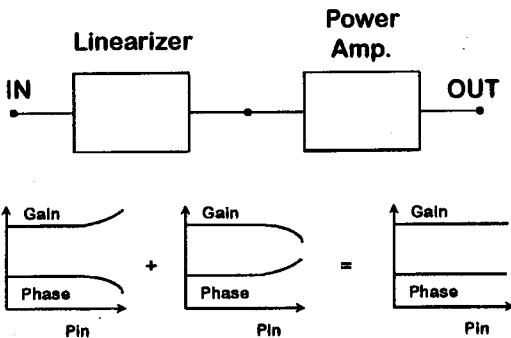


(그림 17) 2차 고조파 임피던스 조절을 통한 선형성 및 효율 개선회로

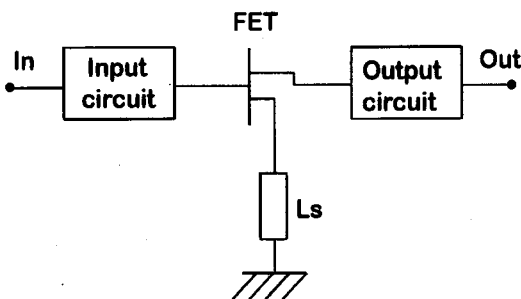
곡특성을 개선하는 가장 간단한 방법이지만 증폭기의 이득을 감소시키는 단점이 있다.

이에 반해 전력증폭기의 고조파 임피던스를 최적화 하거나 출력 고조파 신호만의 궤환을 통한 선형화 기법은 기본파의 임피던스 및 출력을 변화시키지 않아서 이득 및 효율특성의 감소없이 선형성을 향상시킬 수 있다^[9,10]. 그림 17은 2차 고조파 임피던스 조절을 이용한 선형성 및 효율특성의 개선의 예이다^[9]. 그리고 2차 고조파 전력의 궤환을 통한 선형 전력증폭기의 구현 원리는 다음과 같다^[10]. 전력소자인 MESFET의 주 비선형성분인 채널 전류를 식 21과 같이 표현한다.

$$i_{ds} = g_{m1}V_{gs} + g_{m2}V_{gs}^2 + g_{m3}V_{gs}^3 \quad (8)$$



(그림 15) 선형화기로 이용한 선형 전력증폭기의 개념도



(a) 직렬 부궤환 회로 사용

여기서 두 입력신호는 $A_1 \cos(\omega_1 t)$ 와 $A_2 \cos(\omega_2 t)$, 2차 고조파 케환신호는 $A_{11} \cos(2\omega_1 t + \psi_1)$ 와 $A_{22} \cos(2\omega_2 t + \psi_2)$ 이다. 케환신호를 포함하는 재입력 신호는 식 9와 같이 주어지며 이를 식 8에 적용하여 구한 상호혼변조 성분 중에서 $(2\omega_2 t - \omega_1 t)$ 성분만을 식 10과 같이 얻을 수 있다.

$$v_{gs} = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t) + A_{11} \cos(2\omega_1 t + \psi_1) + A_{22} \cos(2\omega_2 t + \psi_2) \quad (9)$$

$$A_1 A_2 g_{m2} \cos(2\omega_2 t - \omega_1 t - \psi_2) + \frac{3A_1 A_2^2 g_{m3} \cos(2\omega_2 t - \omega_1 t)}{4} + \frac{3A_1 A_2^2 g_{m3} \cos(2\omega_2 t - \omega_1 t + \psi_2 - \psi_1)}{2} \quad (10)$$

식 10에서 세 번째 항은 다른 두항에 비해 상대적으로 작은 값이어서 무시하면 $(2\omega_2 t - \omega_1 t)$ 성분을 제거하기 위한 A_{22} 의 성분이 식 11과 같이 구해지며, 같은 방법을 적용하면 $(2\omega_1 t - \omega_2 t)$ 성분을 제거하기 위한 A_{11} 의 성분 역시 식 12와 같이 얻어진다.

$$A_{22} = \frac{3A_2^2 g_{m3}}{4g_{m3}}, \quad |\psi_2| = 180^\circ \quad (11)$$

$$A_{11} = \frac{3A_1^2 g_{m3}}{4g_{m2}}, \quad |\psi_1| = 180^\circ \quad (12)$$

그러므로 전력증폭기에 이러한 조건을 만족시키는 고조파 신호를 케환시키면 상호혼변조 전력을 상당히 감소시킬 수 있다. 이 방법은 $(\omega_1 - \omega_2)$ 주파수에서도 같이 적용될 수 있다. 이때는 물론 저주파 대역만 케환시키면 된다. 이러한 방법들은 케환 특성을 사용하기 때문에 회로의 tolerance가 클 것으로 사료된다.

지금까지 살펴본 방법 이외에도 고선형성 전력증폭기를 구현하기 위해 feed-forward 방식, 선형화기를 포함하는 feed-forward 방식 및 출력 적응 제어 방식 등이 많이 사용된다. 이 방법들은 탁월한 선형성 개선효과가 있으나 구현상의 어려움과 회로 구성이 복잡해지는 단점을 가지고 있다. 이상에서 보았듯이 선형 전력증폭기의 구현에는 효율, 선

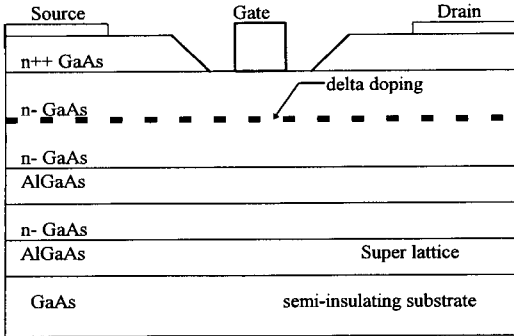
형성 및 구현상의 용이성까지 동시에 고려한 선형화기법을 선택해야 하며 이에 관하여 앞으로도 지속적인 연구가 필요하다.

III. 전력소자

이동통신용 전력증폭기의 구현을 위해서는 먼저 요구사양을 만족시키는 적당한 소자들을 선정하는 것이 중요하다. 전력소자에 대한 연구는 선형성을 개선하고 대기상태에서의 전류(idle current)를 줄이고 동작전압을 낮추면서 효율을 개선하는 방향으로 나아가고 있다. 전력증폭기를 효율적으로 구현하기 위해서는 최근에 많이 연구되고 있는 전력소자의 장단점을 포함한 그 특성에 관한 고찰이 선행되어야 한다.

GaAs MESFET은 비교적 우수한 고주파 특성을 가지고 있으나 일반적으로 선형성의 한 척도인 FOM (figure of merit : IP_3/P_{dc})은 낮은 값을 가지고 있다. 이러한 제한은 MESFET의 g_m , C_{gs} , G_{ds} 등의 비선형성에 기인하는데 이 중에서 g_m 이 가장 큰 영향을 미친다. 소자의 유효채널에 델타도핑을 가하여 게이트전압 스위에 따른 공핍영역 폭의 변화를 줄여 g_m 과 C_{gs} 의 선형성을 개선시킬 수 있는데 그림 18은 그러한 델타도핑된 MESFET의 소자 구조이다^[11].

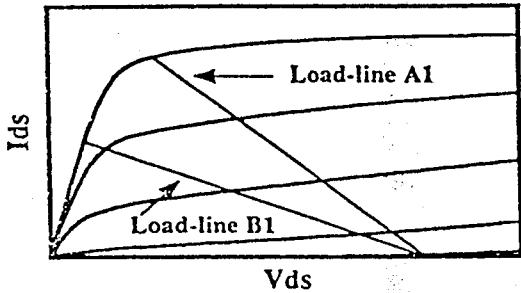
이동통신용 전력소자로 많이 사용되는 HBT (heterojunction bipolar transistor)는 선형성이 좋고 낮은 동작전압에서의 우수한 전력특성과 다른 소자에 비해 큰 전력밀도로 소자의 크기가 작은 장점 및 단일 양의 전압만을 필요로 하는 장점을 가지고 있다. HBT의 누설전류는 MESFET에 비해 아주 작아 휴대단말기의 전압원과 컬렉터 단자 사이를 개폐시켜 주는 스위치가 필요하지 않은 장점도 가지고 있다. 그리고 HBT는 MESFET에 비해 더 낮은 knee 전압을 가지고 있다. 그러나 이 전압의 차이로 생기는 효율의 차는 크지 않은데, 그 이유는 고효율 동작시 MESFET에서는 부하선의 기울기를 낮게 잡아 실질적인 knee 전압의 차



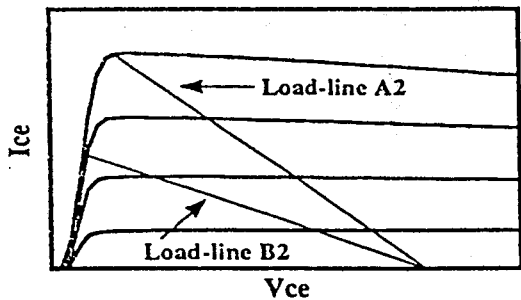
(그림 18) 델타 도핑된 MESFET의 구조

가 크지 않기 때문이다. 그림 19는 고출력전력과 고효율을 위한 두 소자의 부하선을 나타내고 있다^[12]. MESFET의 부하선 A₁은 고출력전력에 적합하고 B₁은 고효율에 적합하다. B₁으로 동작시 효과적으로 효율을 증가시키나 출력전력은 감소하는데 이를 극복하기 위해서는 더 넓은 게이트폭의 소자가

필요하다. 그러나 넓은 게이트폭의 MESFET은 출력저항을 감소시키고 균일성을 떨어뜨리는 단점이 있다. 그러므로 게이트폭과 부하선의 적절한 최적화가 필요하다. 그러나 HBT는 낮은 온 저항으로 인해 부하선에 대한 효율의 종속성이 MESFET 보다 작으며, 고효율 및 고출력특성은 소자의 크기를 증가시키기 보다 전류밀도를 높임으로 가능하다. 전류밀도를 높임으로써 에미터 면적은 감소되어지고 이에 따라 HBT내의 전류분포의 균일성이 개선되어 더 높은 출력임피던스(간단한 출력정합 가능)를 가지게 된다. 실제로 HBT의 전류밀도를 증가시키기 위해서는 먼저 Kirk 효과를 억제시켜야 하고 열적저항을 감소시켜 높은 전류밀도에서 신뢰성이 보장되어야 한다. 그림 20은 HBT의 비선형성을 고찰하기 위한 T-형 등가회로이다. 여기서 비선형적인 특성을 보이는 것은 I_e, I_c, C_{bc} 그리고 C_{bc}이고 나머지는 모두 선형적인 소자들로 간주할 수 있다. HBT가 선형성이 좋은 이유는 I_e에 의해 생성되는 비선형 왜곡과 I_c에 의해 생성되는 비선형 왜곡의 상반된 특성으로 서로 정확히 소거되는 점과 R_e에 의한 부궤환 효과 때문이다^[13]. 일반적으로 부궤환은 이득을 선형화하고 비선형 증폭기의 고조파 왜곡을 감소시킬수 있다. 베이스와 컬렉터 사이의 캐패시터인 C_{bc}는 HBT에 있어서 가장 큰 비선형적인 요소로 IMD₃에 가장 큰 영향을 미친다. C_{bc}의 바이어스 종속성이 크면 클수록 비선형 왜곡이 크지므로 높은 선형성을 유지하기 위해서는 바이어스 종속성을 낮게 가질 수 있도록 소자를 설계해야 하며, 이를 위해 펀치-스루 구조로 HBT를 만들기도 한다^[14].



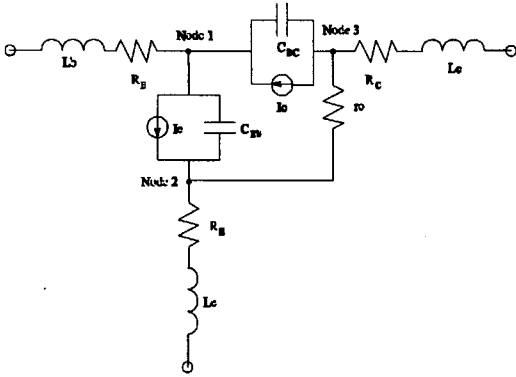
(a) MESFET



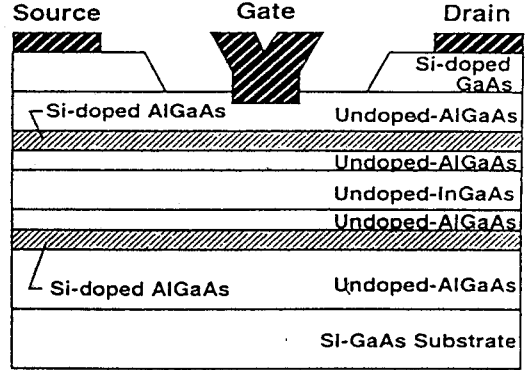
(b) HBT

(그림 19) MESFET과 HBT의 고출력(A₁, A₂), 고 효율(B₁, B₂)을 위한 부하선

선형성이 우수한 또 다른 전력소자로 AlGaAs/InGaAs 계면의 에너지 밴드의 차를 이용하는 이종접합구조의 PHEMT(pseudomorphic high electron mobility transistor)가 있다. PHEMT는 전자이동도가 높은 InGaAs층을 채널층으로 사용하고, AlGaAs층과 InGaAs 채널층 간의 에너지 밴드 차를 이용하여 InGaAs 채널층에 2차 전자층을 형성시킴으로써 전력이득을 높일 수 있고, Si planar 도핑 농도를 조절함으로써 선형성을 좋게 할 수 있다^[15]. 전력이득과 관련이 큰 g_m을 증가시



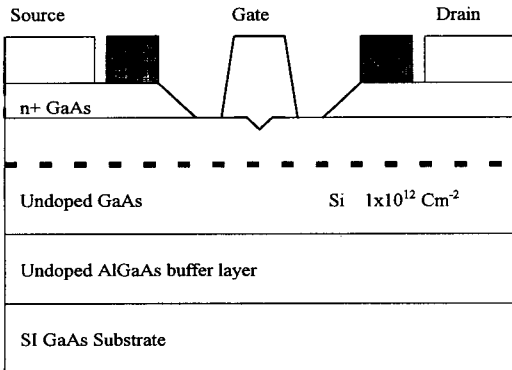
(그림 20) HBT의 T-형 등가회로



(그림 22) 이중 도핑된 HJFET의 단면도

키기 위해서는 높은 In 몰비의 InGaAs 채널층을 가지면서 InGaAs 채널층을 얇게, 그리고 짧은 게이트(short gate) 길이를 가지게 제작하여야 한다.

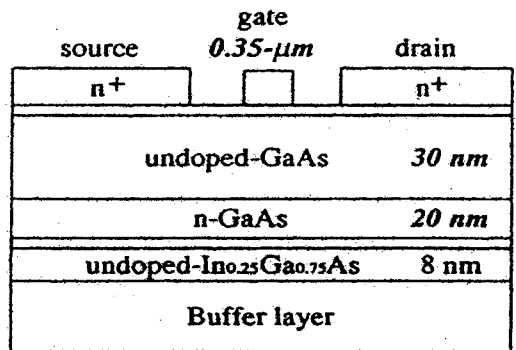
최근 휴대단말기용 전력증폭기의 관심사항인 저전압 구동은 주로 전력소자의 knee 전압에 제한을 받는데 이의 해결방안으로 소자의 기생저항 성분을 줄이는 연구들이 이루어지고 있다. 그림 21은 1.5 V에서 동작하는 스파이크 게이트 전력 FET의 구조를 보여주고 있다. 여기서 델타도핑된 채널은 게이트 바이어스에 대한 높고 일정한 g_m 을 제공해주며, 제일 윗층의 GaAs 층은 소오스 저항을 낮추기 위해 사용되었다. 그리고 스파이크 모양의 게이트 금속에 의해 얻어진 짧은 유효 게이트 길이는 온 저항과 g_m 특성을 동시에 개선시켜, 900MHz에서 최대출력 1.4W와 최대효율 65%의 특성을 보



(그림 21) 델타 도핑된 채널을 가진 스파이크 게이트 전력 FET

인다 [16]. 그림 22는 고출력과 고효율 특성을 가지는 이중 도핑된 AlGaAs/InGaAs/AlGaAs 이중 접합 FET(HJFET)의 구조로 동작전압 1.2V와 950MHz에서 최대출력 1.1W와 최대효율 65%의 특성이 보고되어 있다[17].

또다른 관심사항인 대기상태에서의 전류를 최소화하기 위해서는 저전류 상태에서 높은 g_m 을 갖게 소자를 설계하여 전력소자가 저전력에서는 낮은 전류영역에서 동작하고 고출력 전력에서는 RF 전력에 의해 동작점이 상대적으로 높게 올라갈 수 있게 한다. 이 목적으로 소자는 PHEMT가 적합하며 짧은 게이트 길이(< 0.5 μ m)와 가능한 높은 InAs 몰비(~35%)를 가지게 설계하여야 한다. 참고논문 「15」에서 이 방법으로 idle 전류를 기존의 소자보다 1/3로 줄인 보고가 있다.



(그림 23) idle 전류를 줄이기 위한 PHEMT의 구조

IV. 이동통신용 전력증폭기 모듈의 개발현황

1. CDMA/AMPS 이중 모드 전력증폭기 모듈

현재 가장 많이 보급된 이동통신 시스템인 셀룰라 시스템은 포화상태에 이른 사용자 수용용량과 통화품질의 개선을 위해 아날로그 방식(AMPS)에서 점차 디지털 방식(CDMA)으로 바뀌고 있다. 그러므로 셀룰라 휴대단말기용 전력증폭기 모듈은 두 방식 모듈을 지원할 수 있게 구현되어야 하며, 아날로그 방식에서는 고효율 특성을 가지고 디지털 방식에서는 고효율 및 고선형성을 가져야 한다. 이러한 전력증폭기 모듈에 관한 연구는 국내외에서 활발히 이루어져 지금은 대량생산의 단계에 도

달해 있다. 표 2는 대표적인 CDMA/AMPS 이중 모드 전력증폭기 모듈의 특성을 요약한 것이다.

2. GSM 방식 전력증폭기 모듈

유럽이나 미국에서 많이 사용되고 있는 GSM (global system for mobile communication) 방식은 국내에서는 아직 많은 연구가 이루어져 있지 않은 분야이다. GSM 방식은 디지털 셀룰라 시스템의 일종으로 880~915MHz의 송신 주파수대역과 925~960MHz의 수신 주파수대역을 사용하고 TDMA/FDM 방식과 GMSK 변조방식을 사용한다. 표 3은 대표적인 GSM 방식 전력증폭기 모듈의 특성을 요약한 것이다.

(표 2) 대표적인 CDMA/AMPS 이중 모드 전력증폭기 모듈의 특성

CDMA/AMPS Dual Mode 전력증폭기 모듈				
Frequency	824~849MHz			
회사명	ETRI	Rockwell	Matusita	LTI
모델명	ES-M0192	RI21002	UN00454	4D-8002
사용소자	MESFET	HBT	MESFET	MESFET
linear gain	28dB	28dB	27.5dB	26dB
supply voltage	3.3V	5.8V	4.5V	5.2V
AMPS 동작				
output power	31.3dBm	31.8dBm	32dBm	31.5dBm
efficiency	57%	46%	57%	60%
harmonics	< -40dBc	< -30dBc	< -40dBc	< -30 dBc
CDMA 동작				
output power	26dBm	28dBm	27dBm	28dBm
efficiency	28%	32%	31.5%	31.5%
IMD ₃	< -28dBc	< -28dBc	< -33dBc	< -30dBc

〈표 3〉 대표적인 GSM 방식 전력증폭기 모듈의 특성

GSM 방식 전력증폭기 모듈			
Frequency	880~915MHz		
회사명	HP	Philips	Hitachi
모델명	QCPM-XXXX	BGY206	PFO1411A
사용소자	BJT	BJT	BJT
gain	>30dB	>30dB	>35dB
supply voltage	6V	4.8V	4.8V
Pin=3dBm @ 557 μ s pulse width, 12.5% duty cycle			
out put power	34.5dBm	34.5dBm	35.4dBm
efficiency	43%	45%	48%
harmonics	<-45dBc	<-40dBc	<-30dBc

〈표 4〉 TRS 방식 전력증폭기 모듈의 특성(719~734MHz)

TRS 방식 전력증폭기 모듈		
Frequency	719~734MHz	
회사명	Mitsubishi	POSTECH & LGIC
모델명	M68744	
사용소자	BJT	MESFET
gain	>18dB	>28dB
supply voltage	7.2V	7.2V
output power	34.5dBm	34.5dBm
efficiency	30%	58%
harmonics	<-30dBc	<-35dBc

3. TRS 방식 전력증폭기 모듈

새로운 통신시스템인 TRS(주파수공용통신) 방식은 대용량의 가입자를 대상으로 하는 셀룰라 이동통신 시스템과는 달리 특정인이나 단체를 대상으로 하는 서비스이다. TRS 방식 전력증폭기 모듈은 TRS 통신방식이 국가별로 다른 주파수대역을 사용하기 때문에 그 특성을 단순히 비교하기 어렵다. 그러나 일반적으로 고출력, 고효율의 특성을 요구하고 있으며, 표 4는 719~734MHz 주파수대역을 사용하는 TRS 방식 전력증폭기 모듈의 특성을 요약한 것이다.

4. PCS 방식 전력증폭기 모듈

많은 통신채널의 확보와 고품질 통신을 가능하게 할 차세대 통신서비스로 PCS(personal communication service) 시스템이 국내외에서 개발중이거나 초기단계의 운용을 하고 있다. 큰 범주로서의 PCS 시스템은 신호처리 방식 및 사용 주파수대역의 차이에 의해 표 5와 같이 여러 가지로 세분화된다. 국내에서는 1750~1780MHz 사용 주파수대역의 PCS-CDMA 방식을 사용할 계획이며 이를 위한 전력증폭기 모듈의 개발이 활발히 진행중이다. 표 6은 PCS 방식 전력증폭기 모듈의 특성을 요약한 것이다.

〈표 5〉 대표적인 PCS 시스템의 분류

Personal Communication Systems	
High Tier Standards	Low Tier Standards
<ul style="list-style-type: none"> - PCS-TDMA (based on IS-136 cellular) - PCS-CDMA (based on IS-95 cellular) - PCS 1900 (based on GSM cellular) - Wideband CDMA 	<ul style="list-style-type: none"> - PACS (based on PHS cordless) - DCT-U (based on DECT cordless) - Composite CDMA/TDMA

〈표 6〉 PCS-CDMA 방식 전력증폭기 모듈의 특성

PCS-CDMA 방식 전력증폭기 모듈			
Frequency	1750~1780MHz		
회사명	Rockwell	POSTECH & 단암산업	POCTECH, LTI & LGIC
모델명	RI21006		
용도	high tier	low tier	high tier
사용소자	HBT	MESFET	MESFET
gain	>19dB	>22dB	>21dB
supply voltage	5V	3.6V	4.2V
output power	>27dBm	>23dBm	>27dBm
efficiency	25%	33%	33%
harmonics	<-30dBc	<-31dBc	<-26dBc
IMD ₃ or ACPR	<-30dBc	<-31dBc	<-31dBc
비고	단일전원 사용	개발 완료단계	소형화 작업중

V. 결 론

본고에서는 전력증폭기 설계의 기본이론 및 설계방법과 전력소자의 특성을 비교, 분석하였다. 그리고 현재 이동통신에 사용되고 있거나 연구중인 전력증폭기 모듈에 관하여 기술하였다. 현재 이동통신 서비스의 디지털화에 따른 전력소자들과 이를 이용한 전력증폭기 모듈의 개발이 활발히 이루어지고 있다. 전력소자의 연구는 낮은 구동전압에

서 동작하고 idle 전류를 감소시키며, 동작 효율과 선형성을 개선해 나가는 방향으로 진행되고 있다. 전력증폭기 모듈은 다양한 통신 시스템에서 요구하는 사양을 만족시키면서 저가격, 소형화가 가능한 구조 및 방식에 대한 연구가 진행중이다. 이러한 목표를 달성하기 위해서는 고효율 및 선형화 기법을 포함하는 전력증폭기 설계이론의 개발, 사용 용도에 맞는 전력소자의 구현과 다층기판, MCM(multi-chip module) 및 MMIC(monolithic microwave integrate circuit)의 연구가 활발히 이루어져야 할 것으로 사료된다.

참 고 문 헌

- [1] John L. B. Walker, *High-Power GaAs FET Amplifier*, Artech House, Boston, 1993.
- [2] David M. Snider, "A Theoretical Analysis and Experimental Confirmation of the Optimally Loaded and Overdriven RF Power Amplifier," *IEEE Trans. on Electron Devices*, pp. 851 - 857, Dec. 1967.
- [3] T. Nojima, S. Nishiki, and K. Chiba, "High Efficiency Transmitting Power Amplifiers for Portable Radio Units," *IEICE Transactions*, Vol. E 74, pp. 1563 - 1570, June, 1991.
- [4] B. Ingruber, W. Pritzl, and G. Magerl, "High Efficiency Harmonic Control Amplifier," *IEEE MTT-S International Microwave Symposium Digest*, pp. 859 - 862, 1996.
- [5] H. Kawasaki, T. Ohgihara, and Y. Murakami, "An Investigation of IM3 Distortion in Relation to Bypass Capacitor of GaAs MMIC's," *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Digest*, pp. 119 - 122, 1996.
- [6] H. Hayashi, M. Nakatsugawa, and M. Muraguchi, "Quasi-Linear Amplification Using Self Phase Distortion Compensation Technique," *IEEE Trans. on MTT*, pp. 2557 - 2564, Nov., 1995.
- [7] M. Nakayama, K. Mori, K. Yamauchi, Y. Itoh, and Y. Mitsui, "An Amplitude and Phase Linearizing Technique for Linear Power Amplifiers," *Microwave Journal*, pp. 100 - 104, March, 1996.
- [8] K. Yamauchi, K. Mori, M. Nakayama, Y. Itoh, Y. Mitsui, and O. Ishida, "A Novel Series Diode Linearizer for Mobile Radio Power Amplifiers," *IEEE MTT-S International Microwave Symposium Digest*, pp. 831 - 834, 1996.
- [9] M. Nakamura, M. Maeda, H. Takehara, H. Masato, S. Morimoto, and Y. Ota, "High Efficiency Linear Amplifiers Using Source Second-Harmonic Control for Digital Cellular Phones," *Asia Pacific Microwave Conference Digest*, pp. 64 - 67, 1995.
- [10] M. R. Moazzam, and C. S. Aitchison, "A Low Third Order Intermodulation Amplifier with Harmonic Feedback Circuitry," *IEEE MTT-S International Microwave Symposium Digest*, pp. 827 - 830, 1996.
- [11] S. L. G. Chu, J. Hung, W. Struble, G. Jackson, N. Pan, M. J. Schindler, and Y. Tajima, "A Highly Linear MESFET," *IEEE MTT-S International Microwave Symposium Digest*, pp. 725 - 728, 1991.
- [12] T. Yoshimasu, "High Power AlGaAs/GaAs HBTs and Their Application to Mobile Communications Systems," *IEEE IEDM*, pp. 787 - 790, 1995.
- [13] S. A. Mass, B. L. Nelson, and D. L. Tait, "Intermodulation in Heterojunction Bipolar Transistors," *IEEE Trans. on MTT*, pp. 442 - 448, March, 1992.
- [14] Joonwoo Lee, Woonyun Kim, Youngsik Kim, Tae Moon Roh, and Bumman Kim, "Design Study of Linearized AlGaAs/GaAs HBTs Using Volterra Series," *IEEE MTT-S International Microwave Symposium Digest*, pp. 1775 - 1778, May, 1996.
- [15] H. Ono, Y. Umemoto, M. Mori, M. Miyazaki, A. Terano, and M. Kudo, "Pseudomorphic Power HEMT with 53.5 % Power-Added Efficiency for 1.9 GHz PHS Standards," *IEEE MTT-S International Microwave Symposium Digest*, pp. 547 -

550, 1996.

[16] T. Tanaka, H. Furukawa, H. Takenaka, T. Ueda, A. Noma, T. Fukui, K. Tateoka, and D. Ueda, "1.5 V Operation GaAs Spike-gate Power FET with 65 % Power-added Efficiency," *IEEE IEDM*, pp. 181 - 184,

1995.

[17] K. Inosako, N. Iwata, and M. Kuzuhara, "1.2 V Operation 1.1 W Heterojunction FET for Portable Radio Applications," *IEEE IEDM*, pp. 185 - 188, 1995.

저 자 소 개

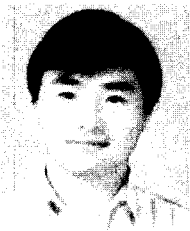


金 沆 晩

1947年 1月 3日生
 1972年 2月 서울대학교 전자공학과 졸업
 1974年 5月 University of Texas at Austim(공학석사)
 1979年 5月 Carnegie Mellon University(공학박사)

1978年 8月~1981年 5月 GTE Laboratories(연구원)
 1981年 5月~1989年 7月 Texas Instruments(책임연구원)
 1989年 8月~현재 포항공과대학교 전자전기공학과(교수)

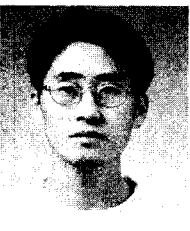
주관심 분야 : 초고주파 반도체 소자 및 회로 연구



盧 泰 文

1968年 9月 3日生
 1991年 2月 연세대학교 전자공학과 졸업
 1993年 2月 포항공과대학교 전자전기공학과(공학석사)
 1993年 3月 포항공과대학교 전자전기공학과 박사과정 재학

주관심 분야 : 초고주파 및 이동통신용 능동소자의 모델링과 회로 설계



金 永 植

1969年 9月 23日生
 1993年 2月 포항공과대학교 전자전기공학과 졸업
 1995年 2月 포항공과대학교 전자전기공학과(공학석사)
 1995年 3月 포항공과대학교 전자전기공학과 박사과정 재학

주관심 분야 : 초고주파 능동소자 모델링 및 회로 해석용 시뮬레이터 개발



許 得 鉉

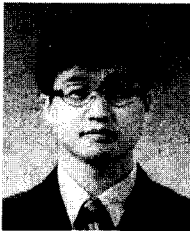
1967年 1月 6日生

1989年 2月 경북대학교 전자공학과 졸업

1995年 3月 포항공과대학교 전자전기공학과 석사과정 재학

1989年 1月~1994年 6月 LG정보통신주식회사(연구원)

주관심 분야 : 초고주파 및 이동통신용 능동소자의 모델링과 회로 설계



韓 基 天

1973年 7月 4日生

1996年 2月 포항공과대학교 전자전기공학과 졸업

1996年 3月 포항공과대학교 전자전기공학과 석사과정 재학

주관심 분야 : 초고주파 및 밀리미터파 소자 모델링 및 회로 설계