

## 전기영동법을 이용한 Glass Passivation막에 관한 연구

10-5-9

### A Study on the Glass passivation film by electrophoretic method

박인배\*, 허창수\*  
(In-Bae Park, Chang-Su Huh)

#### Abstract

Surface passivation using glass powders results in good reliability for high voltage silicon power devices.

In this paper Zinc borosilicate glass and Lead borosilicate glass were prepared for the purpose of passivating, and a deposition technique of glass films on the silicon surface by electrophoresis in which acetone is used as a suspension medium has been investigated.

Their physical properties were compared using DTA, SEM, XRD, as a function of firing temperature, I can get the fine films of  $22\mu\text{m}$  thickness with Lead borosilicate glass under 300 volts applied, 3 minutes and  $700^\circ\text{C}$  firing temperature. Also I can get the fine films of  $17\mu\text{m}$  thickness with Zinc borosilicate glass under same conditions. As a result of investigation of glass films from which glass layer was removed by placing it in HCl, it has been found that pre-firing and annealing play an important role to achieve uniform and fine glass deposition films. And also it was found that relative dielectric constant is independence of frequency.

**Key Words(중요용어)** : Surface passivation(표면보호), Electrophoretic method(전기영동법), Lead borosilicate glass(납 붕규산계 유리), Zinc borosilicate glass (아연 붕규산계 유리), Pre-firing(예비소성), Pinhole(기공)

#### 1. 서 론

최근 전력용 반도체 소자는 각종 전력전자 시스템에 응용되어 전력을 변환 및 제어하며 가전제품용 모터구동에서 각종 정보통신 기기의 전원장치 및 고속전철에 이르기까지 핵심 반도체 소자로 발전하고 있다.

따라서 이에 따른 소자에 대한 요구도 엄격해지고 있으며, 성능향상의 필요성이 증대되고 있는 상황이다.

반도체 표면은 반도체의 내부와는 달리 전기적으로 매우 불안정하며, 반도체 표면에 흡착하는 불순물 이온이나 분위기의 영향을 받아서 표면 층에서의 캐리어가 발생하여 누설전류가 증가하거나 내압열화 등의 특성변동을 일으키므로, 이러한 불안정한 상태는 디바이스를 동작시킬 경우 기능저

하를 유발하는 요인이 된다. 따라서 실리콘의 표면을 덮어 이러한 가동이온의 침입을 차단하고, glass/Si 계면전하의 부호를 조절하여 표면 층에서의 전계를 약화시킴으로 표면에서 전하발생을 최소화 하여 소자의 고내압화와 신뢰도를 보장하기 위한 핵심 공정기술로써 치밀하고 우수한 전기적 열적 화학적 특성을 보유한 Passivation막 제작기술을 들 수 있다.<sup>1,2)</sup>

현재 대부분의 소자들에 사용되는  $\text{SiO}_2$  열산화막(silica glass)은 Si와 O의 사면체 결합의 유리망목구조를 이루고 있으며, 열산화중에 생기는 여러 가지 결점으로 구조가 치밀하지 못하고, 고전계에서 빠르게 이동하며 대기중에 풍부한 오염물질( $\text{Na}^+$ ,  $\text{K}^+$ )등의 영향으로 실리콘 표면의 불안정을 유발하거나 소자의 특성을 악화시키며, 이러한 현상들은 특히 고전압 소자에서 그 효과가 크다.<sup>3)</sup>

이에 반하여 어느 정도의 금속산화물을 함유한 유리분말을 이용한 표면보호(glass passivation)는 유리망목구조가 치밀한 구조 특성상 알칼리이온의 이동도를 작게 할 수 있어 반도체 표면의 전하상

\* : 인하대학교 전기공학과  
접수일자 : 1996년 7월 12일  
심사완료 : 1996년 10월 18일

태를 안정하게 할 수가 있다. 또한 후막으로 형성하여 막의 기공과 불순물의 투과를 적게 할 수 있으며, 습기에 대한 저항성이 크며, 고온특성과 절연내력이 우수하여 p-n 접합드랜지스터, 싸이리스터, 실리콘 정류기등의 보호재료로 많이 이용되고 있다.<sup>4,5)</sup>

특히 붕규산계 유리는 선열팽창 계수가 실리콘과 근사하여 접착강도가 크고 기밀성이 우수하여 전체적으로 반도체 공정에 적용하기 용이하다. 유리막을 입히는 기술은 RF스퍼터링법, 증기증착법, 분무법 그리고 전기영동법이 있으나, 본 실험에서는 빠른 증착속도와, 간단한 장비 그리고 균일하고 두꺼운 유리막의 형성 등의 이점이 있는 전기영동법을 이용하여 아연 붕규산계 유리와 납 붕규산계 유리막을 만들고, 부착된 유리막을 반도체와 완전융합하기 위해서 firing의 중요한자인 소성온도에 따른 막의 미세구조와 결정상을 알아보고 막의 유전특성을 알아보았다.

## 2. 실험 방법

### 2.1 전기영동법에 의한 막의 제작

본 실험에서는 비저항 1-2 [ $\Omega \cdot \text{cm}$ ], 두께 480-570 [ $\mu\text{m}$ ] 인 결정면 (111)의 보론(Boron)이 도핑된 P형 CZ-Si wafer를 사용하였다. 먼저 시편의 제작과 특성평가를 용이하게 하기 위하여 wafer를 1.5×2 [ $\text{cm}^2$ ]의 크기로 잘라낸후 초음파 세척을 하고 증류수로 세척한 다음 잔유 불순물을 제거하기 위하여  $\text{HNO}_3:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:2:7$ 의 비율로 섞은 용액에 10분간 침지시켰다. 그후 시편을 증류수로 깨끗이 세척한 다음 HF와  $\text{H}_2\text{O}$ 의 비율이 1:100인 용액에 담그어  $\text{H}_2$ 분봉과 Si wafer표면의 자연 산화막(native oxide)을 제거한 후 증류수로 다시 행구어 시편의 세척 공정을 마쳤다.

전기영동이란 두 전극의 전계사이에서 현탁액체속의 전하를 띤 입자가 움직이는 현상을 말하며 이때 한 전극으로 입자들이 Deposition하게 된다. 따라서 전기영동법은 첨가 전해질을 가진 현탁매체에서 glass deposition을 행한다. 그림 1은 본 연구에 사용된 실험장치의 개략도이다.

실험 cell은 유리 비이커( $\varnothing$  9cm, 높이 10cm)를 사용하였으며 여기에 현탁매체(suspension medium)로 Acetone 250 [ml]를 사용했다.

다른 용매의 시험결과 아세톤, 이소프로필 알콜, 에틸 아세테이트가 현탁매체로 가능하나, 그 중에서도 아세톤은 높은 비유전율과 낮은 점도특성을 가지므로 아세톤에서는 낮은 전압으로도 효율적인

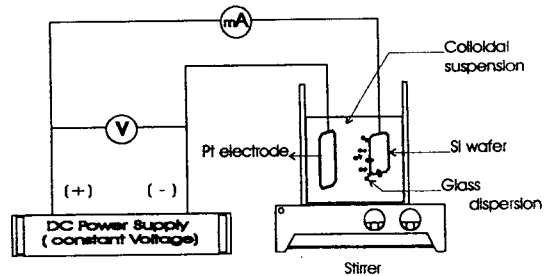


그림 1. 전기영동법의 실험 장치 개략도  
Fig. 1. Schematic diagram of the electrophoresis equipment.

deposition이 가능하다.<sup>6)</sup>

glass powder 4 g을 유기용매 속에 넣고 교반기로 약 4 5분간 교반한 다음 정지시켜 둔다. 전기영동현상을 일으키기 위해서는 전해질이 첨가되어야 하는데 이를 위해서 Nitric acid ( $\text{HNO}_3$ ) 0.5[ml]를 첨가한 다음 다시 약 10분간 교반하여 near colloidal state의 유리입자로 만든다.

준비한 실리콘 wafer(1.5×2  $\text{cm}^2$ )를 홀더에 끼운 다음 금속전극과 함께 현탁액 속에 담근다. 금속전극으로는 백금전극(Pt, 99.99%)을 사용하였으며 크기는 1.5×5.0×2.0 [ $\text{cm}^3$ ]이다. 전기영동현상에 의한 유리입자의 부착을 양호하게하기 위해서 실험한 결과 전극과 wafer의 간격은 3[cm]로 유지시켰다. 약 30초를 유지하여 현탁액이 정지 상태가 되었을 때 DC 전압을 인가한다. DC 전압은 Keithley 247(High Voltage Supply)를 사용하여 정전압을 공급했다.

전기영동법에서 유리입자들은 전해질에 의해 (+)나 (-)로 대전되는데 본 실험에서는 zinc-based glass의 경우에는 (+)를 띠게 되며, lead-based glass의 경우에는 (-)를 띠게 된다. 따라서 실험시에는 유리의 종류에 따라서 인가되는 전압의 극성을 바꾸어 주어야 한다.

deposition된 유리입자의 움직임을 피하기 위해서 전압을 그대로 인가한 채 wafer와 전극을 5mm/sec 속도로 끌어올린 후 건조시키고, firing program에 따라 전기로에서 소성시킨다. 소성시간은 소성온도에서 10분간 유지하였다.

### 2.2 Passivation막의 측정

열처리에 의한 유리막의 결정학적인 상태를 조사하기 위하여 X-ray diffractometer (Philips, X'PERT-MPD DY-616)을 이용하였다. 측정 조건은 X-ray source는  $\text{CuK}\alpha$ , filter는 Ni이고 가속전압 및 전류는 40KV, 40mA으로 하였다.  $2\theta$ 의 값

은 10° - 80° 범위에서 측정하였다.

또한 제작된 시편의 표면 및 단면의 미세조직을 비교 관찰하기 위하여, 시편을 Ion coater(Eiko Engineering사,IB·2)로 금 증착을 한후, Scanning Electron Microanalyzer (Hitachi사, x·650)를 사용하여 관찰하였으며, Glass의 유전율과 유전손실을 구하기 위해서는 LF Impedance Analyzer(Hewlett Packard, 4192A)를 사용하였다.

### 3. 결과 및 고찰

그림 2는 전기영동법에 의해 인가 전압을 변화시켜가면서 유리막을 제작하였을 때, 영동시간에 따른 전류치의 변화를 나타낸 것이다.

전기영동 전류가 시간이 지남에 따라 감소하는 것은 실리콘 웨이퍼에 유리막이 증착되어 감에 따라 웨이퍼의 표면에서의 저항치가 증가되어 가기 때문이며, 또한 인가전압이 높을수록 영동전류의 감소가 심하게 일어나는 것은 전기영동에 의한 유리막의 두께 증가율이 인가전압이 높을수록 커지기 때문이다. 즉 높은 전압이 인가될수록 전기영동에 의한 유리막의 증착속도가 빠르기 때문에 유리막에 의한 저항상승율이 빨라지기 때문으로 생각된다.

(A)유리의 경우에는 약 125 V의 인가전압부터 각

시간대별 영동전류의 증가치가 줄어들고 있으며 시간이 길어질수록 인가전압간의 전류차가 크지 않음을 알 수 있다. 따라서 이 사실은 유리막의 증착율이 둔화되고 있음을 알 수 있고 유리막의 두께가 어느정도 포화됨을 추측할 수 있다. 그러나 (B)유리의 경우에는 300 V 까지도 이러한 경향을 나타내지 않음을 볼 수 있다.

위와 같은 사실은 그림 3의 인가전압을 변화시켰을때 유리막의 두께변화를 통해 확인할 수 있다. 각각의 전기영동 시간은 3분으로 일정하였으며 700°C에서 소성하였다. 두 종류의 유리는 모두 인가전압이 증가할수록 유리막의 두께도 증가하고 있으며, (A)유리의 경우 인가전압이 100 V에서 400 V로 증가함에 따라 4 μm에서 19 μm로, (B)의 경우 각각의 인가전압에 대해 6 μm에서 27 μm로 유리막을 형성하였다. (A)유리에서 인가전압 150 V정도 부터는 유리막의 두께의 증가가 둔화되면서 포화되는 현상을 볼 수 있으며 이는 그림 2에서의 예상과 일치한다고 볼 수 있다. 그러나 (B)유리의 경우 유리막의 두께는 인가전압에 따라 증가하면서 포화되는 현상을 나타내지 않지만 300 V에서 400 V사이의 두께 변화로 미루어 (B)의 유리도 더 높은 인가전압에서 일정한 두께로 포화되어 가리라고 예상해 볼 수 있다. 또한 인가전압을 일정하게 하고 영동시간을 변화시켜도 어느 시간이상에서는 유리막의 두께가 일정하게 포화되는데 이러한 이유는 어떤 두께로 유리막이 형성된 이후에는 이 유리막의 바깥쪽에 붙는 유리입자가 결합하려

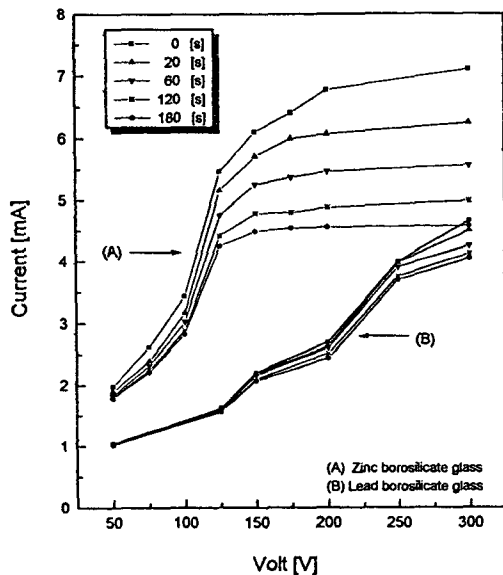


그림 2. 시간에 따른 인가전압에 대한 영동전류  
Fig. 2. Electrophoretic current due to applied voltage under time variation

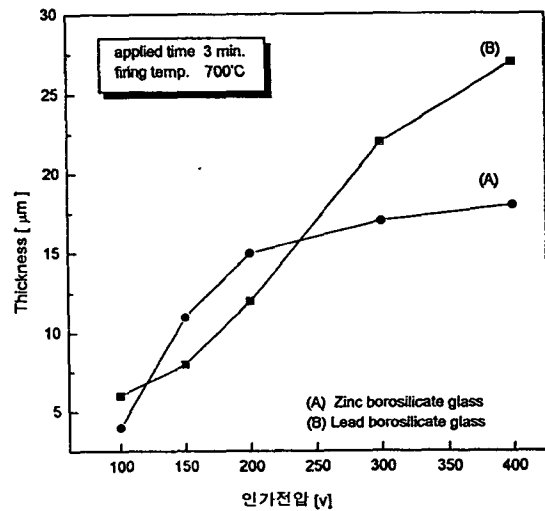


그림 3. 인가전압에 따른 유리막의 두께  
Fig. 3. Thickness of glass films as function of applied voltage

는 힘이 약해져서 쉽게 부풀어 떨어지기 때문이라고 설명된다.<sup>7)</sup>

이와 같이 같은 인가전압과 같은 시간의 조건에서 영동전류나 유리막의 두께가 다르게 나타나는 것은 현탁액 속에 있는 유리입자의 밀도와 입자의 이동도 그리고 입자의 크기 등에 기인한다고 생각되며, 표 1에는 이런 유리입자의 성질을 나타내었다.<sup>8)</sup>

따라서 전기영동법에 의한 유리막의 두께는 인가전압 의존성과 영동시간 의존성으로 부터 예측될 수 있다고 할 수 있다.

표 1. 유리의 기본 성질

Table 1. Fundamental properties of glasses

Glass	Density (g/cm <sup>3</sup> )	size(D <sub>50</sub> )	Thermal expansion coeff. °
Zinc borosilicate	3.95	7.5	37
Lead borosilicate	3.50	3.0	48

° : (30-300°C, ×10<sup>-7</sup>/°C)

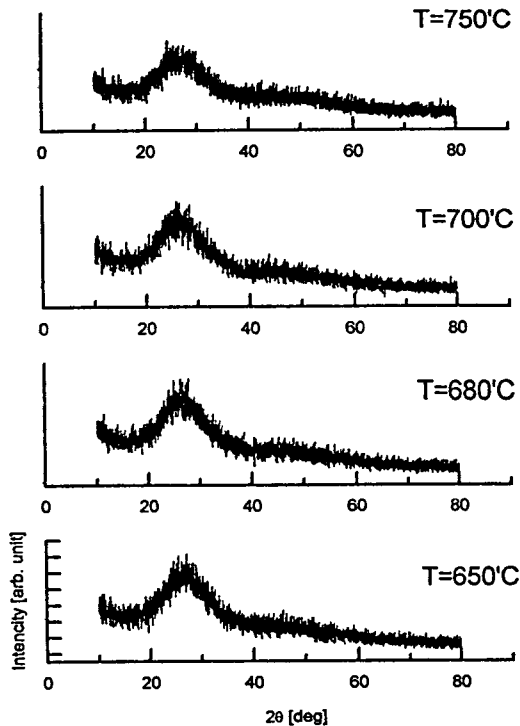


그림 4. 소성온도에 따른 Lead borosilicate 유리막의 X-선 회절도

Fig. 4. XRD patterns of Lead borosilicate glass films under firing temperature

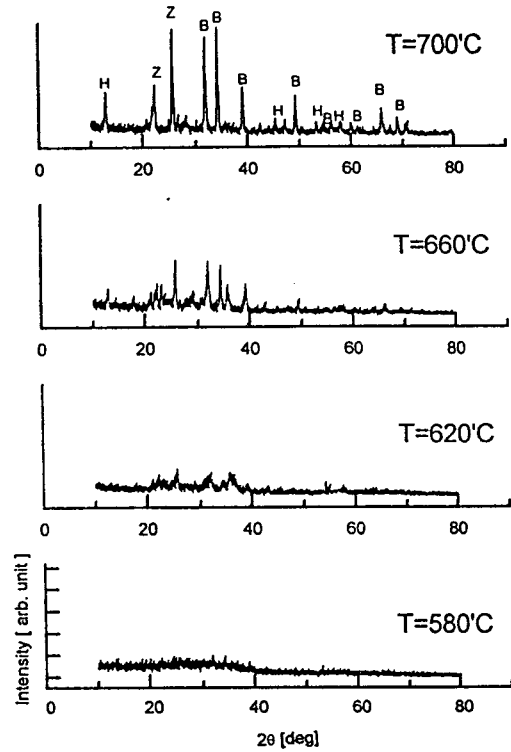


그림 5. 소성온도에 따른 Zinc borosilicate 유리막의 X-선 회절도

B :  $\alpha$ -Zn<sub>3</sub>B<sub>4</sub>O<sub>11</sub>, Z : Zn<sub>3</sub>(BO<sub>3</sub>)<sub>2</sub>, H : Zn<sub>2</sub>B<sub>6</sub>O<sub>11</sub>·7H<sub>2</sub>O

Fig. 5. XRD patterns of Zinc borosilicate glass films under firing temperature

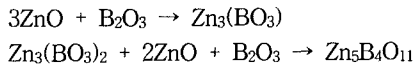
B :  $\alpha$ -Zn<sub>3</sub>B<sub>4</sub>O<sub>11</sub>, Z : Zn<sub>3</sub>(BO<sub>3</sub>)<sub>2</sub>, H : Zn<sub>2</sub>B<sub>6</sub>O<sub>11</sub>·7H<sub>2</sub>O

그림 4와 그림 5에는 각각 Lead borosilicate와 Zinc borosilicate 유리막의 소성온도에 따른 X-선 회절분석의 결과를 나타낸다. 그림 4에서는 소성온도가 650 °C에서 750 °C로의 변화에 상관없이 회절의 패턴은 모두 일정하며 전형적인 비결정질임을 알 수 있다. 이것은 DTA 분석과 SEM 관찰에 의해서도 확인할 수 있다.

그림 5는 Zinc borosilicate 유리막의 X-ray 회절 분석 한 결과를 나타내고 있으며, 소성온도가 결정화도에 영향을 미치고 있음을 알 수 있다. 그림 5의 580°C 열처리 경우에는 피크치를 나타내고 있지 않으며 결정의 성장이 아직 일어나지 않았음을 알 수 있다. 그러나 620°C에서는 20-40°의 2θ 값 사이에서 서서히 결정의 피크치가 나타남을 보여주고 있으며, 열처리 온도 660°C와 700°C에서는 많은 결정들의 피크치들이 성장해 가고 있음을 명확

히 관찰할 수 있다.

그림 5의 700℃의 회절각을 분석하면 주 결정으로는 B[alpha-Zn<sub>5</sub>B<sub>4</sub>O<sub>11</sub>]와 Z[Zn<sub>3</sub>(BO<sub>3</sub>)<sub>2</sub>]가 성장했음을 알 수 있고, 소량의 H[Zn<sub>2</sub>B<sub>6</sub>O<sub>11</sub>·7H<sub>2</sub>O]도 성장하였다. 이런 XRD의 결과는 다음의 화학반응에 의해서 설명되고 있다.<sup>9)</sup>



따라서 Zinc borosilicate 유리는 결정질이고 700℃ 소성에서 많은 결정들이 성장했음을 알 수 있으며, 역시 DTA 분석과 SEM 분석에 의해서도 확인할 수 있다. 일반적인 보호재료의 경우 저압형은 비정질을 사용되고 고압형의 경우는 결정화 시킨 것이 사용되고 있다.

그림 6은 X-선 회절분석을 한 시편의 표면 미세구조를 SEM으로 관찰한 것이다. 그림 6의 Zinc borosilicate 유리막의 소성온도에 따른 표면의 미세구조를 살펴보면, (a)의 경우에는 유리입자가 그대로 존재하나 (b)에서는 유리입자의 boundary가 곡선형인 구형입자로 변해가며, (c) 620℃에서는 유리의 입자의 형태는 보이지않고 막의 표면은 조밀하지 않고 거칠다. 그러나 뚜렷한 결정은 아직 관찰되지 않고 있다. (d)의 경우에는 막이 어느정도 균일해 졌으나 아직 기공(Pinhole)이 있으며 바늘 모양의 결정이 여러군데서 관찰되기 시작하며, (e) 680℃ 소성의 사진에서는 표면 전체에 걸쳐서 가는 바늘모양의 결정이 고르게 관찰되고 있으며 기공도 거의 없다. 이런 소성온도에 따른 결정 성장을 XRD 분석결과와 비교하여 보면 620℃ 이하에서는 결정성을 나타내지 않다가 660℃에서 부터 온도가 올라갈수록 주결정으로 Zn<sub>5</sub>B<sub>4</sub>O<sub>11</sub>, Zn<sub>3</sub>(BO<sub>3</sub>)<sub>2</sub>가 성장함을 알 수 있다. 또한 DTA 분석에 의한 연화점 T<sub>s</sub>(softening point), 600℃와 결정화 개시온도 T<sub>cs</sub>(crystallization starting point), 660℃와도 매우 잘 일치함을 알 수 있으며 이들 온도사이를 핵형성온도라고 볼 수 있다. 이러한 결정의 생성은 열팽창계수를 낮추어 실리콘과 비슷하게 조절할수 있으며, 과도한 온도에 의한 큰 결정은 오히려 전기적특성의 저하를 가져올 수 있으므로 적당한 소성온도의 결정이 중요하다고 볼 수 있다.<sup>6,10)</sup>

Lead borosilicate 유리막의 미세구조는 (a) 600℃ 소성의 경우에 유리입자가 증착된 상태 그대로를 유지하며 소성을 하지 않은 경우와 별 차이가 없음을 나타낸다. 사진에 나타난 바와 같이 표면이

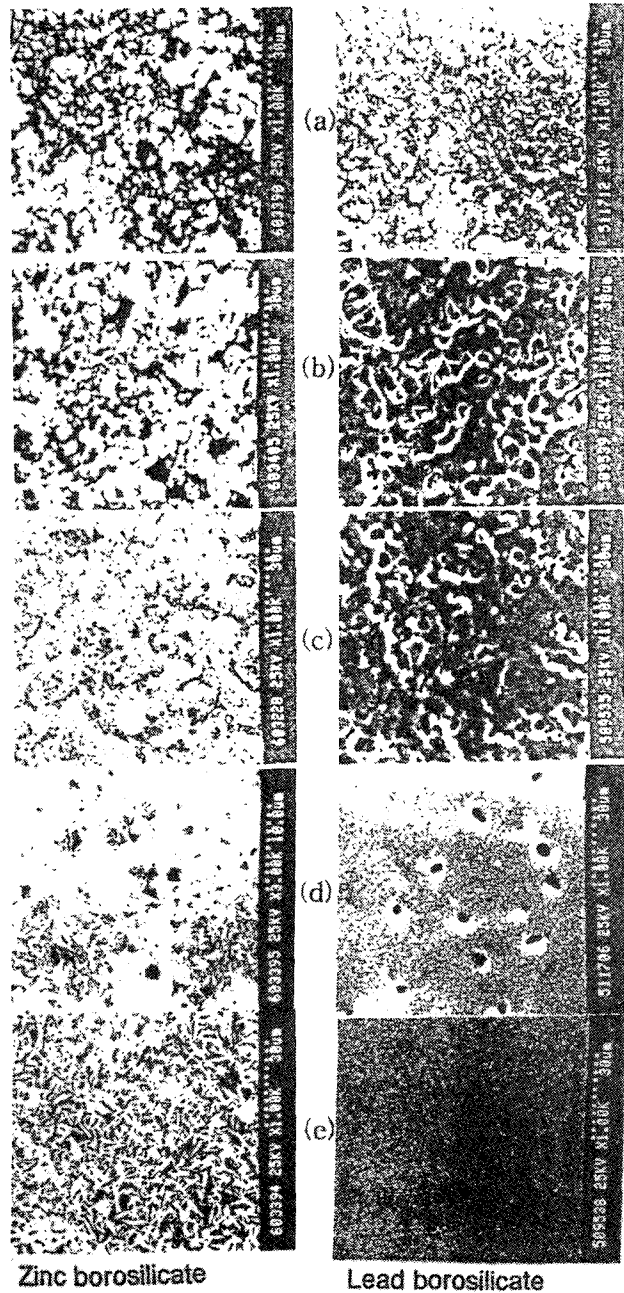


그림 6. 소성온도에 따른 유리막의 SEM 사진.  
 Zinc borosilicate-(a)550℃,(b)580℃, (c) 620℃, (d)660℃,(e)680℃  
 Lead borosilicate-(a)600℃,(b)650℃,(c) 680℃,(d)700℃, (e)750℃

Fig. 6. SEM photograph of glass films under firing temperature. Zinc borosilicate-(a)550℃,(b)580℃,(c)620℃,(d)660℃,(e)680℃  
 Lead borosilicate-(a)600℃,(b)650℃,(c)680℃,(d)700℃,(e)750℃

매끄럽지 못하고 막도 치밀하지 못하다. 그러나 (b) 650°C와 (c) 680°C의 경우에는 유리입자의 형태는 잃어버리고 막의 표면이 어느정도 매끄러워졌으나 아직 치밀하지는 못하여 기공이 많이 보이고 있다. (d)의 경우에는 700°C에서 소성한 것으로 막의 표면이 평탄해졌으나 약간의 기공이 남아있고, (e)의 사진에서는 기공도 전혀 없고 평탄한 양질의 막을 보여주고 있다. 또한 유리가 비결정질임을 (a) - (e) 사진에서 확인할 수 있으며 이것은 XRD 분석과도 잘 일치한다.

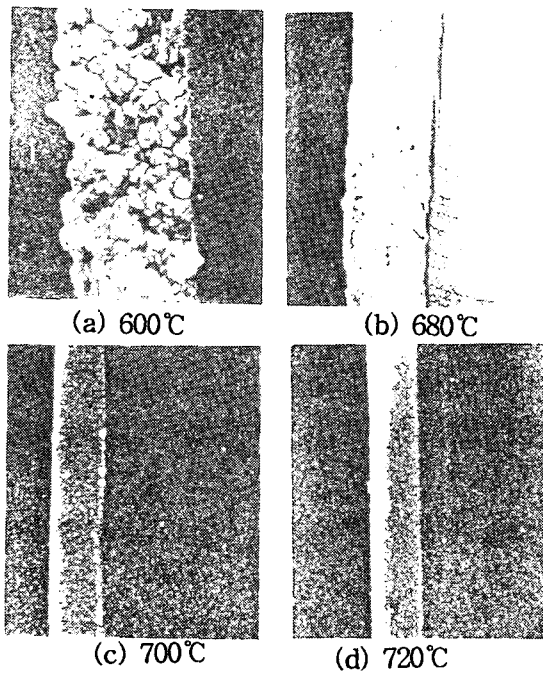


그림 7. 소성온도에 따른 Lead borosilicate 유리막의 단면 SEM 사진

Fig. 7. Cross section SEM photographs of Lead borosilicate glass films under firing temperature

Lead borosilicate 유리막의 소성온도에 따른 시편의 단면 미세구조를 관찰하기 위한 SEM 사진이 그림 7에 나타나 있다. 그림 6에서 관찰한 표면의 미세구조와 마찬가지로 (a)에서는 유리입자가 아직 softening temperature를 지나지 않았으므로 유리의 입자가 그대로 존재하고 있으나, 온도가 올라갈수록 막이 치밀해지며 기공이 없어지고 막의 표면도 균일하게 된다. 따라서 (d)의 사진에서는 일정한 두께의 양질의 막이 얻어짐을 볼 수 있다. 그

리고 유리막의 두께는 소성온도가 높아질수록 막이 치밀해지므로 줄어 드는 경향을 나타내고 있다.

Passivation 유리막의 Firing profile에 있어서 Pre-Firing(예비소성)과 Annealing의 영향을 알아보기 위해서 그림 8에서는 Pre-Firing(예비소성)과 Annealing을 하지않고 소성온도에서만 열처리한 후 급냉시킨 (a)와 (c), 그리고 연하점(softening point)보다 낮은 변형점에서의 Pre-Firing(예비소

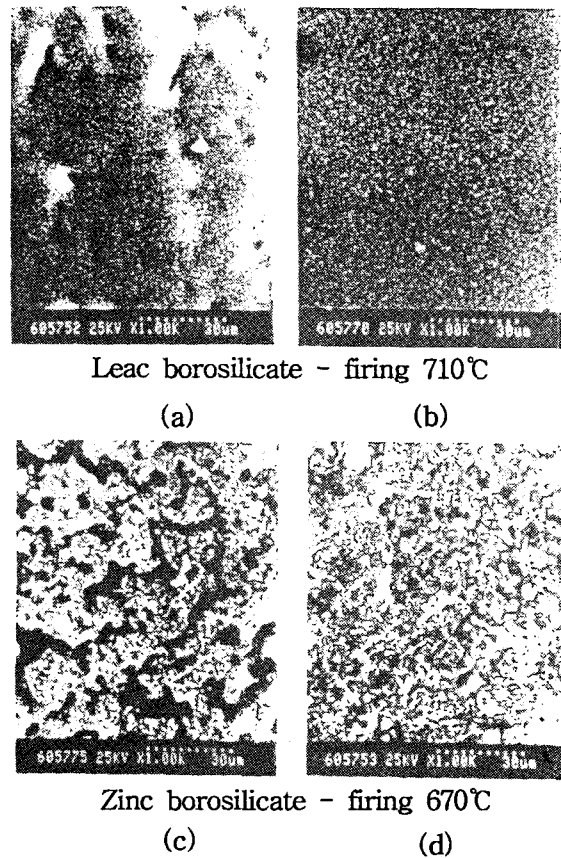


그림 8. 소성 profile에 따른 유리층이 제거된 유리막의 SEM 사진. (a),(c) 예비소성 Annealing 하지않음, (b)예비소성-590°C(40min) Annealing-530°C(40min), (d)예비소성-560°C(40min) Annealing-540°C(40min)

Fig. 8. SEM photographs of glass films removed glass layers under firing profile. (a), (c) No pre-firing, Annealing, (b)pre-firing-590°C(40min) Annealing-530°C(40min), (d)pre-firing-560(40min) Annealing-540°C(40min)

성)과 Annealing을 한 (b)와 (d)의 내부 미세구조를 HCl에 약 5분간 담그어 두어서 유리막의 일부를 에칭해낸 SEM 사진으로 보여주고 있다.

(a)와 (b)의 사진을 비교하여 보면 Pre Firing과 Annealing을 하지 않은 (a)의 표면이 기공도 더 많으며 막도 균일하지 않음을 알 수 있다. 이것은 (c)와 (d)의 경우에도 마찬가지이다. 이러한 결과는 유리막중에 생기는 기공과 막의 치밀성은 소성전후의 열처리 조건에 따라서 큰 차이가 있음을 의미한다.<sup>11)</sup> 따라서 유리입자 표면에 녹아있는 전해질과 기공을 제거하고 냉각중의 glass crack을 방지하여 막질의 결함을 없애기 위해서는 적절한 Pre Firing과 Annealing step에 의한 잔류응력의 제거가 필요하다고 사료된다.

또한 (d)의 에칭전의 표면에서는 바늘모양이 결정이 나타났으나, HCl에 의해 에칭된 내부에서는 아직 결정이 나타나지 않았으므로 이것은 결정화는 응축(condensation) phase와 같이 표면에서부터 시작된다는 보고와 잘 일치하고 있다.<sup>10)</sup>

두종류의 유리막을 각각 전기로에서 Firing profile에 따라 680°C와 710°C에서 소성해서 얻은 시편을 silver paste를 바른 다음 200°C에서 30분간 소결하였다. 열처리 된 시편의 정전용량 C [pf]을 상온에서 주파수에 따라 측정하여 시편의 비유전율(Relative Dielectric Constant)를 계산하였으며, 그 결과를 그림 9에 나타내었다. 그림 9에서 보면 Zinc borosilicate 유리의 경우에는 100kHz - 13MHz의 주파수에서 8.2-8.3 범위의 거의 일정한 비유전율을 보인다. 하지만 Lead borosilicate 유리의 경우에는 680°C에서 소성한 경우에는 비유전율 값이 6.5 정도이지만, 소성온도가 올라가면 비유전율이 약 0.5정도 증가하여 7의 값을 가진다. Lead borosilicate 유리의 경우 680°C에서 소성한 유리막은 많은 기공과 불균일한 특성을 보이므로 완벽한 조밀성을 가지는 710°C 소성의 유리막에 비해 많은 차이를 보이며 비유전율이 작은 것으로 사료된다. 그러나 유리의 종류와 소성온도에는 상관없이 주파수에 의해서는 분극의 변화가 거의 생기지 않고 일정한 비유전율 값을 나타내었으며, 전력용 소자용 passivation glass막의 비유전율 범위(  $\epsilon = 7-8$  )를 만족하였다.

그림 10에는 유전손실( $\tan \delta$ )의 값을 도시하였는데, 비유전율과 유사하게 Zinc borosilicate 유리의 유전손실은 주파수 100kHz - 13 MHz의 범위에서 소성온도의 차이에 별로 의존하지 않았으나, Lead borosilicate 유리의 경우에는 710°C에서 소성한 경

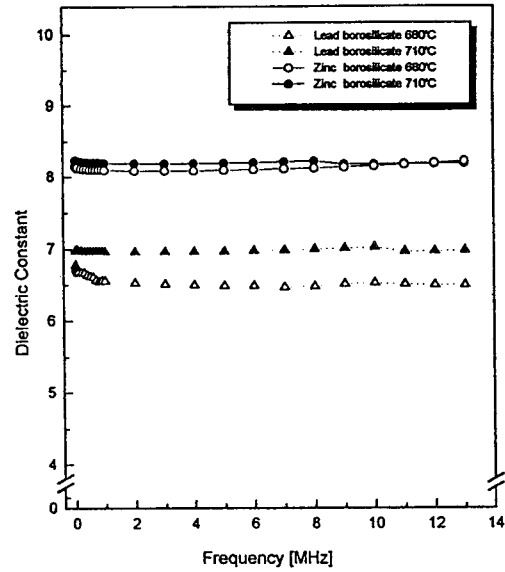


그림 9. 주파수에 따른 유리막의 비유전율 특성  
Fig. 9. Characteristic of dielectric constant of glass films under frequency

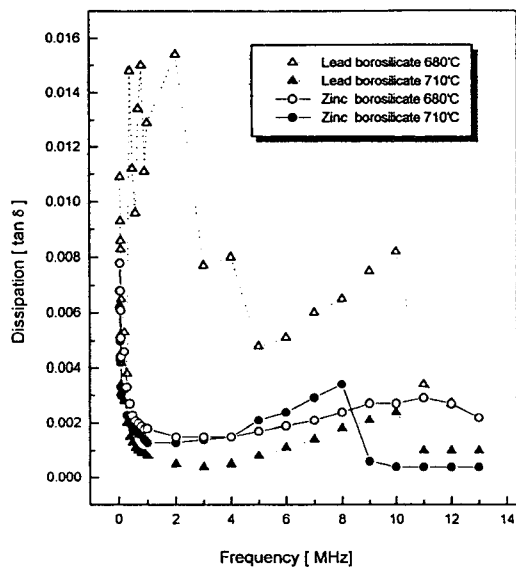


그림 10. 주파수에 따른 유리막의 유전손실 특성  
Fig. 10. Characteristic of dissipation factor of glass films under frequency

우에 더 작은 유전손실 값을 나타내었다. 그러나 유리의 종류와 소성온도에 상관없이 주파수가 증가할수록 유전손실은 감소하여 안정한 값을 보였으며 품질계수 Q [ $1/\tan \delta$ ]의 값도 500이상의 값을

나타내었다.

#### 4. 결 론

본 연구에서는 전력용 반도체에서 표면을 보호하고, 표면의 전계를 낮출수 있는 passivation막을 붕규산계 유리를 가지고 전기영동법에 의해서 제작하고 그 특성을 조사하였다.

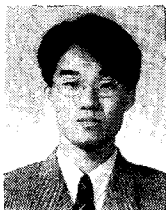
전기영동법에 의한 passivation 막의 제작에서 인가전압이 높을수록 유리입자의 증착속도가 빠르기 때문에 영동전류의 감소율은 크게 나타났으며, 유리막의 두께는 인가전압과 시간에 의존하며 균일한 두께의 막을 만들수 있었다. 또한 일정 전압 이상에서는 유리막의 두께가 포화되어 가는 현상을 나타내었다.

XRD 분석에 의한 결정성 관찰과 SEM에 의한 미세구조 관찰에 의해서, Lead borosilicate 유리는 720℃에서 소성하였을때 기공이 없고 균일한 양질의 막을 얻을 수 있었으며, Zinc borosilicate 유리는 680℃에서 기공이 없으며 결정이 완전히 성장한 막을 얻을 수 있었다. 특히 양질의 유리막을 얻기 위해서는 적절한 예비소성과 Annealing의 Firing profile이 필수적이라는 것을 알 수 있었다. 또한 유리막의 비유전율의 성질은 유리의 종류와 소성온도에 상관없이 주파수에 대해서는 의존하지 않음을 나타내었다.

#### 참 고 문 헌

1. A. Blicher, Field-Effect and Bipolar Power Transistor Physics, Academic Press, New York, 1981
2. S. Miura, T. Takusagawa, "Surface passivation of Semi-conductor Devices by Glass Film", 富士時報, 50[3], p.165-171, 1977
3. B. D. LIU, C. Y. CHANG, K. C. CHEN, "The silica glass passivation for high-voltage power transistors", INT. J. ELECTRONICS, vol. 62, no. 6, p.857-861, 1987
4. Y. Misawa, H. Hachino, S. Hara, M. Hana-zono, "Surface Charges in a ZnO - B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub> Glass/silicon system", J. Electrochem. Soc., Vol.131, No.2, p.359-361, 1984
5. M. Chadda, H. P. Hempel and J. Welsh, "Glass Passivation of High Voltage High Current Thyristors", PCI MARCH 1982 PROCEEDINGS, p.195-203
6. Kiyoshi Miwa, Mitsuko Kanno, "Glass-Passivation of Silicon Devices by Electrophoresis", DENKI KAGAKU, 40, No.7, p.478 484, 1972
7. A With, "The Basic Principles of Electrophoretic Coating-A study" in Science and Technology of Surface Coatings, edited by B. N. Chapman and J. C. Anderson, Academic, New York, p.60-68, 1974
8. Werner Kern, R. B. Comizzoil, "New methods for detecting structural defects in glass passivation films", J. Vac. Sci. Technol., Vol. 14, No. 1, p.32-39, 1977
9. S. Muracami, "Characterization of zinc-borosilicate Glass/silicon Interface", J. Electrochem. Soc., Vol.134, No.9, p.2293-2297, 1987
10. Yutaka Misawa, "Properties of ZnO B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub> Glasses for Surface Passivation", J. Electrochem. Soc., Vol.131, No.8, p.1862-1865, 1984
11. 三輪 潔, 池田和子, "ガラスパッシベーション装置", 電子材料, 16(5), p.57-62, 1977

#### 저자소개



박인배

1972년 9월 2일생. 1995년 인하대학교 전기공학과 졸업(공학사). 1997년 인하대학교 대학원 전기공학과 졸업(석사). 1997년 1월- 현재 아남선업(주) 기술연구소 근무



허창수

1955년 1월 27일생. 1981년 인하대학교 전기공학과 졸업. 1983년 인하대학교 대학원 졸업(석사). 19987년 인하대학교 대학원 (공학박). 1988-1993년 한국전기연구소 기능재료연구실 실장. 1996년 현재 인하대학교 공대 조교수.