

ATM에HDSL 정합 기능 및 서비스 구현

양 총 렬[†] · 장 재 득[†] · 김 진 태[†] · 강 석 열^{††} · 김 환 우^{†††}

요 약

본 논문에서는 ATM(Asynchronous Transfer Mode) 교환기에 E1급 HDSL(High-rate Digital Subscriber Lines) 정합 기능을 구현하였다. 26 게이지(0.4 mm) 및 24 게이지(0.5 mm) 페어 동 선로(copper telephone lines)로 구성 되는 CSA(Carrier Serving Areas) 환경에서 누화(crosstalk), 임펄스, 전원 선로 잡음(power line noise) 및 longitudinal 같은 주요 전송 손실이 존재하는 기존 전화 가입자 선로 상에서 E1급 HDSL 데이터를 전송할 때 10^{-7} 의 셀 손실 성능을 만족하는 가입자 서비스 루프 거리 및 셀 손실율을 평가하였다. 또한, ATM에서 HDSL을 이용한 MPEG-1급 주문형 비디오서비스, 영상 회의·서비스 및 고속 인터넷 접속 서비스 등의 대표적인 서비스 기능을 확인하였다.

An Achievement of High-rate Digital Subscriber Lines(HDSL) Interface Function into the ATM Switching System and its Service Implementation

Choong Reol Yang[†] · J. D. Chang[†] · J. T. Kim[†] · S. R. Kang^{††} · W. W. Kim^{†††}

ABSTRACT

We, in this paper, have implemented E1 HDSL(high-bit-rate digital subscriber line) function over an ATM switching system. The maximum loop lengths for subscriber service and cell loss rates to meet the bit error rate of 10^{-7} at transmission of 2B1Q HDSL data of E1 rate over existing telephone copper wires in the presense of the significant impairments such as crosstalk, impulse noise, power line noise and longitudinal over the CSAs environment consisting of 26 gauge and 24 gauge unloaded copper telephone lines has assessed. We have confirmed the typical media services function such as video on demand(VOD) service for MPEG-1, image conference service and high-speed Internet access service over ATM switching system.

1. 서 론

HDSL은 국내 통신시장의 개방과 HDTV 회사의 경쟁에 따라 비용 효과적인 방법으로 기존 전화 가입자 선로 상에 멀티미디어 서비스를 제공해야 하는 기술적인 도전에 직면한 오늘날 가장 적절한 대안으로 꼽히는 기술로서 ATM 교환기와의 정합 기술과 이를

† 정 회 원: 한국전자통신연구원 신호서비스연구실
†† 정 회 원: 한국전자통신연구원 ATM 교환 연구부 부장 책
임연구원
††† 정 회 원: 충남대학교 전자공학과 교수
논문접수: 1997년 4월 10일, 심사완료: 1997년 8월 25일

이용한 방송형 서비스 및 다양한 응용 서비스가 주되적으로 이루어지고 있으며 현재 DAVIC(Digital Audio/Visual Council), ANSI T1E1.4에서 표준화되고 있다. HDSL은 교환기 측의 HDSL-COT(Central Office Termination)와 가입자 측 PC 내장 또는 STU(Set-top Unit) 형태로 장치되는 HDSL-RT(Remote Termination)로 구분되며 기존의 UTP(Unloaded Twisted Pair) 선로를 이용하여 CSA 루프 내에서 T1 또는 E1 급의 양 방향 데이터를 별도의 증계기 없이 브릿지 탭을 포함하여 약 3.2km까지 고속 전송이 보장되는 기술이다. 전송 방식에 따라 입력 신호의 매 2비트 블록을 single 4-level pulse 또는 quaternary line 신호로 변환하여 전송하는 2B1Q(2Bit 1Quaternary) 방식, QAM(Quadrature Amplitude Modulation)과 거의 같은 스펙트럼과 성능을 가지면서 구현이 용이한 CAP(Carrierless AM/PM) 방식, 및 T1E1.4에서 표준으로 채택한 QAM을 개선한 DMT(Discrete Multitone) 방식이 있으나 현재 국내에는 단일 채널 변조 방식을 채용하는 2B1Q 또는 CAP 방식이 도입되고 있고 접속 회선의 구성 형태에 따라 양방향 통신 방식으로 통신 회선의 효율이 높은 4선식 전이중(full-duplex) 방식 또는 주파수 분할 방식에 의한 2선식 전이중 방식으로 구현할 수 있다. 본 논문에서 제시하는 ATM 기반의 HDSL 기능은 2B1Q HDSL 전송 방식이다. 2B1Q 방식은 모든 전송 심볼을 2비트를 사용하여 quaternary 심볼로 맵핑하고 4-level 펄스로 변환하여 전송하므로 정보 속도의 절반으로 라인 속도(baud)를 제공할 수 있다. 즉, 2B1Q는 각 심볼 펄스가 2비트로 전송되기 때문에 2로 나누어 지는 결과가 되며 E1 2B1Q는 584 kbaud에 해당된다. QAM과 평균 전송 전력이 같으며 하드웨어 구현이 간단하다.

본 논문의 2장에서 ATM 시스템에 HDSL 정합 기능을 구현하기 위한 HDSL 정합 기능 설계에 대하여 기술하고, 3장에서는 HDSL 정합 기능의 성능 평가를 수행하였으며, HDSL 환경의 전송 손실 모델링[1], 셀 손실을 측정 장비와 선로 시뮬레이터[2]를 이용한 시험 방법 및 HDSL 서비스를 위한 최대 서비스 루프 거리와 셀 손실을 평가 결과를 제시한다. 4장에 HDSL 가입자 단말의 개발과 HDSL 장치의 유지보수 방법에 대하여 기술하고, 끝으로 5장에 결론 및 향후전망을 기술한다.

2. ATM 기반의 HDSL 정합기능 구현

2.1 설계 필요조건

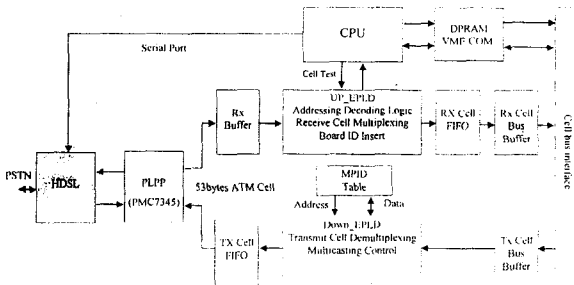
ATM 기반의 HDSL 정합 기능은 T1E1 물리적 접속점을 두지않고 단지 ATM 물리층 처리부(ATM Physical Layer Protocol Processor, PLPP)의 비트 속도를 $2.048 \pm 50\text{ppm}$ Mbps로 수행하므로 DS1 부분은 포함하지 않고, HDSL 정합부와는 접속 분기점에서 전기적 특성, 프레임 구조 등이 E1 권고 규격을 만족하도록 설계하였다. ATM 프레임 구조와 HDSL 프레임 구조 사이에는 프레임 모드, 비프레임 모드의 적용으로 E1 신호 레벨 접속에 상관관계(trade-off)가 없도록 설계하였으며 HDSL은 유지보수를 위하여 HDSL 정합부 상태, 루프 설정 상태 및 CRC 에러율 정보를 표시하게 하며 CTS(clear-to-set) 신호에 의해 고장 상태를 알리도록 하였다. 전원부는 신뢰성을 고려하여 온보드 파워모듈(OBPM-N, $\pm 5A$, $-2A$)을 사용하였으며, 기타 과부하시 주변회로, 셀프 및 장치 보호를 위한 서지 회로와, HDSL 정합부 고장시 주변 회로에 대한 영향을 방지하기 위하여 공통 접속부에 소형 퓨즈를 채용하였으며, ATM 표준 규격에 따라 장치를 설계($288W \times 265H \times 2.0t$ mm, 8층)하고 보드당 4 링크를 수용하고 시스템 구성은 셀프 당 64 가입자 링크를 수용하도록 하였다.

2.2 HDSL 정합기능

ATM을 기반으로 하는 E1 방식의 HDSL 정합 장치는 ATM 인터페이스 및 물리층 처리 기능과 HDSL 정합 기능을 각각 분리하여 구현하고 장치 위에서 이들을 상호 결합하여 보드 당 4 가입자 링크를 수용한다. HDSL 정합 기능은 (그림 1)과 같이 지속 EPLD로 구성되는 셀 버스 송신 정합부, 셀 버스 수신 정합부, PLPP와 해당 가입자에게 셀을 전송하기 위하여 일시적으로 셀의 저장을 위한 FIFO 등으로 구성되는 ATM 물리층 정합 기능과, 2 페어 가입자 UTP 선로 방식의 전이중 HDSL 2B1Q방식을 지원하는 HDSL 디바이스로 구성되는 HDSL 전송 기능을 정합하여 개발되었으며 HDSL 정합 기능은 크게 ATM 물리층 정합 기능과 HDSL 정합 기능으로 구분된다. ATM 물리층 정합 기능은 CPU 부, 메모리부, PLPP, EPLD와 FIFO로 구성되는 셀 버스 수신 인터페이스부, 셀

버스 송신 인터페이스부, multicast VPI/VCI 변환부, 제어 버스 정합부, 내부 클럭 발생부, 시리얼 포트 정합부 및 전원부로 구성되고, HDSL 정합 기능은 Meta-link사의 HDSL 칩셋인 ASP(MtH1241), DSP(MtH2430), Framers(MtH2410)로 구성된다.

HDSL 정합부는 표준 E1 포맷을 HDSL 포맷으로 바꾸는 기능을 한다. HDSL 선로로부터 입력되는 신호로부터 데이터와 클럭을 추출하여 프레임을 생성(HDSL 프레임을 통해 전송되는 데이터 속도는 E1급의 2.048Mbps)하고, 프레임의 오버 헤드에 포함된 유지 보수 신호를 처리하여 ATM 셀을 추출하고 LSAA(ATM 계층 처리부)로 전달한다. 그리고 LSAA로부터 수신한 ATM셀을 유지 보수 신호와 함께 프레임을 구성하여 HDSL 가입자 선로로 전송한다. HDSL 정합부는 루프 당 송신부와 수신부로 구분된다. 송신부는 기본 속도 채널을 HDSL 4 루프 채널로 바꾸고, Framers에 의해 공급되는 기본 속도 프레임 정보를 이용하여 오버 헤드 비트와 루프 데이터로 채널을 다중화한 다음, 루프 데이터는 혼화(scramble)되고 2B1Q 코드를 사용하여 인코딩된다. 수신부는 루프 데이터를 역혼화(descramble)하고 HDSL 루프 채널을 기본 속도 채널로 역 다중화 한다.

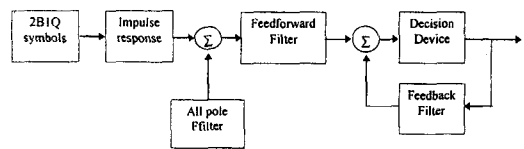


(그림 1) ATM HDSL 기능 블럭도
(Fig. 1) Function block diagram for ATM HDSL

2.3 HDSL 설계

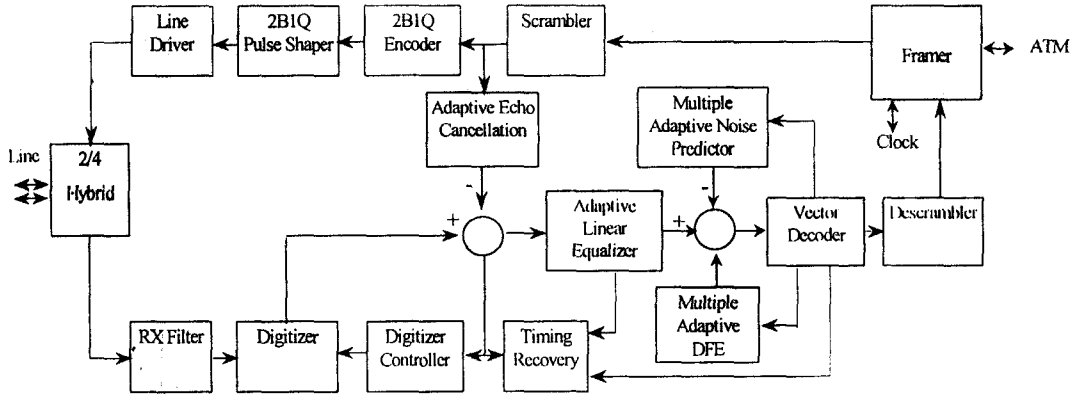
(그림 2)는 대표적인 2B1Q HDSL 시스템 구조이다. 기존 음성전화 동선 루프에서의 HDSL 서비스의 성패가 가입자 서비스 거리와 전송 품질이라 할 수 있기 때문에 대부분의 DSL 연구가 여기에 귀착되며 HDSL 채널 용량을 증가시키기 위해서 수신장치에

적용 채널 등화, 2B1Q 선로 코드 및 전이중 방법이 사용되고, 선로 전송 손실을 최소화하기 위해서 반향 제거기, 적응 디지털 필터 및 등화기가 채용되며, 보다 우수한 SNR을 구현하기 위해서 FSE(Fractional Spaced Equalizer), 잡음 제거 알고리즘, FEC(Forward Error Correction), matched filter, 트렐리스 코딩 및 다중음 전송같은 방법들이 사용 목적에 적절하게 채용되어 설계되는데 최근에는 복잡도와 경제성 및 상호 운용성 등에 대한 고려가 많이 포함되는 경향을 갖는다. 특히 여러 서비스가 제공되는 동선 케이블 다발에서 발생하는 반향은 시간과 온도에 대해 매우 서서히 변화하지만 다른 선로에 중요한 영향을 미치므로 이를 위한 보상회로는 선로의 위상과 진폭을 보상하고 보다 높은 데이터 속도를 구현하도록 전송되는 동안 지속적으로 ISI(Inter-symbol Interference)를 최소화하도록 Adjustable AE(Adaptive Equalizer)를 채용한다. HDSL의 성공 여부는 칩 복잡도에 달려있다고 할 만큼 칩 크기가 중요한데 DSP 칩 복잡도를 고려하여 DSP의 설계 성능에 따라 서비스 거리를 25%까지 개선하고, 이상적인 성능을 갖는 긴 FFF(Feed-forward Filter), 신호 정형을 적응적으로 제어, TCM(Trellis Coded Modulation)같은 고급 신호 설계 기술 적용, MLE(Maximum Likelihood Extraction) 같은 복잡한 검출 알고리즘 등의 조합으로 ISI와 NEXT 전송 손실(6 dB) 성능과 CSA 루프에서 코딩 이득(3 dB)을 개선하게 된다.



(그림 2) 2B1Q 시스템
(Fig. 2) 2B1Q System

HDSL의 핵심 기술인 HDSL 칩셋은 미국의 AT&T, Amati, Brooktree, PairGain 및 이스라엘의 Metalink 등에서 개발되고 있으며 Alcatel, PairGain, Addtran 등에서 상용 제품을 국내에 도입하여 일부 시범 지역을 대상으로 시범 서비스 중에 있다. 본 HDSL 정합 기능의 HDSL 정합부는 HDSL 프레임 구조상 일반



(그림 3) 2B1Q HDSL 구조
(Fig. 3) Structure for 2B1Q HDSL

적인 유효부하(payload) 데이터는 PMC7345 S/UNI-PDH(SATURN User-Network Interface for ATM Plesiochronous Digital Hierarchy)와 6개의 신호선(TCLK, TMSYNC, TDATA, RCLK, RMSYNC, RDATA)의 정합으로 연결된다. HDSL 정합부는 Metalink사의 DSP(Digital Signal Processor, Mth1210), ASP(Analog Signal Processor, Mth1241), Framer(Mth2430) 및 Controller로 구성되며 2B1Q 방식을 지원한다. 2B1Q HDSL의 구조를 (그림 3)에 나타내었다. DSP 구조는 EC(Echo Canceller), precursor ISI와 누화 잡음을 제거하는 Adaptive LE(Linear Equalizer), postcursor ISI를 제거하기 위한 DFE(Decision Feedback Equalizer)가 핵심 신호 블럭을 구성한다. DSP 구조의 송신부에서 2B1Q 인코딩이 수행되고 수신부에서 수신 신호에 적용 디지털 반향 제거(adaptive digital echo cancellation)가 적용되고 필터에 남아있는 반향이 조정된다. 반향이 제거된 신호는 precursor ISI를 제거하기 위한 Adaptive LE(또는 feedforward equalizer)에 적용된다. 이 후 수신된 데이터의 최적 복호화를 위해 여러 개의 잡음 Predictor와 비교적 설계가 간단한 DFE로 구성되는 디코더에 적용되고 Timing recovery에 의해 수신 신호 클럭이 재구성된다. 혼화 장치(scrambler)는 이항식(polynomial)을 생성하여 수신단의 수신 데이터 순서를 다중화하여 메시지 순서를 복구하며 모든 혼화 비트에 오버 헤드, 프레임 동기 및 끼워넣기/삭제 비트가 포함되고 시작 시 자체 모

드 동기로 동작하여 전화국 및 가입자 전송장치의 혼화 장치 출력에서 이항식을 발생하여 전송 방향을 구별하게 된다.

이상적인 무한장 Adaptive LE와 DFE를 갖는 2B1Q 시스템에서 10^{-7} 의 BER(Bit Error Rates)을 구하기 위해서 21.5 dB의 SNR이 필요하고 9,000 ft.(2.7km), 26 게이지 루프에서 이상적인 무한장 등화기는 Decision device 입력에서 식(1)에 의해 평가되는 최대로 구현 가능한 SNR은 29.7 dB수준이므로 이론적으로 약 8.2 dB의 잡음 여유(margin)가 필요하며 이는 실제로 만족스런 uncoded 2B1Q 전송장치를 수행하기 위해서는 무한장 등화기(IIR Filter)와 DFE가 필요하다는 것을 의미한다. 일반적으로 2B1Q 코드를 사용할 때 최소 위상을 얻기 위해서 40탭 이상 필요하고 AMI (Alternate Mark Inversion) 코드를 사용할 때 20탭 이상의 필터가 필요하다. 최근에는 DFE에 matched filter가 많이 사용된다. 이상적인 탭 계수에서 SNR(Signaling to Noise Ratio)은 다음 식(1)에 의해 구해진다.

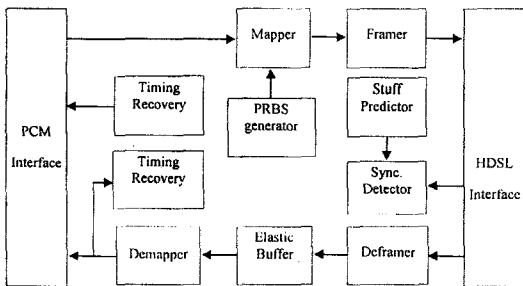
$$SNR = \exp \left\{ \left[\frac{1}{2\pi} \right] \int_{-\pi}^{\pi} I_n \left[|S_{hh}(\theta)|^2 + 1 \right] \right\} d\theta \quad (1)$$

여기서, PAM에서 $S_{hh}(\theta) = \sum_n |F[(\theta - 2\pi n)]/2\pi T|^2 / S_{nn}[\theta - 2\pi n/2\pi T]$, $-\pi \leq \theta < \pi$ 이고, 잡음이 순수 self-NEXT일 때 $s_{nn}(f) = |s(f)|^2 |C(f)|^2$ 으로 구해진다.

HDSL에서 10^{-7} 의 BER을 얻기 위하여 등화기 출력에서 제공 가능한 SNR과 필요한 SNR의 차이로서 SNR 여유에 의한 HDSL 성능이 평가된다.

ASP(그림 3)의 Framer를 제외한 검은 부분은 전송 선로 상의 신호가 2선/4선 브릿지를 통해 2선으로 신호를 송수신하며 수신 신호의 아날로그 반향을 제거하고 제어 이득 증폭기에서 출력이 증폭된다. 수신 신호는 LPF를 거치고 Digitizer에서 샘플된 후 수신 장치를 통해 DSP에 전달되며 송신 장치를 통해 ASP로부터 디지털 형태의 전송 신호를 받아 전송 펄스가 정형되고 VCXO(Voltage-controlled crystal Oscillator)에 의해 클럭이 복구된다.

Framer는 데이터의 혼화, 역혼화, 주기적 리던던시 검사, 프레임 동기, stuffing bit, eoc(embedded operation channel) 및 표시 비트 같은 데이터 유효부하로 HDSL 프레임을 만든다. E1 또는 T1 데이터가 루프를 통해 HDSL 프레임으로 들어오고, Framer에서 HDSL의 E1 변환 및 E1의 HDSL 변환이 수행된 다음, stuffing bit 삽입 및 E1 클럭 복구로 주파수 변환을 한다. (그림 4)에 Framer의 구조를 나타내었다.



(그림 4) 2B1Q HDSL Framer구조
(Fig. 4) Structure of Framer for 2B1Q HDSL

2.4 타이밍 복구회로

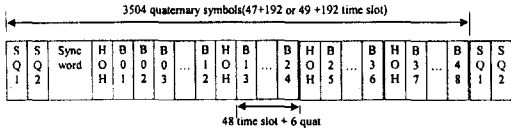
HDSL에 심각한 전송 손실로서 ISI와 NEXT외에 반향 잡음(echo noise)이 있다. 기존 가입자 동 선로를 사용하는 HDSL에서 선로를 통하여 들어오는 신호 레벨에 상대적으로 반향 레벨이 높으면 타이밍이 어려워지고 타이밍이 반향 제거 성능에 심각하게 영향을 미치게 된다. 선로 반향은 필수적으로 존재하며 그 정도에 따라 가입자에게 양호한 서비스를 할 수

없게 된다. HDSL에서 반향 잡음 제거 성능에 있어서 타이밍이 맞지 않을 때에는 역효과와 정확한 성능 필요조건 때문에 가입자 서비스에 치명적인 문제가 야기될 수 있다. 들어오는 신호에 상대적으로 높은 반향 레벨이 예상될 때 양호한 반향 제거 성능을 위해서 적절한 타이밍이 필수적으로 요구되며 이러한 동선로의 반향을 제거하기 위한 것이 타이밍 복구 회로(Timing recovery)이다. 원거리에서 있는 수신장치와 타이밍을 맞추기 위한 접근 방법은 다양하지만 반향 억제를 위한 높은 비트 속도의 HDSL 전송 방법과 엄격한 요구조건에 부합하는 반향 제거가 특히 필요하다. 이를 위해 동선 루프의 전송 거리 범위와, HDSL 적용 가능성 범위를 결정하고 선로 반향 잡음 수준을 자동적으로 감지하고 그 반향 수준에 따라 타이밍 복구 방법을 다르게 적용하여 선로 반향 특성을 개선하는 해석적 연구를 통해 DSP를 구현하여야 한다. 궁극적으로 타이밍 복구 기술은 케이블(특히 브릿지 탭에 의해 발생된) 왜곡에 둔감하도록 설계하여 넓은 거리의 선로 구조로 유용하도록 하여야 한다. 브릿지 탭은 단지 펄스의 꼬리 부분(precursor ISI)에만 영향을 끼치므로 Adaptive FFF를 사용하여 누화 잡음과 precursor ISI를 최소화시키고 적절한 타이밍 기술을 추가하여 긴 FFF를 사용하지 않아도 전송 성능 필요조건을 부합하도록 설계한다.

2.5 HDSL 프레임 구조

HDSL 프레임 구조[1]는 (그림 5)와 같이 quaternary symbol과 핵심 프레임 바이트의 맵핑으로 구성되며, HOH(HDSL OverHead) quaternary symbol과 12 블록의 유효부하를 하나의 그룹으로 하여 네 그룹으로 구성된다. 처음 그룹은 7개의 심볼 동기 워드로 시작하며 12블록은 핵심 프레임의 타임 슬롯과 프레임 비트로 구성된다. 나머지 세 그룹도 같은 구조이며 5개의 HOH quat와 12개의 HDSL 유효부하 블록으로 구성된다. 프레임은 동기 워드, 16 HOH quaternary symbol, 48 frame bit, 및 48 time slot byte로 구성된다. 각 프레임에 0 또는 2의 stuffing quaternary symbol이 포함되어 3,503 비트 6-(1/392) ms 또는 3,505 비트 6+(1/392) ms로 구성된다. 따라서 T1 HDSL 프레임은 평균 3,504 비트, 6 ms이며 784 Kbps(3,504 bit/6 ms)의 HDSL 주파수를 제공하고, E1 HDSL 프레임

은 T1 채널에 2채널의 64 Kbps와 16 Kbps의 오버헤드가 추가되어 1,168 Kbps(64 Kbps×18 + 16 Kbps)의 HDSL 주파수(7,008 bits/6ms)를 제공한다.



(그림 5) 2B1Q HDSL frame 구조
(Fig. 5) Frame structure of 2B1Q HDSL

3. HDSL 정합장치의 성능 평가

3.1 전송손실 모델링

미국의 GTE 외곽 플랜트의 평균 가입자 루프 거리 분포는 2.7km이고 3.65km 범위 내에 있으며 전체 루프의 80%가 가입자 맥내에 인접한 지점에 브릿지 탭을 갖고 있다. 브릿지 탭의 70%가 1~3개의 브릿지 탭을 갖고 있으며 브릿지 탭의 평균 길이는 400m이다. 이에 비하여 우리나라의 전송 선로는 브릿지 탭을 거의 갖지 않고 평균 가입자 루프 거리 분포가 2.2km 이고 75%가 3km 내에 있어서 HDSL 서비스를 제공하기에 더 적합한 환경이라고 볼 수 있다[3], [6]. HDSL 정합장치의 성능 평가를 위한 전송 손실을 모델링[4], [5]한다. UTP에서 CSA 데이터 전송 채널의 전송 손실은 ISI, NEXT, 임펄스 잡음[6~9] 브리지 탭에서 반사되는 신호와 선로 직경 변화 및 불완전한 하이브리드에 기인하는 반향 잡음 등이 있으며 이 가운데 CSA 내에서 ISI, NEXT 및 임펄스 잡음이 특히 심각한 전송 손실 인자로서 고려되고 있으며 ECSA (Exchange Carrier Standards Association)에서는 HDSL에 2B1Q 코드를 사용할 때 가장 중요한 전송손실 인자로서 ISI와 NEXT를 고려하고 있다. 본 논문에서는 HDSL 선로 시뮬레이터에 의한 성능 평가를 위하여 누화, 임펄스, 전원 선로 잡음 및 접지 임피던스 잡음(longitudinal noise)을 전송 손실 인자로서 모델링한다.

ISI는 2B1Q HDSL에 적응 등화기를 사용하여 선로의 위상과 진폭 찌그러짐을 보상함으로써 2.048 Mbps를 구현하고 수신부 장치 입력에서 최소화되도록 조정하여 잡음 전원을 제거한다.

NEXT(Near End Crosstalk)는 인접한 채널의 정보

가 선택되어 있는 채널로 누설되는 근단누화이며 케이블 또는 전송 장치에 임피던스 영향을 주지않는 전압 레벨이 적용되어야 한다. HDSL전송은 CSA 구역안으로 제한되며 대표적인 케이블은 50 페어이고 HDSL 전송장치가 케이블 종단에 위치하므로 49 HDSL disturber가 가장 강력한 NEXT 간섭을 발생하는 것으로 가정하여 HDSL 선로가 서비스에 최대한 용동성을 갖도록 한다. 일반적으로 HDSL 수신 신호는 단방향 전력 스펙트럼으로 -140 dBm/Hz의 게이지 N이 감안된다. NEXT는 다음 식 (2)에 의해 구해진다.

$$P_N = \int_{-\infty}^{\infty} PSD(f) \cdot L(f) \cdot |H(f)|^2 df \quad (2)$$

여기서, PSD(f)는 영향을 미치는 시스템의 전송 신호의 PSD이고, L(f)는 케이블 누화 손실이며, |H(f)|²는 방해를 받는 시스템의 이득에 대한 주파수 특성이다.

DSL 시스템 성능 요구 조건으로서 Bellcore에서는 HDSL 시스템은 모든 루프에서 6 dB의 NEXT 잡음 여유를 갖고 동작할 수 있도록 권고하고 있고, ANSI (American National Standards Institute)에서는 최악의 조건(worst-case)에서 시스템 내부의 예측할 수 없는 선로 특성 및 임펄스 잡음과 같은 많은 성능 감쇄가 있을 수 있고 이상적인 시뮬레이션과 실제 하드웨어 사이의 차이를 감안하여야 하므로 10⁻⁷의 BER을 보증하기 위해서는 추가적으로 6 dB NEXT 여유가 필요하다고 규정하고 있다. 이 6 dB 여유는 24 게이지에 대해 약 520 m, 26 게이지에 대해 약 365 m에 해당되며 이들 게이지의 대표적인 주파수 전송 범위는 각각 20~200 KHz과 30~300 KHz 대역이 주어진다. 전송 장치 시뮬레이션에서는 구내 선로에 대해 루프 감쇄를 6 dB 증가시키는 방법으로 HDSL 송수신 장치의 성능에 6 dB 여유를 부과하고, 각 루프 단말 종단에 결합 트랜스포머 대신 dual pole-dual zero HPF를 추가하여 fo=300 Hz의 효과를 반영하는 방법이 이용된다. HDSL NEXT는 전력 스펙트럼이 거의 392 kHz내에 포함되는 것으로 볼 때 50페어 케이블에 대해 -41.05 ± 3 dBm, 25 페어 케이블에 대해 -43.37 ± 3 dBm가 적용된다. HDSL NEXT 대신 최대 데이터 속도는 적정 입력 전원을 사용하는 한 모든 CSA 루프에서 균일한 전달 전력 스펙트럼으로 적용할 수 있다.

임펄스 잡음은 정전기 방전, 번개 등의 환경 방해와 아날로그 전화회로의 스위치 기어, 릴레이 점점 등으로 부터 발생하여 NEXT 경로를 통하여 디지털 선로 시스템으로 결합되는데 불과 10여년 까지도 릴레이를 채용하는 아날로그 전화 교환 시스템이 대부분이어서 이에 대한 연구가 많이 이루어졌지만 이제는 거의 디지털 교환 시스템으로 대체되어 임펄스 잡음 원이 상대적으로 적어졌고 또 이 임펄스 잡음은 낮은 대역에서 발생하고 그 영향이 적절한 부호화에 의해 감소될 수 있기 때문에 통과 대역 시스템 성능에 중요한 영향을 미치지 않는 인자로 고려되고 있다. 임펄스 여유는 $10 \log_{10}$ (블록 수, N) dB에 의해 구해진다. 26 게이지 루프가 75% 이상인 미국의 경우 실제 가입자 루프에서 측정된 대표적인 임펄스 잡음 특성은 임펄스 잡음의 거의 대부분이 40 KHz 이하 대역에서 집중되고 5~20 mV의 최대 진폭과 30~150 s의 펄스 지속시간을 갖고 분당 1~5회 발생하는 것으로 나타났다. 또한, 2B1Q HDSL의 임펄스 잡음 측정 결과에 따르면 2.7km 26 게이지 페어에서 약 매 50초마다 1회, 2.4km 26 게이지 페어에서 약 매 170초마다 1회 발생하였고, 2.1km 26 게이지 페어에서는 임펄스가 발생하지 않았고, 한편 단말기 측에서 측정된 결과에 따르면 교환기 측에서는 분당 10회 주기로 발생하고 가입자 측에서는 분당 2~3회 발생하였다. 본 성능 평가 시험에서는 최악의 선로 전송 손실의 선로 조건으로서 펄스 발생을 1 pulse/sec, 펄스 주기 30 μ s, 첨두 진폭 40 mV의 3-level 임펄스를 인가하였다.

전원 선로 잡음은 높은 임피던스 결합 회로를 통해 선로에 유입되며 단일 톤과 단일 정현파가 dBm로 인가되고, 60 Hz~660 Hz가 사용되고 -15~9 레벨까지 두 신호입력을 변화시킬 수 있다. 만약 기준 레벨을 2로 하면 60 Hz와 600 Hz의 전원 선로 잡음 수준은 각각 49 dBm와 76 dBm가 된다. ANSI 타입 또는 이중 톤은 60 Hz 및 600 Hz(-47 dBm, -74 dBm) 고조파를 기준(0) 레벨로 사용한다.

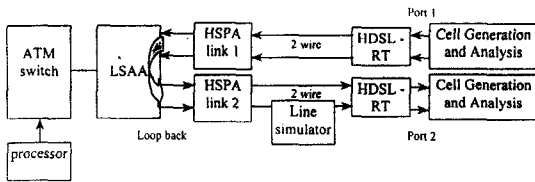
Longitudinal 잡음은 전원 선로 잡음과 유사한 고조파 성질을 갖는 잡음으로서 공통 임피던스로 되어있는 접지 루프에 신호 전류와 잡음 전류가 같이 흐르기 때문에 발생하며 전화 회로에 잡음과 누화로 나타난다. 선로에서 팁, 링(tip, ring) 정합시 선로에 대한 전원 유도 잡음류에 속하므로 접지에 대한 팁, 링 전

압의 평균으로 측정할 수 있다. 전화 회로의 평형을 위해 Metallic과 Longitudinal의 두 가지 모드가 있으며 전송 손실량은 Longitudinal 전압을 V_l 이라 하고 metal 전압을 V_m 이라 할 때 Longitudinal = $20 \log(V_l/V_m)$ dB로 구해진다. 시험은 입력 단에 외부 신호로서 아날로그 신호, 임펄스 트리거 신호 또는 랜덤 신호가 인가되며 Bellcore에서 권고하는 대표적으로 인가되는 수준은 60 Hz, 50 V_{ms}[7]의 톱니파 전압 파형이다.

브릿지 탭은 전송선로 수신부에서 주 신호에 더해지고 지연, 왜곡 등 잡음 성분으로 나타나고 송신부에서 반사된 신호 부분이 반향으로 나타나며 결국 주 신호의 전력 손실이 생기게 되어 긴 브릿지 탭의 경우 3.5 dB 까지 감쇄를 가져온다. HDSL에서 원단누화인 FEXT(Far End Crosstalk), 게이지 변화, 열 잡음, 양자화 잡음, 임피던스 불평형 및 기타 유도성 잡음은 채널에서 거의 감쇄되거나 무시되는 수준이므로 여기서는 다루지 않기로 한다.

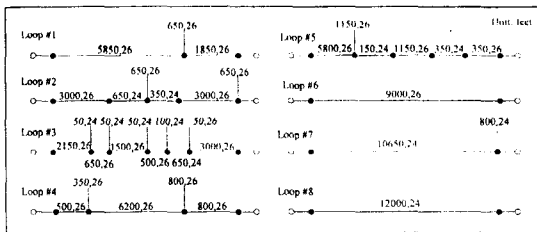
3.2 HDSL 성능평가를 위한 시험 구성

본 성능 평가는 ATM 기반으로 개발된 HDSL 기능을 이용하여 잡음이 존재하는 50 페어 가입자 동선로 케이블 환경에서 HDSL 서비스를 제공하기 위하여 HDSL 서비스가 동일 케이블 다발에 수용된 다양한 종류의 가입자 서비스와 함께 서비스될 때 장시간 동안 지속적이고 정상적인 서비스를 할 수 있는지 알아보기 위한 목적으로 실시하였다. 시험 구성은 (그림 6)과 같이 HDSL-COT(HSPA)와 선로 시뮬레이터, 외장형 HDSL-RT 모델, LAN B-TA, 노트북 PC, E1 셀 발생 및 분석장비(Addtech, AXE4000)를 이용하여 구성하였다. 2.048 Mbps의 ATM 셀은 loop 1, loop 2 두 루프에 각각 1.024 bps씩 나뉘어 HDSL-RT, HDSL-COT를 거쳐 ATM 교환기에 인가되고 루프 백되어 같은 경로로 되돌아 오며 HDSL-COT와 가입자측 HDSL-RT 모델 사이의 양방향 2선식 루프 가운데 한 루프에 선로 시뮬레이터(HDSL DLS 200H)가 연결된다. 서비스 루프 거리 성능은 가입자 선로 루프에 HDSL 선로 시뮬레이터를 연결한 후 실제 가입자 선로 조건을 위한 전송 손실을 인가하여 측정하였다. 이 시험 루프는 ANSI 표준 시험 루프[10]와 거의 동등한 CSA 루프로서 (그림 7)의 선로 시뮬레이터에서 제공하는 8개의 CSA 표준 루프를 적용하였다.



(그림 6) HDSL 성능 평가를 위한 구성

(Fig. 6) Configuration for performance measurement of HDSL



(그림 7) HDSL CSA ANSI 표준 루프

(Fig. 7) HDSL CSA ANSI standard loop

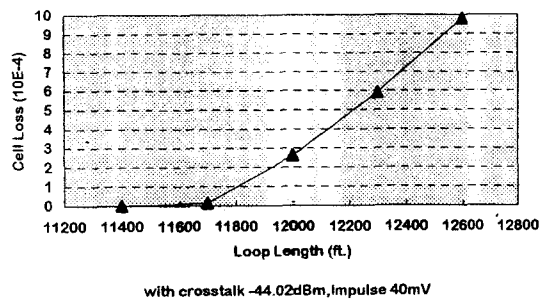
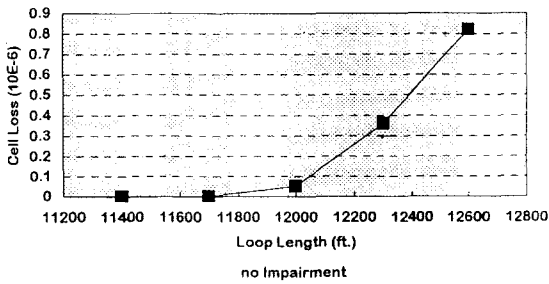
HDSL 유료부하 데이터의 신뢰성있는 전송을 위하여 모든 전송 계수는 충분히 안정된 후 전송됨에도 불구하고 개발된 HDSL 정합장치의 서비스 루프 거리 성능 평가는 먼저 선로 전송 손실이 인가되지 않은 조건에서 장기간 시험을 거쳐 장치 기능이 충분히 안정된 조건에서 표 3과 같이 26 게이지의 25 페어 및 50 페어 케이블, 24 게이지의 25 페어 및 50 페어 케이블에 대해 누화, 임펄스 등의 전송손실 수준을 점차 증가시키면서 시험하였다. 시험에 인가되는 전송 손실은 선로 시뮬레이터 장비에서 제공 가능한 HDSL NEXT, 임펄스 잡음, 전원 선로 잡음 및 Longitudinal의 4종류로 제한하였다. 대표적인 시험 루프로서 26 게이지 9,300 ft.(2.8km) 및 24 게이지 12,300 ft.(3.7km) 단일 선로 루프를 제공하는 #6, #8이 사용되었고 전체 8개의 CSA 루프에 대해 요구되는 시간동안 안정된 데이터의 송수신이 이루어지는지 확인하였다. HDSL 각 페어의 비트 속도는 1,024 Kbps이고 이 데이터 패킷을 시험에 인가하였다.

HDSL의 BER 및 셀 손실 성능 측정(그림 6)의 시험 구성에서 그림 7의 CSA 시험 루프를 이용하여 수행하였다. HDSL 장치를 초기화(속도, 채널, 루프 모드 등)시키고 루프 백 시킨 다음, 지속적으로 데이터

를 송신하고 그 응답을 모니터링하는 방법으로 20분 (1,255회) 에러 발생율을 측정하고 속도를 변화시키면서 같은 방법으로 에러 발생율을 측정한다. 장시간 동안 안정된 데이터의 송신 및 수신이 이루어지는지 확인하였다. 에러 발생율은 1,255 샘플로 평가할 때 95% 신뢰도를 갖는 에러 통계는 $2\sqrt{p(1-p)}/1,255$ 이하고 $p \approx 0.5$ 이므로 에러율 $\pm 3\%$ 이내에서 평가하였다.

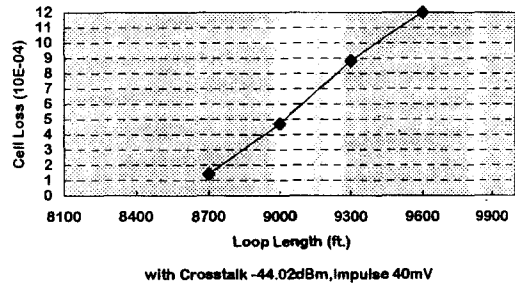
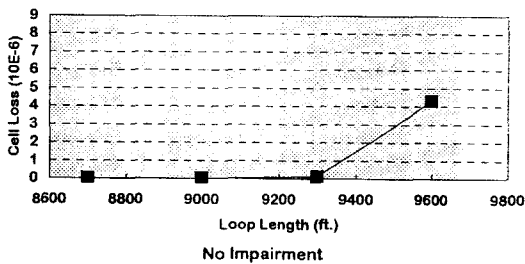
3.3 HDSL 서비스 루프 거리 및 셀 손실 성능평가

2BIQ 전송 방식을 지원하는 ATM 기반의 HDSL 정합장치의 BER에 따른 서비스 루프 거리 성능을 평가하였다. 시스템의 샘플링 속도는 일반적으로 성능과 비용간에 적절히 절충된 값으로 선택되며 전송 전력은 전 CSA 채널에서 10^{-7} 비트 에러 목표를 충분히 만족시키면서 필요 데이터 속도를 구현할 수 있는 수준으로 10 mW, 선로 종단 저항은 135Ω 으로 가정된다. 24 및 26 게이지 선로에 HDSL NEXT, 임펄스 잡음, 전원 선로 잡음 및 Longitudinal 잡음이 없는 조건, 대표적인 전송 손실 수준이 인가된 상태 및 최악의 전송 손실이 인가된 상태에 대하여 2.048 Mbps 데이터 전송을 위한 각각 비트 에러 성능을 측정하였다. 시험에 사용된 전송 손실 인자로서 HDSL NEXT는 ETSI 규격에 따라 0~392 KHz를 사용하는 HDSL에서 50 페어 케이블에 대해 41.05 ± 3 dBm, 25 페어 케이블에 대해 43.37 ± 3 dBm를 적용하였고 임펄스 잡음 수준은 20~100 mV를 적용하였으며 전원 선로 잡음은 0~6 dBm, 60, 600 Hz, 그리고 Longitudinal noise는 10~50 V_{rms}, 60 Hz를 각각 적용하였다. 시험 결과를 (그림 8), (그림 9)에 나타내었다. 대표적인 가입자 루프 잡음 조건인 26 게이지 케이블 감쇄로서 HDSL NEXT -44.02 dBm와 임펄스 잡음 -40 mV가 인가된 조건에서 시험한 결과, 거리 변화에 따른 에러 발생율이 2.5km에서 3.0km 까지 거의 선형에 가깝게 증가하여 임펄스 잡음이 루프 거리 성능에 직접적인 영향을 미치는 것으로 나타났다. 그리고 0 dB, 60, 600 Hz의 전원 선로 잡음과 50 V_{rms}, 60 Hz의 Longitudinal 잡음을 인가하였을 때와 이들 두 잡음을 인가하지 않았을 때 루프 거리에 대한 영향은 30 m 이하 수준으로 대단히 적은 영향을 미치는 것으로 나타났다. 결과적으로 전송거리는 대표적인 선로 전송



(그림 8) 24 게이지 선로에서 전송 손실에 따른 루프 거리 성능

(Fig. 8) Loop length versus impairments on length 24 gauge cable



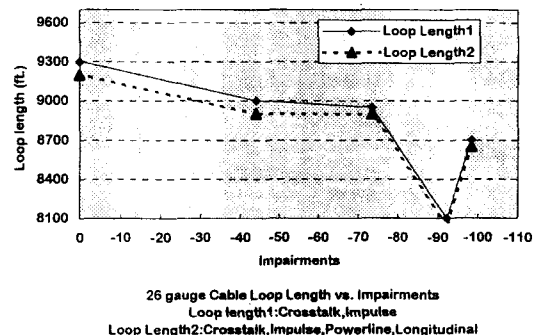
(그림 9) 26 게이지 선로에서 전송 손실에 따른 루프 거리 성능

(Fig. 9) Loop length versus impairments on length 26 gauge cable

손실 수준에서 24 게이지 선로에 의해 3.5km, 26 게이지 선로에 대해 2.7km까지 서비스 가능한 것을 보여 준다. 선로 임펄스가 1 pulse/sec, 80 mV 이상이 인가 되는 최악의 조건에서 각각 2.6km와 3.4km 이하로 루프 거리가 급격히 감소함을 보였다.

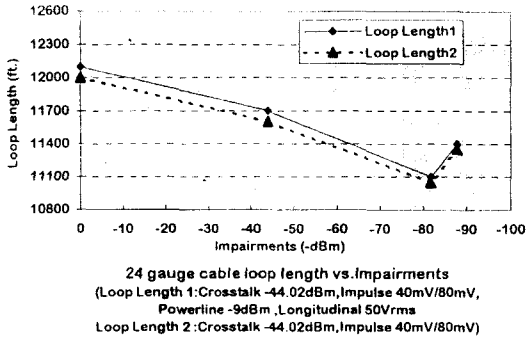
2BIQ 전송 방식을 지원하는 ATM 기반의 HDSL 정합장치에 대해 10^{-7} 의 셀 손실 성능 규격을 만족하는지 시험을 통하여 평가하였다. 대역 폭은 2.048 Mbps(4,500 cells), 시험 선로 모델은 8개의 ANSI CSA 루프 모델 가운데 대표적으로 CSA #6, #7을 만족하면 나머지 루프도 만족하므로 26 게이지(0.4 mm) 가입자 선로에 대해 CSA 표준 루프 #6, 26 게이지(0.5 mm) 가입자 선로에 대해 CSA 표준 루프 #8 루프가 사용되었다. 24 및 26 게이지 선로에 대해 대역폭 2.048 Mb/s에서 전송손실 수준을 점차 증가시키면서 루프

거리에서의 셀 손실율을 측정 한 결과를 (그림 10) (그림 11)에 나타내었다.



(그림 10) 26 게이지의 루프거리와 전송손실 수준에 따른 셀 손실율 측정

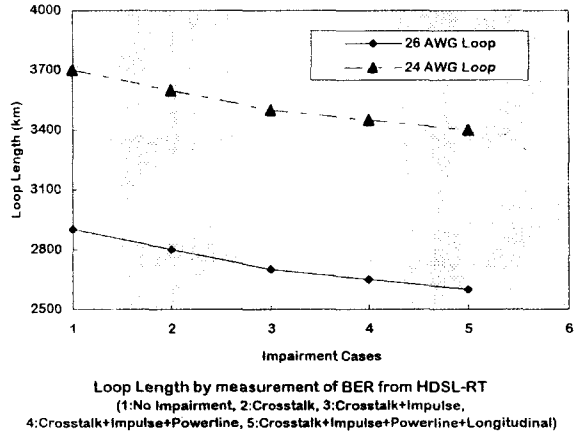
(Fig. 10) Loop length & impairments versus cell loss rate with 26 gauge cable



(그림 11) 24 게이지의 루프거리와 전송손실 수준에 따른 셀 손실율 측정
 (Fig. 11) Loop length & impairments vs. cell loss rate with 24 gauge cable

측정 결과는 루프 거리 함수로서 선로 루프에 HDSL NEXT를 인가한 상태에서 대표적인 임펄스 잡음 수준인 1~5 pulse/60 sec의 임펄스 주기, 30 μ s의 진폭, 33.5 mV의 첨두 진폭에서부터 점차 임펄스 수준을 상승(1 pulse/sec, 20 mV~2 pulse/sec, 100 mV)시킬 때 여러 발생 빈도가 점차 높아져 루프 거리가 크게 감소하므로 임펄스 수준이 루프 거리에 크게 영향을 미치는 인자임을 보여준다. 따라서 선로에 대표적인 수준의 누화만 존재하는 경우와 임펄스 잡음을 감안한 최악의 경우의 선로 조건에서는 그 서비스 거리가 현저하게 감소함을 보여주고 있다. 본 시험에서는 전송 손실이 미치는 서비스 루프 거리의 영향을 평가하기 위하여 실제 알려진 선로에 존재하는 임펄스 잡음 수준보다 훨씬 가혹한 조건을 인가하여 시험하였지만 보통 임펄스 잡음 에러는 크지 않고 교직(interleaved) FEC나 적응임펄스 잡음 제거 알고리즘에 의해 거의 제거될 수 있으므로 절대적인 전송 제한 요소로 볼 수 없다는 사실을 감안하여야 한다. 이 시험 결과에 따르면 10⁻⁷의 전송 손실 규격을 만족하는 루프 거리는 먼저 선로에 전송 손실이 없을 때 26 게이지에서 2.7km 까지, 그리고 24 게이지 에서 3.6km 까지 서비스 가능함을 보여주고 있다. 이 때 대역폭을 2.048 Mbps에서 1.696 Mbps로 줄였을 때 26 게이지 에서 2.7km 이상, 그리고 24 게이지 에서 3.6km 이상에서 각각 10⁻⁷의 전송 손실 규격을 만족하였다. 실제 가입자 CSA 구역에서 서비스할 때 가입자 맥내 부근의 예측할 수 없는 전송 손실을 위하여 6 dB 여유를 감

안[1], [11] 한다면 CSA 구역 내에서 2.6km와 3.4km 까지 각각 양호한 서비스가 가능할 것이다. 그림에서 보는 바와 같이 임펄스 수준이 80~100 mV 수준에서 급격히 떨어지는 것을 알 수 있다.

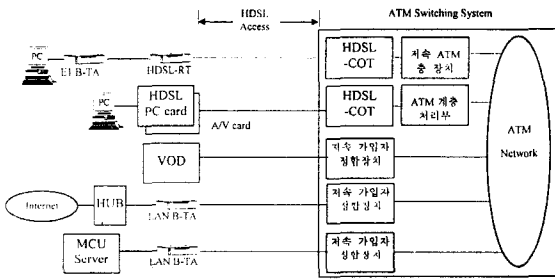


(그림 12) 가입자 단말에서 BER 측정에 의한 서비스 루프 거리
 (Fig. 12) Service loop length assessed with BER measured at HDSL-RT

3.4 HDSL 서비스 기능 시험

ATM 기반의 HDSL 가입자 정합 기능을 개발하고 서비스 루프 거리 성능을 포함한 HDSL 정합장치 기능, 시스템 호 처리 기능, 그리고 형상 관리 및 상태 출력 기능, 장애 처리 기능 등의 제반 보전 기능의 시험 평가에 이어 (그림 13)과 같이 ETRI에 구축된 HDSL 서비스 기능 시험 환경에서 대표적인 서비스로서 주문형 비디오 서비스, 영상의회의 서비스 및 고속 인터넷 접속 서비스를 위한 시험 데모를 실시하였다.

LAN 트래픽과 같은 비연결형 데이터를 ATM 망을 통해 전송하기 위한 가입자 서비스 접속[12]은 가입자가 소수인 경우에 이용하는 PVC(Permanent Virtual Connection)에 의한 직접 접속 방법과 가입자가 다수인 경우에 이용하는 비연결형 서버(connectionless server, CL server)에 의한 접속 방법이 있다. 서비스 접속 장치로는 IP(Internet Protocol) 데이터그램을 ATM 셀로 변환해 주는 정합장치로서 LAN-BTA(Local Area Network-Broadband Terminal Adapter)가 사용된다.



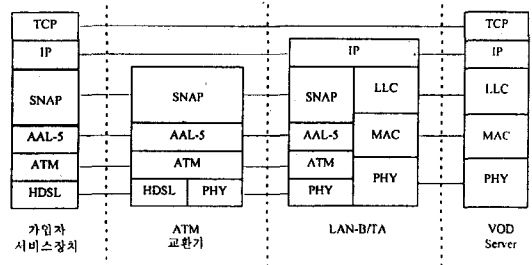
(그림 13) HDSL 서비스 기능 시험 구성도
(Fig. 13) Configuration for service demonstration of HDSL under ATM

PVC 방법으로 비연결형 트래픽을 전달하는 경우, PVC의 종단에 접속된 LAN 또는 단말의 어드레스가 고정적으로 할당되고 IWF(Interworking Function)에서는 비연결형 트래픽의 목적지 어드레스와 이에 대응하는 PVC를 맵핑 테이블을 검색하여 트래픽을 전달한다. 이 방법으로 기존 망에서 사용하는 MAC (Medium Access Control) 어드레스 또는 IP 어드레스를 ATM 어드레스대신 직접 PVC의 VPI/VCI로 대응시키므로 어드레스 변환 절차가 생략되어 IWF의 기능을 단순화시킬 수 있다. IWF에서 IP 데이터그램을 셀화할 때 AAL(ATM Adaptation Layer) 3/4 또는 AAL-5 중에서 전송 효율이 높은 AAL-5가 사용된다.

비연결형 서버를 이용하여 비연결형 트래픽을 전달하는 경우, LAN 단말로 부터 전송된 비연결형 프레임이 LAN-BTA에서 CLNAP-PDU로 변환된 후 ATM 셀화되어 비연결형 서버에 전달되면 비연결형 서버는 CLNAP-PDU의 E.164 형태의 목적지 어드레스 값에 의해 목적지로 향하는 가상 경로를 따라 트래픽을 전달한다. 따라서 고속의 버스가 가능하고, 가상 연결로 다단계 라우팅에 의한 지연이 해소되며, 하나의 가상 연결만으로 서버에 접속된 모든 단말과 통신 가능하고 그룹 어드레스로 멀티 캐스팅이 가능하다. ATM 망을 이용한 HDSL 구축은 기존의 인터넷 전송 지연을 해결하기 위한 최선의 방안으로서 PVC를 통하여 접속하거나 비연결형 서버를 이용하여 인터넷에 접속할 수 있으며, 구내 망과 ATM 교환기를 연결하기 위한 대부분의 ATM 어댑터는 LAN 에멀레이션 또는 IP over ATM을 지원한다.

HDSL 가입자 단말(HDSL-RT)은 상향 스트림을

통해 가입자 서비스를 제공하기 위해 제어 신호, 하드웨어 초기화, 연결 설정/해제, 명령 데이터 전송 같은 신호들을 주고 받고, 사용자 하향 스트림을 통해 가입자에게 주문형 비디오 서비스를 위해 서버로부터 전달되어온 고속의 데이터를 가입자에게 서비스하기 위한 장치이다. DAVIC에서 규정하는 HDSL 가입자 단말 형태는 PC 내장 또는 STU 형태로 상품화되며 하부의 다양한 망 환경에 독립적으로 동작할 수 있게 하기 위해서 망 접속 유닛(network interface unit, NIU)를 통해서 단말기를 연결하고 이들간에 표준 정합이 적용된다. HDSL 가입자 단말을 통해 인터넷을 통신 선로로 이용하는 영상 회의 서비스를 제공하기 위해서는 실시간 데이터 전송이 필수적이므로 가입자 단말에 요구되는 조건은 우선 다운로드 기능과 운용 기능을 가져야 하고, 서비스 종류에 따른 다양한 프로토콜 프로파일을 내장하고 이를 처리할 능력이 있어야 하며, 다계층화로 인한 프로토콜의 오버헤드를 줄일 수 있어야 한다. 이러한 HDSL 가입자 단말을 STU 형태로 할 경우에는 메모리 용량, 메모리 액세스 시간 등에 문제가 되고 가입자의 장치 부담이 커지는데 비해, PC 단말 형태로 할 경우에는 이미 각 가정에 널리 보급되어 있고 PC 단말 내부에 멀티미디어 서비스를 위한 장치들이 이미 내장되어 있어 이상적이다. HDSL 가입자 단말을 1매의 카드로 PC 내부에 설치하고 PC에 의한 HDSL 가입자측 서비스를 구현[13]은 개별 어댑터 카드, 소프트웨어 또는 HDSL 카드에 ATM SAR(Segmentation And Reassembly) 기능을 구현하고, HDSL 전송장치는 CIF(cells-in-frame) 같은 프로토콜을 이용하여 인터넷 인터페이스를 통해 ATM 셀을 통과하며, 새로운 유니



(그림 14) HDSL 서비스 프로토콜 스택 구조
(Fig. 14) Protocol stack structure for HDSL service

버설 시리얼 버스 인터페이스를 통해 연결하고, DAVIC에서 규정하는 통신 망 표준에 부합하는 망 인터페이스 및 프로토콜을 내장하는 방법으로 가능하다. (그림 14)는 ATM 시스템에 구현된 HDSL 정합 기능에 사용된 서비스 시험 프로토콜 구조이다.

4. HDSL장치 유지보수

HDSL은 2페어로 운용하므로 교환기를 통해 지속적으로 CRC 코드와 동기 상태의 검사를 통하여 하여 각 페어에 대한 가입자 망과 전송 성능, 장치 접속 및 물리적 고장을 진단하여 소프트웨어적 또는 육안으로 경보를 제공한다. 운용 중인 동 선로의 전기적 상태는 수신 신호 수준 감시, S/N 비(Signal to Noise ratio), 채널의 주파수 응답, 반향 제거기 계수 등을 감시하여 상태를 표시하며, HDSL 장치는 자체 시험 및 자체 기능 감시 기능을 갖는다. ATM 기반의 HDSL 정합 장치는 가입자 서비스 루프 구간을 부분적으로 단락하여 고장 구간을 진단하는데 필수적으로 요구되는 루프 백 기능을 제공한다. HDSL-COT와 HDSL-RT에서 각각 2방향의 로컬 및 리모트 루프 백 기능을 제공함으로써 루프 구간에 대해 부분적인 고장 진단이 용이하고, 장치의 물리적 고장 부분이 ATM 기능부인지 HDSL 기능부인지를 진단할 수 있어 유지보수가 쉽도록 설계되었다. HDSL 정합 기능은 주기적으로 HDSL 기능부에 상태보고를 요구하고 HDSL 정합부는 링크상태, 동기상태, CRC 상태를 시리얼 포트를 통해 HSPA에 보고한다. HDSL 가입자 단말은 유지보수를 용이하게 하기 위하여 유지보수 정보 [1]를 제공한다. 링크 제어를 위해 COT/RT E1 local & remote loop back, 선로 BER 시험 제어, COT에서 RT 원격제어 등의 기능을 제공하고, 장애 감시를 위해 선로루프 장애감시, 프레임 동기 상실, 오버헤드 정보교환, eoc 메시지 교환 감시, HDSL CRC 에러감시, BER 측정, 에러 카운트, RT/COT 성능 감시, 운용조작 상태 감시 등의 기능을 제공하며, 운용성을 위해 내부 장애 보고, 오조작 경고지시, 루프 백 상태 표시, 시스템 운용안내, 원격운용 및 원격감시 등의 기능을 제공하고, 그 밖에 회선별 장애 항목별 회수, 회선별 운용모드 현황 통계와 회선 및 시간 단위의 HDSL-COT, HDSL-RT 성능감시 통계 현황을 제공

한다.

5. 결론 및 향후 전망

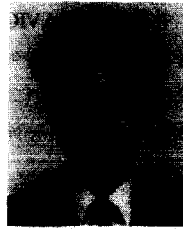
본 논문에서는 ATM 교환기에 HDSL 정합 기능을 구현하고 ATM 환경에서 기존 음성 전화 가입자 선로를 통하여 일반 전화 가입자에게 4선식의 full rate E1급 또는 half rate E1급 HDSL 서비스를 제공하기 위한 가입자 서비스 루프 거리와 성능 평가를 실시하였다[14]. 잡음이 없는 양호한 선로 조건에서 10^{-7} 의 셀 손실 규격을 만족하는 최대 서비스 루프 거리는 26 게이지(0.4mm) 선로에서 2.9km 이상, 24 게이지(0.5mm) 선로에서 3.5km 까지로 평가되었고, 대표적인 선로 전송 손실 조건에서는 26 게이지 선로에서 2.65km까지, 24 게이지 선로에서 3.47km 까지 평가되었으며, 최악의 선로 전송 손실 조건에서도 26 게이지 선로에 2.6km까지, 24 게이지 선로에서 3.4km까지로 평가되었다. 그리고 ETRI에 구축한 시범 서비스 데모 환경에서 MPEG-1(1.544 Mbps)급주문형 비디오 서비스, 영상 회의 서비스 및 인터넷 접속 서비스 등의 기능을 확인하였다.

ATM 기반의 T1/E1 HDSL 정합 기능은 T1/E1 신장기 및 리피터, Voice pair gain transceiver, PCS 무선 포트 제어장치, DCS(Digital Crossconnect System), Digital Loop Carriers(DLC), E1 SMD(Switched Multi-megabit Data Service), 프레임 릴레이, switched E1/F(fractional)E1 등 적용 범위가 다양하여 가입자 수가 증가해도 2.048 Mbps의 안정된 속도가 보장되고, 경제성이 있어서 본 기능의 주요 목적인 VOD, 영상 회의 서비스 및 고속 인터넷 접속 서비스 외에 원격 교육, 게임, 상업 방송 광고 등의 다양한 멀티미디어 서비스 외에도 폭 넓은 형태의 가입자 서비스에 보다 적극적으로 응용될 것이다.

참고 문헌

- [1] T1E1.4/93-201R1, "High-rate Digital Subscriber Line(HDSL): CAP Interoperability", Nov. 10, 1993.
- [2] Consultronics, DLS200H-HDSL Wireline Simulator, Operating and Reference Manual Rev.4, Jan. 1996.

- [3] Jean. J. Werner, "The HDSL Environment", IEEE JSAC, Vol.9, No.6, pp.785~800, Aug. 1991.
- [4] James W. et al., "Modeling and Analysis of Error Probability Performance for Digital Transmission Over the Two-Wire Loop Plant", IEEE JSAC, Vol.4, No.8, pp.1317~1330, Nov. 1986.
- [5] Jacky S. Chow, "A Discrete Multitone Transceiver System for HDSL Applications", IEEE JSAC, Vol.9, No.6, pp.895~907, Aug. 1991.
- [6] Jean-Jacques, "The HDSL Environment", IEEE JSAC, Vol.9, No.6, pp.785~800, Aug. 1991.
- [7] Bellcore, "Generic Requirements for High-Bit-Rate Digital Subscriber Lines", TA-NWT-001210, Issue 1, Oct. 1991.
- [8] Karman Sistanizadeh, "A Comparison of Passband and Baseband Transmission Schemes for HDSL", IEEE JSAC, VOL.9, No.6, pp.881~894, Aug. 1981.
- [9] K. J. Kerpez and A. M. Gottlieb, "The Error Performance of Digital Subscriber Lines in the Presence Of Impulse Noise", IEEE trans. On Commun. Vol.43, No.5, pp.1902~1905, May 1995.
- [10] T1E1.4/96-006, "ANSI Standard Test Loop", April 22, 1996.
- [11] Rolf Matzner, "HDSL Design Issues-Optimization and Architecture Gain", IEEE GLOBECOM, pp. 1314~1318, 1993.
- [12] M. Katoh, "A Network Architecture for ATM Based Connectionless Data Service", IEICE Trans. on commun., Vol.E-76-B, no.3, March 1993.
- [13] Kim Maxwell, "Asymmetric Digital Subscriber Line: Interim Technology for the Next Forty Years", pp.100~106, IEEE Meg. Oct. 1996.
- [14] 梁忠烈 외 3, "ATM 기반의 HDSL 정합 기능 구현 및 성능평가", 통신학회논문지, 제22권 5호, 1997.5.31.



양 총 렬

1983년 건국대학교 전자공학과(학사)
 1989년 미국 제너럴다이내믹스(GDLS)사 파견 연구원
 1986년~1992년 (주)현대정공 기술연구소
 1992년~현재 한국 전자통신연구원 신호서비스연구실 선임연구원
 1996년 3월~현재 충남대학교 전자공학과(석사과정)
 관심분야: 신호처리, 디지털 통신



장 재 득

1986년 대전공업대학교 전자공학과(학사)
 1995년 한남대학교 전자공학과(석사)
 1983년~현재 한국전자통신연구원 신호서비스연구실 선임기술원
 관심분야: 패킷통신망, B-ISDN



김 진 태

1980년 2월 인하대학교 전자공학과(학사)
 1982년 8월 인하대학교 전자공학과(석사)
 1996년 2월 인하대학교 전자공학과(박사)
 1988년~1989년 University of Missouri Kansas City 방문 연구원
 1979년~현재 한국 전자통신연구원 신호서비스 연구실 실장
 관심분야: 통신 시스템

강 석 열

1973년 2월 부산대학교 전자공학과(학사)
 1987년 KAIST 전산학과(석사)
 1997년~현재 KAIST 전산학과(박사과정)
 1980년 8월~1997년 현재 한국전자통신연구원 ATM 기술 연구부장
 관심분야: B-ISDN/ATM 교환분야

김 환 우

1977년 2월 서울 대학교 전자공학과(학사)
 1979년 2월 한국과학기술원 전기전자공학과(석사)
 1988년 6월 University of Utah, USA(P.H)
 1979년~현재 충남대학교 전자공학과 교수
 관심분야: 신호처리, 디지털 통신