

음성신호 처리를 위한 SC 필터 특성개선

SC Filter Characteristics Improvement for Voice Signal Processing

조 성 익*, 방 준 호**, 이 근 호**

(Sung-Ik Cho*, Jun-Ho Bang**, Keun-Ho Lee**)

요 약

본 논문에서는 SC 적분기와 SC Lossy 적분기로 구성된 SC필터에서 위상에러를 제거하기 위한 LDI 클럭방법 및 SC Lossy 적분기의 댐핑항에서 허수부분을 제거할 수 있는 방법을 제시하여 LDI 5차 elliptic 저역통과 SC 필터를 설계하였다. SC 필터 CMOS OP-AMP를 전원전압 $\pm 5V$, MOSIS 2- μm double-poly double-metal n-well CMOS 공정과라미터로 설계하여 SC 시뮬레이터인 SCANAP 프로그램을 통해 시뮬레이션 한 결과 설계된 SC 필터특성이 개선되었다. 집적회로를 위하여 MOSIS 2- μm double-poly double-metal n-well CMOS 설계규칙에 따라 레이아웃 하였다.

ABSTRACT

In the SC filter consist of SC integrator and SC Lossy integrator, after this paper proposes the method that cancels phase error using LDI clock and the imaginary part in damping term of SC Lossy integrator, LDI fifth order elliptic low-pass SC filter is designed. With the result of SCANAP program simulation applying the designed CMOS OP-Amp using power supply $\pm 5V$ and MOSIS 2- μm double-poly double-metal n-well CMOS process parameter for SC filter, the characteristics of the designed SC filter is improved. For integrated circuits, this filter is designed by the MOSIS 2- μm double-poly double-metal n-well CMOS design rule.

I. 서 론

집적회로 설계기술과 MOS 공정기술의 발달로 SC (Switched Capacitor) 회로가 제시되어 집적회로에 불리한 능동 RC 필터를 스위치, 커패시터 그리고 OP-AMP로 구성된 SC 필터로 설계할 수 있게 되었다. SC 필터는 모놀리식(Monolithic)으로 고밀도 집적화 할수있고 크기, 가격면에서의 이점뿐 아니라 외부영향을 보상하기 위한 동조(tuning), 트리밍(trimming) 회로가 요구되지 않아 음성신호 시스템에서 신호의 선별 및 복원 처리에 널리 이용되어지고 있다.^{1),2)}

필터함수로부터 합성된 수동복종단 제자형 필터회로망의 상태방정식을 이용하여 변환된 능동 RC 필터는 RC 적분기와 RC Lossy 적분기로 구성된다. 이러한 적분기의 저항 R을 커패시터와 스위치로 모의하여 SC 적분기와 SC Lossy 적분기로 구성된 SC 필터를 설계할 수 있다.^{3),4)}

SC 필터 설계과정에서 능동 RC 필터의 RC 적분기를

SC 적분기로 변환하면 위상 및 크기 오차를 포함하고 있다. 그리고 RC Lossy 적분기를 SC Lossy 적분기로 변환하면 위상 및 크기 오차 뿐만 아니라 분모의 댐핑항은 주파수 함수가 되며 허수부분을 포함하고 있다. 크기오차는 신호주파수가 스위치의 클럭주파수보다 아주 적다면 무시할 수 있지만 위상 및 댐핑항의 비이상성으로 인하여 능동 RC 필터에서 SC 필터로의 변환은 통과대역 및 차단대역에서 주파수 특성의 왜곡을 초래한다. 그러므로 주어진 필터설계조건에 부합시키기 위해서는 통과대역 및 차단대역의 조건을 재조정하여야 한다.^{5),6),7)}

본 논문에서는 SC 적분기와 SC Lossy 적분기로 구성된 SC 필터설계시 설계조건을 만족시킬 수 있도록 위상 오차를 제거하기 위한 LDI 클럭방법 및 SC Lossy 적분기의 댐핑항에서 허수부분을 제거할 수 있는 방법을 제시하여 LDI 5차 elliptic 저역통과 SC 필터를 설계하였다. 제시한 방법에 의하여 설계된 SC 필터를 보정한 결과 통과대역 및 차단대역에서 필터특성이 필터함수 특성과 일치함으로써 SC 필터 설계시 통과대역 및 차단대역에서 주파수 응답특성의 이탈을 보정하기 위하여 필터 설계조건을 재조정하여 설계할 필요가 없도록 하였다.

설계된 LDI SC 필터는 스위치, 커패시터와 OP-AMP로 구성되므로 SC 필터에서 이용되는 OP-AMP의 설계

*현대전자 Memory연구소 선임연구원

**전북대학교 전기전자회로합성연구소

접수일자:1997년 4월 28일

조건을 제시하여 전원전압 $\pm 5V$, MOSIS 2- μm double-poly double-metal n-well CMOS 공정파라미터로 CMOS OP-AMP를 설계한 후, 이를 설계한 LDI SC 필터에 적용하여 SC 시뮬레이터인 SCANAP 프로그램 시뮬레이션으로 특성을 비교하였고, 개선된 유성신호처리 LDI SC 필터를 삽입화하기 위해 역시 MOSIS 2- μm double-poly double-metal n-well CMOS 설계법에 따라 레이아웃 하였다.

II. SC 적분기의 비이상적 응답특성

능동 RC 적분기 저항 R을 스위치와 커패시터로 대체한 SC 적분기의 대역폭(ω_o)은 클럭주파수 f_c 와 커패시터의 비(ratio)에 의하여 결정되므로 노드와 접지사이에서 MOS 트랜지스터 스위치에 의한 부유 커패시터(stray capacitor) 영향이 없는 비부유(non-stray) SC 적분기의 구조는 그림 1과 같다.^{17, 8)}

그림 1(a)의 전달함수 $H(\omega)$ 는 다음과 같다.

$$H(\omega) = -\frac{\omega_o}{j\omega} \quad \omega_o = \frac{1}{R_1 C_2}, \quad \omega_o: \text{bandwidth} \quad (1)$$

그림 1(b)에서 2 위상 비중첩 클럭주기(T_c)에 의해 식 (2a)의 전달함수 $H_{1/2(z)}$ 는 LDI 적분기로 구성되며, 식(2b)의 전달함수 $H_{1(z)}$ 는 Backward Euler 적분기로 구성된다.

$$H_{1/2(z)} = -\frac{V_{o(z)}}{V_{i(z)}} = -\frac{C_1}{C_2} \cdot \frac{z^{-1/2}}{1-z^{-1}} \quad (2a)$$

$$H_{1(z)} = -\frac{V_{o(z)}}{V_{i(z)}} = -\frac{C_1}{C_2} \cdot \frac{1}{1-z^{-1}} \quad (2b)$$

$H_{1/2(z)}$: 1/2 주기에서의 출력 [$t = (n + 1/2) T_c$]

$H_{1(z)}$: 1 주기에서의 출력 [$t = (n + 1) T_c$]

또한 그림 1(c)에서 식(3a)의 전달함수 $H_{1/2(z)}$ 는 LDI 적분기로 식(3b)의 전달함수 $H_{1(z)}$ 는 forward Euler 적분기로 구성된다.

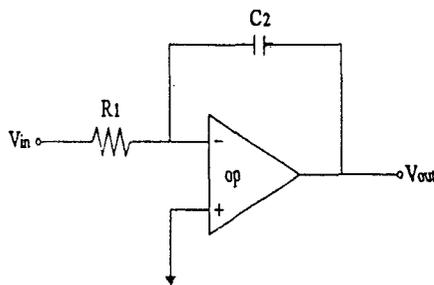
$$H_{1/2(z)} = -\frac{V_{o(z)}}{V_{i(z)}} = \frac{C_1}{C_2} \cdot \frac{z^{-1/2}}{1-z^{-1}} \quad (3a)$$

$$H_{1(z)} = -\frac{V_{o(z)}}{V_{i(z)}} = \frac{C_1}{C_2} \cdot \frac{1}{1-z^{-1}} \quad (3b)$$

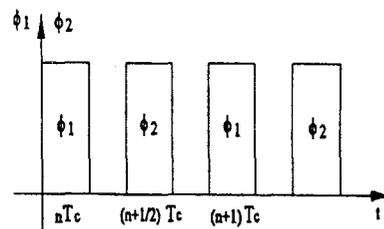
그림 1(b)(c)의 비이상적 위상특성을 나타내기 위해 식 (2)와 식(3)에 $z = e^{j\omega T_c}$ 를 적용하면 다음과 같이 표현된다.

$$H_{1/2(j\omega)} = \frac{\omega_o}{j\omega} \cdot \frac{\omega T_c/2}{2 \sin(\omega T_c/2)} \quad (4a)$$

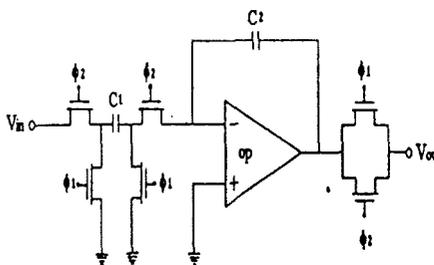
$$H_{1(j\omega)} = \frac{\omega_o}{j\omega} \cdot \frac{\omega T_c/2}{2 \sin(\omega T_c/2)} \cdot e^{j\omega T_c/2} \quad (4b)$$



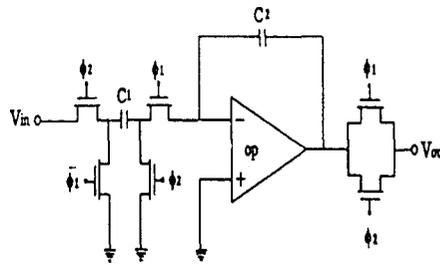
(a) 능동 RC 적분기
(a) Active RC Integrator



(b) 2 위상 비중첩 클럭(T_c)
(b) Two-phase Nonoverlapping clock(T_c)



(c) 반전 SC 적분기
(c) Inverting SC Integrator



(d) 비반전 SC 적분기
(d) Non-inverting SC Integrator

그림 1. 비부유 SC 적분기 구조
Fig. 1 Non-stray SC Integrator structure

식(4b)에서 $[(\omega T_c/2)\sin(\omega T_c/2)]$ 는 코사인 오차이고, \cos^2 는 위상 오차이다.

능동 RC 필터로부터 모의된 SC 필터의 SC 적분기를 구성한 그림 1의 LDI 대신, 비반전 적분기를 사용하여 그림 2와 같이 반전, 비반전 적분기의 부호를 설계할 수 있다.

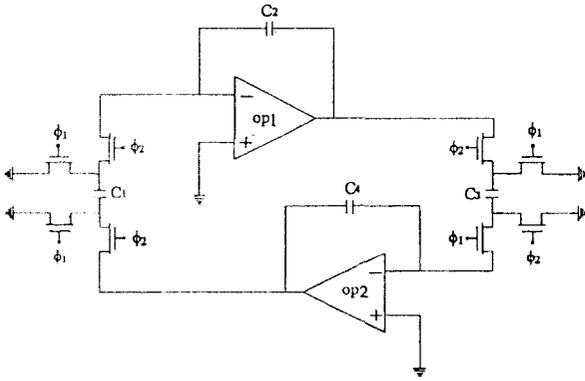
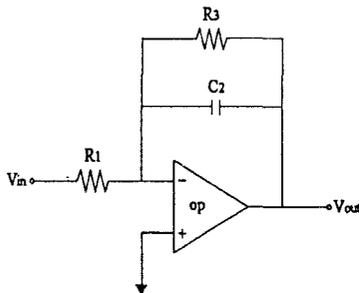
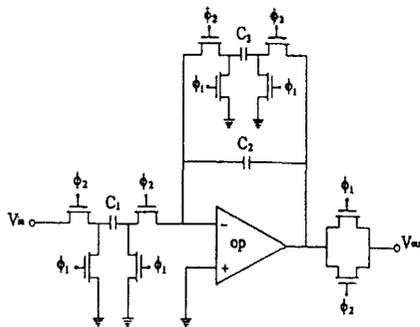


그림 2. 위상편이를 소거하기 위한 반전, 비반전 SC 적분기 부호 구성

Fig. 2 Inverting and Non-inverting loop to eliminate phase shift



(a) 반전능동 RC Lossy 적분기
(a) Inverting active RC Lossy Integrator



(b) 반전 SC Lossy 적분기
(b) Inverting SC Lossy Integrator

그림 3. Lossy 적분기
Fig. 3 Lossy Integrator

그림 2에서 비반전 적분기의 1/2주기 지연을 피하기 위해 반전 적분기의 스위치를 ϕ_2 가 ON일 때 동시에 ON하면 OP_1 의 출력신호가 비반전 적분기 OP_2 에 연결된 C_3 에 의해 충전되고, 반전 적분기의 입력측에서 ϕ_2 가 ON일 때 비반전 적분기에서 샘플링하면 식(4a)와 같이 되어 위상 편이를 제거할 수 있다. SC 적분기는 LDI 클럭방법으로 정확하게 모의하여 위상편이에 의한 에러를 제거하였지만, SC 필터를 설계하기 위해 변환된 능동필터의 입·출력단자는 저항 R_S, R_L 을 포함하고 있어 SC 필터 설계시 다음과 같은 SC Lossy 적분기로 구성된다.

그림 3(a)의 반전 능동 RC Lossy 적분기의 전달함수 $H(s)$ 는 다음과 같다.

$$H(s) = \frac{1/R_1}{1/R_3 + sC_2} \tag{5}$$

그림 3(b)에서 2 위상 비중첩 클럭방법에 의하여 식(6a)의 전달함수 $H_{1/2}(z)$ 는 SC Lossy 적분기로 구성되며, 식(6b)의 전달함수 $H_1(z)$ 는 Backward Euler SC Lossy 적분기로 구성된다.

$$H_{1/2}(z) = -\frac{C_1}{C_3 z^{1/2} + C_2(z^{1/2} - z^{-1/2})} \tag{6a}$$

$$H_1(z) = -\frac{C_1}{(C_2 + C_3) - C_2 z^{-1}} \tag{6b}$$

식(5)와 식(6a)의 SC Lossy 적분기의 댐핑항을 비교하면 $C_3 z^{1/2}$ 는 다음과 같이 표현될 수 있다.

$$C_3 z^{1/2} = C_3 [\cos(\omega T_c/2) + j \sin(\omega T_c/2)] \tag{7}$$

능동 RC Lossy 적분기를 SC Lossy 적분기로 모의하면 Lossy 적분기의 댐핑항에 허수부분을 포함하고 있어 SC 필터 설계시 통과대역 및 차단대역에서 주파수 특성의 왜곡을 초래하므로 댐핑항의 $j \sin(\omega T_c/2)$ 을 제거하기 위해 $C_2 = C_2 - C_3/2$ 를 삽입하여 전달함수를 구하면 다음과 같다.

$$H_{1/2}(z) = -\frac{C_1}{C_3/2(z^{1/2} + z^{-1/2}) + C_2(z^{1/2} - z^{-1/2})} \tag{8}$$

III. LDI SC 필터 설계

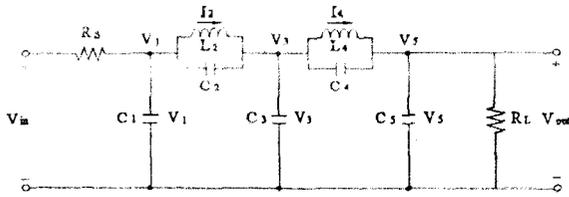
음성신호의 심별 및 복원처리를 위한 SC 필터를 설계하기 위한 elliptic 저역통과 필터 설계조건을 표 1에 나타내었다.

표 1. Elliptic 저역통과 필터설계 조건

Table 1. Condition of Elliptic low-pass design

| 통과역 파상(A_p) | 0.1 [dB] | Order (n) | 5 |
|-----------------------|----------------|---------------------|-----------|
| 지지역 파상(A_s) | ≥ 34 [dB] | Filter Type | low-pass |
| 지지역 주파수(ω_s) | 4590 [Hz] | 차단주파수(ω_c) | 3400 [Hz] |

표 1로부터 임의의 수동복종단 RLC 계지형 필터 회로
 인 변이 손이의 수직값은 그림 4와 같다.



| | | |
|--------------------------|--------------------------------|--------------------------------|
| $C_1 = 0.9387 \text{ F}$ | $L_2 = 1.1626 \text{ H}$ | $C_2 = 0.2070 \text{ F}$ |
| $C_3 = 1.5344 \text{ F}$ | $L_4 = 0.6976 \text{ H}$ | $C_4 = 0.6351 \text{ F}$ |
| $C_5 = 0.7113 \text{ F}$ | $R_L = 1.0000 \text{ } \Omega$ | $R_s = 1.0000 \text{ } \Omega$ |

그림 4. 표준화된 Elliptic 저역통과 수동복종단 필터회로형
 Fig. 4 Normalized Elliptic low-pass doubly terminated filter net-
 works

그림 4의 상태변수 $I_1, V_2, I_3, V_4, I_5, V_{out}$ 값에 대한
 상태방정식을 다음과 같이 구할 수 있다.

$$-V_2 = \frac{1}{s(C_1 + C_2)} \left(\frac{-V_1 + V_m}{R_s} + sC_2 V_3 - I_2 \right) \quad (9a)$$

$$I_2 = \frac{V_2 - V_1}{sL_2} \quad (9b)$$

$$I_3 = \frac{1}{s(C_2 + C_3 + C_4)} \left(-I_2 - sC_2 V_1 - sC_3 V_2 + I_4 \right) \quad (9c)$$

$$-I_4 = \frac{V_3 - V_5}{sL_4} \quad (9d)$$

$$I_5 = \frac{1}{s(C_3 + C_4)} \left(sC_3 I_3 + I_4 - \frac{I_5}{R_L} \right) \quad (9e)$$

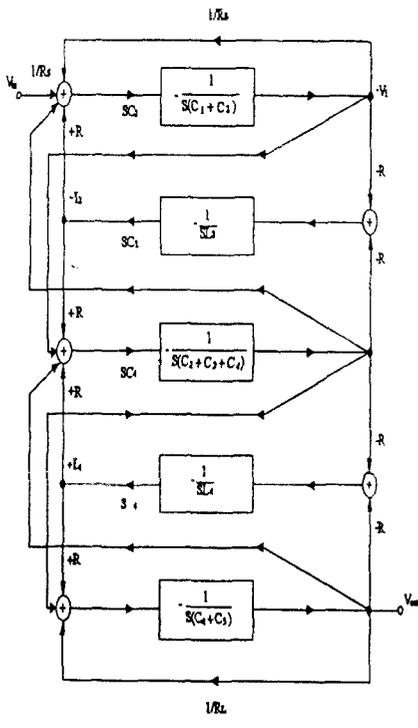
식(9)를 이용하여 블록다이어그램으로 나타내면 그림 5
 (a)와 같으며, 능동 RC 필터로 변환하면 그림 5(b)와 같다.

그림 5(b)의 단위저항 R과 $-R$ 을 LDI 방식, 비반전 SC
 성분기로 대체하고, 저항 R_s 와 R_L 을 포함하는 부분은
 LDI SC Lossy 성분기를 이용하여 LDI 5차 Elliptic 저역
 통과 SC 필터를 설계하면 그림 6과 같다.

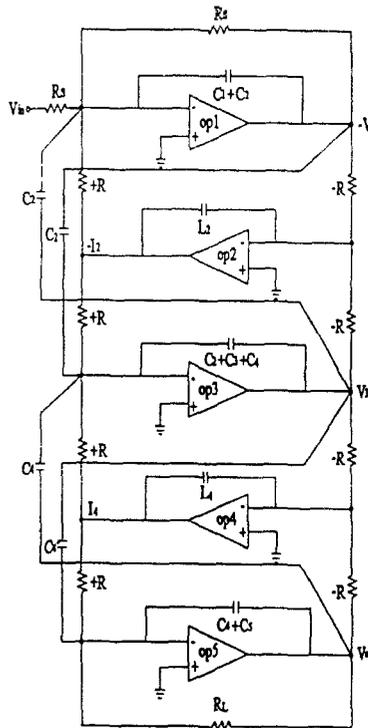
능동 RC 성분기를 SC 성분기로 모의할 때 대역폭을
 이용하면 저분기의 비에 의해 용이하게 구할 수 있다. 즉,
 그림 1(a)의 능동 RC 저분기 대역폭은 $\omega_c = 1/R_1 C_2$ 이므
 로 저항 R_1 은 스위치와 키에시터로 모의하면 SC 저분기
 와의 관계는 다음과 같다.

$$\omega_c = \frac{1}{R_1 C_2} = f_c \frac{C_1}{C_2}$$

그러므로 그림 5(b)의 능동 RC 필터 저항 $R=1\Omega$ 이 $1/$
 (C)로 변환되므로 그림 6에 SC를 C라 하면, 주파수 변



(a) 블록다이어그램
 (a) Block diagram



(b) 능동 RC 필터 실현
 (b) Active RC filter realization

그림 5. 능동 RC 필터
 Fig. 5 Active RC filter

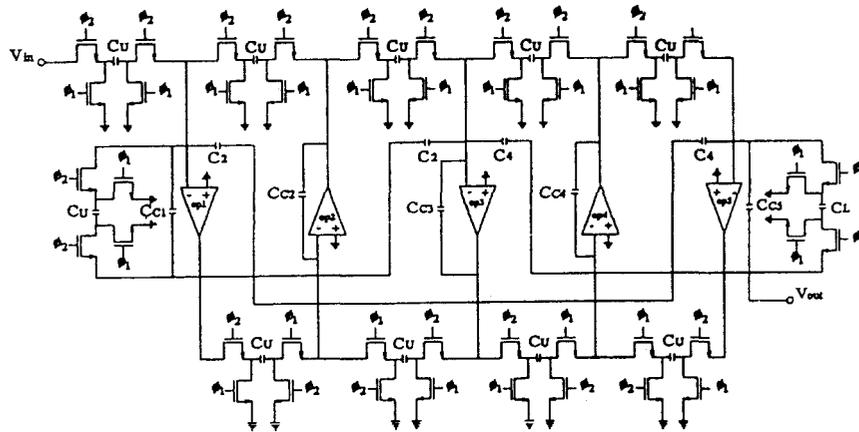


그림 6. LDI Elliptic 저역통과 SC 필터 설계
Fig. 6 LDI Elliptic low-pass SC filter design

환된 적분기의 커패시터 값이 SC 적분기와 Lossy 적분기의 비가 되기 때문에 설계된 그림 6의 SC 필터를 구성하는 적분기의 비는 다음과 같이 유도할 수 있다.

$$\alpha_1 = \frac{C_{c1}}{C_u} = \frac{f_c(C_1 + C_2)}{\omega_{co}}$$

$$\alpha_2 = \frac{C_{c2}}{C_u} = \frac{f_c L_2}{\omega_{co}}$$

$$\alpha_3 = \frac{C_{c3}}{C_u} = \frac{f_c(C_2 + C_3 + C_4)}{\omega_{co}}$$

$$\alpha_4 = \frac{C_{c4}}{C_u} = \frac{f_c L_4}{\omega_{co}}$$

$$\alpha_5 = \frac{C_{c5}}{C_u} = \frac{f_c(C_4 + C_5)}{\omega_{co}}$$

ω_{co} : 필터에서 요구되는 차단주파수

그림 6은 1[rad/sec]로 설계된 표준화된 SC 필터이므로 음성신호의 선별 및 복원처리를 위해 차단주파수를 3,400[Hz]로 주파수 변환하여 그림 6의 적분기 비를 구하면 다음과 같다. 이때 사용된 클럭주파수는 128[KHz]이다.

$$\alpha_1 = 5.915004923, \quad \alpha_2 = 6.961823654, \quad \alpha_3 = 14.23206358,$$

$$\alpha_4 = 4.836446265, \quad \alpha_5 = 8.06313942$$

설계된 LDI SC 필터는 SC 적분기와 SC Lossy 적분기의 비에 의해 소자값을 구할 수 있으므로 SC C_u 공정치 최저치인 0.25[pF]로 설정하여 실제값으로 변환하여야 한다. 그러나, 설계된 LDI SC 필터 SC Lossy 적분기의 뎀핑항은 저수부분을 포함하고 있어 통과대역에서 주파수특성의 왜곡을 초래하므로 식(8)에 의해 표 2와 같이 소자값을 보정하여야 한다.

스위치, 커패시터, OP-AMP로 구성된 SC 필터는 신호

표 2. LDI Elliptic 저역통과 SC 필터 소자값

Table 2. Elements value for LDI Elliptic low-pass SC Filter

| | C_u | C_{c1} | C_{c2} | C_{c3} | C_{c4} | C_{c5} | C_2 | C_4 |
|----------|-------|----------|----------|----------|----------|----------|--------|--------|
| 보정전 [pF] | 0.25 | 1.4787 | 1.7404 | 3.5580 | 1.2091 | 2.0157 | 0.3099 | 0.9509 |
| 보정후 [pF] | 0.25 | 1.2287 | 1.7404 | 3.5580 | 1.2091 | 1.7657 | 0.3099 | 0.9509 |

를 커패시터에 샘플링하여 처리하는 것이므로 스위치는 입력저항이 큰 MOS 트랜지스터로 설계하면 게이트가 일정한 이상적인 커패시터라는 면에서 쉽게 해결되고, 주어진 스위칭 구간내의 출력이 정상상태에 도달하여야 하므로 비교적 높은 슬루우율(slew rate)을 갖는 OP-AMP를 필요로 하게 된다. 이와 같은 것을 고려하여 설계된 SC 필터를 위한 CMOS OP-AMP 회로는 그림 7과 같다.

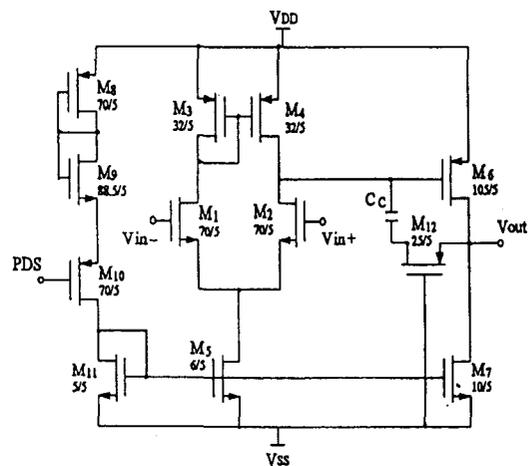


그림 7. 설계된 SC 필터 실현을 위한 CMOS OP-AMP 회로
Fig. 7 CMOS OP-AMP Circuit of the designed SC filter realization

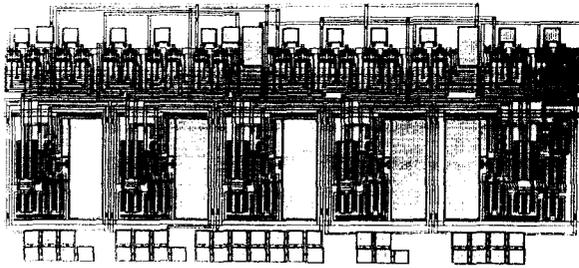


그림 8. LDI SC 필터의 레이아웃
Fig. 8 Layout of LDI SC filter

그림 7의 CMOS OP-AMP와 표 3의 소자값을 그림 6에 적용하여 MOSIS 2- μm double-poly double-metal CMOS n-well 설계법에 따라 레이아웃한 결과는 그림 8과 같다.

IV. 시뮬레이션 및 고찰

설계된 SC 필터의 CMOS OP-AMP를 MOSIS 2- μm double poly double metal CMOS n-well 공정 파라미터를 사용하여 시뮬레이션한 동작특성은 표 3과 같다.

표 3. 동작특성
Table 3. Performance Characteristics

| | | | |
|---------------------|------------------------------|--------------|-----------------------------|
| 전원 V_{DD}, V_{SS} | $\pm 5V$ | 소비 전력 | 2.19 mW |
| Open Loop Gain | 76 dB | GB | 6.3 MHz |
| Settling Time | 0.1 μs | Offset 전압 | 0.3 mV |
| PSRR + | 80.5 dB | PSSRR - | 95.7 dB |
| Gain Margin | 23 dB | Phase Margin | 88° |
| Output Swing | $-4.6 \leq V_{out} \leq 4.8$ | CMR | $-4.2 \leq V_{in} \leq 4.6$ |
| CMRR | 82 dB | 출력저항 | 238 K Ω |
| SR + | 12.3 V/ μs | SR - | 12.5 V/ μs |

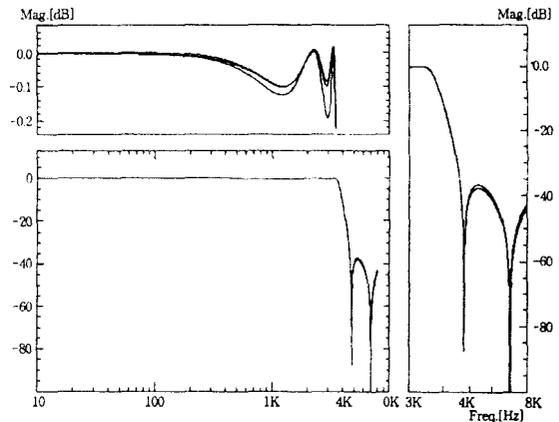
그림 7의 CMOS OP-AMP와 표 2의 소자값을 그림 6에 적용하여 SC 필터 시뮬레이션 프로그램(SCANAP)으로 보정전과 보정후를 비교한 주파수 특성은 그림 9와 같다.

설계된 SC 필터 CMOS OP-AMP는 음성대역의 필터 응용에 이용되므로 출력단은 칩 내부의 용량성 부하 20[pF] 정도에 대해 규정된 전압까지 충방전할수 있도록 소스 폴로워(source follower)로 구성하여 설계한 결과, 정착시간이 0.1[μs]이므로 주어진 클럭시간에 커패시터를 충분히 충방전할수 있었고, GB = 6.3[MHz], Gain = 76[dB]의 값으로 설계된 SC 필터의 대역폭과 크기에러에 의한 영향을 극소화하였다.

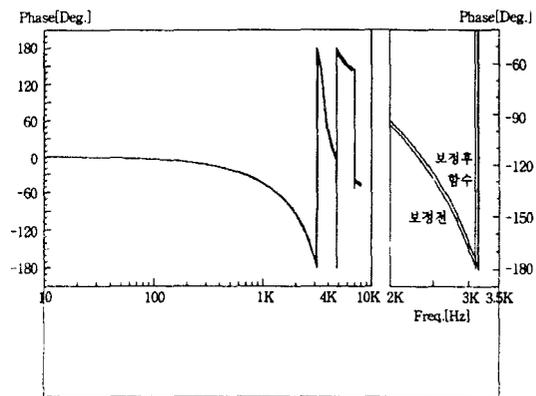
CMOS OP-AMP를 적용하여 설계된 LDI SC 필터의 특성을 고찰하기 위해 통과대역 파상을 0.1[dB]로 설정한 설계조건과 비교하면 보정이 되지않은 경우 통과대역에서 0.2[dB]로 주파수왜곡을 초래하였다. 그러나 설계된

LDI SC 필터에서 C_{c1}, C_{c2}, C_{c3} 는 그림 2와 같이 SC 적분기 구조로 구성되므로 LDI 클리빙법을 이용하여 위상오차를 제거하고, C_{c1}, C_{c2} 로 구성된 SC Lossy 적분기는 C_{c1}, C_{c2} 커패시터값에서 Cu/2를 곱해야 방향의 허수부분을 제거할수 있기 때문에 표 2와 같이 커패시터값을 보정하여 시뮬레이션 한 결과 통과대역에서 주파수특성이 설계조건을 일치함을 알수 있었다.

레이아웃된 그림 8의 스위치는 충방전시 기생커패시턴스로 인한 오프셋(offset)전압을 최소화 할수 있도록 진송 게이트를 사용하였고, 커패시터는 double poly로 실현할 경우 MOSIS 2- μm double-poly double-metal CMOS n-well 공정 파라미터로부터 추출된 값($4.6 \times 10^{-4} \text{pF}/\mu\text{m}^2$)을 적용하였다.



(a) 크기 특성
(a) Magnitude Characteristics



(b) 위상 특성
(b) Phase Characteristics

그림 9. SC 필터 주파수 특성
Fig. 9 Frequency Characteristics of SC filter

V. 결 론

설계된 SC 필터 CMOS OP-AMP를 중립인 용량성 부하를 구동하므로 증폭 비파란을 생략하였으며, 모든 MOS 트랜지스터의 전압 게인변환(gm)의 전압스윙이 컵값을 일로 작 하기 위해 주파영역($V_{DS} \geq V_{GS} - |V_{th}|$)에서 차동증폭원을 설계할 수 있도록 설계를 하였다. 특성조사 결과 표 4의 동작특성을 얻어 설계된 SC 필터의 응용에 적합하였다.

CMOS OP-AMP를 적용하여 설계된 SC 필터를 SCANAP 프로그램으로 시뮬레이션 한 결과 그림 9에서 보여지는 바와 같이 보정전에는 능동 RC Lossy 적분기를 SC Lossy 적분기로 모의하는 과정에서 귀환루프의 댐핑저항 R_s , R_l 분모에 허수부분인 $j\sin(\omega T_c/2)$ 가 존재하게 되므로 통과대역 및 차단주파수에서 크기 및 위상오차로 인한 주파수특성의 왜곡을 초래하였고, 식(8)에 의해 제시된 방법으로 보정한 결과 설계된 LDI SC 필터의 SC Lossy 적분기에서 허수부분이 제거되어 통과대역에서 크기특성은 0.2[dB]에서 0.1[dB]로 되어 설계조건을 만족하였고, 차단주파수에서는 30[Hz] 위상특성이 개선되었다.

본 연구에서 제시한 설계방법을 이용하여 SC 필터를 설계한 결과, SC Lossy 적분기의 허수항에 의한 통과대역 및 차단대역에서 주파수 응답특성의 이탈을 보정하기 위해 필터설계조건을 재조정하여 설계할 필요가 없다. 그러므로 신호의 선별 및 복원처리하는 시스템 특히 고주파 신호처리부분에서 유용하게 응용될 수 있을 것이다.

참 고 문 헌

1. C. W. Solomon, "Switched-Capacitor filters: precise, compact, inexpensive," SPECTRUM, pp. 28-32, June 1988.
2. K. Nakayama and Y. Kuraishi, "Present and Future Applications of Switched-Capacitor Circuits," IEEE Circuits and Devices, pp. 10-21, Sep. 1987.
3. A. I. Zverev, Handbook of Filter Synthesis, New York: Wiley, 1968.
4. R. W. Broderson, P. R. Gray and D. A. Hodges, "MOS Switched-Capacitor filters," Proc. IEEE, vol 67, pp. 61-75, Jan. 1979.
5. M. S. Lee and C. Chang, "Low-sensitive switched-capacitor ladder filters," IEEE Trans. Circuits and Systems, vol CAS-27, pp. 475-480, June 1980.
6. D. J. Allstot, R. W. Broderson and P. R. Gray, "MOS switched-capacitor ladder filters," Proc. IEEE J. Solid-State Circuits, vol. SC-13, pp. 806-814, 1978.
7. G. M. Jacobs, D. J. Allstot, R. W. Broderson and P. R. Gray, "Design techniques for MOS switched-capacitor ladder filters," IEEE Trans. Circuits Syst., vol. CAS-25, pp. 1014-1021, Dec. 1978.
8. G. C. Temes, "Finite amplifier gain and bandwidth effects in switched-capacitor filters," IEEE J. of Solid-State Circuits,

vol SC-15, pp. 358-361, June 1980.

9. Kuang-Lu Lee and R. G. Meyer, "Low-Distortion Switched-Capacitor Filter Design Techniques," IEEE J. of Solid-State Circuits, vol SC-20, pp. 1103-1113, Dec. 1985.

▲조 성 익(Sung Ik Cho)

1961년 2월 10日生



1987년 2월: 전북대학교 공과대학 전기공학과 졸업(공학사)

1989년 2월: 전북대학교 대학원 전기공학과 석사졸업(공학석사)

1994년 2월: 전북대학교 대학원 전기공학과 박사졸업(공학박사)

1996년 5월~현재: 현대전자 Memory연구소 선임연구원

※주관심분야: 통신시스템, VLSI 설계 등

▲방 준 호(Jun Ho Bang)

1966년 9월 28日生



1989년 2월: 전북대학교 공과대학 전기공학과 졸업(공학사)

1991년 2월: 전북대학교 대학원 전기공학과 석사졸업(공학석사)

1996년 2월: 전북대학교 대학원 전기공학과 박사졸업(공학박사)

1996년 6월~현재: 전북대학교 전기전자회로합성연구소 연구원

※주관심분야: 아날로그 집적회로 등

▲이 근 호(Keun Ho Lee)

1969년 3월 29日生



1994년 2월: 전북대학교 공과대학 전기공학과 졸업(공학사)

1997년 2월: 전북대학교 대학원 전기공학과 석사졸업(공학석사)

1997년 3월~현재: 전북대학교 대학원 전기공학과 박사과정

1996년 5월~현재: 전북대학교 전기전자회로합성연구소 조교

※주관심분야: 회로 및 시스템, VLSI설계 등