

## 대용량 IGBT 스위칭 시 과전압 제한을 위한 향상된 게이트 구동기법

金完中, 崔昌鎬, 李요한, 玄東石

### An Improved Gate Control Scheme for Overvoltage Clamping Under High Power IGBTs Switching

Wan-Jung Kim, Chang-Ho Choi, Yo-Han Lee, Dong-Seok Hyun

#### 요 약

본 논문에서는 스너버 회로를 사용하지 않고 턴-온시 역회복 전류의 영향과 턴-오프 시 구동되는 IGBT에 발생하는 과전압을 제한할 수 있는 새로운 IGBT 게이트 구동회로를 제안한다. 제안하는 턴-온 게이트 구동기법은 턴-온 지연 시간을 전혀 증가시키지 않고 게이트-에미터 전압이 문턱전압 이상이 되면 IGBT의 입력 커패시턴스를 증가시킴으로써 게이트-에미터 전압의 증가율을 감소시키는 특징을 갖는다. 제안하는 턴-오프 게이트 구동기법은 전류의 크기에 따라 과전압을 제한하여 단락사고와 같은 대전류가 흐르는 경우 더욱 효과적으로 과전압을 제한하는 특징을 가진다. 또한, 여러 가지 조건에서 실험을 수행하여 제안한 IGBT 게이트 구동회로의 타당성을 검증한다.

#### ABSTRACT

This paper proposes a new gate drive circuit for high power IGBTs which can reduce the harmful effect of reverse recovery current at turn-on and actively suppress the overvoltage across the driven IGBT at turn-off without a snubber circuit. The turn-on scheme decreases the rising rate of the collector current by increasing the input capacitance at turn-on transient when the gate-emitter voltage goes above threshold voltage. It results in soft transient of the reverse recovery current with no variation in turn-on delay time. The turn-off driving scheme has adaptive feature to the amplitude of collector current, so that the overvoltage can be limited much effectively at the fault collector current. Experimental results under various normal and fault conditions prove the effectiveness of the proposed circuit.

**Key Words:** Gate drive circuit, IGBT, overvoltage, short circuit, turn-on, turn off

#### 1. 서 론

전력용 반도체 소자 가운데 Insulated Gate Bipolar Transistors (IGBTs)는 MOS 입력단으로 구성되어 있는 전압 구동 소자로 적은 게이팅 파워를 요구하며 게이트 구동 회로의 구현이 간편하고 제어가 용이하며 스위칭 전이 시간이 짧기 때문에 고속 스위칭이 가능하다는 장점을 지니고 있다. 또한 소수 캐리어 소자의 특성으로 인해 고압 대전류의 정격

을 지닐 수 있을 뿐만 아니라 용량 및 특성 향상이 지속적으로 이루어져 정격 1700V/1800A, 3300V/1200A의 IGBT가 실용화되고 있다<sup>(1)</sup>.

IGBT를 이용한 PWM 인버터의 스위칭 시에는 DC 입력 전원과 IGBT 사이에 존재하는 부유 인덕턴스에 의해 과전압이 발생하게 되는데 이로 인해 IGBT 소자 자체에 충격을 주게 되고 스위칭 노이즈에 의해 EMI문제를 일으키므로 시스템 신뢰성에도 많은 영향을 준다. 따라서 여러

가지 과전압 제한 방법이 연구되고 있다.<sup>[2-8]</sup>

과전압은 부하 전류가 증가할수록 커지게 되기 때문에 PWM 인버터의 최대 허용 부하 전류와 제어 가능한 전력은 스위칭 시 발생하는 과전압으로 인해 많은 제약을 받는다. 특히, 단락 사고와 같은 대전류의 턴-오프 시 발생하는 과전압은 시스템의 안전성에 크게 영향을 미치기 때문에 과전류나 단락 사고의 턴-오프 시 게이트 저항을 증가시키거나 제너 다이오드 등을 사용함으로써 과전압을 제한하는 방법이 일반적으로 많이 사용되고 있다<sup>[6]</sup>. 그러나 고압, 대용량의 IGBT PWM 인버터의 경우 스너버 등의 부가적인 전력회로의 사용 없이 IGBT를 하드 스위칭 하면 이러한 과전압은 턴-오프 시 뿐만 아니라 턴-온시에도 문제가 되며 정격 전류 이하의 전류를 턴-오프 시키는 경우에도 큰 문제점으로 대두된다. 따라서 이러한 문제점을 해결하고자 턴-온시는 물론 정상 전류의 턴-오프 시 발생하는 과전압을 제한하기 위한 능동 과전압 제한 회로가 제시되었다<sup>[7]</sup>. 그러나, 이 방법은 단락 회로 경우와 같은 대전류를 턴-오프 시킬 때 안전한 과전압 제한 능력은 보장해줄 수 있지만 이로 인해 정격 전류 이하의 전류를 턴-오프 시키는 경우에 과다한 손실을 발생하게 할뿐만 아니라, 턴-온 초기 시 게이트에 낮은 전압을 인가함으로써 게이트-에미터 전압이 문턱전압까지 상승하는 턴-온 지연 시간을 증가시킨다는 단점을 가지고 있다.

본 논문에서는 IGBT PWM 인버터에서 IGBT의 턴-온/오프 스위칭 시 발생하는 과전압에 대해 고찰하고, 게이트 구동 회로로 컬렉터 전류의 변화율을 제어하여 IGBT에 발생하는 과전압을 제한하는 IGBT 게이트 구동 회로를 제시한다. 제안하는 IGBT 게이트 구동회로는 과전압을 제한하기 위한 스너버 회로의 사용을 배제하여 주 전력 회로의 간소함을 도모하고 신뢰성을 향상시키며 제어 전력을 증가시킬 수 있게 한다. 제안한 턴-오프 과전압 제한 회로는 단락 사고 시 더욱 안전한 과전압 제한 기능을 부여하여 기존의 경우 문제점이던 정격 전류 이하에서 발생하는 손실의 증가를 최소화하는 특성을 지니며, 또한 제안한 턴-온 과전압 제한 회로는 게이트 구동조건에 관계없이 턴-온 지연이 증가되지 않게 한다. 제안하는 IGBT 게이트 구동회로의 타당성과 우수성을 실험을 통하여 검증하고자 한다.

## 2. 스위칭 특성 고찰

그림 1은 IGBT의 하드 스위칭 시 발생하는 과전압을 고찰하기 위한 인버터의 한 상이다. 부가적인 스너버 회로는 고려하지 않았으며 DC 입력 전압원과 IGBT 사이에 존재하는 모든 부유 인덕턴스를 등가 부유 인덕턴스로 나타내었고 부하는 유도성 부하로 일정한 전류가 흐른다고 가정하였다. 여기서 IGBT T1이 오프 상태 일 때 IGBT T2의 턴-온, 턴-오프

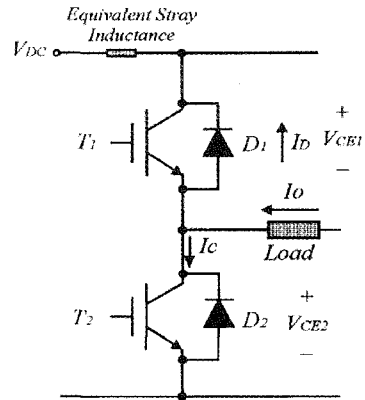


그림 1 IGBT PWM 인버터 한 상  
Fig. 1 One leg of IGBT PWM inverter.

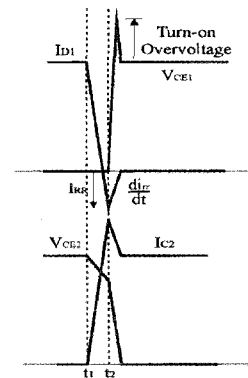


그림 2 턴-온 스위칭 전압 전류 파형  
Fig. 2 Switching waveforms at the turn-on of T2

프 스위칭 시 IGBT T1과 IGBT T2에 인가되는 전압 전류에 대해 고찰한다<sup>[2][3]</sup>.

### 2.1 턴-온 스위칭 특성

그림 2는 IGBT T2의 턴-온 스위칭 시 IGBT T1과 IGBT T2의 스위칭 전압 전류 파형이다. 부하 전류가 IGBT T1의 역병렬 다이오드 (D1)로 흐르고 있을 때 IGBT T2의 게이트에 문턱 전압이상의 전압을 인가하면 IGBT T2는 턴-온 된다. 시간  $t_1$ 에서 IGBT T2의 게이트-에미터 전압이 문턱전압 이상이 되면 D1으로 흐르는 부하 전류는 IGBT T2로 흐르고 T2의 컬렉터 전류의 상승 기울기와 같은 기울기로 감소한다. T2컬렉터 전류가 부하 전류에 이르러 다이오드 전류가 영이 되면 다이오드 내부에 남아있는 축적 캐리어로 인해 역회복 전류 ( $I_{RR}$ )가 흐른다. 시간  $t_2$ 에서 역회복 전류가 최대치에 이

르면 다이오드는 전압 차단 능력을 지니게 되어 IGBT T1의 컬렉터-에미터 전압은 빠르게 상승하고 역회복 전류는 감소하기 시작한다. 이때 역회복 전류의 감소 기울기 ( $di_r/dt$ )와 회로내의 부유 인덕턴스로 인하여 T1의 컬렉터-에미터에 과전압이 발생한다. 역회복 전류의 감소 기울기는 역회복 전류의 크기에 따라 증가하므로 과전압의 크기는 역회복 전류의 크기를 감소시킴으로써 제한할 수 있다. 이 역회복 전류의 크기는 부하 전류의 크기와 D1 전류의 감소 기울기 즉 IGBT T2의 전류의 상승 기울기에 따라 증가한다. 그러므로, 과전압을 제한하기 위해서는 IGBT T2의 게이트-에미터 전압의 변화율을 제어하여 컬렉터 전류의 증가율을 감소시켜 과전압을 제한할 수 있다. 이것은 다이오드 전류의 감소 시간을 증가시켜 역회복 전류를 발생시키는 다이오드 내부에 남아있는 축적 캐리어의 양을 감소시키는 것을 의미하는 것이다.

2.2 턴-오프 스위칭 특성

그림 3은 IGBT T2의 턴-오프 스위칭 시 IGBT T1과 IGBT T2의 스위치 전압 전류 파형이다. 부하 전류가 IGBT T2로 흐르고 있는 동안 IGBT T2의 게이트에 문턱전압 이하의 전압을 인가하면 IGBT T2는 턴-오프 된다. T2의 컬렉터 전압이 상승하여 DC 입력 전압에 이르면 D1이 턴-온 되고 IGBT T2로 흐르고 있던 부하 전류는 D1으로 흐르게 되어 IGBT T2의 컬렉터 전류는 감소한다. 이때 회로내의 부유 인덕턴스와 감소하는 전류에 의해 IGBT에 과전압이 발생한다. 이 과전압의 크기를 결정하는 컬렉터 전류의 감소 기울기는 전류의 감소 시 (컬렉터 전압이 DC 전압일 때) 게이트-에미터 전압의 크기와 IGBT의 내부의 축적 캐리어에 의해 결정된다. 게이트-에미터 전압이 문턱전압 이하인 경우 IGBT의 채널을 통한 캐리어의 주입이 없으므로 축적 캐리어의 양은 적고 컬렉터 전류는 빠르게 감소하여 큰 과전압이 발생한다.

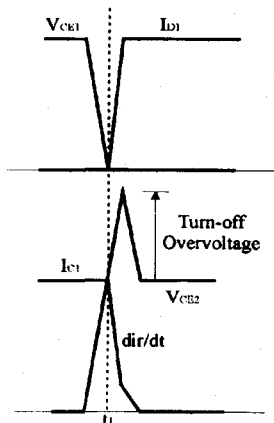


그림 3 턴-오프 스위칭 전압 전류 파형  
Fig. 3 Switching waveforms at the turn-off of T2.

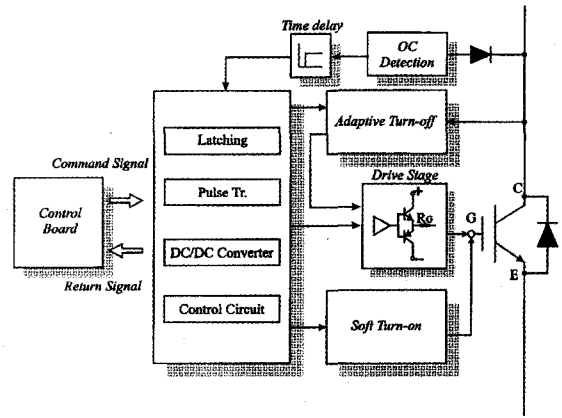


그림 4 제안하는 IGBT 게이트 구동회로의 블록도  
Fig. 4 Block diagram of the proposed IGBT gate drive circuit.

그리고 게이트-에미터 전압이 문턱전압 이상인 경우 IGBT의 채널을 통한 캐리어의 주입이 있으므로 축적 캐리어의 양은 많고 컬렉터 전류는 천천히 감소하여 과전압은 제한된다.

3. 제안하는 IGBT 게이트 구동회로

그림 4는 제안하는 게이트 구동회로의 블록도를 보여준다. 종래의 게이트 구동회로는 제어 회로와 과전류 검출 회로, 절연을 위한 펄스 트랜스포머, DC/DC 컨버터로 구성된 입력단과 푸시-풀 증폭기의 구동부로 구성된다. 이러한 종래의 구동회로에 턴-온시 상대편 IGBT에 발생하는 과전압을 제한하기 위한 Soft 턴-온 회로와 턴-오프 시 구동되는 IGBT에 발생하는 과전압을 제한하기 위한 Adaptive 턴-오프 회로를 새로이 추가하였다.

3.1 Soft 턴-온 회로

제안한 Soft 턴-온 회로의 특징은 IGBT의 입력 커패시턴스를 증가시킴으로써 게이트-에미터 전압의 증가율을 감소시켜 스위칭 손실은 증가하게 되지만 역회복 전류에 의한 과전압이 감소하는 효과를 지닌다.

그림 5는 본 논문에서 제안한 Soft 턴-온 회로의 블록도를 나타낸다. IGBT의 입력 시상수를 증가시키기 위한 커패시터와 커패시터의 방전을 위한 스위치, 그리고 게이트-에미터 전압을 검출하기 위한 회로로 구성되어 있다.

턴-온시 게이트-에미터 전압이 문턱전압 이하이면 기본적인 턴-온 구동회로만이 동작하고 게이트-에미터 전압이 문턱전압 이상이 되어 컬렉터 전류가 흐르기 시작하면 Soft 턴-온 회로가 동작을 한다. 따라서, 컬렉터 전류가 흐르기까지의 턴-온 지연 시간의 증가는 전혀 없게 된다. 게이트-에미터 전

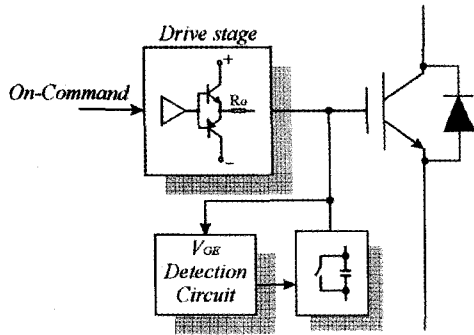


그림 5 제안한 Soft 턴-온 회로의 블럭도  
Fig. 5 Block diagram of the proposed soft turn-on circuit.

압이 문턱전압 이상이 되면 VGE 검출 회로가 동작을 하여 부가한 커패시턴스를 게이트-에미터와 병렬로 연결시킨다. 따라서 IGBT의 입력 커패시턴스는 증가하게 되고 게이트-에미터 전압의 증가율은 줄어들게 된다. 그러면 컬렉터 전류의 증가 시간 즉 상대편 IGBT의 역병렬 다이오드 전류의 감소 시간이 증가하게 되어 역회복 전류를 발생시키는 내부의 축적 캐리어의 양은 감소하게 된다. 따라서 역회복 전류와  $di_{cr}/dt$  는 감소하게 되어 과전압은 제한된다.

### 3.2 Adaptive 턴-오프

제안한 Adaptive 턴-오프 회로는 컬렉터 전류의 하강 기율을 적응적으로 감소시켜 스위칭 손실의 증가를 최소화하며 과전압을 효과적으로 제한하는 특성을 가진다.

그림 6은 Adaptive 턴-오프 회로의 블럭도를 보여준다. 제안한 Adaptive 턴-오프 회로는 컬렉터-에미터 전압 검출 회로, 높은 대역폭을 갖는 검출전압 증폭회로와 컬렉터-에미터

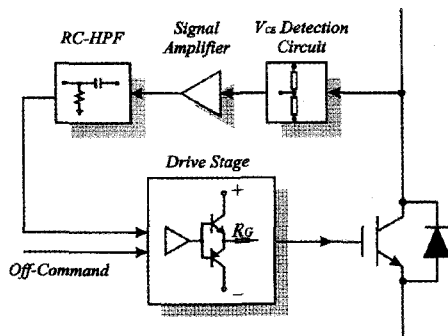


그림 6 제안한 Adaptive 턴-오프 회로의 블럭도  
Fig. 6 Block diagram of the proposed adaptive turn-off circuit.

전압의 상승 시 전압의 상승 기율기에 따라 과전압 제한 기능을 적응적으로 동작시키기 위해 RC의 수동소자로 구성된 RC-HPF (RC high-pass filter) 로 구성되어 있다.

컬렉터 전압이 상승할 때까지는 기본적인 턴-오프 구동회로만이 동작을 하고 컬렉터 전압이 상승을 하면 Adaptive 턴-오프 회로가 동작을 하므로 컬렉터 전압이 상승할 때까지는 Adaptive 턴-오프 회로는 IGBT의 스위칭 특성에 영향을 주지 않는다. 컬렉터 전압이 상승을 하면  $V_{CE}$  검출 회로에 의해 검출된 컬렉터 전압은 증폭기를 거쳐 RC-HPF에 입력된다. 그리고 전압의 상승 기율기에 따른 RC-HPF의 출력전압은 게이트에 인가되어 게이트-에미터 전압을 상승시키게 된다. RC-HPF의 출력전압은 검출 전압의 크기와 상승 기율기에 따라 변화하므로 허용 전압 이상의 크기와 기율기를 가진 컬렉터 전압이 검출되면 HPF의 출력전압은 게이트-에미터 전압을 문턱전압 이상으로 상승시킨다. 그러면 IGBT에는 채널이 형성되고 채널을 통해 캐리어가 주입되므로 IGBT의 축적 캐리어의 양은 증가하게 된다. 따라서, 결과적으로 컬렉터 전류의 감소 시간은 증가하게 되어 과전압은 제한된다.

단락사고 시  $V_{CE}$  검출 회로에는 정상 턴-오프 시 보다 더욱 큰 기율기의 전압이 입력된다. 이때 RC-HPF의 출력전압은 정상 턴-오프시보다 크게 되고 게이트-에미터 전압 또한 커지게 되어 과전압 제한 기능은 더욱 효과적으로 동작하게 된다. 따라서 단락 사고 시 안전한 과전압 제한 기능을 확보하기 위하여 정상 턴-오프 시 필요 이상의 과전압 제한 기능을 가질 필요가 없으므로 정상 턴-오프 시 전류의 감소 시간의 증가로 인한 스위칭 손실의 증가는 최소화된다.

### 4. 실험 및 고찰

제안한 IGBT 게이트 구동회로의 타당성과 우수성을 검증하기 위한 실험 사양을 그림 7에 나타냈다. 워단 IGBT는 오프 시킨 후 내장 다이오드를 환류 다이오드 (FWD)로 사용하

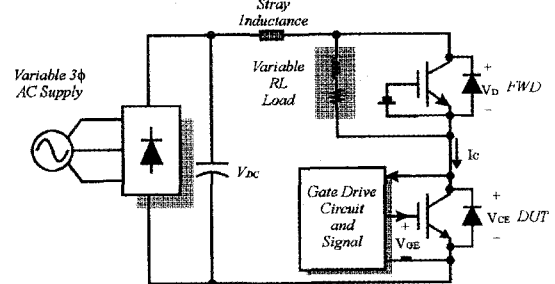


그림 7 제안한 게이트 구동회로를 검증하기 위한 실험 장치  
Fig. 7 Experimental setup for the proposed IGBT gate drive circuit.

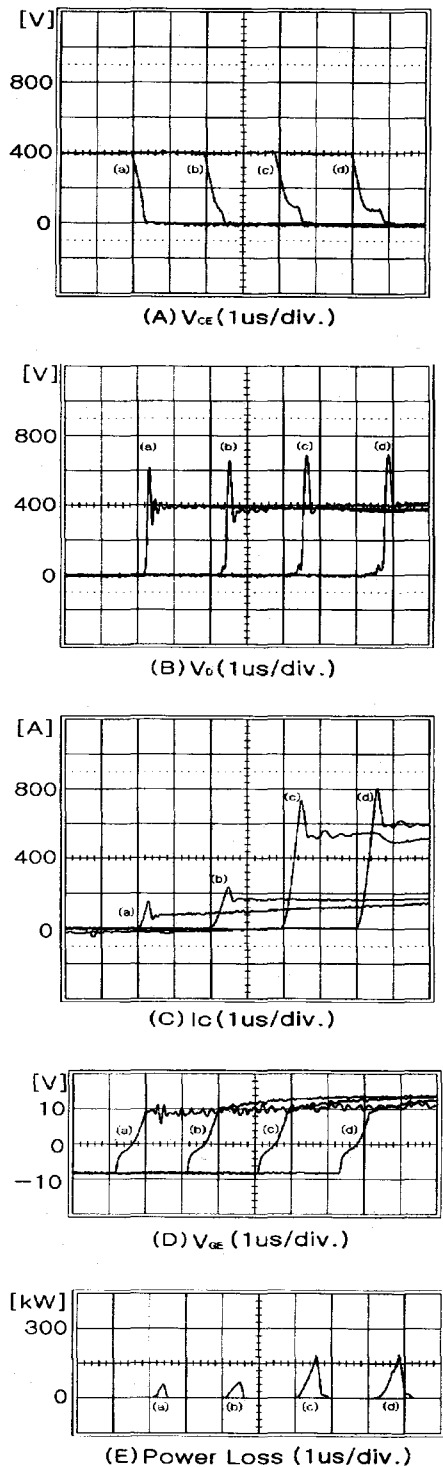


그림 8 종래의 게이트 구동회로를 적용한 경우의 턴-온 실험 파형  
 (부하 전류 : (a)80A (b)160A (c)520A (d)600A)  
 Fig. 8 Experimental results at turn-on with the conventional turn-on drive circuit.  
 ( Load Current : (a)80A (b)160A (c)520A (d)600A )

고 아래 IGBT (DUT)를 스위칭 시키는 강압 컨버터로 실험을 하였다. 실험에 사용한 IGBT는 Semikron사의 SKM 400GA 163D (1600V/400A)를 2개 병렬로 연결하여 사용하였고 게이트 저항은 모든 실험 조건에서 2.8Ω을 사용하였다. DC 입력 전압은 입력 교류 전원을 가변하여 400V에서 실험하였으며 DC링크와 DUT 사이의 부유 인덕턴스 성분을 감소시키기 위해서 40μF 스너버 회로용 무유도 필름 커패시터를 삽입하였다. 정격 전류 이하의 정상 턴-온/오프 실험은 부하 전류의 감소를 줄이기 위해 게이트 신호로 펄스 사이의 간격이 짧은 두 개의 펄스를 사용하여 두 번째 펄스의 상승구간에서 턴-온 파형을 첫 번째 펄스의 하강구간에서 턴-오프 파형을 고찰하였다. 실험에 사용한 부하 인덕턴스는 30μH이며 부하저항은 각각 3Ω, 1.6Ω, 0.66Ω, 0.57Ω이다. 또한 단락 회로 실험은 부하를 단락 시킨 후 먼저 DC입력 전원을 충전시킨 상태에서 DUT를 턴-온 시켰다. 단락 사고가 발생하면 과전류 검출 회로는 DUT를 자동적으로 턴-오프시키고 DUT를 오프 상태로 유지시킨다.

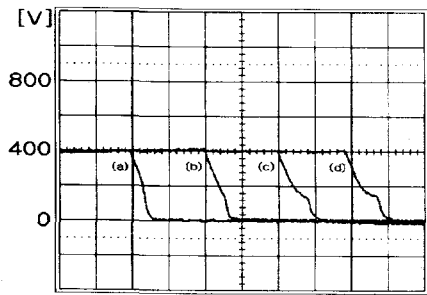
4.1 턴-온 실험

그림 8과 그림 9는 DC 입력 전압 400V의 경우 종래의 턴-온 구동회로만을 사용한 경우와 제안한 Soft 턴-온 회로를 적용한 경우의 DUT 각 부분의 실험 파형을 저장 후 비교한 것이다. 각각의 실험에서 부하 전류는 80A, 160A, 520A, 600A이며 제안한 Soft 턴-온 회로를 적용한 경우에 입력 커패시터는 470nF를 사용하였다. 파형을 비교하면 게이트-에미터 전압이 문턱전압에 이르는 턴-온 지연 시간이 증가하지 않았음을 알 수 있으며 컬렉터 전류의 증가율이 감소하여 역회복 전류와 FWD에 발생하는 과전압이 감소하였음을 알 수 있다.

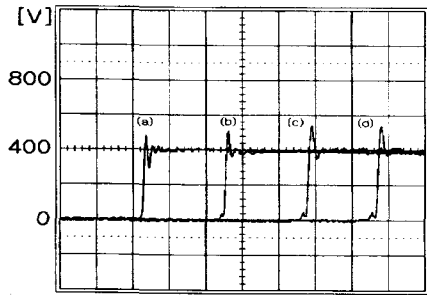
그림 10과 그림 11과 그림 12는 종래의 턴-온 구동회로의 경우와 제안한 Soft 턴-온 회로를 적용한 경우의 역회복 전류와 과전압의 크기와 손실을 비교한 그래프이다. 부하 전류가 약 600A일 때 종래의 턴-온 구동회로를 적용한 경우 역회복 전류가 부하 전류의 133%인 800A가 발생하였고 과전압은 DC 전압의 175%인 700V가 발생하였으며 손실은 88mWs가 발생하였다. 제안한 Soft 턴-온 회로를 적용한 경우 역회복 전류는 부하 전류의 123%정도인 740A가 발생하고 과전압은 DC전압의 135%인 540V만이 발생하였으며 손실은 106mWs가 발생하였다. 역회복 전류와 과전압이 각각 10%와 40%가 감소하였다. 그러나 에너지 손실은 스위칭 시간의 증가로 종래의 회로보다 크게 된다. 따라서 과전압과 손실과의 상대적인 관계를 고려하여 입력 커패시터스 값을 설정해야 한다.

4.2 턴-오프 실험

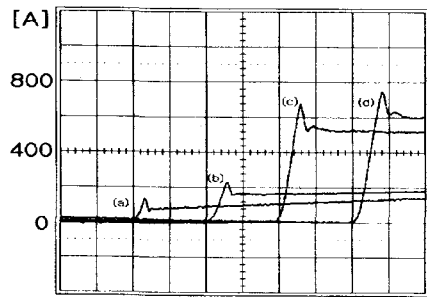
그림 13과 그림 14는 DC 입력 전압 400V의 경우 종래의



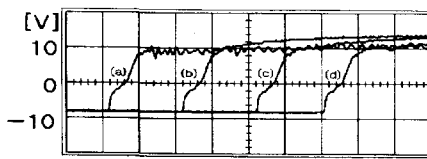
(A)  $V_{ce}$  (1  $\mu$ s/div.)



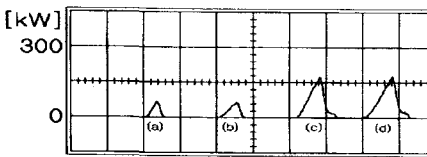
(B)  $V_c$  (1  $\mu$ s/div.)



(C)  $I_c$  (1  $\mu$ s/div.)



(D)  $V_{ge}$  (1  $\mu$ s/div.)



(E) Power Loss (1  $\mu$ s/div.)

그림 9 Soft 턴-온 회로를 적용한 경우의 실험 파형  
 (부하 전류 : (a)80A (b)160A (c)520A (d)600A)  
 Fig. 9 Experimental results at turn-on with the proposed soft turn-on drive circuit.  
 (Load Current : (a)80A (b)160A (c)520A (d)600A)

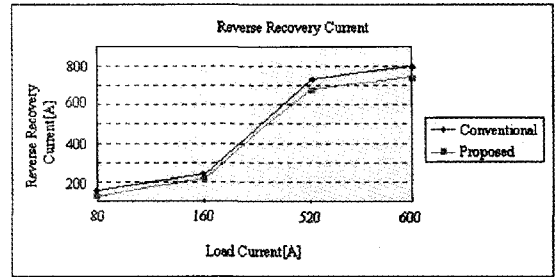


그림 10 부하 전류에 따른 역회복 전류의 크기 비교  
 Fig. 10 Reverse recovery current versus load current.

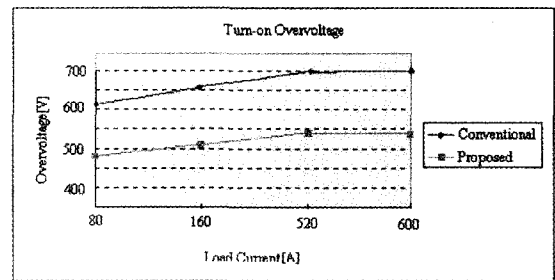


그림 11 부하 전류에 따른 턴-온 과전압의 크기 비교  
 Fig. 11 Turn-on overvoltage versus load current.

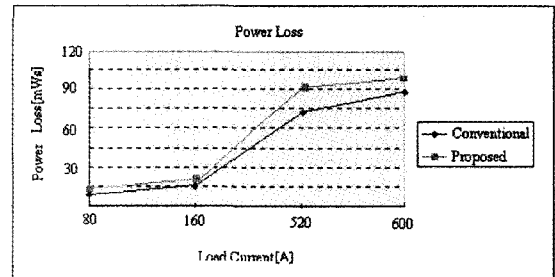
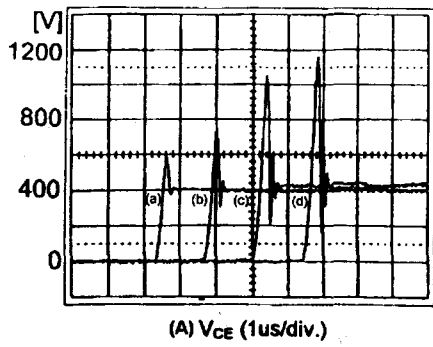
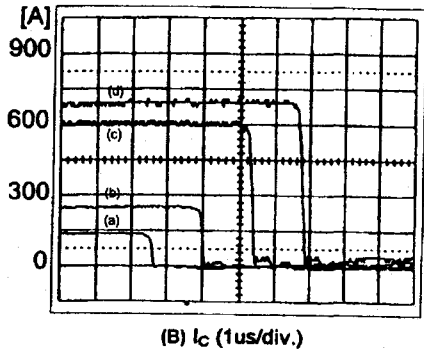


그림 12 부하 전류에 따른 턴-온 손실 비교  
 Fig. 12 Turn-on power loss versus load current.

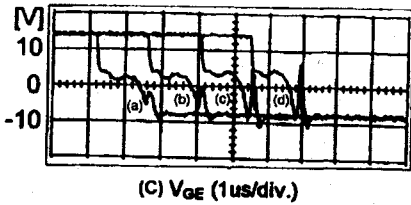
턴-오프 구동회로만을 사용한 경우와 제안한 Adaptive 턴-오프 회로를 적용한 경우의 각 부분 실험 파형을 저장 후 비교한 것이다. 두 가지 경우에서 측정된 부유 등가 인덕턴스는 300nH이며 부하 전류는 각각 130A, 250A, 600A, 700A이다. 제안한 Adaptive 턴-오프 회로를 적용한 경우 RC-HPF의 값은  $3.3k\Omega$ 과 1nF를 사용하였다. 종래의 턴-오프 구동회로와 비교해 보면 Adaptive 턴-오프 회로는 턴-오프 지연 시간을 갖지 않지만 컬렉터 전류의 하강 시간은 길어진다. 이것은 게이트-에미터 전압은 컬렉터 전류의 하강 시간에만 제



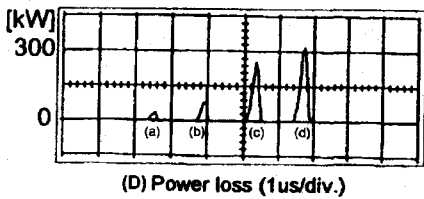
(A)  $V_{CE}$  (1us/div.)



(B)  $I_c$  (1us/div.)



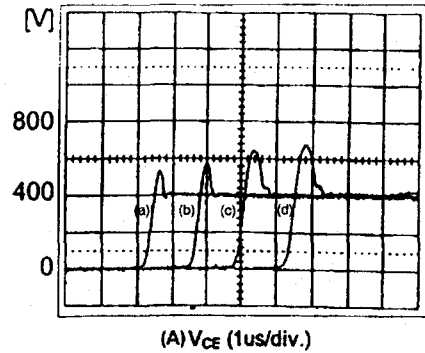
(C)  $V_{GE}$  (1us/div.)



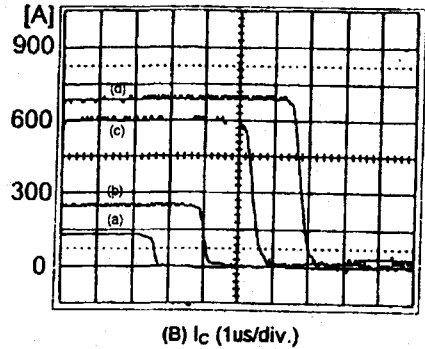
(D) Power loss (1us/div.)

그림 13 종래의 게이트 구동회로를 적용한 경우의 턴-오프 실험 파형 (부하 전류 : (a)130A (b)250A (c)600A (d)700A)  
 Fig. 13 Experimental results at turn-off with the conventional turn-off circuit.  
 ( Load Current : (a)130A (b)250A (c)600A (d)700A )

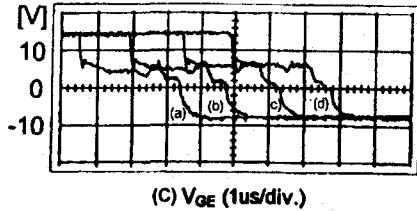
어된다는 것을 보여준다. 또한 제안한 회로의 파형을 보면 게이트 전압 파형이 부하 전류에 따라 각각 다르게 되어 있고, 이것에 의해 과전압은 부하 전류가 크더라도 부하 전류가 작을 때와 같은 크기로 제어됨을 알 수 있다. 이것은 Adaptive 턴-오프 회로가 부하전류에 따라 적응적 기능을 가진다는 것



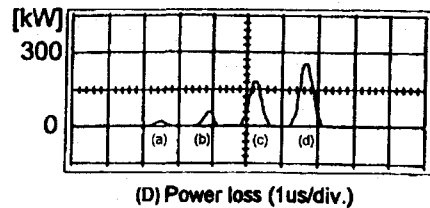
(A)  $V_{CE}$  (1us/div.)



(B)  $I_c$  (1us/div.)



(C)  $V_{GE}$  (1us/div.)



(D) Power loss (1us/div.)

그림 14 Adaptive 턴-오프 적용한 경우의 턴-오프 실험 파형 (부하 전류 : (a)130A (b)250A (c)600A (d)700A)  
 Fig. 14 Experimental results at turn-off with the proposed adaptive turn-off circuit.  
 ( Load Current : (a)130A (b)250A (c)600A (d)700A )

을 의미한다. 반면에 종래의 턴-오프 구동회로만을 사용한 경우 과전압의 증가는 부하전류의 증가에 따라서 커지게 되고 부하 전류 700A의 경우 1200V의 피크 전압이 생기게 되고 고주파 전압 오실레이션이 생기게 된다.

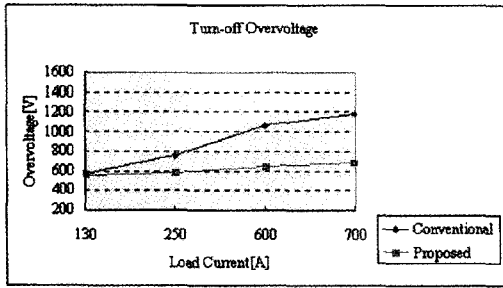


그림 15 부하 전류에 따른 과전압 비교  
Fig. 15 Turn-off overvoltage versus load current.

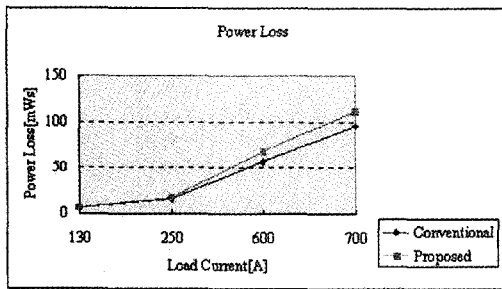


그림 16 부하 전류에 따른 턴-오프 손실 비교  
Fig. 16 Turn-off power loss versus load current.

그림 15와 그림 16은 종래의 턴-오프 구동회로를 적용한 경우와 Adaptive 턴-오프를 적용한 경우에서 과전압의 크기와 손실을 비교한 그래프이다. Derating rate를 고려한 정격 전류인 700A일 때 종래의 턴-오프 구동회로의 경우 과전압이 DC 전압의 약 300%인 1200V가 발생하였지만, 제안한 Adaptive 턴-오프 회로를 적용한 경우 과전압은 DC 전압의 170%정도인 680V가 발생하여 520V가 감소하였지만 손실은 약 18%가 증가하였다. 그러나 부하 전류가 130A인 경우에는 과전압이 각각의 경우 590V와 550V가 발생하였고 손실은 거의 증가하지 않았다. 즉, 부하 전류가 큰 경우에는 과전압이 제한되면서 손실이 증가하지만 부하 전류가 작은 경우에는 손실이 거의 증가하지 않았다. 따라서 제안한 회로는 과전압의 크기에 따라 적응적으로 동작함을 알 수 있다.

#### 4.3 단락 회로 실험

그림 17은 DC 입력 전압 400V의 경우에서의 단락 회로 실험 파형이다. 컬렉터 전류는 약 3000A가 흐르고 과전압은 Adaptive 턴-오프의 동작으로 450V가 발생하였다. 그림 13의 정격 전류 이하의 정상 턴-오프의 경우와 비교하면 단락 사고 시 과전압 제한이 가장 우수하게 동작함을 알 수 있다.

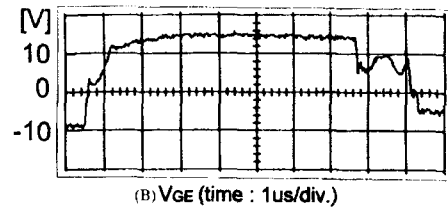
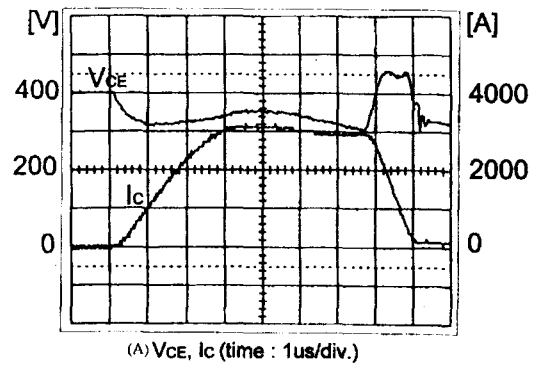


그림 17 제안한 회로를 적용한 단락 회로 실험 파형  
Fig. 17 Experimental results with the proposed gate drive circuit

### 5. 결론

본 논문에서는 IGBT를 이용한 PWM 인버터에서 IGBT의 스위칭 시 발생하는 과전압에 대해 고찰하였고 IGBT의 턴-온/오프 스위칭 시 발생하는 과전압을 제한하는 새로운 IGBT 게이트 구동 회로를 제시하였고 특성은 다음과 같다.

- 제안하는 게이트 구동 회로는 턴-온시 스위칭 손실은 증가하지만 역회복 전류를 감소시켜 과전압을 제한하고 턴-온 지연 시간의 증가가 전혀 발생하지 않는 특성을 지니고 있다.
- 제안하는 게이트 구동 회로는 턴-오프 시 전류의 크기에 따라 과전압을 제한하기 때문에 발생하는 손실의 증가를 최소화시키는 특성을 지니고 단락사고와 같은 대전류가 흐르는 경우 더욱 효과적으로 동작한다.

따라서, 제안하는 게이트 구동회로는 IGBT PWM 인버터를 설계하는데 있어 스너버 회로 등의 주 전력 회로의 간소함을 도모할 뿐만 아니라 신뢰성을 향상시킬 수 있을 것으로 사료된다.

### 참고 문헌

[1] Anders Lindberg et al, "MACS ICON - IGBT Based Propulsion Systems," in Proc EPE'97, vol.



- 3, pp.492-497, 1997.
- [2] Rahul Chokhawala et al, " Gate Drive Considerations for IGBT Modules," IEEE-IAS Conf. Rec., Vol. 2, pp. 1186-1195, 1992.
  - [3] F. Calman et al, "Analysis of the IGBT dv/dt in Hard Switching Mode," 6th European Conference on Power Electronics and Application Rec., Vol. 1, pp. 234-239, 1995.
  - [4] Gerster. Ch et al, "Gate-Controlled dv/dt- and di/dt- Limitation in High Power IGBT Converters," EPE Journal, Vol. 5, No 3/4, Jan. pp. 11-16, 1996.
  - [5] Majumdar, G at al, "Active Surge Voltage Clamped 600A IPM for High Power Application." ISPSD'95 Yokohama, Japan, Proc. pp. 75-79, 1995.
  - [6] H. G. Eckel et al, "Optimization of the Turn-off Performance of IGBT at Overcurrnt and Short Circuit Current," 5th European Conference on Power Electronics and Application Rec., Vol. 1, pp. 317-322, 1993.
  - [7] S. Gediga et al, "High Power IGBT Converter with New Gate Drive and Protection Circuit," 6th European Conference on Power Electronics and Application Rec., Vol. 1, pp. 66-70, 1995.
  - [8] Chokhawala R et al, "Switching Voltage Transient Protection Schemes for High Current IGBT Modules," APEC' 94 Orlando, Florida, USA, Proc, pp.459-468 1994

〈 저 자 소 개 〉



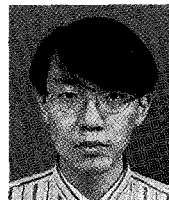
**김완중(金完中)**

1974년 9월 29일생. 1997년 한양대 공대 전기공학과 졸업. 현재 한양대 공대 전기공학과 석사과정 재학중.



**최창호(崔昌鎬)**

1956년 10월 18일생. 1979년 아주대 전자공학과 졸업. 1984년 서울대 대학원 전기공학과 졸업(석사). 1983년~1987년 금성산전 연구소 주임연구원. 1987년~1991년 한국써보연구소 선임연구원. 1991년 현재 포스콘 기술연구소 수석연구원.



**이요한(李요한)**

1970년 5월 31일생. 1993년 한양대 공대 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 현재 한양대 공대 전기공학과 박사과정 재학중.



**현동석(玄東石)**

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박사). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원한공과대학 교환교수.

현재 한양대 공대 전기공학과 교수. 당 학회 부회장.