

시간 영역 유한 차분법(FDTD)을 이용한 비등분 Wilkinson 전력 분배기의 해석

An Analysis of the Unequal Wilkinson Power Divider Using the Finite-Difference Time-Domain(FDTD) Method

김광조* · 김형훈** · 김형동*

Kwang-Jo Kim* · Hyung-Hoon Kim** · Hyeong-Dong Kim*

요 약

비등분 Wilkinson 전력 분배기의 해석을 위해서 유한 차분 시간 영역 해석법을 적용하였다. 비등분 Wilkinson 전력 분배기는 복잡한 구조로 이루어져 있어 기존의 Yee셀 모델링 방법을 사용하는 것은 적당하지 않다. 본 논문에서는, 비균등 직교 그리딩과 서브셀 모델링 방법을 사용하여 비등분 Wilkinson 전력 분배기의 특성을 넓은 주파수 범위에서 정확하게 구하였다. 수치 해석 결과를 비교하기 위해서 회로 시뮬레이터의 결과와 함께 제시 하였다.

Abstract

The FDTD(Finite-Difference Time-Domain) method is applied to analyze an unequal Wilkinson power divider. Unequal Wilkinson power divider has complex structures and the standard Yee cell modeling method is not appropriate. In this paper, nonuniform orthogonal gridding and subcell modeling are used to accurately analyze the characteristics of an unequal Wilkinson power divider. For comparison, the numerical results are presented with those from a commercial circuit simulator.

I. 서 론

시간 영역 유한 차분법은 수동 소자 및 능동 소자들로 이루어진 복잡하고 조밀한 MIC(Microwave Integrated Circuit) 및 MMIC(Microwave Mono-lithic Integrated Circuit)의 전자기적인 산란 문제들에 대해 정확한 수치적 결과를 얻어낼 수 있는 수치 해석법이다^{[1]~[5]}. 또한, 시간 영역에

서의 한번의 시뮬레이션 결과로써 광범위한 주파수 영역에서의 산란 계수나 입력 임피던스의 특성들을 해석할 수 있고, 해석하고자 하는 회로가 복잡하더라도 정확한 그리딩으로 회로를 구현하여 해석할 수 있는 장점도 있다. 본 논문에서는 집중 저항기와 마이크로스트립으로 구성된 비등분 Wilkinson 전력 분배기 해석에 적용하였다. 비등분 Wilkinson 전력 분배기는 출력 전압 정재파비(V.S.W.R)가 낮고 입력 포트에서 출력 포트로의 결합

「본 연구는 1998년도 한양대학교 교내연구비로 수행되었음.」

*한양대학교 전자전기공학부 (Dept. of Electrical & Comp. Eng., Hanyang Univ.)

**광주여자대학교 컴퓨터과학과 (Dept. of Comp. Sci., Kwangju Women's Univ.)

· 논문 번호 : 980227-027

· 수정완료일자 : 1998년 9월 10일

(coupling)이 우수한 장점을 가지고 있다^[6]. 또한, 비등분 전력비로 인한 각 부분에서의 특성 임피던스 값들이 서로 상이하게 이루어져 있어, 균일한 직교 그리딩(uniform orthogonal gridding)만으로는 정확한 해석을 할 수 없으므로 본 논문에서는 전체 해석 영역을 비균일 직교 그리드 모델링(nonuniform orthogonal grid modeling)을 사용하였다^[3]. 이로 인해 성긴 그리딩(coarse gridding)과 조밀한 그리딩(fine gridding)으로 셀을 나누었는데, 이는 셀 수가 많아져서 컴퓨터 메모리나 해석 시간이 커지는 것을 줄이기 위함이다. 삼각형 서브셀 그리드 모델링(triangular subcell grid modeling)은 곡선형 구조(curved structure)에 이용되는 계단형 근사(staircase-type approximation) 그리드 모델링과 같이 45° 절단 밴드(mitered bend)가 들어간 부분에 적용하였다^[7]. 조밀한 셀(fine cell) 그리딩은 해석 구조체를 보다 정확히 구현하도록 하였으며, 성긴 셀(coarse cell) 그리딩은 셀 수를 줄였을 뿐만 아니라 보다 정확한 수치 결과들을 얻을 수 있도록 했다. 하지만, 서로 다른 두 셀 크기가 경계를 이루는 부분에서는 그들의 평균치로 근사화했으므로, 약간의 오차가 발생함을 알 수 있다. 이것으로 인해 발생한 오차는 국부적으로는 일차적 오차(first-order error)를 유발하지만 전체적으로는 이차적 정확성(second-order accuracy)을 갖는다^[3]. 따라서, 본 논문에서 제시한 비균일 직교 그리딩 방법은 평면적 초고주파 회로의 해석에 매우 우수하고 셀의 크기도 매우 작아지므로 복잡한 회로를 쉽게 구현하여 해석할 수 있음을 알 수 있다. FDTD방법에 의한 해석 결과를 비교하기 위해 Super-compact의 시뮬레이션 결과를 제시하였으며 서로 잘 일치함을 알 수 있다.

II. 구조체의 그리드 모델링 방법

2-1 비균일 직교 그리드 모델링

본 논문에서 해석한 그림 1의 구조체는 비등분 Wilkinson 전력 분배기로서 비보상(uncompensated) 전력 분배기이다. 비보상 전력 분배기는 두 출력의 전력비에 의해 각 부분별 특성 임피던스를 갖게 된다. 따라서, 서로 다른 특성 임피던스 값에 의해 스트립의 폭이 균일치 않으므로 적용된 비균일 직교 그리드 모델링은 매우 정확히 본 구조체를 그리딩함으로써 정확한 수치 결과들을 산출할 수 있다. 비균일 직교 그리드 모델링은 복잡하고 평면적인 초고주파 회로의 해석에 매우 적합하다. 또한, 국부적으로 이 비균일 그리딩에 의해 일차적 오차(first-order error)가 발생하지만 전체적으로는 이차적 정확성(second-order accuracy)을 갖는 특징이 있다^[3]. 그림 1에서, 점선 부분은 삼각형 서브셀 모델링과 조밀한 그리드 모델링을 사용하였다. 그림 2처럼, 3차원적 비균일 그리딩이 이루어졌을 때, 편의상 TE 모드만의 유한 차분 방정식을 구하기 위해 암페어 법칙(Ampere's Law)과 패러데이 법칙(Faraday's Law)을 적용한 맥스웰 방정식이 다음과 같다.

$$\frac{\partial}{\partial t} \int \int_s \vec{D} \cdot \vec{ds} = \oint_c \vec{H} \cdot \vec{dl} \quad (1a)$$

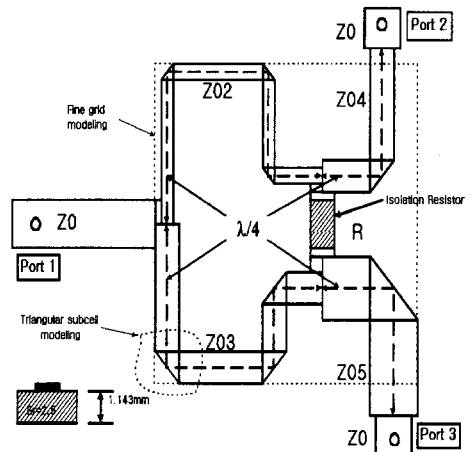


그림 1. 비등분 Wilkinson 전력 분배기
Fig. 1. Unequal Wilkinson power divider.

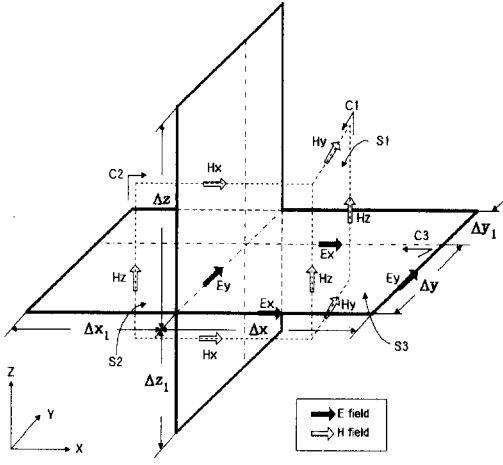


그림 2. 비등분 직교 서브셀 그리드 모델링
Fig. 2. Nonuniform orthogonal subcell grid modeling.

$$\frac{\partial}{\partial t} \int_s \vec{B} \cdot \vec{ds} = - \oint_c \vec{E} \cdot \vec{dl} \quad (1b)$$

식 (1a)에 경로 C_1 및 C_2 와 표면적 S_1 및 S_2 를 대입하여 중앙 차분 표현 식으로 전개하여 E_x 와 E_y 에 관한 식으로 정리하면 다음과 같은 유한 차분 방정식이 성립한다.

$$\begin{aligned} E_{x(i+1/2, j, k)}^n &= E_{x(i+1/2, j, k)}^{n-1} \\ &+ \frac{\Delta t}{\epsilon_0 S_1} \left[(H_{z(i+1/2, j+1/2, k)}^{n-1/2} \right. \\ &\quad \left. - H_{z(i+1/2, j-1/2, k)}^{n-1/2}) \frac{(\Delta z + \Delta z_1)}{2} \right] \\ &- \frac{\Delta t}{\epsilon_0 S_1} \left[(H_{y(i+1/2, j, k+1/2)}^{n-1/2} \right. \\ &\quad \left. - H_{y(i+1/2, j, k-1/2)}^{n-1/2}) \frac{(\Delta y + \Delta y_1)}{2} \right] \end{aligned} \quad (2a)$$

$$\begin{aligned} E_{y(i, j+1/2, k)}^n &= E_{y(i, j+1/2, k)}^{n-1} \\ &+ \frac{\Delta t}{\epsilon_0 S_2} \left[(H_{x(i, j+1/2, k+1/2)}^{n-1/2} \right. \\ &\quad \left. - H_{x(i, j+1/2, k-1/2)}^{n-1/2}) \frac{(\Delta x + \Delta x_1)}{2} \right] \end{aligned}$$

$$\begin{aligned} &- \frac{\Delta t}{\epsilon_0 S_2} \left[(H_{z(i+1/2, j+1/2, k)}^{n-1/2} \right. \\ &\quad \left. - H_{z(i-1/2, j+1/2, k)}^{n-1/2}) \frac{(\Delta z + \Delta z_1)}{2} \right] \end{aligned} \quad (2b)$$

$$\text{단, } S_1 = \frac{(\Delta y + \Delta y_1)(\Delta z + \Delta z_1)}{4}$$

$$S_2 = \frac{(\Delta z + \Delta z_1)(\Delta x + \Delta x_1)}{4}$$

식 (2)에서, Δx , Δy 및 Δz 는 성긴 그리딩(coarse gridding)에 의한 셀 크기이며, Δx_1 , Δy_1 및 Δz_1 는 조밀한 그리딩(fine gridding)에 의한 셀 크기이다. 식 (2a)과 (2b)는 셀 격자의 경계면에 E_x 와 E_y 성분이 존재하므로 두 셀 크기의 평균치로 계산되어야 한다. 마찬가지로, 식 (1b)에 경로 C_3 와 표면적 S_3 를 대입하여 중앙 차분 표현 식으로 전개하여 H_z 에 관한 식으로 정리하면 다음과 같은 식으로 정의된다.

$$\begin{aligned} H_{z(i+1/2, j+1/2, k)}^{n+1/2} &= H_{z(i+1/2, j+1/2, k)}^{n-1/2} \\ &+ \frac{\Delta t}{\mu_0 S_3} \left[(E_{x(i+1/2, j+1, k)}^n \right. \\ &\quad \left. - E_{x(i+1/2, j, k)}^n) \Delta x \right] \\ &- \frac{\Delta t}{\mu_0 S_3} \left[(E_{y(i+1, j+1/2, k)}^n \right. \\ &\quad \left. - E_{y(i, j+1/2, k)}^n) \Delta y \right] \end{aligned} \quad (3a)$$

$$\text{단, } S_3 = \Delta x \Delta y \quad (3b)$$

식 (3a)의 자체 성분은 공간상에서 두 전계 성분들의 1/2 간격만큼 떨어져 존재하므로 경계면에 위치하지 않으므로 주어진 셀 크기에 직접적으로 적용된다. 그러나, 앞에 주어진 식 (2a)와 (2b)에서, 두 그리드 간의 크기가 너무 급격히 변화되어서는 안된다. 일반적으로, 큰 국부적 오차(local error)를

줄이기 위해서는 $0.5\Delta x_1 \leq \Delta x \leq 2\Delta x_1$ 조건을 만족해야 한다^[3]. 또한, 비균일 그리드에 의한 셀 크기가 시간 간격의 안정 조건인 쿠랑 안정 조건 (Courant stability condition)^{[1]-[4]}을 만족하도록 다음과 같이 주어진다.

$$\Delta t \leq \frac{1}{v_{\max} \sqrt{\left(\frac{1}{\Delta x_1}\right)^2 + \left(\frac{1}{\Delta y_1}\right)^2 + \left(\frac{1}{\Delta z_1}\right)^2}} \quad (4)$$

여기서, v_{\max} 는 전체 계산 영역에서의 최대 속도이며, 매질로 가득 채워져 있지 않은 경우라면 자유 공간상에서의 빛의 속도와 같다^[2]. 또, Δx_1 , Δy_1 및 Δz_1 은 각각 \hat{x} , \hat{y} 및 \hat{z} 방향으로의 조밀한 셀 크기이다. 비균일 직교 그리딩에 의해, 3차원 공간상에 위치하고 있는 모든 전개 및 자계 성분들은 앞에서 구해진 식들처럼 구해질 수 있다.

2-2 삼각형 서브셀 그리드 모델링

삼각형 서브셀 그리딩은 굴곡진 도체 표면을 갖는 구조체에 전형적인 Yee 알고리즘의 계단식 근사법의 도입으로 인해 발생하는 오차나 부가적인 컴퓨터 메모리 및 계산 시간을 줄이기 위해 적용되어 왔다^[7]. 본 논문의 구조체에 이용된 45° 절단 밴드에서 대각선적으로 존재하는 자계 성분들을 고려함으로써 해석적인 오차를 줄이기 위해 삼각형 서브셀 그리드 모델링을 적용하였다. 기본적인 삼각형 서브셀이 그림 3에 주어져 있다. 그림 3처럼, 도체 부분에 위치하는 접선 전개 성분들은 0으로 처리되고, 또한, 대각선적으로 존재하게 되는 접선 전개 성분 E_{\tan}^n 도 도체 표면에 매우 인접하게 위치하므로 0으로 간주한다. 앞에서 적용된 식 (1b)를 그림 3에 적용하여 중앙 차분과 시간 간격 표현 식으로 전개하여 H_2 에 관한 식으로 정리하면 다음과 같다.

$$\begin{aligned} H_{x(i+1/2, j+1/2, k)}^{n+1/2} &= H_{x(i+1/2, j+1/2, k)}^{n-1/2} \\ &+ \frac{2\Delta t}{\mu_0 \Delta y} [E_{x(i+1/2, j+1, k)}^n \\ &- E_{x(i+1/2, j, k)}^n] \\ &- \frac{2\Delta t}{\mu_0 \Delta x} [E_{y(i+1, j+1/2, k)}^n \\ &- E_{y(i, j+1/2, k)}^n] \end{aligned} \quad (5)$$

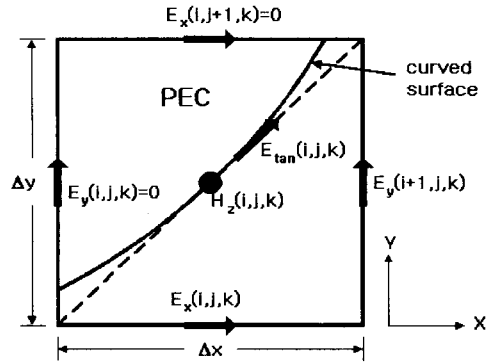


그림 3. 삼각형 서브셀 그리드 모델링
Fig. 3. Triangular subcell grid modeling.

식 (5)와 같은 삼각형 서브셀 모델링은 기존의 직교 Yee 알고리즘과 비교하여 \hat{z} 방향으로의 자계 성분의 시간 변화가 두배가 되는 점이다. 본 연구에서 해석하고자 하는 전력분배기는 굽은 부분이 많이 존재하는데 이런 부분을 식 (5)와 같이 자계 성분들을 정확히 해석함으로써 수치적 오차를 줄일 수 있다^[3].

III. 수치 해석 결과

본 논문에서 해석하는 비등분 Wilkinson 전력 분배기의 구조 및 각 부분별 크기는 그림 4에 주어져 있다. 그림 4의 전력분배기는 전력 비가 2:1 이고, 동작 주파수는 2 GHz가 되도록 Super-compact에 의해 설계하였으며 설계에 사용된 기판의 특성은 표 1과 같다.

표 1. 구조체의 기판 특성들

Table 1. Substrate characteristics of the designed power divider.

구분	유전 상수 (ϵ_r)	기판 두께 (h)	기판 덮개 높이(a)	탄젠트 손실 ($\tan \delta$)
크기	2.5	1.143 mm	9.16 mm	0.0015

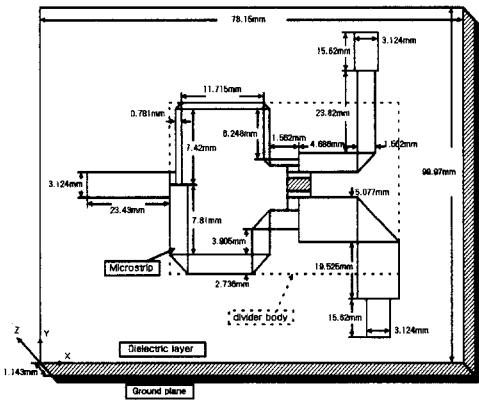


그림 4. 비등분 Wilkinson 전력 분배기의 크기 표시
Fig. 4. Size representations of the unequal Wilkinson power divider.

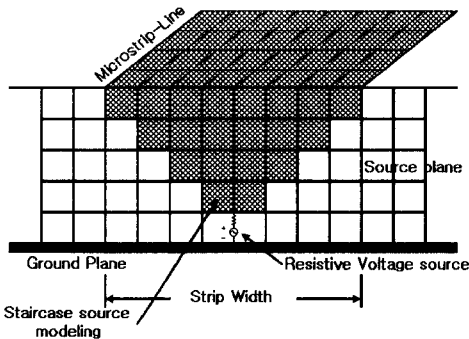


그림 5. 계단식의 저항성 전압 소스 모델링
Fig. 5. Resistive voltage source modeling of the staircase-type.

소스 여기(source excitation)는 내부 저항을 갖는 저항성 전압원(resistive voltage source)을 사용했으며, 사용된 가우시안 펄스를 발생시키는 수식은 다음과 같다.

$$v(t) = Vexp \left[- \frac{(N-\beta)}{a} \Delta t \right]^2 \sin(2\pi f_0 N \Delta t) \quad (6)$$

여기서, V 는 첨두치 전압이며, β 는 펄스가 최대 중심에 도달하는 시간간격이고, a 는 가우시안 펄스의 폭을 결정하는 인자로서 펄스를 지수함수적으로 감소시키는 펄스 간격이다. 또한, 저항성 전압원에 의한 전계 성분 E_z 를 인가하기 위해 계단식 소스 모델링을 이용했다^[10]. 이를 위한 그림은 그림 5와 같으며, 이 소스 모델링은 평면파를 형성하고, 스트립의 모서리 부분에서 고차모드(high-order mode)들에 의한 감쇄모드(evanescent mode)를 발생시키지 않으면서 기본모드(dominant mode)를 발생시키는데 효과적인 특성을 갖는다^{[11],[10]}. 계산 영역 경계면에는 반사파를 효과적으로 제거하기 위해 일차 및 이차 Mur ABC(Absorbing Boundary Condition)를 적용했다^{[4],[8]}. 이차적 정확성을 보장하는 이차 Mur ABC만을 사용하지 않고 일차 Mur ABC가 사용된 이유는 외곽 경계면에서 두 개의 평면이 서로 겹쳐 공통된 전계 성분들이 존재하기 때문에 이차 Mur ABC를 적용하게 되면 오차가 더 커지게 된다. Wilkinson 전력 분배기는 3단자망 회로로 주파수 특성 파라미터인 산란계수들을 구하는 식은 다음과 같다.

$$S_{11}(f) = \frac{\Im[V_1']}{\Im[V_1]} \quad (7a)$$

$$S_{21}(f) = \frac{\Im[V_2']}{\Im[V_1]} \quad (7b)$$

$$S_{31}(f) = \frac{\Im[V_3']}{\Im[V_1]} \quad (7c)$$

여기서, V_1 는 포트 1에서의 입사파 전압, V_1' 는 포트 1에서의 반사파 전압, V_2 는 포트 2에서의 투과파 전압 및 V_3 는 포트 3에서의 투과파 전압이다. $\gamma[\]$ 는 푸리에 변환의 기호이다.

본 논문에서 제시한 전체 해석 영역은 $78.15 \text{ mm} \times 99.97 \text{ mm} \times 10.303 \text{ mm}$ 로 주어져 있으며, 전체 셀 수는 \hat{x} , \hat{y} 및 \hat{z} 방향으로 각각 $131 \times 157 \times 46$ 이다. 비균일 직교 그리딩(nonuniform orthogonal gridding)방법의 적용으로 성긴 그리딩(coarse gridding)에 의한 공간 셀 크기는 $\Delta x = 0.781 \text{ mm}$, $\Delta y = 0.781 \text{ mm}$ 및 $\Delta z = 0.229 \text{ mm}$ 이며, 조밀한 그리딩(fine gridding)에 의한 공간 셀 크기는 $\Delta x_1 = 0.3905 \text{ mm}$, $\Delta y_1 = 0.3905 \text{ mm}$ 및 $\Delta z_1 = 0.229 \text{ mm}$ 로 정했다. 두 셀 크기의 경계에서 발생하는 국부적 오차를 줄이기 위해 비균일 직교 그리딩의 제한 범위인 두 배로 조밀한 그리딩의 셀 크기를 제한하였다. 시간 간격은 쿠랑 안정도를 만족하는 $\Delta t = 0.58 \text{ ps}$ 로 결정했으며, 전체 해석 시간 간격은 $3000 \Delta t$ 로 하였다.

그림 6a는 저항성 전압원에 의해 가해진 입력 전압을 나타내며, 수치적 분산(numerical dispersion)특성의 오차를 줄이기 위해 가우시안 펄스폭을 12 GHz까지 조절했다. 본 해석에서 반사파의 영향을 줄이기 위해 외곽 경계면과 인가된 소스원과의 충분한 거리($\lambda/2$)를 확보해야 하는데, 셀 수가 증가하여 해석에 필요한 컴퓨터 메모리나 해석 시간이 길어지는 문제로 적당한 거리(0.11λ)만을 두었으며, 이로 인해 반사파가 다소 존재함을 관찰했다. 그림 6b는 포트 1에서 바라본 입력 임피던스를 나타내며, 12 GHz 대역에서 실수 임피던스값이 급격히 변화함을 알 수 있다. 그림 7a, 그림 7b, 그림 7c 및 그림 7d는 FDTD방법과 Super-compact에 의한 산란계수들의 시뮬레이션 결과를 비교한 것이다. 그림 7a에, 반사 계수(reflected coefficient) S_{11} 이 FDTD방법에 의한 결과가 설계주파수 2

GHz에서 약 5 dB정도 더 낮은 값이 예측되고 있다. 그림 7b의 S_{21} 과 그림 7c의 S_{31} 은 두 결과가 거의 유사함을 알 수 있다. 한편, 그림 7d에 제시된 두 출력 포트간의 격리 계수(isolation coefficient) S_{32} 는 FDTD에 의한 수치 결과가 Super-compact 결과와 약 5 dB 정도의 차이를 나타내고 있음을 관찰할 수 있다.

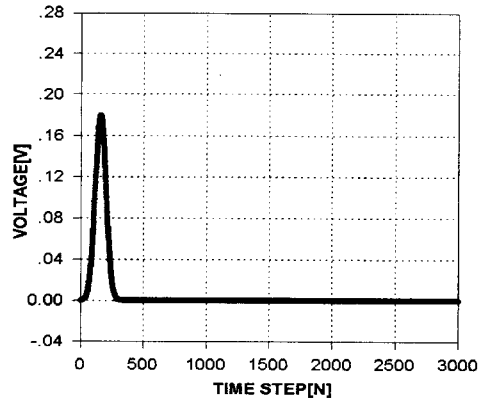


그림 6.(a) 인가된 소스전압
Fig. 6.(a) Excited source voltage.

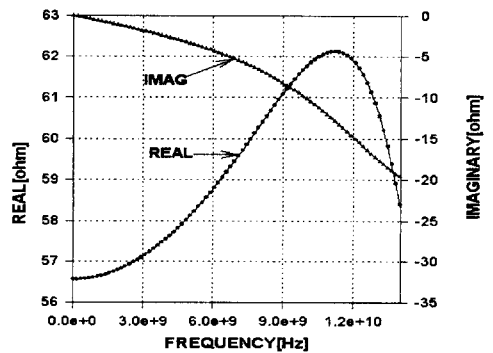


그림 6.(b) 포트 1에서의 입력 임피던스
Fig. 6.(b) Input impedance at the port 1.

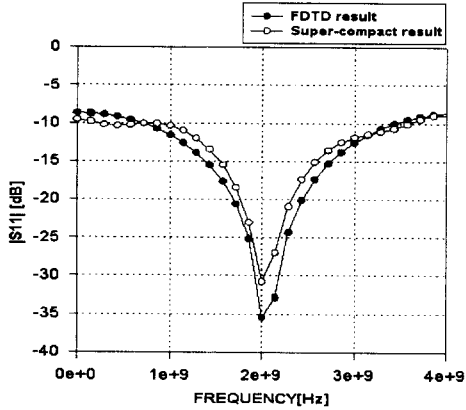


그림 7.(a) 포트 1에서의 반사 계수($|S_{11}|$)
Fig. 7.(a) Reflection coefficient($|S_{11}|$) at the port 1.

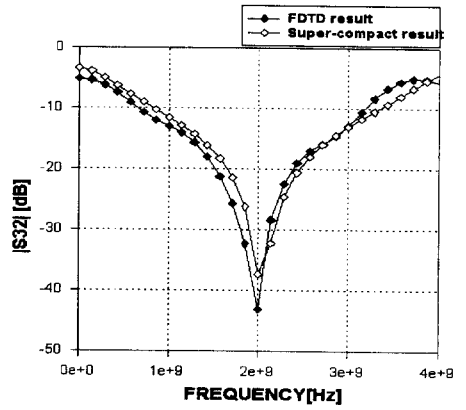


그림 7.(b) 포트 2에서의 투과 계수($|S_{21}|$)
Fig. 7.(b) Transmission coefficient($|S_{21}|$) at the port 2

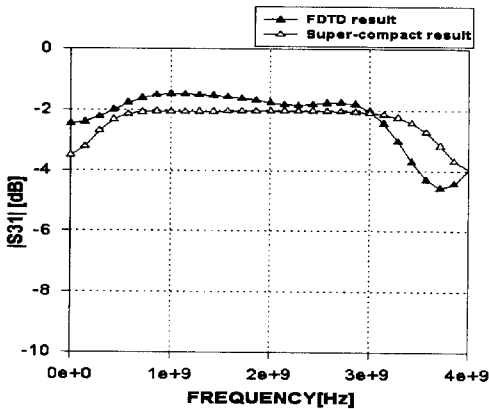


그림 7.(c) 포트 3에서의 투과 계수($|S_{31}|$)
Fig. 7.(c) Transmission coefficient($|S_{31}|$) at the port 3.

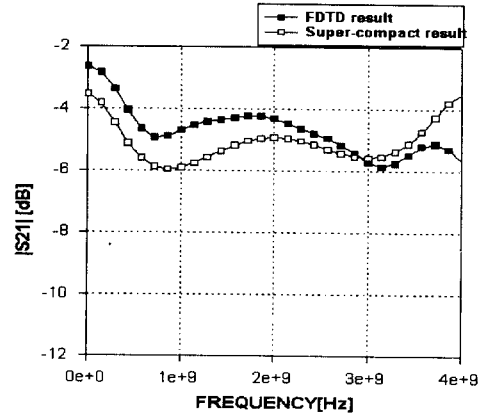
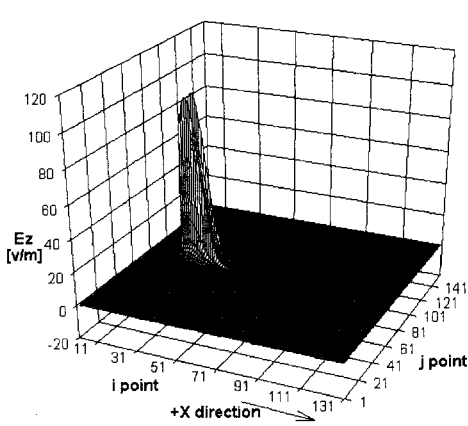


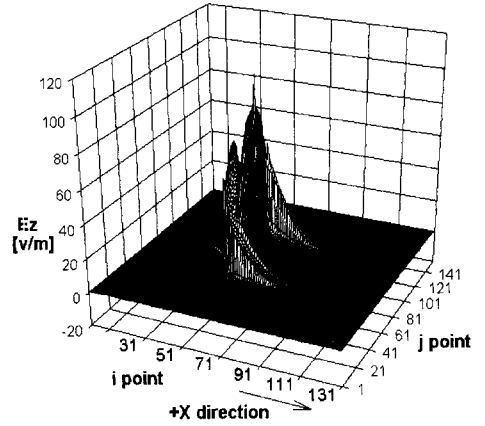
그림 7.(d) 포트 2와 3사이의 절연 계수($|S_{32}|$)
Fig. 7.(d) Isolation coefficient($|S_{32}|$) between port 2 and port 3.

그림 8a는 시간 간격이 $200 \Delta t$ 일때 마이크로스트립의 바로 아래에 위치하는 수직 전계 분포가 스트립의 \hat{x} 방향으로 진행해 가는 추이를 나타낸다. 단일 소스 전계 성분만을 인가했으므로 전계 세기가 모서리 부분에서 중심 쪽으로 점점 작아지는

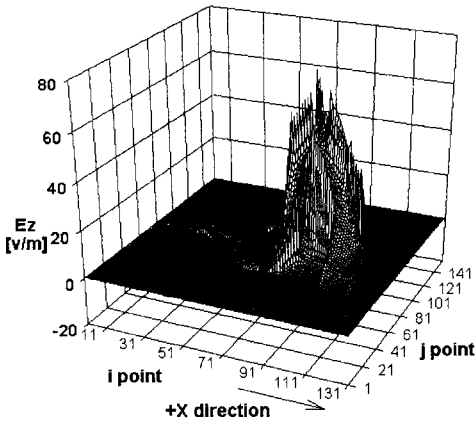
것을 볼 수 있다. 그림 8b는 시간 간격이 $400 \Delta t$ 일 때의 수직 전계 분포이며, Wilkinson 전력 분배기의 입력 포트측의 T자형 밴드(T-junction bend)에서 두 출력 포트에 갈라져 진행해 가는 전계 분포를 나타내고 있다. 그림 8c는 시간 간격이 $600 \Delta t$



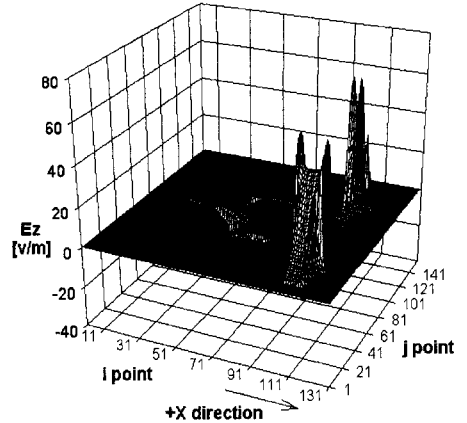
(a) 200 Δt



(b) 400 Δt



(c) 600 Δt



(d) 800 Δt

그림 8. 시간 간격이 200 Δt , 400 Δt , 600 Δt 및 800 Δt 일 때, 스트립 바로 아래에서의 수직 전기 성분

Fig. 8. Vertical electric field distributions just underneath the strip when the time step is 200 Δt , 400 Δt , 600 Δt and 800 Δt .

일 때의 수직 전기 성분으로서, 인가된 전기 성분이 두 출력 포트측으로 완전히 전달되어진 모습이며, 입력측으로는 약간의 반사파가 존재하는 것을 볼 수

있으며 포트 2와 포트 3 사이에 연결된 절연 저항에서 두 출력 포트에서 반사된 전기 성분들이 서로 상쇄되어진다. 그림 8d는 시간 간격이 800 Δt 일

때의 수직 전계 분포인데, 공급된 전계 성분이 완전히 두 출력 포트에 전달되어지는 것을 관찰할 수 있다.

IV. 결 론

본 논문에서는 이미 다른 문헌에 제시한 등분 Wilkinson 전력 분배기의 해석과 달리, 복잡한 비등분 Wilkinson 전력 분배기를 시간영역 유한차분법에 의해 해석하였으며 그 결과를 제시하였다. 기존의 Yee 셀 모델링보다 정확한 회로 표현과 수치 해석 결과를 얻을 수 있는 비균일 직교 그리드 모델링과 삼각형 서브셀 그리드 모델링에 의한 FD-TD방법을 이용하여 해석하였으며, 그 결과가 Super-compact의 시뮬레이션 결과와 전체적으로 잘 일치하고있음을 관찰하였다. 앞으로 Mur 경계조건보다 우수한 흡수 경계 조건인 PML(Perfectly Matched Layer)을 사용한다면 더욱 더 정확도를 개선할 수있으리라 기대된다.

참고 문헌

[1] X. Zhang and K. K. Mei, "Time-domain finite-difference approach to the calculation of the frequency-dependent characteristics of microstrip discontinuities," *IEEE Trans. Microwave Theory Tech.*, vol. 36, no. 12, pp. 1775-1787, Dec. 1988.

[2] D. M. Sheen, S. M. Ali, M. D. Abouzahra, and J. A. Kong, "Application of the three-dimensional finite-difference time-domain method to the analysis of planar microstrip circuit," *IEEE Trans. Microwave Theory Tech.*, vol. 38, no. 7, pp. 849-857, July 1990.

[3] A. Taflove, *Computational Electrodynamics, The Finite-Difference Time-Domain Method*, Norwood, MA : Artech House, 1995.

[4] K. Kunz and R. Luebbers, *The Finite Difference Time Domain Method for Electromagnetics*, Boca Roton, FL : CRC Press, 1993.

[5] S. D. Gedney, F. S. Lansing, and D. L. Rascoe, "Full wave analysis of microwave monolithic circuit devices using a generalized Yee- algorithm based on an unstructured grid," *IEEE Trans. Microwave Theory Tech.*, vol. 44, no. 8, pp. 1393-1400, Aug. 1996.

[6] H. Howe. Jr, *Stripline Circuit Design*, Dedham, MA : Artech House, 1974.

[7] Z. Ma, A. Miyata, and E. Yamashita, "Analysis of compensated structures in planar transmission lines using the FDTD method incorporating triangular sub-cells," *IEEE Microwave Symp. Dig.*, pp. 1015-1018, 1996.

[8] G. Mur, "Absorbing boundary conditions for the finite-difference approximation of the time-domain electromagnetic field equations," *IEEE Trans. Electromagnetic Compatibility*, vol. EMC-23, pp. 377-382, Nov. 1981.

[9] S. D. Gedney, "Finite-difference time-domain analysis of microwave circuit devices on high performance vector/parallel computers," *IEEE Trans. Microwave Theory Tech.*, vol. 43, no. 10, pp. 2510-2514, Oct. 1995.

[10] R. J. Luebbers and H. S. Langdon, "A simple feed model that reduces time steps needed for FDTD antenna and microstrip calculations," *IEEE Trans. Antennas Propagat.*, vol. 44, no. 7, pp. 1000- 1005, July 1996.

김 광 조

1996년 2월 : 대전산업대학교(공학 사)
1998년 2월 : 한양대학교 전자통신과(공학석사)

김 형 훈

1986년 2월 : 전남대학교 전산학과(공학사)
1988년 2월 : 한국과학기술원 전산학과(공학석사)
1995년 3월 ~ 현재 : 전남대학교 박사과정
1994년 9월 ~ 현재 : 광주여자대학교 전임강사

김 형 동



1984년 2월 : 서울대학교 전자공학과(공학사)
1986년 2월 : 서울대학교 전자공학과(공학석사)
1992년 5월 : 텍사스 오스틴 주립대학교(공학박사)
1992년 6월 ~ 1993년 1월 : 텍사스 오스틴 주립대학교 Post. Doc. Fellow
1993년 3월 ~ 1996년 2월 : 한양대학교 전파공학사 전임강사
1996년 3월 ~ 현재 : 한양대학교 전파공학과 조교수
[주 관심분야] 전자파 수치해석, 마이크로파 공학, 안테나설계 및 해석, 초음파 공학