

마이크로 머신(MEMS) 소자 패키지의 열응력에 대한 연구

전 우 석 · 백 경 옥

한국과학기술원 재료공학과

A Study on the Thermo-Mechanical Stress of MEMS Device Packages

Woo-Seok Jeon and Kyung-Wook Paik

Korea Advanced Institute of Science and Technology Department of Materials Science & Engineering, Taejeon 305-701

(1998년 3월 2일 받음, 1998년 6월 20일 최종수정본 받음)

초 록 마이크로 머신 소자는 일반전자 소자와 달리 소자 자체에 미세한 기계적 구조물을 갖고 있으며, 이의 구동을 통하여 센서 또는 액츄에이터의 기능을 갖게 된다. 이 소자들은 그 작동 요구특성에 따라 패키지의 기계적, 환경적 격리를 요구하거나 분위기 조절이 요구되는 등 까다로운 패키지 특성을 필요로 한다. 또한 미세한 작동소자들로 인하여 열 및 열응력에 매우 민감하며, 패키지 방법에 따라 구동부위의 작동 특성이 크게 변화할 수 있다. 본 연구에서는 마이크로 머신 소자가 패키지 상에 접촉되어 패키지 될 때, 소자의 접촉 재료 및 공정온도, 크기 등이 마이크로 머신 소자에 미치는 열응력을 연구하였다. 유한요소해석법을 사용하여 소자에 미치는 열응력과 이로 인한 마이크로머신 소자의 물리적 변형을 예측하고, 이를 통하여 마이크로 머신 소자 패키지에 최소한의 열응력을 미치는 소자접속 재료의 선별과 패키지 설계의 최적화를 이루고자 하였다.¹⁾

Abstract Unlike common device, MEMS(micro-electro-mechanical system) device consists of very small mechanical structures which determine the performance of the device. Because of its small mechanical structure inside, MEMS device is very sensitive to thermal stress caused by CTE(coefficent of thermal expansion) mismatch between its components. Therefore, its characteristics are affected by material properties, process temperature, and dimensions of each layer such as chip, adhesive and substrate. In this study, we investigated the change of the thermal stress in the chip attached to a substrate. With computer-aided finite element method (FEM), the computer simulation of the thermal stress was conducted on variables such as bonding material, process temperature, bonding layer thickness and die size. The commercial simulation program, ABAQUS ver5.6, was used. Subsequently 3-layer test samples were fabricated, and their degree of bending were measured by 3-D coordinate measuring machine. The experimental results were in good agreement with the simulation results. This study shows that the bonding layer could be the source of stress or act as the buffer layer for stress according to its elastic modulus and CTE. Solder adhesive layer was the source of stress due to its high elastic modulus, therefore high compressive stress was developed in the chip. And the maximum tensile stress was developed in the adhesive layer. On the other hand, polymer adhesive layer with low elastic modulus acted as buffer layer, and resulted in lower compressive stress. The maximum tensile stress was developed in the substrate.

1. 서 론

일반적인 전자 패키지 기능으로는 신호와 전력공급, 기계적 지지 및 보호, 열 방출을 포함한다.²⁾ 이에 대해 마이크로 머신 소자는 일반전자 소자와 달리 소자 자체에 미세한 기계적 구조물을 갖고 있으며, 이의 구동을 통하여 센서 또는 액츄에이터의 기능을 갖게 된다. 예로 압력센서의 경우 외부로부터의 압력 및 변이를 감지해야 하므로 패키지 구조물이 외부와 통하여 있으면서 일반전자 패키지 구조와 같이 전기적 기계적으로는 외부환경과 격리되어야 한다. 또한 유량 및 화학센서 등은 센서소자가 외부의 화학용액과 일부분에서 접촉하는 구조와 함께 패키지 및 센서소자의 나머지 부분은 반응성이 있는 용액 및 화학물질로부터 환경적으로 격리되어야 하는 요구특성을 갖는다. 한편 미세 구조물이

구동되는 스위치, 밸브, 광학 소자의 경우는 운동부위의 장기간 안정적 작동을 위하여 패키지 분위기를 진공 또는 일정 기체의 압력으로 유지시키는 밀봉형(hermetic) 패키지가 필요하다. 이렇듯 마이크로 머신 센서 및 액츄에이터 소자들은 그 작동 요구특성에 따라 패키지의 기계적, 환경적 격리를 요구하거나 분위기 조절이 요구되는 등 까다로운 패키지 특성을 필요로 한다. 또한 마이크로 머신 소자는 미세한 작동소자들로 인하여 열 및 열응력에 매우 민감하며, 패키지 방법에 따라 구동부위의 작동 특성이 크게 변화할 수 있다. 본 연구에서는 마이크로 머신 소자가 패키지 상에 접촉되어 패키지 될 때, 소자의 접촉 재료 및 공정온도, 크기 등이 마이크로 머신 소자에 미치는 열응력을 연구하였다. 열응력은 유한요소해석법을 사용하여 소자에 미치는 열응력과 이로 인한 마이크로머신 소자 자체의 물리적 변형을

Table 1. The properties of materials

	CHIP	ADHESIVE				SUBSTRATE
	Si	Epoxy	Polyimide	RTV silicone	Solder	Alumina
Density(kg/m ³)	2330	1300	1380	1200	8520	3900
Young's Modulus(Pa)	108 × 10 ⁹	3 × 10 ⁹	3.3 × 10 ⁹	3.5 × 10 ⁶	30 × 10 ⁹	340 × 10 ⁹
Thermal Conductivity (W/m · K)	150	1.7	0.2	0.5	50	22
Coefficient of Thermal Expansion(/K)	2.6 × 10 ⁻⁶	33 × 10 ⁻⁶	45 × 10 ⁻⁶	300 × 10 ⁻⁶	24 × 10 ⁻⁶	6.5 × 10 ⁻⁶
Specific Heat(J/kg · K)	700	1680	1500	1000	150	774.6
Poisson's ratio	0.42	0.4	0.35	0.5	0.3	0.32

예측하였다. 이를 통하여 마이크로 머신 소자 패키지에 최소한의 열응력을 미치는 소자접속 재료의 선별과 패키지 설계의 최적화를 이루고자 하였다.

다층구조에 있어서 각 층에 발생하는 스트레스를 예측하려는 시도는 계속되어왔다. 스트레스의 발생원인은 경우에 따라 격자상수의 차이, 석출물의 발생 등 여러 가지를 들 수 있으나, 접착 공정과 같이 비교적 높은 온도에서 상온으로 냉각되는 공정에 있어서는 열팽창계수(Thermal Coefficient of Expansion)의 차이에 의한 열응력(Thermal Stress)이 가장 중요한 요인이라고 볼 수 있다.³⁾ Timoshenko⁴⁾가 바이메탈의 2층 구조를 분석적으로 모델링한 이후, 다층구조의 분석에 대한 많은 연구가 진행되었으며, Suhir^{5,6)}의 경우는 3층 구조에서 각 층에 발생하는 응력의 분포를 예측하였다. Hall⁷⁾은 앞서 이루어진 연구가 접착층의 두께와 물성을 무시하여 사실상 2층 구조의 응력을 예측한데 반해서, 중간 접착층의 물성을 고려할 수 있는 다층 구조 모델을 만들었다.

2. 실험 방법

2-1. 유한요소 해석법

칩이 반게 되는 열응력은, 칩 접착물질의 물성, 접착은도, 칩의 크기, 접착층의 두께 등에 의해서 영향을 받을 수 있는데, 각 변수가 열응력에 미치는 영향을 알기 위하여 우선 유한요소해석에 사용되는 상용프로그램 아바쿠스(ABAQUS) ver5.6을 이용하여 열응력을 예측하였다.

모델링에 사용한 에폭시, 폴리이미드, 실리콘, PbSn솔더 등의 물질 상수는 표 1과 같다.

칩 접착 조건에 의한 응력을 확인하고자, 변수를 접착층의 종류와 두께, 칩의 크기로 하여 이에 따른 응력경향을 분석하였다. 모델은 실제 형상의 대칭성을 이용하여, 칩의 중심을 기준으로 한쪽만을 선택하여 해석에 적용했으며, 경향성을 알아보는 데는 무리가 없으리라 판단되어 단면만을 2차원으로 모델링하였다. 4절점 요소로, 온도와 변형이 선형적이라 가정하고, plane-strain 조건을 가정하였다.

각 물질은 탄성저동만을 고려하였고, 각 물질 상수가 온도에 독립적인 상수라고 가정하였다.

칩과 기판의 크기는 2cm × 2cm로 같게, 두께는 500μm

(칩), 1mm(기판)로 가정하고 접착층의 두께는 50μm, 100μm, 200μm로 변화를 주었다.

그림 1과 2는 유한요소 분석을 위해 단순화시킨 칩-접착층-기판의 3층 구조와 그 FEM 모형을 보여주고 있다.

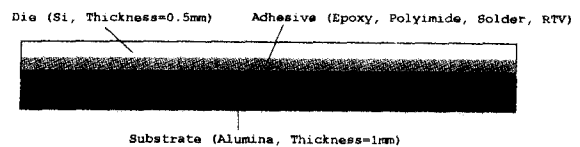


Fig 1. The 3-layered structure : Substrate-adhesive-chip



Fig. 2. The Isomesh of 3-layer structure

2-2. 분석적인 모델링

Hall은 몇 가지 가정을 통해서, 접착층의 두께를 무시하지 않고, 다층 구조의 응력을 계산하였다. 시편이 축 대칭이고, 변형량이 높이 z에 대한 일차함수라고 하면, 변형량 ε은 다음과 같은 식으로 나타낼 수 있다.

$$\epsilon = \epsilon_B + \frac{z}{h} (\epsilon_T - \epsilon_B) \tag{1}$$

구조물을 N개의 미세한 두께를 가진 층으로 나누어 생각하는 경우, 아래서부터 i번째 층(layer)에 발생하는 응력은 식 (1)을 이용하여 다음과 같이 표현한다.

$$\sigma = \frac{E_i}{1 - \nu_i} (\epsilon_B + \frac{z}{h} (\epsilon_T - \epsilon_B) - \alpha_i \Delta T) \tag{2}$$

식 (2)에서 힘과 모멘트의 평형을 이용하면 변형량에 관한 식을 얻을 수 있다.

유한요소 해석법에 의한 예측결과와의 연관성을 알아보기 위하여 3층 구조의 응력에 관하여 예측한 분석적인 모델링 식을 이용하였다. Hall의 모델이 비교적 접착층이 두꺼운 칩-접착층-기판 구조에 알맞으므로, 다음과 같은 Hall의 식을 사용하였다.

$$\begin{aligned} \epsilon_B &= \frac{h\Delta T}{F} [4(D_1 - C_1)(A_3 - B_3) - 3(D_2 - C_2)(A_2 - B_2)] \\ \epsilon_T &= \frac{h\Delta T}{F} [3(D_2 - C_2)(2hA_1 - 2hB_1 + B_2 - A_2) \\ &\quad - 2(D_1 - C_1)(3hA_2 - 3hB_2 + 2B_3 - 2A_3)] \\ A_k &\equiv \sum \left(\frac{E_i}{1 - \nu_i} \right) z_i^k, \quad B_k \equiv \sum \left(\frac{E_i}{1 - \nu_i} \right) z_i^{k-1} \text{ for } k=1,2,3 \\ C_k &\equiv \sum \left(\frac{E_i}{1 - \nu_i} \right) \alpha z_i^k, \quad D_k \equiv \sum \left(\frac{E_i}{1 - \nu_i} \right) \alpha z_i^{k-1} \text{ for } k=1,2 \\ F &\equiv -2(A_3 - B_3)(2hA_1 - 2hB_1 + B_2 - A_2) \\ &\quad + A_2B_2(3hA_2 - 3hB_2 + 2B_3 - 2A_3) \end{aligned} \quad (3)$$

식 (1), (2), (3)에서 ϵ_B 는 기판 아래의 변형률이고, ϵ_T 는 칩 위의 변형률이다. h 는 전체 구조물의 높이이며, E_i , ν_i , α_i 는 각 물질의 영률, 포아송 비, 열팽창 계수이다. z 는 응력이 발생하는 높이이다. 본 연구에서는 접착물질의 종류와 두께에 따른 응력변화를 좀더 명확하게 확인하기 위하여 상용 수치 프로그램인 Mathematica™3.0을 이용하여 각 조건에 따른 응력의 변화를 그래프화했다. 칩과 기판의 크기는 2cm×2cm, 두께는 500 μ m(칩), 1mm(기판)로 가정하고 접착층의 두께는 수십 μ m에서 수백 μ m까지 변화를 주었다.

2-3. 테스트 시편을 이용한 측정실험

테스트용 시편은 3cm×3cm×2.5mm의 알루미늄 판 위에, 2cm×2cm×0.56mm의 Si 웨이퍼를 접착하여 만들었다. 폴리머 본딩에는 Hysol사에서 생산하는 탈 가스 방지에폭시(OT0152)와 GE사에서 생산하는 폴리이서이미드 접착제(Ultem™)를 사용하였고, 솔더 본딩에는 공정 주석

Table 2. Bonding Condition

Adhesive	Bonding Condition
Epoxy (Hysol)	180°C/30min, 20psi
Ultem	300°C/1hr, 55psi
Pb-Sn Solder	183°C in reflow oven

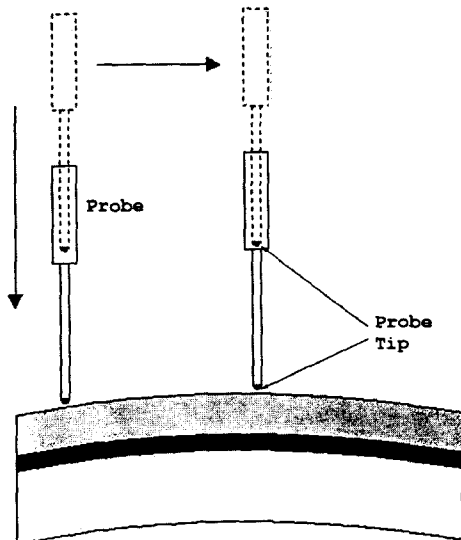


Fig. 3. Schematic diagram of 3-D Measuring Machine

/납 솔더를 사용했다. 각 물질의 접착 온도와 조건은 표 2와 같다.

접착 공정이 끝난 후, 3차원 측정기(그림 3)를 이용하여 각 시편의 휨 정도를 측정하였다.

테스트 시편의 형상이 FEM 모의 실험의 조건과 다소 다르므로, 테스트 시편에 해당하는 모의실험을 한번 더 수행하여 실제 실험 결과의 휨과 비교하였다.

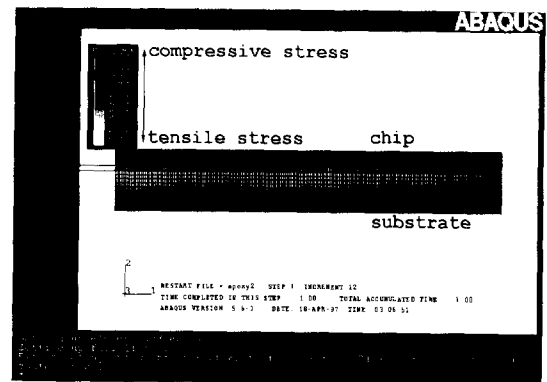
3. 실험 결과

1. 유한요소 해석 결과

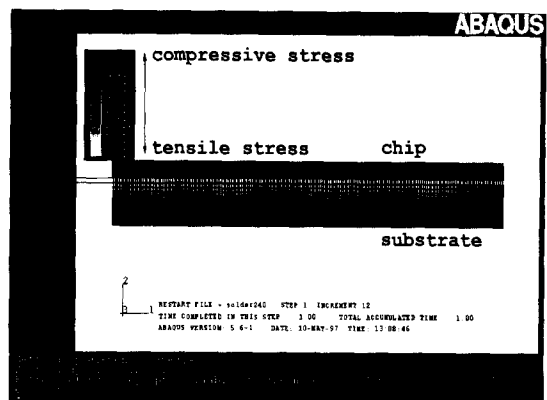
1-1 칩과 접착층의 응력 분포

그림 4는 구조에 발생하는 응력의 분포를 나타낸 것이다. 모의 실험에 의한 수치 응력 분포 결과는 Suhir의 예측과 마찬가지로 칩의 접착부분에 가장 높은 응력이 발생하고 양 끝으로 가면서 그 응력이 완화된다는 것을 알 수 있다. 알루미늄과 실리콘(Si)의 열팽창 계수를 비교하면, 알루미늄이 더 큰 값을 가지고 있다. 따라서 접착온도에서 상온으로 냉각되는 경우, 알루미늄 기판이 더 많이 수축하여 알루미늄은 인장응력을 받게 되고, 실리콘에서는 압축응력이 발생한다.

칩에 인장응력이 발생하면, 모멘트 평형을 위해서 시편은 위로 볼록하게 된다. 이러한 구조의 휨 때문에 알루미늄 기판의 아래 부분에서는 압축응력이 발생하게 된다. 이 압축 응력은 열팽창 계수 차이와는 관계없이 구조의 휨 때문에 발생하는 것이다. 접착층의 열팽창 계수는 칩과 기판에 비해 크기 때문에 인장응력이 발생한다.



(a) Adhesive material : Epoxy



(b) Adhesive Material : Solder

Fig. 4. Stress distribution

1-2. 접착재료가 소자의 응력에 미치는 영향

그림 5는 일정한 두께(100 μm)를 가진 접착물질의 종류에 따라 소자에 발생하는 가장 높은 수직응력을 나타낸 것이다. 가장 높은 수직응력은 조건에 관계없이 칩 중앙의 아래 부분에서 나타났다. 그래프에서 알 수 있듯이, 솔더의 경우가 가장 높고, 실리콘을 사용한 경우가 가장 낮은 응력을 나타낸다. 에폭시와 폴리이미드 사이에는 거의 차이가 나타나지 않는다. 솔더의 경우 183 $^{\circ}\text{C}$ 가 용융점이므로 그 이상의 온도에 대한 해석은 하지 않았다.

만약 접착층의 두께가 매우 얇다면, 접착층의 물리적 성질을 무시할 수 있고 칩과 기판사이의 2층 구조가 될 것이다. 그러나 접착층의 두께는 칩 두께의 20% 정도가 되어 그 물리적 성질이 전체 시편, 혹은 칩의 열응력에 영향을 미치게 된다.

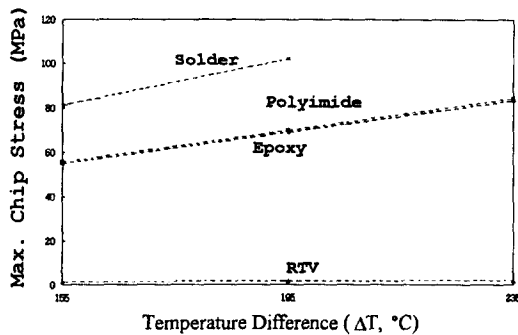


Fig. 5. The Effect of die adhesive materials on the maximum chip stress.

1-3. 접착온도가 칩의 응력에 주는 영향

그림 6은 접착온도가 칩의 응력에 미치는 영향을 나타낸 그래프이다. 접착물질의 종류나 두께에 관계없이 모두 같은 경향을 가지고 있다. 접착온도가 크면 클수록 상온에서 발생하는 응력의 크기는 커진다. 접착온도에서는 접착물질의 점성이 낮거나 액상이라서 실제로 접착력을 가지지 않고, 따라서 세 층간에 응력이 없는 상태라고 할 수 있다. 그 후, 상온으로 냉각이 이루어지면서 접착이 되고, 열응력이 발생한다. 열응력은 열팽창 계수의 차이와 온도 차이에 비례하므로, 접착시키는 온도가 높을수록 더욱 더 많은 응력이 발생하게 되는 것을 보여주고 있다. 각 물질의 경우 기울기에 따라 차이가 나는 것은 접착물질의 열팽창 계수와, 탄성계수

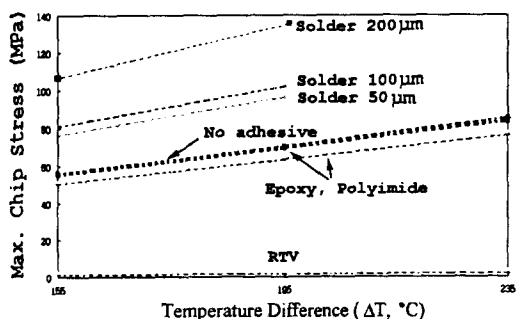


Fig. 6. The Effect of Bonding Temperature on the maximum chip stress.

의 영향으로 생각된다. 에폭시와 폴리이미드의 경우는 거의 차이가 없지만, 솔더의 경우는 다소 기울기가 크게 나타나고, 실리콘의 경우는 작다. 응력을 유발하는 주된 요인은 칩과 기판 사이의 물리적 특성의 차이지만, 접착물질도 응력에 영향을 줄 수 있다는 사실을 보여주고 있다.

각 접착 재료가 열응력에 어떤 영향을 주는지 확인하기 위해서, 접착재료가 없이 칩과 기판이 접합된 경우, 접착층이 없이 칩과 기판이 직접 접합된 2층 구조를 가정하였다. 이것은 그림 6의 “No Adhesive”에 해당한다. 에폭시와 폴리이미드의 경우는 접착제가 없을 경우보다 응력의 크기가 다소 낮으며, 솔더는 크게, 실리콘은 매우 작게 나타났다. 이러한 결과는 각 접착층의 역할을 말해준다. 솔더는 열응력을 발생시키는 새로운 원인이며, 나머지는 정도의 차이는 있으나 열응력을 흡수하는 일종의 완충재료의 역할을 한다고 볼 수 있다. 그래프에서 각 접착층이 온도변화에 따른 응력변화의 기울기가 서로 다르게 나타나는 것도 이러한 역할 차이를 말해주고 있다.

1-4. 접착층의 두께가 소자의 응력에 미치는 영향

각 접착물질에 있어서, 접착 두께를 50 μm , 100 μm , 200 μm 로 변화를 주었을 때, 칩에 발생하는 응력을 예측하였다. 에폭시나 폴리이미드의 경우, 그 값의 변화가 크지 않고 두께의 증가에 따라 약간의 감소를 보이는 경향이 나타났으나, 솔더의 경우는 오히려 증가하였다(그림 7).

칩의 응력 발생원인은 칩과 기판사이의 열팽창계수 차이 때문인데, 에폭시나 폴리이미드는 응력을 완화시키는 역할을 하므로 두께가 두꺼워 질수록 그 역할이 커져서 응력이 감소하고, 솔더는 반대로 응력의 원인층으로 작용한다. 각 물질의 역할은 영율의 크기와 관계가 있는 것으로 생각된다. 사용된 접착물질은 모두 칩이나 기판보다 열팽창 계수가 크다. 즉, 모두가 열응력의 원인이 될 수가 있으나, 솔더는 상대적으로 큰 영율에 의해 응력을 증가시키고, 에폭시나 폴리이미드는 응력의 원인이 아닌 완충층(buffer layer)의 역할을 한다. 실리콘은 그 절대값이 다른 접착제의 수십분의 일에 해당하는 매우 작은 값을 나타내고 있으며, 또한 응력값의 감소와 증가를 나타내고 있지만 이는 상대적으로 매우 작은 값으로 보여 그 경향을 설명하기가 어렵다.

이러한 각 접착층의 역할은 Hall의 공식을 이용한 분석적 모델링 결과에서 다시 기술하겠다.

1-5. 칩의 크기가 칩의 응력에 미치는 영향

칩의 크기가 응력 발생에 미치는 영향을 알아보기 위하여, 100 μm 의 에폭시를 접착물질로 쓴 경우 1cm \times 1cm 칩과 2cm \times 2cm 칩에 발생하는 응력의 차이를 계산하였다.(그림 8)

열응력은 서로 다른 열팽창 계수를 가진 물질이 온도변화(접착과정에서는 냉각과정)에 의해 서로 다른 수축을 하여 생기는 것이므로 칩의 크기가 더 클수록 그 차이는 커질 것이고, 따라서 응력도 커질 것으로 예상할 수 있다.

모의 실험 결과에서는 칩의 면적이 4배로 증가해도 응력의 증가는 10% 정도 증가하는데 그쳤다. 이 계산 결과로

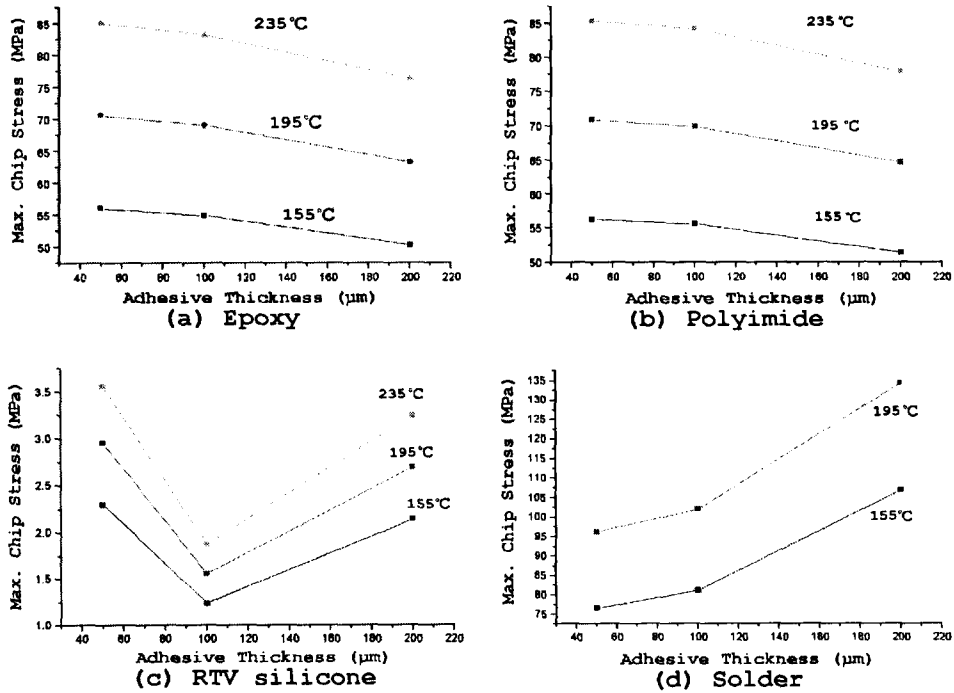


Fig. 7. The Effect of Adhesive Thickness on the maximum chip stress

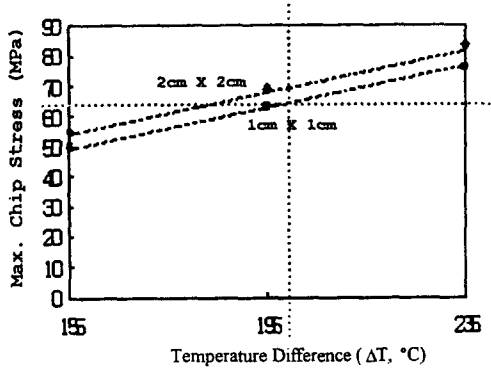


Fig. 8. The effect of die size (Adhesive material: Epoxy 100μm) on the maximum chip stress

보면, 칩에 발생하는 응력은 접착온도와 접착 두께에 주로 영향을 받으며, 칩의 크기는 그다지 중요한 역할을 하지 않는 것으로 보인다.

1-6. 구조체의 휨

냉각과정 중에 발생한 열응력은 시편에 모멘트를 야기하고 모멘트의 평형을 맞추기 위해 특정한 방향으로 시편은 휘게 된다. 그 휨의 정도는 곡률 반경이나 휨의 높이(원래 위치에서 수직으로 가장 많이 이동한 거리)로 나타낼 수 있다. 접착층의 두께가 200μm이고, 칩의 크기가 2cm×2cm, 알루미늄 기판의 두께가 1mm일 때, 220도에서 상온(25도)으로 냉각한 경우, 에폭시의 경우는 휨의 높이가 약 26.6μm, 폴리이미드의 경우 약 26.3μm, 솔더의 경우는 약 21.9μm인 것으로 계산되었다. 실리콘의 경우는 7.3μm 정도로 대단히 작은 값을 보였다. 솔더가 더 많은 응력을 받음에도 불구하고, 휨의 정도가 덜한 것으로 나타났는데, 탄성률(Elastic Modulus)이 폴리머에 비해 10배정도 크기 때문

으로 보인다. 휘어진 시편의 곡률 반경 r은 주어진 휨 모멘트에 반비례하고, 휨 강성을(flexural rigidity or bending stiffness)에 비례한다. 따라서 휨 높이는 휨 강성에 반비례한다.⁸⁾

휨 강성을 D와 영율 E는 다음과 같은 관계를 가진다.

$$D = \frac{Et^3}{12(1-\nu^2)} \tag{4}$$

같은 접착두께 t를 가졌다면 솔더는 에폭시나 폴리이미드에 비해 약 9배의 휨 강성을을 가진다. 더 많은 응력이 발생하여 휨 모멘트가 더 크지만, 휨 높이가 더 작은 이유가 여기 있음을 알 수 있다.

2. Hall의 공식을 이용한 분석적인 모델링 결과

식 (3)에서 칩과 기판의 조건을 고정시킨 경우, 응력에 영향을 줄 수 있는 변수로는, 접착층의 두께, 열팽창 계수, 영율 등이다. 이 세 가지 조건이 구조물, 특히 칩에 미치는 응력의 영향을 알아보기 위하여 세 변수 중 하나를 고정하고 나머지 변수를 가지고 3차원 그래프를 그렸다.(그림 9)

열팽창 계수를 35ppm으로 고정하고 영율과 두께를 변수로 둔 경우, 영율이 작을 때는 두께가 증가하면, 응력이 감소하지만, 영율이 큰 경우에는 두께가 증가하면서 응력이 증가한다. 이것은 유한요소 해석법으로 얻은, 에폭시, 폴리이미드, 솔더의 경향을 잘 설명한다. 접착층의 두께를 100μm로 고정한 경우는 영율과 열팽창 계수가 클수록 응력이 증가한다. 세 번째 그림은 영율을 에폭시나 폴리이미드 수준인 3GPa로 고정시킨 경우이다. 열팽창 계수가 작은 경우에는 두께가 증가하면서 응력이 감소하지만, 열팽창 계수가 큰 경우는 두께가 증가하면서 응력이 증가한다.

이 세 가지 그래프를 놓고 볼 때, 에폭시나 폴리이미드는

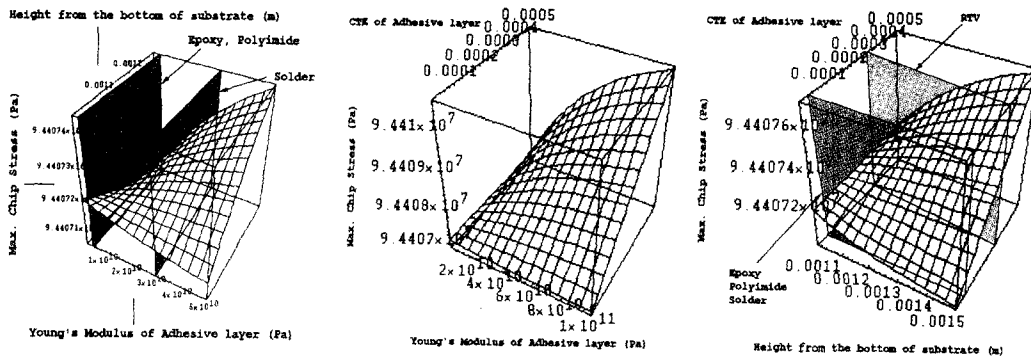


Fig. 9. Maximum stresses in chip, calculated by Hall's equation (left) CTE=35ppm (center) Adhesive thickness=100µm (right) Young's Modulus=3GPa

두께의 증가에 따라 응력이 감소하는 범위에 있고, 솔더의 경우는 응력이 증가하는 범위에 있음을 알 수 있다. RTV의 경우는 열팽창 계수의 입장에서 보면 응력이 증가하지만, 영율의 입장에서 보면 응력이 감소하는 범위이다. 이를 통해 접착층의 물성이 그 접착층의 역할을 결정함을 알 수 있다.

3. 테스트 시편을 이용한 실험 결과

그림 10에서 "FEM Simulation"은 모델링에 의한 예측 결과를 나타낸 것으로 에폭시는 7.1µm, Ultem은 12.8µm의 휨 높이(시편의 가장 높은 점과 낮은 점의 차이)를 보여준다. 접착온도가 에폭시와 거의 같은 솔더(접착온도 : 183°C)의 경우는 에폭시보다 약간 낮은 6.7µm의 휨 높이를 가진다. 에폭시의 접착온도는 180°C이고, Ultem은 310°C이다. 온도의 차이 때문에 휨정도는 Ultem에 비해 에폭시가 상대적으로 작다. 실제 측정에 있어서는 에폭시는 3µm에서 11µm, Ultem은 11µm에서 22µm, 솔더는 4.7µm에서 5.3µm의 값을 가진다. 그 평균값으로 각각 6µm와 16.3µm, 5.0µm로 모델링에 의한 예측 결과와 유사한 값을 가진다.

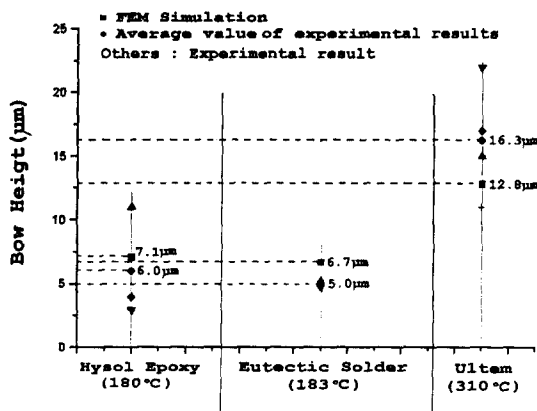


Fig. 10. Correlation of Bow height between simulation and experiment

4. 결 론

1) 에폭시, 폴리이미드, 실리콘, 솔더의 일반적인 물리적 특성을 이용하여 모의 실험한 결과 실리콘을 사용했을 때,

칩에 걸리는 응력이 가장 작았으며 솔더의 경우가 응력이 가장 컸다. 영율이 가능한 작은 물질을 접착층으로 사용하는 것이 응력 측면에서 유리하다.

2) 접착온도가 낮을수록 적은 응력이 발생한다. 비슷한 물리적 특성인 경우 칩 접착 공정온도가 낮은 것을 선택하는 것이 칩에 응력발생을 줄인다.

3) 접착층은 응력을 유발하는 원인층으로도 작용할 수 있고, 완충층으로 작용할 수도 있다. 그 역할은 칩 접착재료의 영율 크기가 결정한다. 솔더 재료와 같이 응력을 유발하는 경우 두께가 두꺼울수록 발생하는 응력이 크고, 폴리머 접착재료와 같이 완화시키는 경우는 두께가 두꺼울수록 발생하는 응력은 작다.

4) 칩의 크기가 클수록 응력이 크게 발생한다. 실제로 칩의 면적이 4배 증가하면, 약 10%의 응력증가가 일어난다.

5) 칩에 작용하는 응력은 칩을 휘게 하며, 응력이 클수록, 휨 강성율이 작을수록 휨의 정도도 크다. 에폭시 접착제의 경우, 180°C 접착온도에서 약 7µm의 휨 높이를 갖고 같은 접착온도를 가진 공정 PbSn 솔더는 약간 작은 6.7µm의 휨 높이를 갖는다. 모델링에 의한 칩의 휨정도는 실제 측정결과와 잘 일치한다. 더 많은 응력이 발생하는 솔더를 사용한 경우가 휨 높이가 작은 것은, 솔더의 휨 강성율이 에폭시의 9배 정도로 크기 때문이다.

6) 이와 같은 분석결과를 실제로 마이크로 머신 소자를 패키지 함에 있어 패키지 재료 및 공정, 크기 등을 최적화하는데 효과적으로 사용할 수 있다.

감사의 글

본 연구는 한국과학재단 특정기초연구비(961-0100-001-2) 지원과 G-7과제지원으로 수행되었으며 지원에 감사드립니다.

참 고 문 헌

1. S.Groothuis, W.Schroen and M. Murtuza, Proc. 23rd Intl. Rel. Phys. Symp., p.184, (1985)
2. K.M. Striny, VLSI Technology, 2nd ed., pp.566-567, S.M. Sze, McGraw-Hill, U.S.A, (1988)
3. J. Bastos, M.S.J. Steyaert, A. Pergoot and W.M.

- Sansen, IEEE Transactions on Semiconductor Manufacturing, **10**(2), pp.209-218, (1997)
4. S. Timoshenko, J. Optical Society of America, pp. 233-255, (1925)
 5. E. Suhir, J. Applied Mechanics, **55**(1), pp.143-148, (1988)
 6. E. Suhir, Proc. 37th Electronics Components Conference, IEEE/EIA, pp.508-517, (1987)
 7. P.M. Hall, Thermal Stress and Strain in Microelectronics packaging, pp.80-85, J.H. Lau, Van Nostrand Reinhold, U.S.A, (1993)
 8. R. Darveaux, I. Turlik, L.T. Hwang and A. Reisman, IEEE Transactions on Components, Hybrids and Manufacturing Technology, **12**(4), pp. 663-672, (1989)