

SiO₂와 Co/Nb 이중층 구조의 상호반응

권영재 · 이종무 · 배대록* · 강호규*

인하대학교 금속공학과

*삼성전자 반도체연구소 LS 공정개발

Interaction of Co/Nb Bilayer with SiO₂ Substrate

Youngjae Kwon, Chongmu Lee, Ho-Kyu Kang* and Dae-Lok Bae*

Department of Metallurgical Engineering, Inha University

*LS Process Development Semiconductor R&D Center, Samsung Electronics

(1998년 5월 18일 받음, 1998년 8월 31일 최종수정본 받음)

초 록 XPS와 glancing angle XRD, AES 및 AFM을 사용하여 330°C-800°C 사이의 진공분위기에서 열처리할 때, Co/Nb 이중층과 SiO₂ 기판 사이의 계면반응을 조사하였다. 600°C 에서 Co와 Nb는 서로 활발하게 확산하여, 700°C 이상에서는 두 층 사이의 층역전이 완전히 일어났다. 그 때 Nb 중간층과 SiO₂ 기판 사이의 반응에 의하여 계면에 일부 NbO가 형성되었으며, 표면에서는 분위기 중의 산소에 의하여 Nb₂O₅가 생성되었다. Nb와 기판간의 반응에 의하여 유리된 Si는 600°C 이상에서 잔류 Co 및 Nb와 반응하여 실리사이드를 형성하였다. Co/Nb 이중층 구조는 800°C에서 열처리한 후 면저항이 급증하기 시작하였는데, 이것은 Co층이 기판과 바로 접하게 되어 계면에너지를 줄이기 위해 응집되기 때문이다.

Abstract The interfacial reaction between the Co/Nb bilayer and the SiO₂ substrate in the temperature range of 330-800°C in a vacuum has been investigated by X-ray photoelectron spectroscopy, glancing angle XRD, Auger Electron Spectroscopy and Atomic force microscopy. The Co and Nb were actively interdiffused at 600°C, and the layer inversion completed at 700°C. NbO was formed by interfacial reaction between the Nb interlayer and the SiO₂ substrate, while Nb₂O₅ was formed on the surface by reaction of Nb with oxygen in the ambients. Free Si atoms obtained by the reaction between Nb and SiO₂ formed silicides like CoSi and Nb₅Si₃ by reacting with Co and Nb remnants. The sheet resistance of the Co/Nb bilayer increased substantially after annealing at 800°C, which is due to the agglomeration of the Co layer to reduce its surface energy

1. 서 론

금속과 실리콘의 화합물인 실리사이드 (silicide) 는 도펀트를 주입한 다결정질 실리콘에 비해 비저항이 훨씬 더 낮아서 반도체 소자의 contact이나 interconnection 재료로 널리 사용되고 있다.^{1,2)} 여러 실리사이드 재료들 중 티타늄이나 코발트 실리사이드는 MOS (metal oxide semiconductor) 트랜지스터의 게이트와 소스/드레인 전극을 동시에 실리사이드화 하는 셀리사이드 (self-aligned silicide) 공정에서의 적용이 가능하므로, 소자의 크기가 지속적으로 줄어드는 추세에도 불구하고 RC delay time 을 낮추어 전체적인 작동속도를 크게 향상시킬 수 있다.^{3,4)} 특히 코발트 실리사이드는 비저항이 낮다는 점 외에도 고온에서 도펀트들과 화합물을 잘 형성하지 않으며,⁴⁾ 좁은 선폴에서도 균일한 형성이 가능하고, 건식에칭에 대한 내성이 크다는 등의 장점으로 인해 앞으로 소자의 양산에 널리 사용될 것으로 전망된다.^{5,6)} 그런데 코발트 실리사이드는 이와 같은 장점을 갖추었음에도 불구하고 셀리사이드 공정에 적용될 때 티타늄의 경우와는 달리 자발적으로 산화물층을 환원시킬 수 없으므로, 열처리가 진행됨에 따라 계면에서의 반응이 불안정

하게 일어나는 문제가 있다. 이렇게 되면 접합부 (junction) 에서 실리사이드의 계면이 불균일하여 누설전류가 급증하는 등 소자의 전기적 특성이 나빠질 가능성이 크다.

이상과 같은 배경에서 최근 코발트와 실리콘 기판사이에서 티타늄 또는 니오븀 등의 내열금속을 이중층으로 증착하여 실리콘 단결정 기판과 에피텍셀 관계를 갖는 매끈한 계면의 코발트 실리사이드를 형성하는 방법이 개발되었다.^{7,8)} 그런데 이렇게 금속들을 이중층으로 증착시킬 경우 실제 공정에서는 실리사이드가 형성될 단결정 실리콘이 노출된 부분뿐만 아니라 실리콘 산화물층 위에서도 이들 이중금속층과 만나게 된다. 니오븀은 산화성향이 실리콘보다 훨씬 더 큰 내열금속이므로 실리사이드화 열처리중 실리콘 산화물층과 반응을 하여 예기치 못한 반응부산물물 형성할 가능성이 크다. 실제로 같은 내열금속인 티타늄의 경우 셀리사이드화 공정중 필드 산화물층 (field oxide) 과 게이트 양쪽 끝에 있는 스페이서 (oxide side-wall spacer) 산화물과 반응을 하여 전도성의 TiO_x나 TiSi_x 등의 화합물을 생성시키고 이어서 미반응 금속층의 선택적 에칭시 이들이 제대로 제거되지 않아 소스나 드레인 및 게이트와 같은 전극간에 전기적으로 short를 일으키기도 한다.^{9,10)} 따라서 Co/Nb의 경우에도

같은 문제가 일어날 수 있다.

그러므로 이러한 문제점들에 대해서 지금까지 Ti와 SiO₂ 간의 반응에 관해서는 여러 사람들에 의하여 보고되었으나,¹¹⁻¹³ Nb와 SiO₂간의 반응에 관해서는 아직 별로 알려진 바 없다. 또한, Co/Ti 이중층과 SiO₂에 관해서는 간단히 보고되었으나,^{14,15} Co/Nb/SiO₂의 계면에서 일어나는 현상에 관해서는 아직 전혀 보고된 바 없다. 본 연구에서는 SiO₂ 기판상에 스퍼터링법으로 증착한 Co/Nb 이중층 박막의 계면 반응을 조사함으로써 Co/M 이중층 셀리사이드 공정 개발을 위한 기초 자료를 제공하고자 한다.

2. 실험 방법

먼저 (100)Si 웨이퍼를 1100℃에서 열산화하여 300nm 두께의 SiO₂막을 성장시켰다. 그 위에 스퍼터링법을 사용하여 Co/Nb의 이중층을 형성하였다. 이러한 이중층 구조는 스퍼터 챔버 내에서 SiO₂ 막 위에 Nb 막을 먼저 증착하고 계속하여 Co 막을 증착함으로써 형성한 것이다. 증착한 박막의 두께는 Nb가 8nm이었으며, Co는 28nm로 일정하

게 하였다. 이 때 스퍼터 챔버내의 초기 진공도는 5×10⁻⁷ torr 수준이었으며, 막증착시의 진공도는 3-6mtorr를 유지하였다. 이 시편들을 2×10⁻⁶torr의 RTA 장비 내에서 330-700℃ 사이의 여러 온도에서 가열하여 30초간 RTA 처리하였다. 이와 같이 준비된 시편들에 대해 4 point probe를 사용하여 면저항을 측정하고, glancing angle XRD (Cu Kα1, λ = 1.54056Å)를 사용하여 RTA 열처리후에 생성된 상들을 분석하였다. 또한, AES depth profiling에 의하여 시편 표면으로부터의 깊이에 따른 조성의 변화를, XPS (X-ray photoelectron Spectroscopy)를 이용하여 각 구성층의 산화상태를 조사하였다. 그리고 AFM (Atomic Force Microscopy)을 통하여 표면의 morphology 변화를 조사하였다.

3. 결과 및 고찰

표 1은 Co(28nm)/Nb(8nm)/SiO₂ 이중층 구조를 330-800℃ 사이의 온도구간에서 RTA 열처리했을 때 면저항의 변화를 조사한 결과이다. 이것을 보면 증착직후부터 700℃

Table. 1 Sheet resistance of Co/Nb bilayers on Si oxide as a function of annealing temperature(Ω/□)

	as depo.	330℃	420℃	500℃	600℃	700℃	800℃
Co/Nb/SiO ₂	12.4	7.6	12	11.8	11.3	9.5	30.5

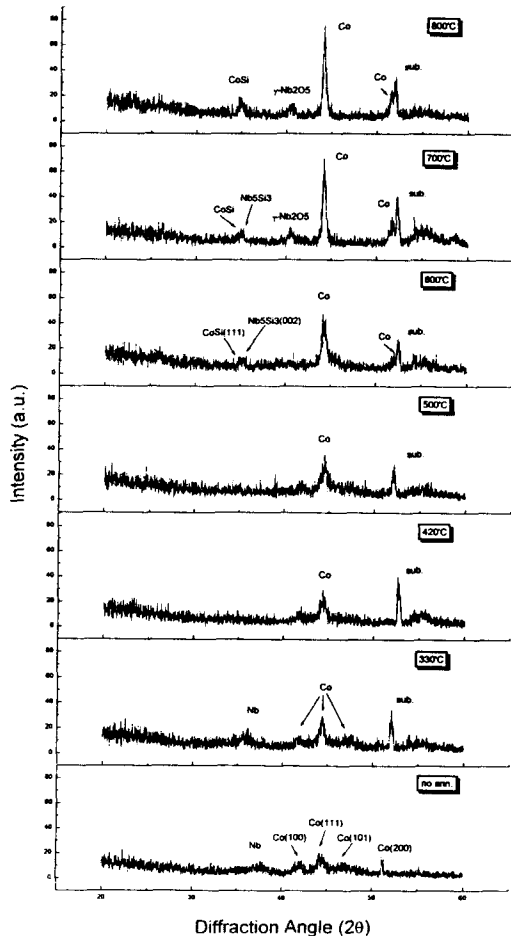


Fig. 1. The XRD spectra of Co/Nb/SiO₂ sample after rapid thermal annealing for 30sec

까지는 면저항이 일정하거나 오히려 약간 더 낮아지는 모습을 보이다가 800℃ 열처리 후 약 세배 가량 면저항이 상승하였다. 이러한 경향은 Ti나 Hf 등의 내열금속을 중간층으로 사용한 경우 500-600℃ 사이에서 면저항이 급격히 상승하여 부도체에 가까운 면저항을 보였던 결과¹⁶⁾와 비교하였을 때 상당히 다른 모습이다. 이러한 면저항의 변화추이는 각기 열처리 온도에서의 상전이 추이와 표면 morphology의 변화 등에 기인하는 것으로 생각된다.

그림 1은 이 이중층 시편을 여러 온도에서 열처리할 때 나타나는 상전이 과정을 보여주는 XRD 스펙트럼이다. 열처리가 진행됨에 따라 증착직후의 비정질 상태에서 점차로 Co 층이 결정질화되는 경향을 볼 수 있다. 이어서 600℃에서의 열처리후 Co 실리사이드와 Nb 실리사이드로 생각되는 피크가 나타났다. 그리고 700℃ 무렵부터는 γ-Nb₂O₅ 등의 Nb 산화물의 피크도 관찰되었다. Wang 등에 따르면 SiO₂ 기판 위에 증착한 Ti와 Nb의 박막을 furnace annealing 할 때 각기 700℃와 900℃에서 이 두 층 사이에 반응이 일어나기 시작하였다 한다.¹⁷⁾ 즉, Nb/SiO₂의 경우 표면에는 NbO 등의 산화물이, 그리고 SiO₂ 기판과의 계면에는 Nb₂Si₃의 실리사이드가 형성되었다. 그러나 이 때는 Nb 중간층의 두께가 수백 nm 정도로 매우 두꺼웠고, 또 층구조와 열처리 방법 및 시간 등이 달랐기 때문에 본 실험과 비교하였을 때 처음 반응시작 온도 등에서 차이가 있었던 것으로 보여진다.

다음의 그림 2는 열처리에 따른 Co/Nb/SiO₂의 AES 깊이분포 변화를 나타낸 것으로 증착직후 Nb 중간층 내에 다량으로 존재하는 산소 curve로 보아 이 중간층이 SiO₂와의

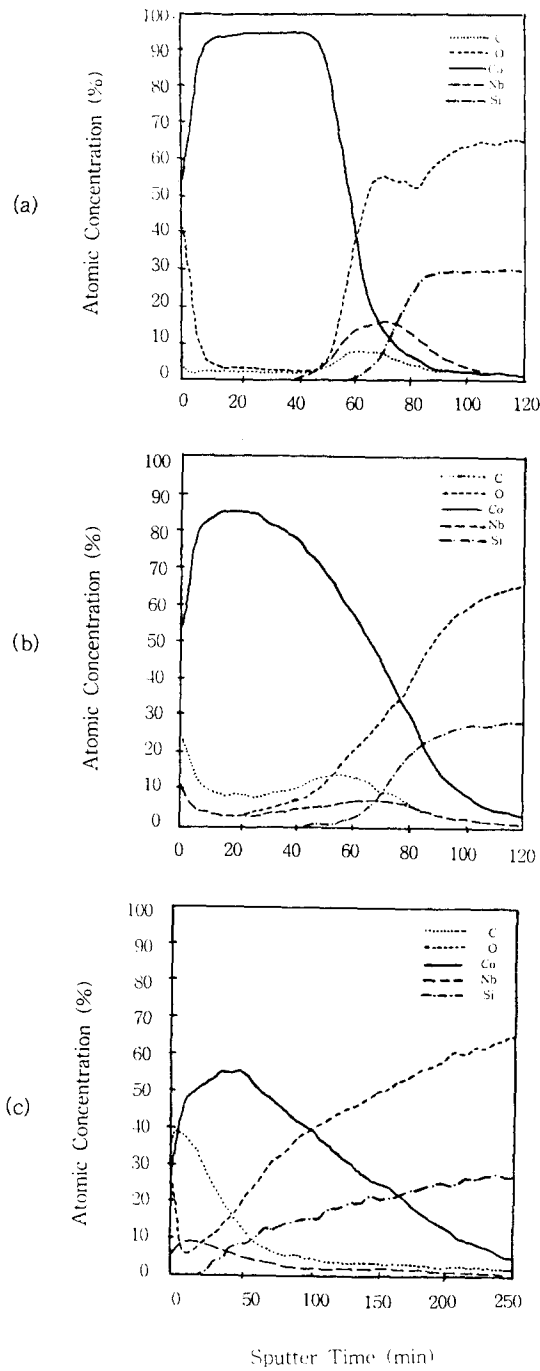


Fig. 2. AES depth profiles of the Co(28nm)/Nb(8nm)/SiO₂ samples (a) as-deposited, and RTA annealed for 30sec at (b) 600°C, and (c) 700°C

반응에 의해 일종의 산화물을 형성하고 있는 것으로 보여진다. 이어서 열처리 온도가 600°C로 증가됨에 따라 Nb와 Co가 서로 확산하여 혼합되는 양상을 보이지만, 아직 O의 curve는 아래의 Nb가 주로 모여 있는 중간층 내에 머물러 있다. 그리고 일부 Nb는 표면까지 확산하여 이동하였다. 그러나 700°C에서는 Nb가 Co 층을 확산통과하여 대부분이 표면층까지 이동함으로써 두 층간의 층역전이 일어난 것으로 보여진다. 그리고 Co는 SiO₂ 기판내로, O는 상부의 Co 층 내로 상당한 깊이까지 상호 확산하여 이동하였다. 이

AES 깊이분포도에서 관찰할 수 있는 가장 두드러진 특징은 Co와 Nb간의 상호이동이 600°C 정도의 비교적 낮은 온도에서도 상당히 활발히 이루어진다는 점이다. 또한 XRD 에서도 볼 수 있었듯이 이 온도에서 Nb 산화물이 형성되면 유리된 Si이 그 계면에서 석출되어, 계면에 존재하는 Co 및 Nb 원자들과 반응함으로써 실리사이드들을 형성할 가능성이 크다. 그림 1의 XRD 스펙트럼에서 관찰된 Co와 Nb의 실리사이드는 이렇게 하여 형성된 것으로 생각된다.

그림 3은 600°C에서 30초간 열처리한 후 표면의 화학결합 상태를 조사한 XPS 스펙트럼들이다. 그림에서 보듯이 증착직후 표면의 화학결합 상태(그림 3(b))는 결합에너지가 207.0eV, ΔE가 2.7eV인 Nb₂O₅ 상태이었다. 반면 Ar⁺ 이온을 이용하여 6min 간 cleaning 처리하여 표면층을 약간 에칭해 내고 조사한 층 내부(그림 3(a))는 Nb-Nb(1a, 1b) 결합과 NbO의 Nb-O(2a, 2b) 결합을 보였다. 즉 Nb와 SiO₂ 기판과의 반응에 의하여 Nb-rich한 NbO 산화물이 층 내부에 형성되고, 표면에는 분위기 중의 산소와 반응하여 O-rich한 Nb₂O₅가 형성되는 것으로 생각된다. 이 그림에서 볼 수 있듯이 상당량의 Nb가 기판과 반응하지 않고 그대로 남아 있음을 알 수 있다. 그림 4는 같은 온도에서 열처리한 Co-Nb 복합층 내부의 Si 영역을 조사한 결과이다. 이것을 보면 앞의 XRD와 AES 결과로부터 예측할 수 있었던 대로 Nb 중간층과 SiO₂ 기판과의 반응에 의하여 이 층 내부에 일정량의 Si이 함께 존재하고 있음을 알 수 있다. 이 그림의 Si_{2p} curve는 Si-Si 결합(1)과 Si-O 결합(2)로 이루어져 있다. 이 curve들 중 Si-Si와 M-Si curve는 서로 거의 겹쳐있기 때문에 XRD 결과와 비교하여 볼 때, 이 Si curve는 따로 분리되어 있는 것이 아니라 금속속과 실리사이드를 형성하고 있는 Si를 나타내고 있는 것으

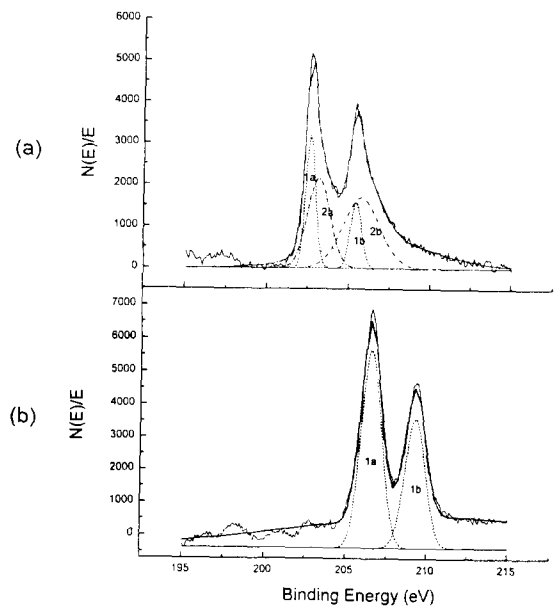


Fig. 3. The Nb_{2p} XPS region of Co/Nb/SiO₂ sample after rapid thermal annealing for 30sec at 600°C; (a) after 6min Ar⁺ sputter cleaning, and (b) as recieved sample

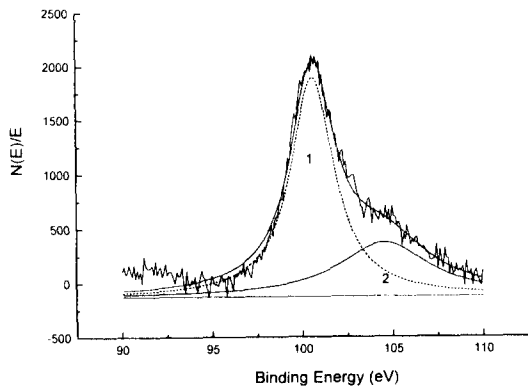


Fig. 4. The Si2p XPS region of Co/Nb/SiO₂ sample after rapid thermal annealing for 30sec at 600°C after 6min Ar⁺ sputter surface cleaning

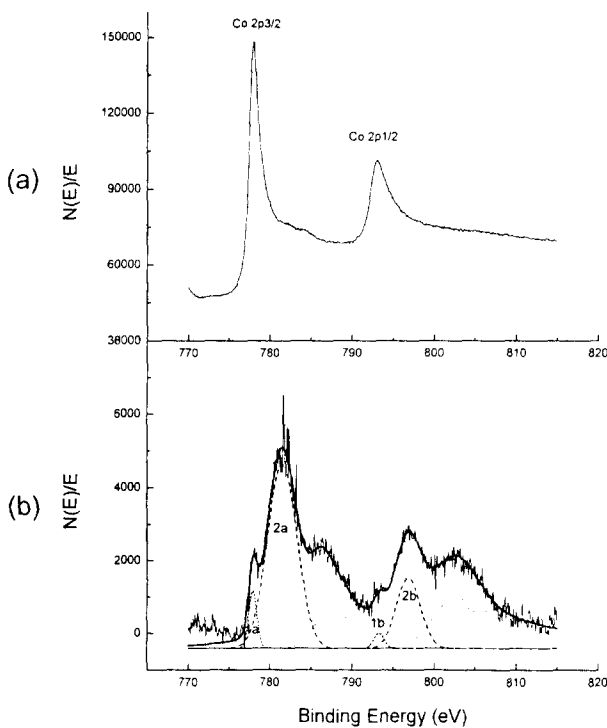


Fig. 5. The Co2p XPS region of Co/Ti/SiO₂ sample after rapid thermal annealing for 30sec at 600°C ; (a) after 6min Ar⁺ sputter cleaning, and (b) as received sample

로 생각된다. 역시 같은 온도에서 Co 영역을 조사하여 그림 5에 나타내었다. 그림 5(b)는 열처리 후 아무런 전처리를 하지 않은 경우로, 1a와 1b는 Co-Co결합을, 그리고 2a와 2b는 Co-O 결합을 나타낸다. 여기서 Co-O 결합의 피크가 크게 나타난 것으로 보아 Co 층의 표면이 열처리중의 분위기로부터 온 산소에 의해 일정 부분 산화되었음을 알 수 있다. 그러나 이것은 표면에 한정된 것으로 Ar⁺으로 6분간 표면을 에칭하고 난 결과 (그림 5(a))를 보면, Co 층 내부는 아무런 반응을 하지 않은 채로 전형적인 Co-Co 피크를 보이고 있다. Nb와 Co의 이러한 경향은 800°C 에서도 마찬가지이었다. RTA 열처리중 분위기 내의 산소로 인하여 600°C 전후의 온도에서 Co 층이 일부 또는 전부가 CoO나 Co₃O₄로 산화되었다는 연구결과¹⁸⁾와 비교하였을

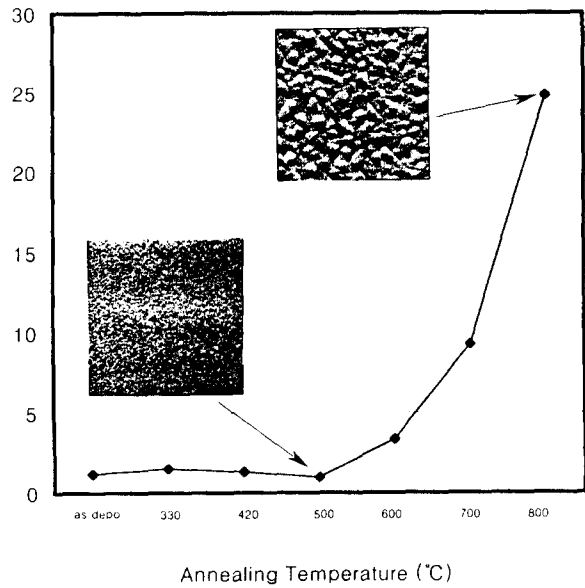


Fig. 6. The standard deviation of roughness and surface morphology of Co/Nb/SiO₂ samples at various annealing temperatures

때, 본 연구에서 Co 층의 표면이 산화된 것으로 나타난 것은 이 때문으로 생각된다. 그러나 여기서 Co 층의 산화가 표면에만 한정된 것은 Co 단일층과 Co/Nb의 이중층의 차이에서 기인한 것이다. 즉 열처리시 Co와 Nb가 서로 확산하여 표면으로 이동한 일부 Nb가 Co의 표면에서 산화물을 형성함으로써 Co 층이 더 이상 산화되는 것을 막는 일종의 보호막 역할을 하는 것으로 생각된다. 이러한 구성원소들의 상호 이동은 위에서 보였던 AES 깊이분포도에서도 살펴볼 수 있다.

그림 6은 AFM 을 이용하여 표면의 거칠기 변화를 조사한 그림이다. 이 그림을 보면, 600°C까지 거의 변화가 없다가 700°C 무렵부터 표면이 조금씩 거칠어졌으며, 800°C에서는 표면거칠기의 rms(root mean square)값이 급격히 상승하였다. 500°C와 800°C에서의 표면 morphology의 차이를 비교해 보면 이와 같은 표면거칠기의 급증은 금속층의 응집 (agglomeration) 에 기인한 것임을 알 수 있다.

이러한 표면 morphology의 변화와 앞에서 설명하였던 증착막의 면저항의 변화, 구성 원소들의 확산거동 및 상전이 등을 종합하여 볼 때 Co/Nb/SiO₂ 이중층 구조의 가장 두드러진 특징은 Nb와 SiO₂ 기판간의 반응시작 온도가 Ti 등과 비교하였을 때 보다 더 높은 온도에서 이루어짐으로써 비교적 높은 온도까지 상당량의 Nb가 그대로 남아 있다는 점과 열처리의 중간단계에서 일부 Nb가 기판과 반응하여 NbO 등의 준안정한 Nb-rich 산화물을 형성하고 이때 분리된 유리 Si가 이후 열처리가 더욱 진행됨에 따라 기판쪽으로 확산이동해 온 Co 및 Nb와 반응하여 산화물과 동시에 실리사이드를 형성한다는 점이다. 그리고 Nb와 Co 층의 상호이동이 매우 활발하여 700°C 무렵부터는 거의 층역전이 일어났다. 이러한 Nb의 확산에 의하여 표면에 형성된 Nb 층은 분위기 중의 산소와 반응하여 하부 Co 층이 산

화되는 것을 방지하고 또한 전체 증착금속층의 응집을 고온까지 억제하는 것으로 판단된다.

이러한 모습은 SiO₂ 기판 위에 sputter를 이용하여 동시에 50nm의 Co-Zr 층을 증착하고 열처리하였을 때 600°C 무렵부터 Zr과 SiO₂간의 반응이 일어나 표면에는 ZrO가 형성되고 기판쪽에는 Co-Si의 실리사이드가 생성되었다는 보고와 유사한 결과이다.¹⁹⁾ 그러므로 Co/Nb 이중층 구조를 이용하여 실리사이드를 형성할 때 SiO₂ 위에서는 비교적 고온까지 Nb에 의하여 Co 층의 응집이 억제되어 평탄한 표면을 유지할 수 있는 반면, 구성 금속원자들과 유리 Si 과의 반응에 의하여 도전성 실리사이드가 형성되기 때문에 셀리사이드 공정후 MOS 트랜지스터의 전극간 분리를 그대로 유지하기 위해서는 이들을 완전히 제거할 필요가 있을 것이다.

4. 결 론

SiO₂ 기판 위에 증착시킨 Co/Nb 이중층 구조를 이용하여 급속열처리 (RTA) 한 후 막의 열적안정성을 조사한 결과 다음과 같은 결론을 얻었다.

Nb 중간층은 600°C 무렵부터 SiO₂ 기판과 반응하여 층 내부에 일부 NbO 등의 산화물을 형성하며, 이러한 Nb/SiO₂ 계면반응중에 분리되어 나온 Si는 Co나 Nb 등과 반응하여 실리사이드를 형성하기도 한다. 그러나 이보다 더 고온에서 열처리를 하여도 상당량의 Nb가 반응을 하지 않고 그대로 남게 된다. Co와 Nb는 열처리 도중에 상호확산이 매우 활발히 일어나 600°C에서도 Nb 층이 표면에 형성되며, Co 층 또한 기판쪽으로 깊숙이 이동한다. 그리고 700°C 이상에서는 이 두 층간의 완전한 층역전이 일어난다. 표면의 Co 층이나 이 곳으로 이동한 Nb는 열처리 분위기 중의 산소와 반응하여 O-rich 한 산화물을 형성하며, 이렇게 표면에 형성된 Nb 산화물은 내부의 Co 층이 더 이상 산화되는 것을 방지하는 역할을 한다. Co는 산화물 위에서 부착특성이 좋지 못하기 때문에 높은 온도에서는 막이 응집되는 현상이 일어난다. 700°C에서부터 표면이 거칠어지기 시작하여 800°C부터 본격적으로 막의 응집이 일어난 것은 Nb가 대부분 표면으로 확산하여 이동함으로써 SiO₂ 기판과 Co 층이 바로 접하게 되기 때문으로 생각된다. 이렇게 막의 응집이 일어남으로써 층의 연속성이 파괴되어 면저항이 급격히 상승하게 된다.

감사의 글

본 연구는 (주) 삼성전자의 연구비 지원으로 이루어 졌으며, 이에 감사드립니다.

참 고 문 헌

1. C.K. Lau, Y.C. Yee, D.B. Scott, J.M. Bridges, S.M. Perma, and R.D. Davis, IEDM Tech. Dig., 714

- (1982)
2. M.Y. Tsai, F.M. d'Heurle, C.S. Pettersson, and R.W. Johnson, *J. Appl. Phys.* **52**(8), 5350 (1981)
 3. K.K. Ng and W.T. Lynch, *IEEE Electron Devices*, **ED-34**, 503 (1987)
 4. J.B. Lasky, J.S. Nakos, O.J. Kain, and P.J. Geiss, *IEEE Trans. Electron Devices*, **38**, 262 (1991)
 5. S.J. Hillenius, H.I. Cong, J. Lebowitz, J.M. Andrews, R.L. Field, L. Manchanda, W.S. Lindenberger, D.M. Boulton, and W.T. Lynch, *Abs. 132*, *The Electrochem. Soc. Ext. Abs. vol. 89-1*, 184 (1989)
 6. M. El-Diwanly, J. Borland, J. Chen, S. Hu, P.V. Wijnen, C. Vorst, V. Akylas, M. Brassington, and R. Razuok, *IEDM Tech. Dig.*, 245 (1989)
 7. M.L.A. Dass, D.B. Fraser, and C.S. Wei, *Appl. Phys. Lett.* **58**(12), 1308 (1991)
 8. Jeong Soo Byun, Ph. D. Thesis, 서울대학교 무기재료 공학과, (1993)
 9. A.E. Morgan, E.K. Broadbent, K.N. Ritz, D.K. Sadana and B.J. Burow, *J. Appl. Phys.* **64**, 344 (1988)
 10. N.S. Parekh, H. Roede, A.A. Bos, A.G.M. Jonkers and R.D.J. Verhaar, *IEEE Trans. Elec. Dev.* **ED-38**, 88 (1991)
 11. C.Y. Ting, M. Wittmer, S.S. Iyer and S. B. Brodsky, *J. Electrochem. Soc.* **131**, 2934 (1984)
 12. G.J.P. Krooshof, F.H.P.M. Habraken, W.F. van der Weg, L. Van den hove, K. Maex and R. F. De Keersmaecker, *J. Appl. Phys.* **63**, 5110 (1988)
 13. J. Donnelly, N. Bryn, R. Pantel, and P. Normandon, *Mater. Res. Soc. Symp. Proc.* **260**, 329 (1992)
 14. L. Van den hove, Ph. D. Thesis, University of Leuven, Belgium (1988)
 15. L. Gmelin, in *Handbook of Inorganic Chemistry*, Cobalt, *Chemie Vol. A*, 233 (Weinheim, Germany, 1961)
 16. C. Lee, Inha Univ., internal report (1997)
 17. S.Q. Wang and J.W. Mayer, *J. App. Phys.* **67**(6), 2432 (1990).
 18. Z.L. Zhang, Z.G. Xiao, and G.W. Tu, *Thin Solid Films* **286**, 295 (1996)
 19. J.P.W.B. Duchateau, A.E.T. Kuiper, M.F.C. Willemsen, A. Torrisi, and G. J. van der Kolk, *J. Vac. Sci. Technol. B* **9**(3), 1503 (1991)