

순방향 DS-CDMA시스템에서 Multi-rate 기술을 이용한 협대역 재머 억제 여파기

정회원 김 동 구*, 박 형 일**

Polyphase Jammer Suppression on DS-CDMA Forward Link Using Multi-rate Techniques

Dongku Kim*, Hyoung Il Park** *Regular Members*

요 약

본 논문에서는 협대역 신호가 CDMA(Code Division Multiple Access)시스템과 동일한 주파수대역을 공유하는 할 때, 협대역 신호를 억제하여 CDMA시스템 성능을 향상시키는 방식에 대해서 연구하였다. 협대역 재머 신호를 억제 하기 위해서 Multirate 기술을 이용한 polyphase 여파기를 제안하였으며, 현 IS-95의 47탭의 FIR 여파기와 함께 ASIC으로 구현하기 용이하여 순방향 채널에서 재머를 억제하는 방법으로 적합하였다. 재머 억제는 polyphase 여 파기를 사용하여 2단계로 총 64개의 채널로 수신신호를 분리하여 각 부채널의 수신전력을 측정한 후 재머가 존재 하는 대역을 결정하고 결정된 부채널을 억제하여 BER을 향상시켰다. 선형측정 여파기를 사용한 결과[1]보다는 최 대 0.8dB 정도가 성능저하가 있었으나, 부채널 수를 증가시켜 보다 섬세한 부채널 억제방식을 쓰면 보다 성능이 향상될 수 있고, 순방향 채널에서 재머 억제 방식으로 채택하면, 역방향에 대해서, 재머 억제 후 저하된 성능을 보 상하기 위한 기술이 수월하다.

ABSTRACT

Polyphase filtering techniques is used to suppress the narrowband jammer signal such as USDC TDMA overlaying the band occupied by DS-CDMA system. In the proposed jammer suppression, the received signal is separated into 64 subchannels in two stages by polyphase filtering and the location of the narrowband jammer signal is determined by measuring each subchannel power and the contaminated subchannels are simply blocked. The E_b/N_0 improvement of the CDMA system from jammer suppression was outstanding. The E_b/N_0 degradation in comparison with a performance of no jammer is around 0.8dB in the worst case. The results are also compared with those of linear prediction jammer suppression. The implementation of the polyphase jammer suppression requires great

* 연세대학교 공과대학 기계·전자공학부

** 삼성전자

論文番號 : 97405-1104

接受日字 : 1997年 11月 4日

amount of data processing and computation compared to linear prediction filter[1]. Thus it is more appropriate to implement with a ASIC rather than with several DSPs for user terminals of forward link.

I. 서 론

이동통신에 적합한 주파수대역이 통신방식 및 서비스의 다양화와 사용자수의 급속한 증가에 의해서 점차 점유됨에 따라 새로운 광대역 멀티미디어 통신서비스를 위해 사용할 수 있는 잔여 주파수대역이 부족하게 되었다. 따라서 차세대 이동통신은 보다 높은 주파수대역을 찾고 있다. 본 논문에서는 무선 LAN과 같은 협대역 시스템이 직접 시퀀스 확산대역(CDMA) 시스템과 주파수대역을 공유하는 경우와 IS-54 TDMA 신호와 같은 협대역 신호가 CDMA 시스템과 동일주파수대역을 쓰는 경우에, 직접 시퀀스 대역확산 (CDMA) 시스템의 성능분석 및 성능 향상을 위한 polyphase 재머 억제 방식에 대해서 연구하였다.

CDMA 시스템은 종래의 협대역 시스템보다 재밍과 다중경로 페이딩에 강하며, 정보의 비밀성이 보장되고, 보다 큰 시스템 용량을 제공할 수 있다. 협대역 신호란 DS-SS의 확산 대역폭보다 좁은 대역폭을 갖는 신호를 의미한다. 수행이득(processing gain)은 확산 대역폭 대 기저 대역폭의 비율로 DS-SS 시스템의 재밍 신호 및 다중경로 페이딩에 강한 정도의 척도로 쓰인다. 역확산된 협대역 재밍신호의 전력은 수행이득만큼 감소된다. 그러나 재머 신호의 전력의 크기가 수행이득에 의해 감소된 후에도 시스템 BER이 무시할 수 없을 정도로 큰 경우에는 역확산되기 전에 재머 신호에 대한 추가적인 억제가 필요하며 이에 대한 많은 연구가 되어왔다[1][2][3][4]. 협대역 재머의 억제방법으로는 크게 2가지가 있다. 첫째는 재머를 시간영역에서 선형 또는 비선형 방식으로 추정하는 여파기를 이용하여 억제하는 방법이고, 둘째는 주파수영역에서 재머를 억제하는 방법[3][5][6]이다. 선형추정여파기(linear prediction filter)를 사용하는 방법은 재머가 확산 대역폭보다 협대역이라는 특성을 이용하여 과거에 수신된 신호로부터 현재의 재머 신호값을 추정하여 다시 수신신호에서 추정된 재머값을 빼서 원하는 신호성분만을 얻는 방식이다. 주파수영역에서 재머 억제는 수신신호를 SAW (surface acoustic wave)여파기를 사용하여 envelope detector와 임계값

에 의해 재머 대역을 아날로그 여파기를 통해 제한하는 방식이다. 이 방법은 디지털방식으로 구현할 수 있으나 전송속도가 높아질 경우 빠른 신호처리에 따른 계산량의 증가로 DSP로 구현하기가 힘들다.

본 논문에서는 재머 억제 과정에서 요구되는 계산량을 보다 효율적으로 분산 처리하기 위해 Multi-rate를 이용하는 polyphase 여파기[7][8]를 사용하여 수신신호를 다수의 부채널로 분리 및 합성하는 과정을 이용한 재머 억제 방식을 연구하였다. Multirate 신호처리기술을 이용한 polyphase 여파기는 계산량의 감소와 요구되는 메모리를 줄일 수 있는 장점이 있다. Polyphase여파기를 사용하여 모든 계산을 낮은 데이터율에서 행하여 처리의 속도를 늦출 수 있고 분리된 각 부채널간에 계산을 공유할 수 있기 때문에 계산의 효율성을 높인다. 추정 여파기방식에 비해서 여파기의 탭상수를 적응시킬 필요가 없으며, 재머 억제하는 방식이 간단하나, 여전히 많은 계산량이 필요하여 DSP를 이용한 구현보다는 ASIC으로 집적되어 구현하기에 적합하고 따라서 역방향 채널보다는 순방향채널모뎀에 적합한 방식이다.

본 논문의 구성은 다음과 같다. 제 2장에서는 페이딩 채널모델 및 재머모델을 제시한다. 3장에서는 DS-SS 순방향 링크의 시스템구성도에 대해서 설명한다. 4장에서는 Polyphase 여파기를 도입하고 5장에서는 재머 억제방식에 대해서 제안한다. 6장에서는 여러 통신채널에서 재머가 있는 경우와 재머를 억제한 후의 CDMA 시스템의 BER을 시뮬레이션을 통해 결과를 제시한다. 7장에서는 본 논문을 요약하고 결론을 맺는다.

II. 페이딩 채널 및 재머모델

1. 페이딩 채널 모델

본 논문의 시뮬레이션을 위해서 AWGN (additive white Gaussian noise) 채널과, 주파수 비선택적 페이딩 채널 및 2개의 다중경로를 갖고있는 주파수 선택적 페이딩 채널 모델을 사용하였다.

주파수 비선택적 페이딩 채널 모델의 Doppler 스

펙트럼은 식(1)과 같이 표시되며, European Telecommunication Standard에서는 CLASSIC이라는 용어로 정의되어있다.

$$P(f) = \begin{cases} \frac{1}{\pi} \frac{1}{\sqrt{(V/\lambda)^2 - f^2}} & , |f| < \frac{V}{\lambda} \\ 0 & , \text{otherwise} \end{cases} \quad (1)$$

여기서 V는 이동국의 속도이고, λ는 반송파주파수의 파장이다. 2개의 다중경로를 갖는 주파수 비선형적 페이딩 채널 모델은 표 1과 같다.

표 1. 2개의 다중경로 페이딩채널 모델

다중경로 번호	지연침의 갯수	지연시간 (μs)	상대전력 (dB)	절대전력 (dB)	도플러 스펙트럼
1	0	0	0	0.5	CLASSIC
2	25	20.325	0	0.5	CLASSIC

그림 1은 2개의 다중경로 페이딩 채널모델의 구성도이다. n(t)는 AWGN이고 τ_k은 k번째 경로의 시간 지연변수이고 h_k(t)는 k번째 경로의 복소 페이딩 과정이다. 송신신호의 전력이 1이라고 가정하는 경우, a_k²은 k번째 경로로부터 수신된 신호의 평균출력이다. 본 논문에서는 표 1과 같이 τ₁은 0이고, τ₂는 25 chip에 해당되는 지연시간을 적용했다. h₁(t)와 h₂(t)는 통계적으로 독립적인 복소수 가우시안 랜덤과정이고 각 과정의 doppler 스펙트럼은 식(1)에 따른다.

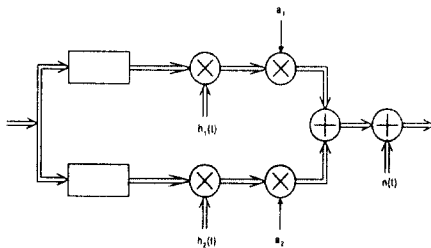


그림 1. 2개의 다중경로페이딩채널

2. 재머 모델

CDMA 주파수 대역에서 측정된 여러 의사잡음(sp-

urious noise)들이 나타났다가 사라지고 다시 나타나는 실험적인 특성을 고려하여 TDMA 신호를 재머 신호로 사용하였고 특별히 TIA 복미 TDMA 디지털 셀룰라(USDC) 신호를 사용하였다. USDC 신호는 48.8Kbps, 24.8K symbol/sec 및 SRC(square root raised cosine, roll-off factor=0.35) 여파된 DQPSK신호이며 20msec(한 프레임) 동안 1/3의 duty factor를 갖고 있다. 재머신호는 아래와 같이 표시된다.

$$J(t) = \sqrt{\frac{2E_J}{T_J}} [I_J(t) \cos \omega_J t + Q_J(t) \sin \omega_J t] \quad (2)$$

여기서 E_J는 재머의 평균 에너지, T_J는 재머의 심볼 구간, I_J와 Q_J는 재머의 동위상과 직교위상 성분이고 ω_J는 재머의 반송파 주파수이다. J(t)는 각 20msec 프레임에서 1/3의 duty factor를 갖는다. 재머의 I-Q신호는 CDMA 정보 신호와 통계적으로 독립적이다.

III. 시스템 구성도

본 논문의 DS-CDMA 순방향 시스템은 IS-95의 사양을 기초로 하여 구성하였다. 디지털화된 음성정보는 2.4Kbps에서 최대 9.6Kbps로 전송된다. 본 논문에서는 최대값인 9.6kbps로 전송되는 경우만을 가정하였다. 한 프레임(20msec)동안의 정보비트는 1/2 코드의 김쌘부호화되고 인터리빙된다. 인터리버의 출력은 Walsh 코드와 곱해지며, QPSK 확산 시퀀스와 곱해져 확산되며, 확산된 신호는 47 탭의 pulseshaping 여파기를 통과한 후 무선통신채널을 통해 전송된다. 그림 2는 송신단의 구성도이다.

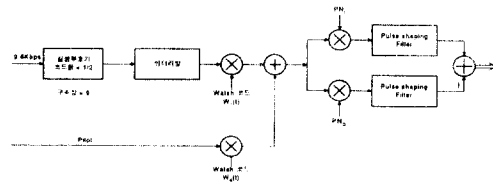


그림 2. 송신단 구성도

그림 3은 Rake 수신기를 이용한 복조기의 시스템 구성도이다. 여기서 다중경로 페이딩 채널을 통해 수신된

신호는 먼저 칩 파형에 정합된 여파기를 통한다. 여파기의 출력에서 polyphase 재머 억제 여파기를 이용해 재머를 억제한다. Polyphase 여파기 출력은 3개의 복조기로 구성되어있는 Rake 수신기를 통해 최대비 결합(maximal-ratio combining)되고 Viterbi 복호기를 통해 오류가 정정되어 최종적으로 정보비트가 검출된다.

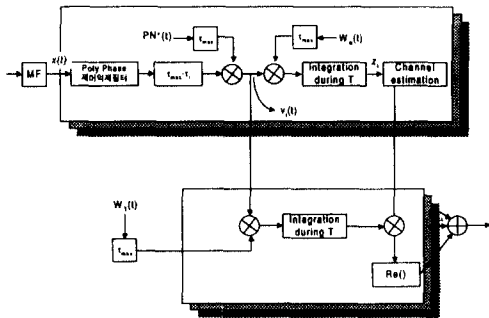


그림 3. 수신기 구성도

$PN^*(t) \equiv [PN_I(t) + jPN_Q(t)]^*$ 는 기저국 송신단에서 사용된 PN 코드의 켈레 복소 코드이고, $PN_I(t)$ 는 동위상(Inphase) 채널의 확산신호이고, $PN_Q(t)$ 는 직교(Quadrature) 채널의 확산신호이다. $W_0(t)$ 와 $W_1(t)$ 는 각각 파일럿 신호를 위한 Walsh코드와 정보전송을 위한 Walsh 코드이다. 적분기의 적분구간인 T 는 한 채널 비트에 해당되는 시간이며 $\tau_i (i = 0, 1, 2)$ 는 다중 경로를 거쳐 수신된 신호들의 지연시간이며, τ_{max} 는 지연 시간값 중에서 최대값을 나타낸다. 칩 정합 여파되고 polyphase 재머 억제 여파기의 출력은 $\tau_{max} - \tau_i$ 만큼 지연을 시킨다. 이 신호를 $PN^*(n - \tau_{max})$ 으로 역확산하여 이를 $v_i(n)$ 로 표시한다. 파일럿 신호는 $v_i(t)$ 와 $W_0(n - \tau_{max})$ 을 곱하여 채널 비트 시간동안 적분해서 얻어지며 이 값을 z_i 로 표시한다. z_i 를 사용하여 채널의 위상과 수신 신호의 레벨을 추정할 수 있다. 본 연구에서는 이상적인 채널추정과 동기를 가설하여, 채널추정 및 동기오류는 없다고 가정하였다.

IV. Polyphase 재머 억제 여파기

대역폭이 B인 광대역 CDMA 신호의 complex envelop을 $x(n)$ 으로 표시한다. $h(n)$ 과 $f(n)$ 은 기저대역 대역폭이 B/K인 이상적인 기저대역 통과 여파기라고 가정한다. 그림 4는 $x(n)$ 을 K개의 부채널로 분해하고 다시 합성하는 구성도이다.

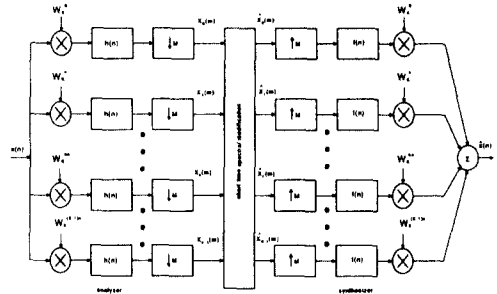
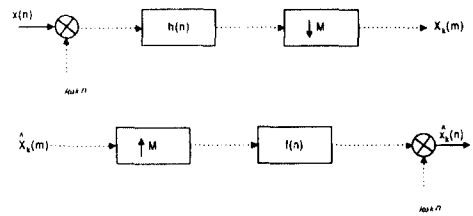
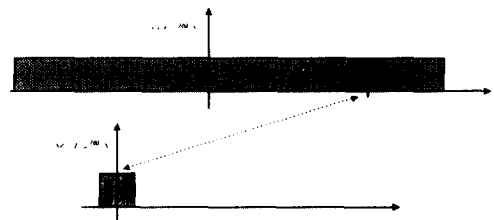


그림 4. DFT 필터뱅크를 이용한 부채널분해 및 합성 구성도

그림 5는 $x(n)$ 의 k번째 부채널을 표시하고 있다. 입력신호 $x(n)$ 에 $e^{-jw_k n}$ 을 곱하여 $x(n)$ 의 스펙트럼이 왼쪽으로 w_k 만큼 천이된다. w_k 는 각부채널의 중심주파수로 식(3)과 같이 표시된다.



(a) 부채널 분해기 및 합성기



(b) 광대역 스펙트럼과 부채널 스펙트럼

그림 5. 부채널

$$w_k = 2\pi \frac{k}{K}, \quad k = 0, 1, 2, \dots, K-1 \quad (3)$$

이 신호에 대해 이상적인 기저대역 여파기 $h(n)$ 의 출력은 k 번째 채널신호이고, 이 신호를

$X_k(m)$ 라고 표시하면, 이는 기저대역의 협대역 신호가 되므로 Nyquist 율까지 샘플링 율을 낮출 수 있다. M 배만큼 낮아진 샘플링율(Down-sampling)에 대해, 분해기 출력신호인 $X_k(m)$ 은 식 (4)와 같이 표시된다.

$$X_k(m) = \sum_{n=-\infty}^{\infty} h(mM-n)x(n)W_K^{-kn}, \quad k = 0, 1, \dots, K-1 \quad (4)$$

여기서 $W_K = e^{\frac{j2\pi}{K}}$ 이고, K 는 부채널의 개수이다. $X_k(m)$ 으로 부터, 원래의 k 번째 부채널의 원래의 신호를 재생할 수 있다. $x(n)$ 의 k 번째의 부채널의 complex envelop를 $\hat{X}_k(m)$ 으로 표시하고 이를 M 배로 샘플링율을 증가시키고 나서, 이상적인 기저대역여파기인 $f(n)$ 으로 여파한 후 $e^{jw_k n}$ 을 곱하여 k 번째 부채널의 대역으로 천이시킨다. 재생된 $x(n)$ 의 k 번째 부채널 신호를 $\hat{x}_k(n)$ 로 표시하면 합성기의 k 번째 부채널의 출력신호는 식 (5)로 표시된다.

$$\hat{x}_k(n) = W_K^{kn} \sum_{m=-\infty}^{\infty} \hat{X}_k(m)f(n-mM), \quad k = 0, 1, \dots, K-1 \quad (5)$$

분해기와 합성기의 출력식인 식(2)와 식(4)는 식(6)과 (7)로 다시 표시할 수 있다.

$$X_k(m) = W_K^{-kmM} \sum_{n=-\infty}^{\infty} [h(mM-n)W_K^{k(mM-n)}]x(n), \quad k = 0, 1, \dots, K-1 \quad (6)$$

$$\hat{x}_k(n) = \sum_{m=-\infty}^{\infty} [\hat{X}_k(m)W_K^{kmM}][f(n-mM)W_K^{k(n-mM)}], \quad k = 0, 1, \dots, K-1 \quad (7)$$

식 (8)과 같이 기저대역 여파기인 $h(n)$ 와 중심 주파수인 $w_k = 2\pi \frac{k}{K}$ 을 사용하여, 각 부채널의 복소

대역통과 여파기의 임펄스 응답인 $h_k(n)$ 은 식 (8)로 표시한다.

$$h_k(n) = h(n)W_K^{kn} = h(n)e^{j2\pi k \frac{n}{K}} \quad (8)$$

식(6)은 분해기에서 일어나는 과정으로, 대역 통과된 신호가 $1/M$ 배 만큼 샘플링율이 낮아진후에 W_K^{-kmM} 의 해 주파수의 천이가 이루어짐을 설명하고있다. 식 (7)은 합성기에서 일어나는 과정으로 먼저 낮은 샘플링 율에서 동작하는 변조 신호를 원래의 중심 주파수로 옮기고 interpolation에 의해 원래의 높은 데이터율로 만든 다음 $f_k(n)$ 여파기를 통과하여 interpolation으로 인한 harmonic image성분을 제거하게 되면, 원래의 신호를 복원함을 설명하고있다. 특히, $K=M$ 인 경우 식 (6)과 식(7)은 식 (9)와 (10)과 같이 간략화 된다.

$$X_k(m) = \sum_{n=-\infty}^{\infty} h_k(mM-n)x(n)|_{M=K}, \quad k = 0, 1, \dots, K-1 \quad (9)$$

$$\hat{x}_k(n) = \sum_{m=-\infty}^{\infty} \hat{X}_k f_k(n-mM)|_{M=K}, \quad k = 0, 1, \dots, K-1 \quad (10)$$

분해기와 합성기를 식(9)와 (10)을 직접 이용하여 구현하면, 대역 확산된 신호율에 따라 동작되는 부채널 여파과정의 필요하여 요구되는 계산량이 매우 증가하고 지연시간이 커진다. 본 논문에서는 이러한 단점을 극복하기 위해 각 대역의 신호 처리를 모든 부채널에 공유함으로써 계산의 효율성을 높일 수 있도록 polyphase 여파기 구조를 사용했다. k 번째 부채널의 복소 대역여파기의 ρ 번째의 polyphase 여파기의 단위 샘플응답을 $\bar{p}_{\rho,k}(m)$ 로 표시하고 식(11)과 같이 정의하였다.

$$\bar{p}_{\rho,k}(m) = h_k(mM-\rho), \quad \rho = 0, 1, \dots, M-1 \quad (11)$$

각 polyphase여파기의 입력 신호를 $x_\rho(m)$ 로 표시하고 식(12)와 같이 정의하였다.

$$x_\rho(m) = x(mM + \rho), \quad (12)$$

$$\rho = 0, 1, \dots, M-1$$

만일 $K=M$ 이면, 식(11)에 식(8)을 대입하면 식(11)은 식(13)와 같이 표시된다.

$$\begin{aligned} \bar{p}_{\rho,k}(m) &= h(mM - \rho) W_M^{k(mM - \rho)} \\ &= h(mM - \rho) W_M^{-k\rho} \end{aligned} \quad (13)$$

식(13)을 변수 분리하여 k 에 대한 항과 k 와 무관한 항으로 분리시키면 식 (13)은 식 (14)와 같이 표시된다.

$$\begin{aligned} \bar{p}_{\rho,k}(m) &= \bar{p}_\rho(m) W_M^{-k\rho}, \\ \bar{p}_\rho(m) &= h(mM - \rho) \end{aligned} \quad (14)$$

$$\rho, k = 0, 1, \dots, M-1$$

여기서 $\bar{p}_\rho(m)$ 은 여파기 $h(n)$ 의 ρ 번째 polyphase 여파기이고, m 만의 함수이다. $W_M^{-k\rho}$ 는 polyphase 여파기 번호 ρ 와 부 채널번호 k 의 함수이다. 식(9)는 polyphase 여파기 식(11)과 각 여파기 입력신호 식(12)를 대입하여 식(15)로 표시된다.

$$X_k(m) = \sum_{\rho=0}^{M-1} \bar{p}_{\rho,k}(m) * x_\rho(m) \quad (15)$$

식 (15)에서 polyphase 여파기는 원래의 여파기의 계수를 $1/M$ 배 데시메이션하여 구성한 여파기이므로 $X_k(m)$ 는 각 polyphase 여파기들의 출력의 합이 된다. 식 (15)에 식 (14)를 대입하면 식 (16)을 얻는다.

$$X_k(m) = \sum_{\rho=0}^{M-1} W_M^{-k\rho} [\bar{p}_\rho(m) * x_\rho(m)] \quad (16)$$

비슷한 방법으로, 합성기 여파기의 polyphase 여파기를 $q_\rho(n)$ 으로 표시하면 합성기의 출력은 식 (17)로 표시된다.

$$\begin{aligned} \hat{x}_\rho(n) &= \frac{1}{M} \sum_{k=0}^{M-1} \sum_{m=-\infty}^{\infty} \hat{X}_k(m) q_\rho(n-m) W_M^{k\rho} \\ &= \sum_{m=-\infty}^{\infty} q_\rho(n-m) \left\{ \frac{1}{M} \sum_{k=0}^{M-1} \hat{X}_k(m) W_M^{k\rho} \right\} \end{aligned} \quad (17)$$

식 (16)에서 $X_k(m)$ 은 DFT의 형태를 취하고 있으며, $\bar{p}_\rho(m) * x_\rho(m)$ 은 부채널 번호 k 에는 독립적인 값을 갖는다. 따라서 polyphase 여파기 $\bar{p}_\rho(m)$ 를 포함하는 계산이 모든 채널에 의해 공유되어 계산량을 $1/M$ 으로 줄일 수 있다. 또 FFT와 같은 보다 효율적인 알고리즘을 사용하면 $M \log_2 M$ 의 효율성을 얻을 수 있으며 M 이 클수록 그 효율성이 크다. 그림 6은 식 (16)과 (17)에 표시된 부채널의 분해기와 합성기의 구성도이다.

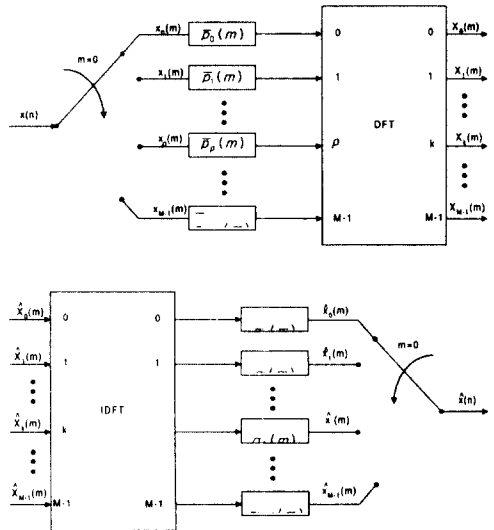


그림 6. 분해기와 합성기의 구성도

V. 협대역 재머 억제 방법 및 시뮬레이션 과정

DS-CDMA에서 협대역 재머의 수신전력은 역확산된 후에 수행이득에 해당하는 만큼의 전력이 감소하게 되어 특별히 재머 억제과정이 없더라도 협대역 재머에 강한 특성을 갖고 있다. 그러나 재머의 신호 전력이 수행 이득으로 부터 얻는 보상 한계를 넘어 여전히 BER를 현저하게 저하시키면 역확산되기 전에 재머신호에 대한 추가적인 억제가 필요하게 된다.

수신신호는 대역 확산된 신호와 열잡음 및 재머신호로 구성되어있다. 이중에서 대역 확산된 신호와 열잡음의 수신기 정합 필터 출력은 백색잡음으로 가정할 수 있다. 반면 재머는 협대역 신호이므로 칩시간

간격의 샘플들의 상관관계가 존재하므로 과거값에서 미래값을 추정할 수가 있는 특성을 이용해 과거 수신 샘플들에서 현재의 재머값을 추정하여 다시 수신신호에서 추정된 재머값을 빼고 나면 대역확산 신호와 열 잡음만이 남게된다. 이러한 과정을 통해 다중경로 페이딩 채널에서 각 차량속도에 따라 DS-CDMA 시스템의 협대역 재머에 대한 성능저하와 2개 이하의 DSP로 구현될 수 있는 알고리즘중에서 최적의 방식이 연구되었다[1].

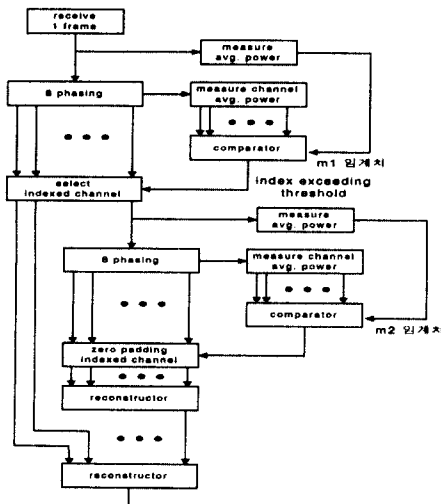


그림 7. 재머 억제 알고리즘

반면, 본 논문에서는 수신신호를 polyphase 여파기를 사용하여 수신신호의 대역을 여러 개의 부채널 대역으로 나눈 후 각 채널의 전력을 측정하고 임계값을 결정하여 재머 억제 대역을 결정하였다. 재머 억제는 Polyphase 여파기로 구현된 분해기 합성기 및 제한기로 구성된다. 수신 신호를 2단계에 걸쳐 총 64개의 대역으로 분리하였다. 그림 7은 재머 신호의 억제를 위한 과정이 수행되는 알고리즘이다. 재머 억제 과정은 한 프레임 단위 (20msec) 마다 수행되도록 하였다. 먼저 한 프레임을 수신한 후 평균 전력을 측정한다. 측정된 전력은 원하는 신호 성분(S)과 다른 이동국으로 전송되는 신호(N) 및 재머 신호(J)들로 구성되어 있다. 파일럿 채널을 이용해서 $\frac{S}{J+N}$ 의 추정값을 구하였다. 파일럿채널을 이용해서 신호평균전력을

측정하고, 측정된 전력에 $m1$ 배하여 1단계 임계값으로 사용한다. 여기서 $m1$ 은 정보신호전력(traffic power)대 pilot전력의 비에 $1/8$ 배된 상수이다. 다중접속간섭량이 무시할 수 없을 정도로 존재하는 경우 $m1$ 의 값은 수정되어야 한다. 1단계에서 각 부채널의 신호전력이 1단계 임계값보다 크면 재머가 있는 채널로 결정한다. 한 프레임은 8개의 polyphase 여파기와 IDFT box를 거쳐 8개의 채널로 구분되며, 이때 각 채널의 평균 전력을 측정하여 임계값보다 큰 전력을 갖는 하나의 채널을 선택하였다. 이때 선택되지 않은 나머지 채널들은 재머가 없다고 판단되는 대역이므로 합성기에서 대기하게 된다. 선택된 부채널의 평균전력을 측정하여 $1/8$ 배 한 값을 제2단계의 임계값으로 결정한다. 이와 동시에 각 부 채널은 다시 8개의 채널로 구분되며, 각 채널의 평균전력을 측정하여 임계값보다 큰 전력을 갖는 채널을 최대 2개까지 선택한다. 억제하는 부채널의 수를 제한함으로써 재머 억제에 의한 신호 에너지의 손실도를 제한할 수 있다. 선택된 채널은 재머가 존재하는 대역으로 결정되며 합성기에서 결합되지 않도록 하였다. 먼저 8개의 부채널 신호를 준비한다. 최종 재결합기에서는 제1단계에서 선택되지 않은 채널의 신호가 대기하고 있으며, 제2단계에서 억제된 채널의 신호와 함께 재결합하여, 한 프레임에 대한 재머 억제가 종료된다.

이와 같이 2단계에 걸쳐 억제를 하면 64개의 대역을 모두 감시하지 않고 재머 신호가 존재한다고 사료되는 대역만을 선택하여 억제하기 때문에 계산량 및 시간을 줄일 수 있는 장점이 있다. 그림 9는 억제과정에 대한 주파수 대역에서의 개념을 나타낸다. 재머의 전력성분의 대부분이 한 부채널안에 모두 존재하면 한 개의 부채널만을 억제하면되나 만일 재머 전력이 두 개의 부채널에 존재하는 위치에 있으면 두 개의 부채널을 억제하게되므로 재머위치에 따른 성능차이가 있게된다.

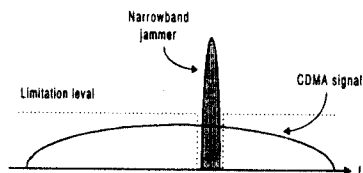


그림 8. 재머스펙트럼과 재머 억제 여파 과정

DFT 필터뱅크는 분해기와 합성기로 구성되어있어 분해기 여파기와 합성기의 여파기가 콘볼루션된 여파기가 수신신호에 영향을 주게된다. 이러한 여파기의 수신신호에 대한 왜곡, 즉 ISI를 줄이기 위해서 SRC (Square Root Raised Cosine)여파기를 분해기와 합성기의 여파기로 각각 사용하였으며 두 여파기가 콘볼루션되었을 때 ISI가 없는 RC(Raised Cosine)여파기가 되도록 하였다. SRC 여파기의 임펄스 응답은 식 (18)과 같다.

$$h(t) = \frac{4\beta \cos[9B + \beta]\pi t + \sin[(B - \beta)\pi t](4\beta t)^{-1}}{(\pi B^{1/2})[(4\beta t)^2 - 1]} \quad (18)$$

CDMA 시스템의 신호의 칩 지속 시간을 T_c 로 표시하고, 대역폭은 $B=1/T_c$ 로 표시한다. 이 신호를 8개의 대역으로 나누기 위해서 대역폭이 $1/8 T_c$ 인 여파기를 사용하여 하며 식 (18)에서 B 대신 $B/8$ 인 여파기를 사용했다. 제2단계에서는 제1단계로부터 얻은 신호를 다시 8개의 대역으로 나누어야 하므로, B 대신에 $B/64$ 를 대입한 여파기를 사용했다. 본 논문에선 roll-off factor인 β 를 0.35값으로 사용했다.

VI. 시뮬레이션 결과

DS-SS 순방향에서 협대역재머를 2단계 polyphase 여파기로 억제한 후의 DS-SS 시스템 BER (bit error ratio)를 AWGN 채널과 차량속도가 50Km/h인 주파수 비선형적인 채널 및 2개의 다중경로 페이딩 채널(차량속도 50Km/h)에서 시뮬레이션을 통해 구하였다. f_d 를 재머의 중심주파수라고 하면, 재머가 없는 경우와, 1개의 재머가 $f_d = \frac{1}{4T_c}$ 및 $f_d = (\frac{1}{4} + \frac{1}{64})\frac{1}{T_c}$ 의 대역에 위치한 경우, 그리고 2개의 재머가 각각 $f_d = \pm \frac{1}{4T_c}$ 의 대역에 위치한 경우에 대하여 수행하였다. 본 논문에서 사용된 polyphase 재머 억제 여파기의 대역폭은 재머의 $f_d = (\frac{1}{4} + \frac{1}{64})\frac{1}{T_c}$ 대역폭보다 넓다.

이면, 재머가 각 부채널의 polyphase 여파기의 중심 주파수에 위치하여 한 개의 부채널로 충분히 재머

억제가 가능하나, $f_d = \frac{1}{4T_c}$ 인 경우는 재머가 두 개의 부채널의 polyphase 여파기 중간에 위치하게 되어 억제 알고리즘은 두 개의 부채널에서 재머의 신호를 억제하게된다. 따라서 재머의 대역폭보다 필요없이 넓은 대역폭을 억제하게 되어 성능저하가 예상되었다. 총 재머 전력 대 신호의 전력의 비는 20 dB로 하였다.

1. AWGN 채널

그림 9는 1개의 재머가 $f_d = \frac{1}{4T_c}$ 와 $f_d = (\frac{1}{4} + \frac{1}{64})\frac{1}{T_c}$ 인 대역에 위치한 경우의 시스템의 성능이다. 10^{-3} BER을 얻기 위해서 재머가 없는 경우는 2.7 dB의 E_b/N_0 가 필요하지만, 재머를 억제하지 않았을 때는 수십 dB의 E_b/N_0 가 필요하다. 그림 10은 재머가 1개 존재할 때의 수신신호의 스펙트럼이며, 재머는 CDMA 스펙트럼에 비해 협대역이고 큰 전력 레벨을 하고 있으며 $f_d = \frac{1}{4T_c}$ 의 대역에 위치하고 있다. 그림 11은 polyphase 여파기출력의 전력스펙트럼이다. 재머를 억제한 후에 10^{-3} BER을 얻기 위해서 $f_d = (\frac{1}{4} + \frac{1}{64})\frac{1}{T_c}$ 의 경우 3.3 dB의 E_b/N_0 가 필요하고, $f_d = \frac{1}{4T_c}$ 인 경우 3.8 dB가 요구되어, 재머가 없을 때에 비해 최대 1 dB의 차이가 있었다. 그림 12는 2개의 재머가 $f_d = \pm \frac{1}{4T_c}$ 에 위치해서, 재머를 억제하기에 가장 취약한 대역에 위치한 경우로서, 10^{-3} BER을 얻기 위해서는 5 dB의 E_b/N_0 가 필요했다. 1개의 재머를 억제한 경우에 비해 약 1.2dB, 재머가 없는 경우에 비해 2.2dB 성능차이가 있었다.

표 2. 그림 기호 설명

●	: no jammer
+	: $f_d = \frac{1}{4} \frac{1}{T_c}$ 에 위치한 재머제거후
*	: $f_d = \frac{1}{4} \frac{1}{T_c} + \frac{1}{64} \frac{1}{T_c}$ 에 위치한 재머제거후
▲	: no suppression

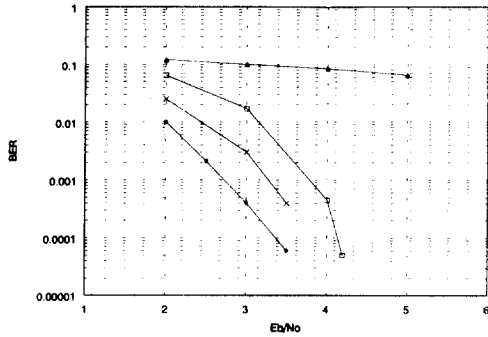


그림 9. J/S = 20dB, 단일재머

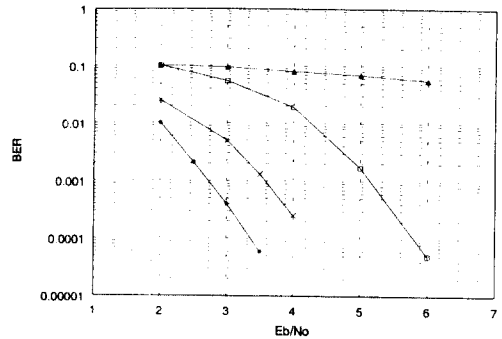


그림 12. J/S = 17dB, 2개의 재머 $f_d = \pm 1/4T_c$.

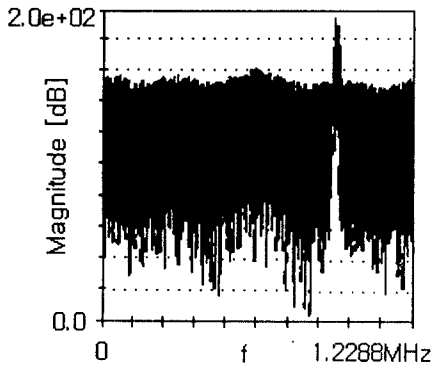


그림 10. 스펙트럼(J/S=20dB, $T_c \times f_d=0.25$, no suppression)

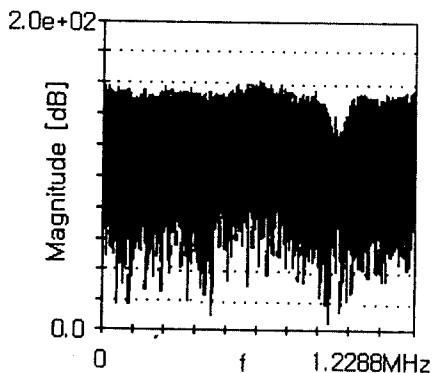


그림 11. 스펙트럼(J/S=20dB, $T_c \times f_d=0.25$, jammer suppressed)

2. 주파수 비선택적 페이딩 채널

주파수 비선택적 페이딩 채널에서 차량이 50 km/h의 속도로 이동할 때의 시스템 성능을 구하였다. 그림 13은 한 개의 재머가 $f_d = (\frac{1}{4} + \frac{1}{64}) \frac{1}{T_c}$ 또는 $f_d = \frac{1}{4T_c}$ 대역에 위치한 경우의 시스템 성능이다.

재머가 없는 경우 10^{-3} BER을 얻기 위해서 13 dB의 E_b/N_0 가 필요했다. 재머를 억제한 후에는 재머의 위치에 따라서 13.7 dB와 14.3 dB의 E_b/N_0 가 필요했으며, 재머가 없는 경우에 비해 약 최대 1.3dB의 성능저하가 있었으나, 재머를 억제하지 않는 경우에 비해서는 월등한 성능향상을 보였다. 그림 14는 두 개의 재머가 $T_c \times f_d = \pm 0.25$ 에 위치한 경우로, 10^{-3} BER을 얻기 위해서 15.4dB의 E_b/N_0 가 필요했고 재머가 없는 경우에 비해 2.4dB의 성능차이가 있었다.

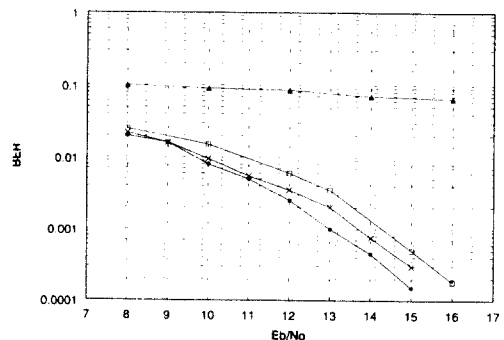


그림 13. 단일재머, J/S = 20dB

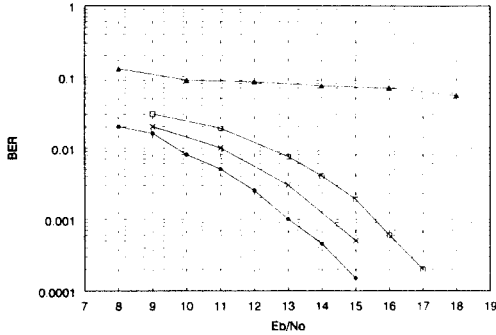


그림 14. 2개의 재머, 재머당 J/S = 17dB

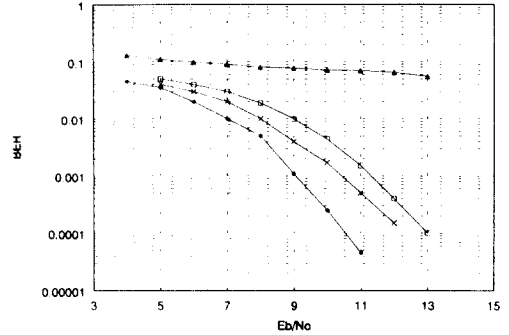


그림 16. 2개의 다중경로 페이딩채널, 2개의 재머, 재머당 J/S = 17dB

3. 2개의 다중경로 페이딩채널

차량속도가 50Km/h에서 2개의 다중 경로를 갖고 있는 페이딩 채널에서 재머 억제 후 시스템 성능을 연구하였다. 두 개의 경로가 같은 전력을 갖고 두 경로간의 지연시간차이는 25 칩이다. 그림 15에서 재머가 없는 경우에 10^{-3} 을 얻기 위하여 9.2 dB가 필요했고, 하나의 재머가 $f_d = (\frac{1}{4} + \frac{1}{64}) \frac{1}{T_c}$ 또는 $f_d = \frac{1}{4T_c}$ 에 위치한 경우, E_b/N_0 가 10 dB와 10.5dB로 재머가 없는 경우에 비하면 1.3dB의 차이가 생겼다. 그림 16에서 재머의 수를 2개로 하여 성능을 연구한 결과 10^{-3} BER을 얻기 위해서 11.2dB가 필요했다. 재머가 없는 경우에 비해서 최대 2 dB의 차이가 나타났고 1개의 재머를 억제한 경우와 비교하면 약 0.7 dB의 차이가 나타났다.

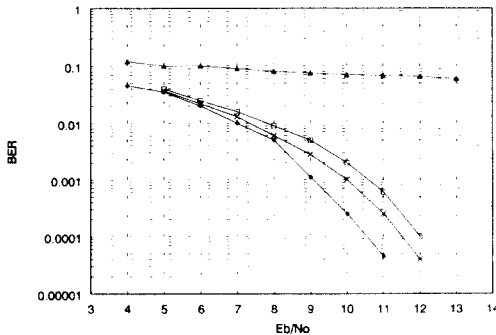


그림 15. 2개의 다중 경로 페이딩 채널, 단일재머, J/S=20dB

4. 선형 추정 재머 억제 여파기와의 비교

DSP로 구현 할 수 있는 Levinson Durbin 알고리즘을 사용하여 20 msec 마다 선형 추정여파기 계수를 적용시켜 재머를 억제하는 경우에는 AWGN 채널에서 한 재머에 대해 약 0.2 dB[1]의 성능차이가 있었던 반면, 본 논문에서 사용된 방식과 비교하면, 재머의 위치에 따라 차이가 있으나 0.5에서 1 dB의 성능차이가 있었다. 페이딩 채널의 경우 본 논문에서는 순방향 채널을 가설하였고, 논문[1]에서는 역방향 채널을 가설을 하였기 때문에 결과 비교가 어려웠다. 그러나, 재머가 없는 경우의 성능에 비해 재머를 제거한 후의 성능저하는 polyphase 여파기가 수신신호를 보다 많은 부채널로 나누어 보다 섬세하게 부채널을 억제함으로써, 향상시킬 수 있을 것이며 이에 대한 연구가 필요하다.

VII. 결 론

본 논문에서는 USDC TDMA 신호가 순방향 DS-SS-CDMA 시스템의 사용주파수내에 있을 때의 성능 저하를 개선하기 위해 역확산 전에 재머를 억제하는 방법으로 수신신호를 2단계에 걸쳐 64개의 부채널로 나누어 재머가 위치한 채널을 제거하는 재머 억제 여파기 과정을 연구하였고, 이때 요구되는 계산과정을 보다 효율적으로 할 수 있는 polyphase 여파기를 이용하는 방식을 제시하였다.

부채널의 수가 64인 경우, 재머의 위치에 따라 성능차이가 있으며, 재머를 억제하지 않을 때에 비해 매우 성능을 향상시켰으나 재머가 없는 경우에 비해

