

위성중계기용 Ka-Band MMIC 고출력증폭기의 설계

임 종 식, 강 성 춘, 김 재 명
한국전자통신연구원 위성통신기술연구단

I. 서 론

새로운 통신서비스에 대한 수요 증가는 전송속도와 통신용량의 확장을 위하여 보다 높은 초고주파 대역에서의 통신시스템을 필요로 하고 있다. 위성중계기 분야에서도 기존에 널리 사용되던 Ku-대역 이하의 주파수 대역이 포화상태에 이르러, 지금은 세계적으로 Ka-대역 위성중계기 기술개발이 활발히 전개되고 있다.

특히 최근 들어서 다수의 이동통신용 저궤도 위성들이 계획되거나 이미 추진되고 있는데, 이들 시스템에도 위성과 관문국(Gateway) 또는 위성과 위성간의 링크에 Ka-대역 주파수가 채택되고 있다.^[1-4]

위성중계기 송신부의 고출력증폭기(High Power Amplifiers)에는 전통적으로 높은 신뢰도와 기술적 경험이 충분히 검증된 TWTA(Traveling Wave Tube Amplifiers)가 주로 사용되었다. TWTA는 충분한 크기의 고출력을 내어줄 수 있다는 장점이 있어서 그동안 위성중계기 송신부 고출력증폭기로 많이 사용되었다.

그러나 위성중계기에 탑재되는 부품으로서의 TWTA는 상당히 많은 단점을 가지고 있는 것이 사실이다. 우선은 질량이 매우 무겁다. 위성중계기용 부품의 질량은 곧 발사비용을 좌우하는 매우 중요한 요소인데, TWTA는 자체의 질량뿐만 아니라 이를 동작시키기 위한 전원회로(EPC, Electronic Power Conditioner)의 질량이 위성중계기 전체의 질량에서 차지하는 비율이 매우 높다.

두번째의 특징적인 단점은 선형성이 매우 나쁘다는데 있다. 이는 출력포화(Output Power Saturation) 상태에서 C/I_{3rd} 비가 나빠서 통신품질을 떨어뜨리는 결과를 가져온다. 이를 개선하기 위해서 일반적으로 TWTA를 사용할 때는 출력포화상태를 일으키는 입력전력보다 몇 dB씩 낮은 입력(Input Back-Off)을 인가하여 선형증폭영역에서 동작하도록 한다.

입력전력을 포화입력보다 Back-Off시켜서 동작시키면 포화영역에서보다 C/I_{3rd} 비가 개선된 결과

를 보여줄지는 모르지만, TWTA가 충분한 전력증폭을 하지 않은 상태에서 동작하므로 TWTA가 지닌 출력특성을 충분히 살리지 못한다는 단점이 있다.

이 문제를 해결하고 TWTA의 출력전력을 충분히 확보하기 위한 방안으로 선형화기(Linearizer)를 사용하는 방법이 있기는 하다. 그러나 이것은 결과적으로 위성증계기에 탑재되는 부품(Equipment and Components)의 수를 늘려서 증계기 질량의 증가와 요구되는 DC 전원의 용량증가를 가져온다.

주로 GaAs를 중심으로 한 III-V 화합물 반도체 소자기술과 설계기술의 눈부신 발전은 TWTA의 단점을 충분히 극복하면서도 고출력증폭기의 역할을 훌륭히 수행할 수 있는 반도체형 고출력증폭기(SSPA, Solid State Power Amplifiers)의 개발을 가져왔다. TWTA를 대체할 수 있는 위성증계기용 SSPA는 비약적인 발전을 이룩하였으며, 현재 SSPA용으로 사용될 수 있는 패키지화한 단일 소자(Packaged Discrete Device)가 Ku-대역까지 개발되어 사용된 지는 오래되었다.

그러나 Ka-대역 위성증계기의 송신부 고출력증폭기로 SSPA를 탑재하기 위해서는 커다란 장애물이 있다. 패키지화한 단일소자의 사용주파수 대역이 패키지의 기생소자성분(Parasitic Elements)로 인하여 20GHz대를 넘기기가 어렵다는 것이다. 이는 비단 고출력증폭기용 증폭소자뿐만 아니라 모든 종류의 능동소자가 현실적으로 직면하는 문제이다.

또한 패키지화한 단일소자를 사용할 경우 MIC(Microwave Integrated Circuits)기술을 이용한 증폭소자의 주변회로가 상대적으로 커서 Ka-대역 위성증계기와 이에 탑재되는 부품의 소형화 및 경량화 전략에도 별로 도움이 안된다는 제한점이 있다.

위에서 설명한 TWTA의 문제점과, 20GHz대 이상에서 패키지화한 단일소자를 이용한 SSPA의 문제점을 모두 극복하면서 소형화, 경량화, 고신뢰도, 양산성(量産性), 저비용을 모두 실현할 수 있는 방법이 바로 MMIC(Monolithic Microwave

Integrated Circuits) 기술을 이용한 SSPA 개발이다.

특히 최근에 들어서 세계적으로 위성증계기의 주파수가 Ka-대역으로 급속히 옮겨가고 있는데, Ka-대역 위성증계기에 요구되는 소형화, 경량화를 만족하면서 동시에 고출력증폭을 할 수 있는 MMIC SSPA기술이 급속히 개발되고 있으며 많은 관심을 끌고 있다.^[5]

본고에서는 최근에 한국전자통신연구원 위성통신기술연구단에서 개발 추진중인 Ka-대역 위성증계기용 MMIC형 고출력증폭기 개발에 대하여 언급하고자 한다.

II. MMIC 고출력증폭기(HPA) 모듈 설계

MMIC SSPA로 위성증계기용 Ka-대역 고출력증폭기를 구현하고자 한다면 우선적으로 MMIC 고출력증폭기 모듈(High Power Amplifier Module, 이하 MMIC HPA)의 설계가 선행되어야 한다. 현실적으로 20GHz 이상의 초고주파에서 수십 또는 수 Watt급의 단일 MMIC 증폭기 모듈을 구현하기는 어렵다. 증폭소자의 출력전력 레벨(Output Power Level)과 전력이득(Power Gain)의 크기에 있어서의 제한, 그리고 열문제 때문이다. 특히 열 문제에 있어서는, MMIC의 특성상 초소형화, 초경량화된 회로의 구현은 가능하지만, 여기에서 발생하는 열을 효과적으로 아무런 문제 없이 방열한다는 것이 매우 어렵다. 더구나 Ka-대역 이상의 고주파에서 MMIC 회로의 열효율이 그렇게 높지 않다는 점을 고려하면 열문제는 더욱 심각해진다.^[6]

따라서 Ka-band MMIC SSPA를 구현하기 위해서는, 약 1 Watt 정도의 MMIC HPA를 개발하고 이것을 합성시켜 요구되는 출력을 얻는 기술이 주로 사용된다. MMIC HPA는 그 자체가 하나의 완전한 고출력증폭기의 형태를 취하는 것이 일반적이다. 그러나 MMIC HPA 하나가 갖는 출력전력 레벨의 크기가 기대만큼 크지 못하므로, 이를 여러 개 배열하고 전력결합(Power Combining)하여 요

구되는 출력 전력을 얻는 것이 좋다.

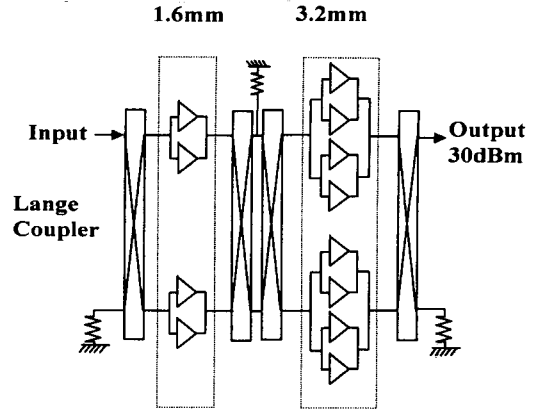
MMIC HPA를 설계하기 위해서는 우선 MMIC 고출력 증폭소자의 특성이 파악되어야 한다. 단일 증폭소자의 성능(출력전력의 크기)과 특성의 우수성 정도(선형, 비선형 등가회로의 정확성과 신뢰성)는 MMIC HPA 설계를 위하여 가장 중요한 요건이다.

고출력증폭기용 증폭소자로는 주로 GaAs FET가 많이 사용되지만, 최근에는 반도체 소자기술의 발전으로 저잡음특성이 우수한 HEMT가 고출력증폭소자로도 널리 사용된다. HEMT는 GaAs FET와 약간 다른 이종접합(Hetero Junction) 구조를 가지고 있으며, 이로 인하여 채널내 전자이동도(Electron Mobility)가 높아져서 사용가능 주파수가 높고 잡음지수 특성이 좋다.^[7] 그러나 소오스(Source)를 최단거리로 Via Hole을 통하여 접시켜 주는 공정기술이 확보됨으로써 열문제 해결을 한결 쉽게 해주어 저잡음증폭뿐만 아니라 고출력증폭용으로도 많이 사용되고 있다. 실제로 동일한 반도체 제조공정(Process)으로 동일한 Wafer 상에 MMIC 저잡음증폭기와 고출력증폭기가 동시에 구현되기도 한다.

그림 1은 본고에서 언급되는 1Watt MMIC HPA의 Schematic Diagram이다. 1Watt HPA 설계에 사용된 HEMT 소자의 Gate의 크기는 8-fingers x 0.15um x 50um(8F400)이다. 설계된 MMIC HPA는 2단 증폭기로 구성되어 있다. 제 1단은 Balanced 형태로 1600um(1.6mm) 크기의 Gate로 이루어져 있다. 제 2단도 역시 Balanced 형태인데, 고출력을 얻기 위하여 8개의 8F400을 사용한다. 제 2단의 Gate는 3200um으로 1Watt의 출력을 얻기 위하여 Lange Coupler로 합성한다. 제 1단은 제 2단을 구동하기에 충분한 전력을 가질 수 있도록 Gate의 크기가 결정되어야 하는데, 본고에서는 이를 위하여 Gate의 크기의 비를 1:2로 하였다.

Lange Coupler

입,출력 Lange Coupler는 여러 가지 역할을 한다. 가장 큰 역할은 입,출력 정합의 개선이다.



(그림 1) 1Watt MMIC High Power Amplifier (HPA) Module.

Balanced 형태의 증폭기 설계시 Lange Coupler를 사용하면 설계 단계에서 최소한 20dB의 반사계수를 보장할 수 있다. 또한 Lange Coupler를 사용함으로써 증폭기 전체의 안정도(K, Stability)를 크게 개선할 수 있다.

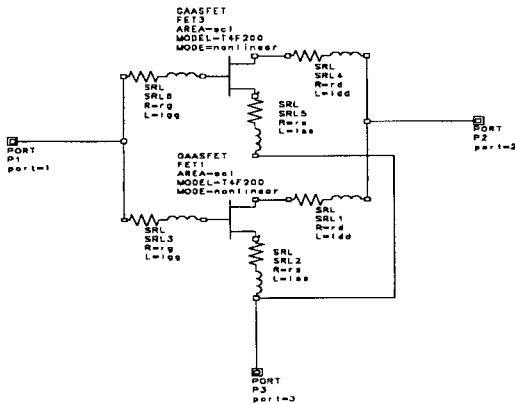
MMIC HPA를 설계하는데 있어서 Lange Coupler의 큰 역할중 하나는 단간 격리 및 정합회로 설계를 용이하게 해준다는 것이다. 그림 1의 1Watt MMIC HPA의 각 단의 입출력 정합회로는 정합과 동시에 전력 분배/합성이 이루어질 수 있도록 설계되어야 한다. 이것은 단일 HEMT 소자의 입,출력 정합회로만을 설계할 경우보다 훨씬 더 어려운 설계과정을 필요로 한다. 전력 분배/합성과 정합을 동시에 얻는 설계에서는, 1단과 2단 사이에 직접적인 단간정합회로(Interstage Matching Network)를 설계하는 것보다, 그림 1과 같이 1단과 2단 사이에 Lange Coupler를 사용하여 각 단을 완전히 격리시켜줄 수 있는 구조를 사용하는 것이 유리하다. 단간정합회로만으로는 회로자체가 갖는 반사계수 때문에 단간 격리가 불완전하다. 또한 1단의 출력측에서 2단의 입력측까지 정합과 전력분배/합성을 동시에 얻을 수 있는 단간정합회로를 설계하기는 매우 어렵다. 이에 비하여 Lange Coupler를 사용하면 단간 격리, 정합, 전력 분배/합성을 동시에 얻을 수 있는 설계가 상대적으로 쉽게 가능하다.

이 때 주의해야 할 것은 Lange Coupler를 배치 할 때 위,아래 경로의 위상차가 나지 않도록 해야 한다는 것이다. 이를 위해서 Lange Coupler의 개수는 반드시 짝수가 되어야 하며 서로의 위상차가 결과적으로는 동일하도록 짝(Pair)을 이루어야 한다. 따라서 그림 1을 보면, 1단과 2단 사이에 두 개의 Lange Coupler가 짝을 이루면서 사용되고 있다. 또한 1단 입력측과 2단 출력측의 Lange Coupler도 서로가 짝을 이룬다.

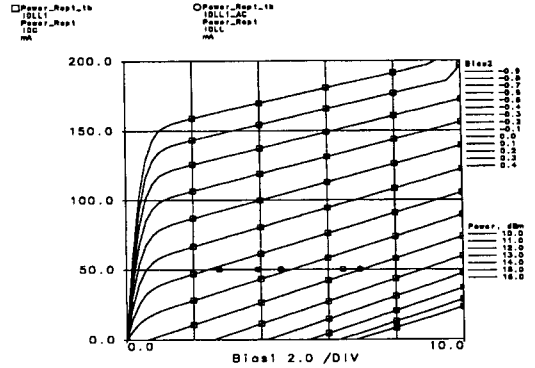
디바이스 모델(Device Model)

HEMT 8F400의 비선형 등가모델로 Curtice 모델을 사용하였다. 그림 2는 8F400의 Curtice Model을 보여주고 있다. 이 그림을 보면 8F400은 두개의 4F200과 기생성분(Parasitic Elements)이 연결되어 있는 것으로 되어 있다. 이 과정을 스케일링(Scaling)이라 한다. 스케일링은 ‘완전히 동일한’ 두개의 소자(4F200)를 연결하여 새로운 하나의 소자(8F400)로 확장할 때 사용되는 방법이다. 스케일링이 가능하기 위해서는 4F200에 대한 정확한 등가모델이 확보가 전제되어야 한다. 4F200에 대한 모델링이 8F400에 대한 모델링보다는 용이하기 때문에, 8F400에 대한 등가회로를 추출하기 위하여 매우 어려운 수고를 하는 대신 이런 방법을 사용하는 것이 유리하다.

File Name : NON-8f400.dsn



〈그림 2〉 HEMT 8F400의 Curtice Model 비선형 등가회로



〈그림 3〉 HEMT 8F400의 V-I특성 곡선

선형등가회로는 어느 고정된 바이어스 조건하에서 등가회로 소자값들이 고정되어 사용되지만, 비선형 등가회로에서는 바이어스 조건마다 V-I곡선이 다르게 나타난다. 고출력증폭기 설계를 위하여 Libra와 같은 비선형 설계 도구가 사용되는데, Libra에서 분석한 8F400의 V-I곡선은 그림 3과 같다. 가로축은 Drain에 인가한 바이어스 전압이며 세로축은 전류값이다. 이 그림을 보면 Gate에 인가한 바이어스 전압에 따라서 V-I가 어떻게 변하는가를 알 수 있다. 이 곡선은 여기에 부하곡선(Load Line)을 그렸을 때 MMIC HPA의 동작특성을 예측할 수 있는 중요한 정보를 제공한다.

MMIC HPA의 설계 절차

1. 소신호 S-Parameter 추출

설계의 시작은 소신호 등가회로의 추출이다. 고출력증폭소자는 비선형 등가회로는 물론이고, 선형 소신호 등가회로가 확보되어 있어야 한다. 이를 Libra를 이용하여 소신호 2-Port S-parameters를 추출한다. 이 때 Sweep Frequency는 낮은 주파수(주로 1GHz)에서 동작대역의 두 배의 주파수 범위까지 한다. 참고로 본고에서의 MMIC HPA는 중심주파수가 21GHz이다.

2. 안정도 분석

앞에서 얻은 소신호 S-Parameter로 우선 해야 할 일이 안정도 분석이다. 초기설계시 동작주파수 대역에서 증폭소자는 반드시 안정한 영역에 있어야 한다. 물론 증폭소자만의 안정도는 1보다 작은

경우가 대부분이다. 따라서 이를 개선하여 $K > 1$ 을 얻기 위해서 아래와 같은 몇 가지의 방법을 사용할 수 있다.

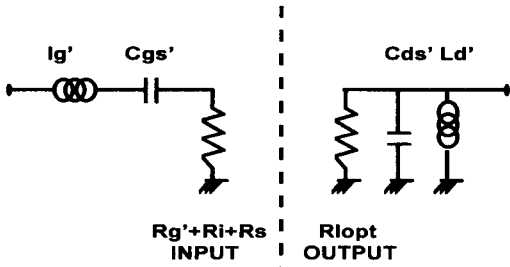
- (1) Gate에 저항 삽입
- (2) Drain에 저항 삽입
- (3) Source에 저항 삽입(Series Feedback)
- (4) Negative Feedback 회로 사용

3. 1-Port 등가회로 추출

소신호 S11, S22로부터 입력측은 Series RLC, 출력측은 Parallel RLC회로로 이루어진 1-Port 등가회로를 추출한다. 그림 4는 S11, S22로부터 얻은 등가회로를 보여주고 있다.

4. 최적화

원하는 성능(이득, 출력전력, VSWR 등)을 얻을

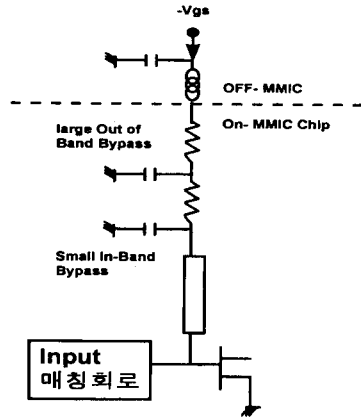


〈그림 4〉 입/출력 등가 1-port 모델

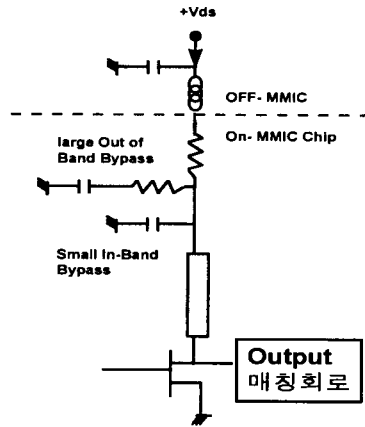
수 있도록 그림 4를 최적화한다. 이 결과는 Schematic 회로 상태의 초기 설계로써 매우 중요한 의미를 갖는다. 이 회로로부터 정합과 전력 분배/합성이 동시에 가능한 정합회로를 세부적으로 설계할 수 있다.

바이어스 회로의 설계

MMIC HPA의 바이어스 회로는 캐패시터와 저항으로 구성된다. 캐패시터는 저주파에서의 발진 방지, Inband bypass등의 역할을 하는 저용량(1pF)과, 동작대역보다 높은 고주파에서의 발진 방지 및 Bypass 역할을 하는 고용량(3~5pF)의 두 가지를 사용하는 것이 좋다. 그림 5는 Gate와 Drain에 삽입된 바이어스 회로의 Schematic이다. 바이어스 회로는 저주파 대역에서 증폭기의 안정도 개선의 역할도 한다.



(a) Gate 바이어스 회로

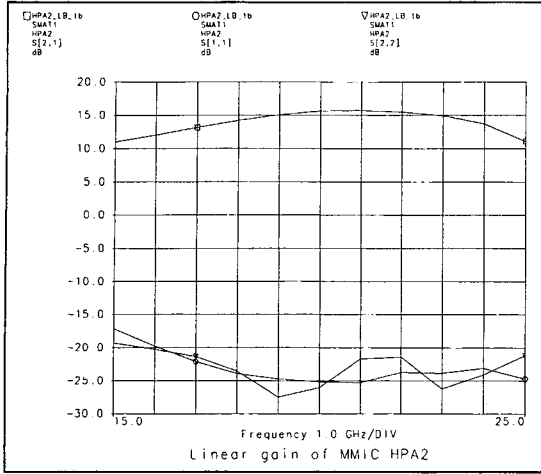


(b) Drain 바이어스 회로

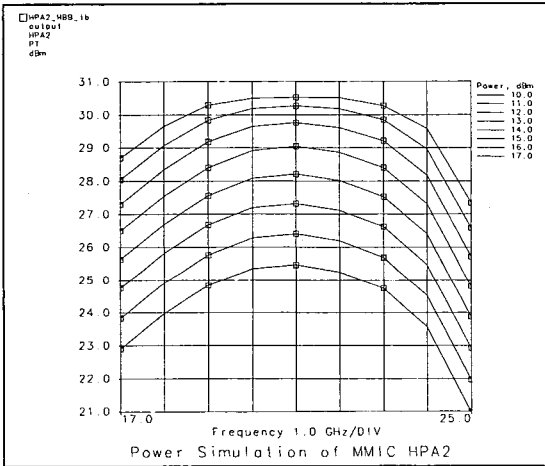
〈그림 5〉 MMIC HPA의 바이어스 회로

III. MMIC HPA의 설계 성능

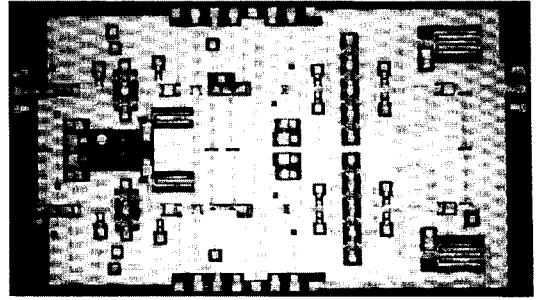
그림 6은 설계된 1Watt 2단 MMIC HPA가 설계주파수 19~23GHz에서 약 15dB의 선형이득과 20dB 이하의 입출력 반사계수를 가짐을 보여준다. 또한 그림 7은 1Watt의 출력 전력을 가짐을 보여주고 있다.



〈그림 6〉 설계된 MMICHPA의 선형 이득

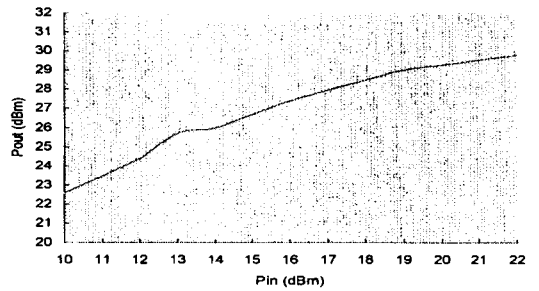


〈그림 7〉 설계된 MMICHPA의 출력 전력



〈그림 8〉 제작된 1Watt 2단 MMIC HPA

1Watt MMIC HPA Measured Output Power
(Uncorrected Fixture Loss of 0.5dB at Input/Output each)



〈그림 9〉 제작된 1Watt MMICHPA의 출력 전력 특성

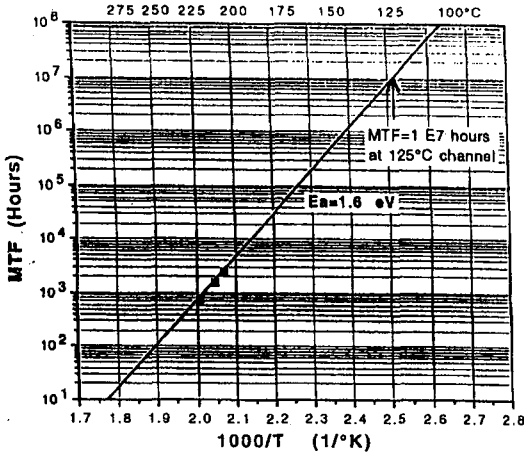
IV. MMIC HPA의 제작 및 측정 성능

그림 8은 GaAs 반도체 제조 공정을 거쳐 제작된 1Watt MMIC HPA Chip을 보여준다. 제작된 MMIC HPA는 5400um×3200um (17.28mm²)의 크기를 갖는다. Drain 바이어스 선로는 많은 전류의 흐름을 고려하여 선로의 폭을 Gate보다 넓게 하였다. 또한 바이어스 회로의 저항은 많은 전류에 손상을 입지 않도록 폭을 넓히기 위하여 4개가 병

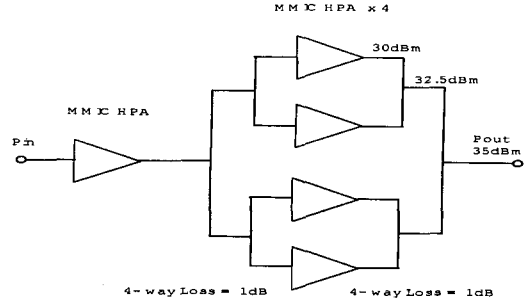
렬로 연결되어 있다. HEMT 소자의 Source는 매우 짧은 선로를 따라서 Via Hole Ground에 연결되어 있다. 두개의 HEMT 사이에는 하나의 Via Hole이 공통으로 연결되어 있다.

그림 9는 MMIC HPA의 측정된 Pin-Pout 특성을 보여주고 있다. 제작된 MMIC HPA는 중심주파수에서 약 30dBm의 출력전력과 18dB이하의 입출력 반사계수를 나타내었다.

한편 위성중계기용 고출력증폭기 제작에 사용되는 MMIC HPA가 고온에서도 장시간 견딜수 있는지를 확인하기 위하여, 높은 온도에서 가속화된 노화시험을 통하여 처음 고장때까지 걸리는 시간을 의미하는 MTTF(Mean Time To Failure)를 측정하게 된다. 본고에서 설계된 MMIC 고출력증폭기용 Power HEMT 소자는 그림 10에 나타난 것과 같이 125℃의 채널온도에 대하여 1E+7 시간의 MTTF를 갖는 것으로 시험되었다.



(그림 10) MMIC 고출력증폭기용 Power HEMT의 Life Test 결과

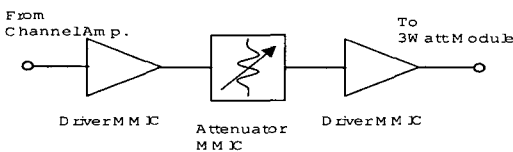


(b) 1Watt MMIC HPA과 4-way 전력분배기/결합기를 이용한 3-Watt SSPA의 구성

(그림 11) 3Watt SSPA의 구성. 여기에는 모두 3종의 MMIC 회로가 필요하다.

V. MMIC HPA를 이용한 고출력증폭기의 구성

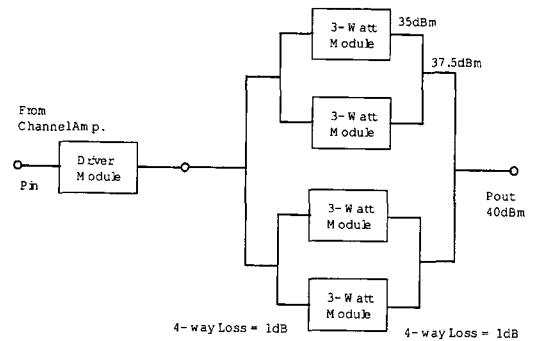
위에서 설계, 제작한 1Watt MMIC HPA를 사용하여 3Watt 또는 10Watt SSPA를 구성할 수 있다. 그림 11은 MMIC HPA를 이용한 3-Watt SSPA의 구성을 보여주고 있다. 그림 11의 (a)는 구동 모듈(Driver Module)이며 (b)는 3Watt Power Module이다. 1Watt HPA 4개가 전력결합시 손실이 발생하므로 최종적으로는 3-Watt를 얻을 수 있다. 그림 11에서처럼 MMIC HPA 모듈을 결합하여 SSPA를 구성할 경우에는 전력분배기/결합기에서의 손실을 고려하여 HPA 모듈의 개수와 배열방법, 전력분배/결합방법을 결정해야 한다. Driver Module을 구성하기 위한 구동증폭기(Driver Amplifier)와 감쇄기(Attenuator)도 모두 MMIC로 구현된다. 위성중계기 시스템 구성에



(a) 3Watt Module을 구동하기 위한 DRIVER Module

서 SSPA 앞에 위치하는 채널 증폭기(Channel Amplifier)의 출력 전력이 약 -7dBm 정도이므로 곧바로 SSPA를 구동시키기에는 입력전력이 부족하다. 따라서 그림 11 (a)와 같은 구동 모듈이 Power Module 앞에 위치하여 충분한 크기의 SSPA의 입력전력을 만들어 내야 한다.

그림 12는 위의 Driver Module과 3Watt Power Module을 이용한 10Watt SSPA의 구성을 보여주고 있다. 4-Way 전력 분배기/합성기에서의 손실은 약 1dB 정도인데, 이를 고려하면 10Watt의 출력전력을 얻을 수 있음을 알 수 있다. 10Watt의 출력전력은 그림 13의 Power Budget 분석에서도 역시 확인할 수 있다.



(그림 12) MMIC HPA를 이용한 10Watt SSPA의 구성

	Component Name	Gain	NF	Out Power	Cum. Gai	Cum. NF	IP3, out	C/13rd	Cum C/13rd
		dB	dB	dBm	dB	dB	dBm	dBc	dBc
	Input Power			-7					
D	DRIVER MMIC	18	3	11	18	3	31	46.02	46.02
R	Attenuator	-13	13	-2	5	3.61	200	410.02	46.02
V	DRIVER MMIC	18	3	16	23	4.17	31	36.02	33.63
	4-Way Divider	-7	7	9	16	4.20	200	388.02	33.63
	3-Watt Module x4	26	5.6	35	42	4.31	39.83	15.68	14.64
	4-Way Combiner	5	-5	40	47	4.31	200	326.02	14.64

〈그림 13〉 10Watt SSPA의 Power Budget 분석

VI. 결 론

지금까지 본고에서는 1Watt MMIC HPA의 설계와 제작, 측정 결과를 소개하고, 이를 바탕으로 위성중계기용 고출력증폭기로 쓰일 수 있는 MMIC SSPA의 구성에 대하여 논의하였다. 화합물 반도체 기술의 눈부신 발전에 힘입어 최근에는 Ka-band에서도 높은 출력을 얻을 수 있는 MMIC HEMT 소용들이 계속 개발되고 있다. 따라서 MMIC SSPA도 점점 주파수 대역이 확장되어 지금은 Ka-band에서도 수십 Watt의 제품이 개발되기도 하였다.

본고에서는 8fingers \times 0.15 μ m \times 50 μ m(8F400) 크기의 고출력 HEMT소자를 이용하여 MMIC HPA를 설계하였다. MMIC HPA의 출력전력의 크기는 사실상 고출력 소자의 전력 특성에 좌우되므로, 보다 높은 출력을 낼 수 있는 소자의 개발과 이것의 선형, 비선형 등가회로 추출을 위한 노력이 MMIC Foundry Library 구축시 매우 필요하다.

MMIC HPA를 이용한 SSPA 구성에 있어서는 전력 분배기/합성기의 손실을 줄이는 것이 중요하다. 특히 출력측 합성기에서의 손실은 SSPA의 출력전력을 감소시키는데 결정적인 영향을 끼치므로 손실이 최소가 되도록 해야 한다.

이외에 본고에서는 언급하지는 않았지만, 3Watt Power Module의 결합시 각 모듈의 위상변화를 조절하여 최대로 결합된 출력을 얻을 수 있도록 하기 위한 MMIC 위상변이기(Phase Shifter)의 개발과, 도파관(Waveguide)형 입출력 연결을 위한 Transition 개발도 매우 중요하게 이루어져야 한다.

참 고 문 헌

- [1] Loral Qualcomm Satellite Service, "Description of Globalstar System", June, 1994.
- [2] Francis Choi, "Inmarsat-P SERVICE VIA AN INTERMEDIATE CIRCULAR ORBIT(ICO) SATELLITE SYSTEM", Proc. of APSCC '94 Workshop, pp. 151-169, 1994.
- [3] R.J.Leopold, The Iridium Communications Systems, Singapore ICCS/ISITA '92.
- [4] Satellite NEWS, Aug. 9 1993, May 30 1994, Aug 25 1994, etc.
- [5] M. Funada, et al., "Ka-band 20W-class SSPA utilizing MMIC technology for Satellite Communications", Proc. of 25th

EUMC, pp. 12-15, 1995.

[6] W. Boulais, et. al. "A High Power Q-Band GaAs Pseudomorphic HEMT Monolithic Amplifier", 1994 IEEE MTT-

S, pp. 649-652, 1994.

[7] Fazal Ali, Aditya Gupta, HEMTs and HBTs: Devices, Fabrication and Circuits, 1991, Artech House.

저 자 소 개



林 鍾 植

1968年 11月 17日生

1991年 2月 서강대학교 전자공학과 졸업, 공학사.

1993年 2月 서강대학교 대학원 전자공학과 졸업, 초고주파 전공, 공학석사.

1993年 2月~현재 한국전자통신연구원 위성통신기술연구단 탑재장치연구실 연구원

주관심 분야: 초고주파 능동회로의 MIC, MMIC 개발, 위성중계기용 시스템 및 초고주파 부품 개발, 전력분배기/합성기 개발 등임.



姜 聲 春

1955年 6月 18日生

1977年 2月 서울대학교 전기공학과 졸업, 공학사.

1988年 8月 Ohio 주립대학교 대학원 전자공학과 졸업, 공학석사.

1991年 8月 Ohio 주립대학교 대학원 전자공학과 졸업, 공학박사.

1997年 12月~현재 한국전자통신연구원 위성통신기술연구단 탑재장치연구실장

주관심 분야: 초고주파 능동회로의 MIC, MMIC 개발, 위성중계기용 시스템 및 초고주파 부품 개발, 전력분배기/합성기 개발, 위성통신시스템 설계 및 분석 등임

金 在 明

1951年 12月 17日生

1974年 2月 한양대학교 전자공학과 졸업, 공학사.

1982年 2月 남가주대학교 대학원 전자공학과 졸업, 공학석사.

1987年 2月 연세대학교 대학원 전자공학과 졸업, 공학박사.

1997年 12月~현재 한국전자통신연구원 위성통신기술연구단 위성통신시스템연구부장

주관심 분야: 위성통신시스템, 이동통신시스템.