

RF 스퍼터링에 의해 MgO/Si 기판위에 증착된 Pb(Zr,Ti)O₃ 강유전체 박막의 특성연구

장호정 · 서광종 · 장지근
단국대학교 전자공학과

Properties of Pb(Zr,Ti)O₃ Ferroelectric Thin Films on MgO/Si Substrate by RF Sputtering

Ho Jung Chang, Kwang Jong Suh and Gee Keun Chang
Department of Electronics Engineering of Dankook University, Cheonan-city, 330-714

(1998년 9월 17일 받음, 1998년 11월 3일 최종수정본 받음)

초 록 하부전극 없이 MgO 중간층을 갖는 고농도로 도핑된 Si(100) 기판 (MgO/Si) 위에 고주파 마그네트론 스퍼터링 방법으로 as-deposited PZT 박막을 증착한 후 650°C 온도에서 RTA 후속열처리를 실시하였다. 제작된 PZT 박막시료에 대해 MgO 중간층의 두께 및 후속열처리에 따른 결정학적, 전기적특성을 조사하였다. XRD 분석결과 MgO층이 전혀 증착되지 않은 bare Si 기판위에 증착된 PZT 시료는 pyrochlore 결정상만이 나타났으나 50Å 두께의 MgO층 위에 증착된 PZT/MgO/Si 박막시료는 전형적인 perovskite 결정구조를 나타내었다. SEM 및 AES 분석결과 PZT 박막두께는 약 7000Å 이었으며 비교적 매끄러운 계면형상을 보여 주었다. PZT 박막내의 각 성분원소가 깊이에 따라 비교적 균일한 분포를 나타내었다. 650°C의 온도로 후속열처리된 PZT/MgO/Si 박막의 1kHz 주파수에서 유전상수(ϵ_r)와 잔류분극(2Pr)은 약 300 및 14 $\mu\text{C}/\text{cm}^2$ 의 값을 각각 나타내었으며 누설전류의 크기는 약 3.2 $\mu\text{A}/\text{cm}^2$ 이었다.

Abstract PZT films without lower electrode were deposited on the highly doped Si(100) substrate with MgO buffer layer (MgO/Si) by RF magnetron sputtering method followed by the rapid thermal annealing at 650°C. We investigated the dependences of the crystalline and electrical properties on the MgO thickness and the RTA post annealing. The PZT films on bare Si (without MgO) showed pyrochlore crystal structure while those on MgO(50Å)/Si substrates showed the typical perovskite crystal structures. From SEM and AES analysis, the thickness of PZT films was about 7000Å showing relatively smooth interface. The depth profiles indicated that atomic species were distributed homogeneously in the PZT/MgO/Si substrate. The dielectric constant(ϵ_r) and remanent polarization(2Pr) were about 300 and 14 $\mu\text{C}/\text{cm}^2$, respectively. The leakage current was about 3.2 $\mu\text{A}/\text{cm}^2$.

1. 서 론

퍼로브스카이트(perovskite) 결정구조를 갖는 PbTiO₃ (PT), (Pb,Zr)TiO₃(PZT)와 같은 Pb 성분계 강유전체 박막은 높은 유전상수와 P-E 이력현상에 의한 가역 자발분극의 스위칭 특성으로 DRAM 커패시터^{1~3)}와 non-volatile ferroelectric RAM (NVFRAM) 등 메모리 소자^{4~6)}의 응용에 커다란 관심을 모아왔다. 특히 PZT는 256M DRAM급 이상의 차세대 반도체소자의 커패시터를 제작할 경우 SiO₂ 또는 Si₃N₄를 대체할 수 있는 매우 적합한 재료로 알려져 있다.⁷⁾ 이러한 PZT 강유전체 박막은 고주파 마그네트론 스퍼터링, laser ablation, 풀-겔법 등 다양한 방법에 의해 박막으로 제작되어 특성평가가 이루어지고 있으며 우수한 전기적특성의 FECAPs(ferroelectric capacitors)를 제작하기 위해서는 기본적으로 높은 유전상수와 잔류분극이 그리고 낮은 누설전류의 특성이 요구된다. 이러한 관점에서 지금까지는 주로 Pt/Ti/SiO₂/Si 하부 기판구조위

에 PZT 박막을 증착하여 특성을 평가한 논문이 다수 발표되고 있다.^{8~10)} Pt/Ti/SiO₂/Si 하부 기판구조의 선택은 Pt 금속을 Si 기판위에 직접 증착할 경우 기판과 하부전극과의 계면반응이나 약한 접착력으로 인해 계면반응을 억제하기 위한 보호층으로 Ti/SiO₂ 중간층을 삽입하였다.¹¹⁾ 최근에 강유전체 물질로된 광도파로(optical wave guide)와 레이저 다이오드 등 복합화된 소자에 강유전체를 응용하기 위해서는 Pt 금속과 같은 하부전극층이 없이 Si 기판위에 직접 우수한 특성을 갖는 강유전체의 형성연구가 반드시 요구되고 있으며 이에 대한 연구는 아직 거의 이루어져 있지 않은 실정이다. 본 연구에서는 격자 부정합(lattice mismatch)을 낮출 수 있을 뿐만 아니라 확산 반응을 억제할 수 있는 MgO 물질을 중간 버퍼층(buffer layer)으로 사용하여 고농도로 도핑된 Si 기판위에 하부전극 없이 직접 PZT 박막을 고주파 마그네트론 스퍼터링 방법으로 증착한 후 공정조건(후속열처리 효과 및 MgO 두께)에 따른 결정학적, 전기적특성을 조사, 연구 하였다.

2. 실험 방법

사용된 기판은 비저항이 약 10⁻²Ω.cm인 n(100) Si 웨이퍼이었다. 우선 준비된 Si 기판을 H₂SO₄:H₂O₂=4:1의 용액으로 세척한후 자연산화막을 제거하기 위해 50:1의 HF 용액에 dip etching 한후 즉시 E-beam evaporation 장치에 장착하여 약 4×10⁻⁶ Torr의 진공도에서 MgO 중간층을 50Å 및 100Å 두께로 증착하였다. 이와같이 제작된 MgO/Si 기판과 MgO 중간층이 없는 bare Si 기판의 2종류의 기판을 준비하였다. 준비한 이들 2종류의 기판위에 고주파 마그네트론 스퍼터링 방법에 의해 550℃ 온도에서 Ar+O₂ 가스 분위기에서 약 7000Å 두께의 as-deposited PZT 박막을 증착하였다. 실험에 사용된 PZT 타겟은 Pb(Zr_{0.6}Ti_{0.4})O₃+PbO(20mole%)의 조성을 갖는

3인치 크기의 고순도 제품이며 타겟에 20mole%의 excess PbO를 첨가한 것은 고온열처리시 발생하는 Pb 성분의 휘발을 보상하기 위해서이다. PZT 박막을 증착한후 퍼롭브스카이트 안정상을 얻기위해 RTA (rapid thermal annealing) 장치에서 650℃의 온도로 30초간 O₂ 분위기에서 후속열처리를 실시하였다.

제작된 PZT/MgO/Si 기판위에 진공 증착장치(진공도: 약 1×10⁻⁶ Torr)를 이용하여 약 0.5μm 두께의 Al 금속을 증착하였으며 metal shadow mask를 사용하여 약 0.2mm 직경의 커패시터 상부전극을 형성하였다. 하부전극은 Si 기판후면 전체에 걸쳐 Al 금속을 진공 증착하였다.

표 1에 MgO 중간층과 PZT 박막의 증착조건을 요약하였다.

Table 1. Deposition conditions of MgO buffer layer and PZT thin films on Si substrates.

Items	MgO buffer layer	PZT thin film
Deposition Method	E-beam evaporation	RF magnetron sputtering
Deposition Source	MgO Granuals	PZT Target (3inch)
Inlet Gas	Under vacuum	Ar+O ₂ = 9:1
Deposition Pressure (Torr)	~1×10 ⁻⁶	~2×10 ⁻²
Substrate Temperature(℃)	600	550
Film Thickness(Å)	0, 50, 100	~7000

제작된 PZT/MgO/Si 박막에 대해 X선 회절(XRD, CuKα monochromatic radiation) 시험을 통해 결정상을 확인하였다. PZT 박막의 깊이에 따른 성분원소의 분포(depth profile)는 AES(Auger Electron Spectroscopy) 분석을 통해 계면에서의 상호반응층을 확인 하였으며 주사전자현미경(SEM) 사진을 통해 박막의 표면 및 단면형상을 관찰하였다. Semiconductor parameter analyzer(HP 4145B)를 사용하여 전류-전압 특성을 측정하였고 impedance analyzer(HP 4192A)를 사용하여 상온에서 주파수에 따른 유전상수(ε') 및 유전정접(tan δ) 값을 zero bias에서 측정하였다. 제작된 PZT 박막의 잔류분극(2Pr) 특성을 알아보기위해 Sawyer-Tower 회로가 내장된 RT66A 장비를 이용하여 60Hz 주파수에서 PZT 커패시터의 P-E 이력곡선을 측정하였다.

3. 결과 및 고찰

그림 1은 Si 기판위에 MgO 중간층이 (a) 증착되지 않은 시료(bare Si 기판)와 (b) 50Å 및 (c) 100Å 두께로 증착한 MgO/Si 기판위에 증착된 as-deposited PZT 박막의 X선 회절곡선을 보여주고 있다. XRD 분석결과 Si 기판위에 MgO층이 전혀 증착되지 않은 시료는 pyrochlore 결정상만이 나타났다. 그러나 MgO 층이 50Å 두께로 증착된 PZT/MgO/Si 박막시료는 PZT[101] 결정방위가 지배적인 전형적인 perovskite 결정구조를 보여주었다. 또한 MgO 박막두께가 100Å으로 증가될 경우 X선 회절 피크강도가 크게 증가하였다. 이러한 결과는 MgO 중간층 박막

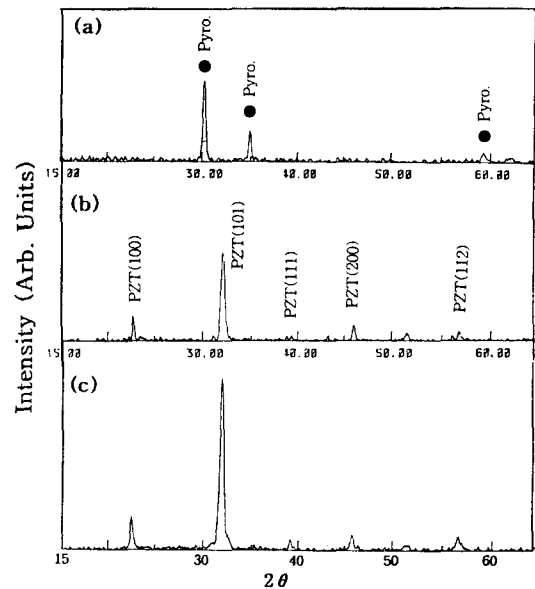


Fig. 1. XRD patterns of the as-deposited PZT films on (a) bare Si (without MgO buffer layer) and (b) MgO(50Å)/Si, (c) MgO(100Å)/Si substrates.

이 아주 두꺼울(약 0.4μm) 경우 완전한 PZT[100] 결정방향으로 선택배향이 가능하다는 A. Masuda¹²⁾의 연구결과를 뒷받침하고 있다. 그러나 MFS-FETs 반도체 소자에 적용되기 위해서는 PZT/MgO/Si 구조의 박막에서 인가전압은 각 박막층의 유전상수에 반비례하므로 작은 MgO의 유전상수(약 9.8)를 고려할때 MgO 박막층의 두께는 되도록

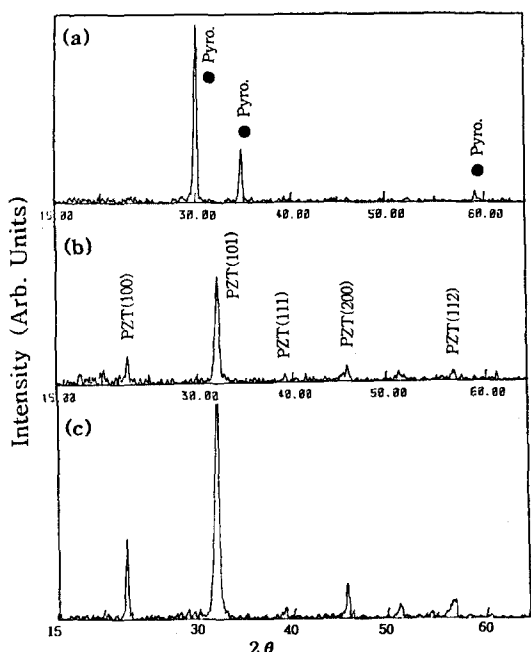


Fig. 2. XRD patterns of the post-annealed PZT films on (a) bare Si and (b) MgO(50 Å)/Si, (c) MgO(100 Å)/Si substrates.

얇게 형성되어야 한다. 본 실험에서는 MgO 박막두께를 100 Å 까지 증착하였다.

그림 2는 as-deposited PZT 박막(그림 1에서 분석한 동일시료) 시료에 대해 650°C에서 RTA 급속열처리한 박막시료의 X선 회절곡선을 보여주고 있다. As-deposited 박막을 650°C에서 후속열처리를 실시한 결과 회절피크 강도는 다소 증가하는 경향을 나타내었으며 결정상의 형성에는 뚜렷한 변화를 발견할 수 없었다. 이러한 결과는 550°C ~ 650°C 온도범위에서는 PZT 박막의 결정특성은 온도의 영향보다는 MgO 박막의 두께가 결정적 영향을 미치고 있음을 알 수 있다. 후속열처리에 따른 결정성을 조사하기 위해 PZT(100) 피크에 대해 FWHM(full width at half maximum) 값을 조사한 결과 as-deposited 박막을 후속열처리 함으로써 FWHM 값은 0.65°에서 0.54°로 감소하여 후속열처리에 의해 결정성이 개선되었음을 알 수 있었다. 본 실험에서는 bare Si 기판과 50 Å MgO 중간층이 증착된 시료 <MgO(50 Å)/Si>에 대해 표면형상 및 전기적 특성을 분석하였다.

그림 3은 (A) bare Si 기판위에 직접 증착한 PZT/Si 박막시료와 MgO(50 Å)/Si 기판위에 증착된 as-deposited PZT 박막과 (B) 650°C 온도로 후속열처리된 동일 시료의 SEM 표면사진을 보여주고 있다. 모든 시료에서 스퍼터링증착에 의해 나타나는 전형적인 표면형상을 보여주고 있다.¹³⁾ Si 기판위에 직접 증착된 as-deposited PZT 시료의 표면사진은 평균입도 (grains)가 약 70nm크기의 구형

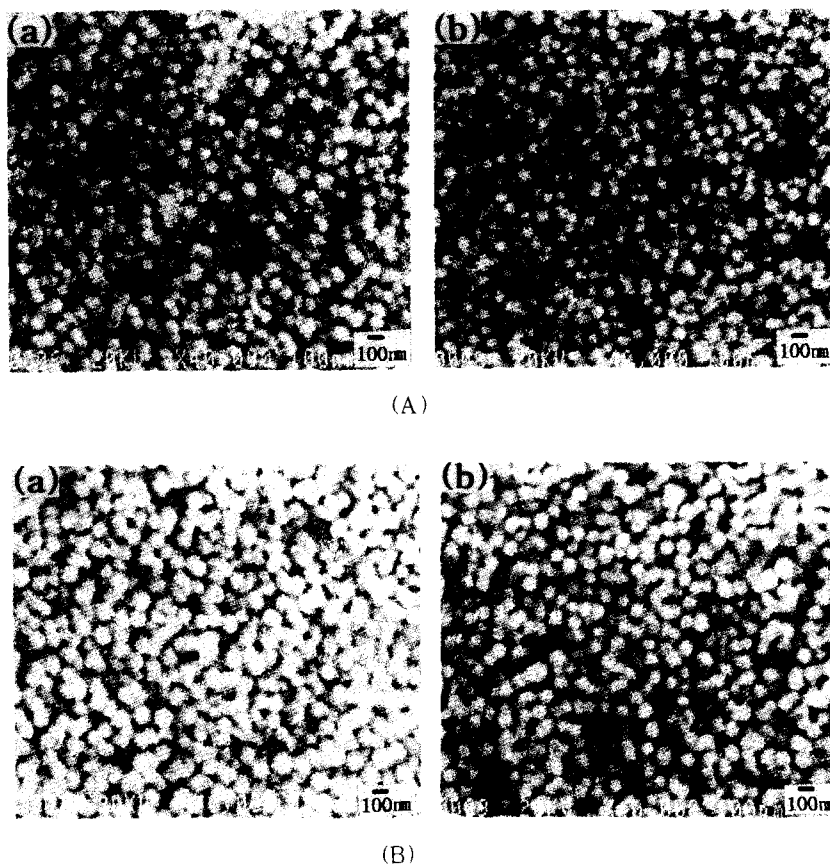


Fig. 3. Surficial SEM morphologies of the (A) as-deposited and (B) post-annealed PZT films on (a) bare Si and (b) MgO(50 Å)/Si substrates.

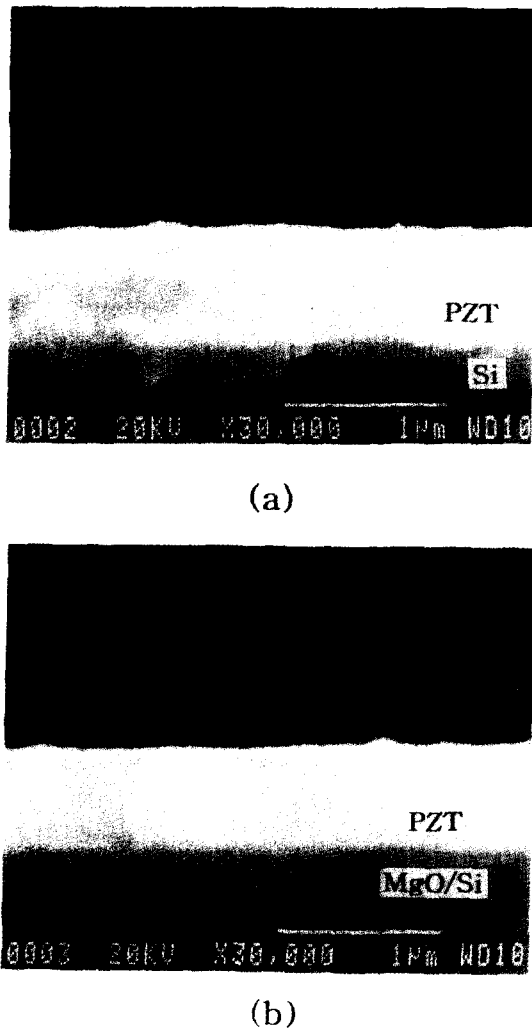


Fig. 4. Sectional SEM morphologies of the post-annealed PZT films on (a) bare Si and (b) MgO(50Å)/Si substrates.

형상을 나타내었으며 650°C 온도로 후속열처리한 경우 입도가 약 100nm로 다소 크기가 증가하였다. MgO/Si 기판위에 증착된 PZT 박막시료의 표면형상 역시 열처리 전 후에 있어서 유사한 경향을 보여주고 있다.

그림 4는 (a) bare Si 기판위에 증착된 PZT/Si 시료와 (b) MgO(50Å)/Si 기판위에 증착된 PZT/MgO/Si 박막에 대해 650°C의 온도에서 후속열처리한 시편의 SEM 단면사진을 보여주고 있다. SEM 단면사진을 통해 증착된 PZT 박막의 두께를 확인한 결과 약 7000Å 정도로 나타났으며 비교적 매끄러운 계면형상을 보여주었다. 박막계면에서의 성분원소의 분포를 알아보기 위해 AES 분석을 실시하였다.

그림 5에서는 MgO(50Å)/Si 기판위에 증착된 (a) as-deposited PZT 시료와 (b) 650°C의 온도에서 후속열처리한 시료의 박막깊이에 따른 AES 성분분석을 보여주고 있다. PZT 박막내의 각 성분원소가 깊이에 따라 비교적 균일하게 분포되어 있고 MgO 중간층 역시 PZT층과 상호반응 없이 비교적 안정된 막을 형성하고 있음을 알 수 있다.

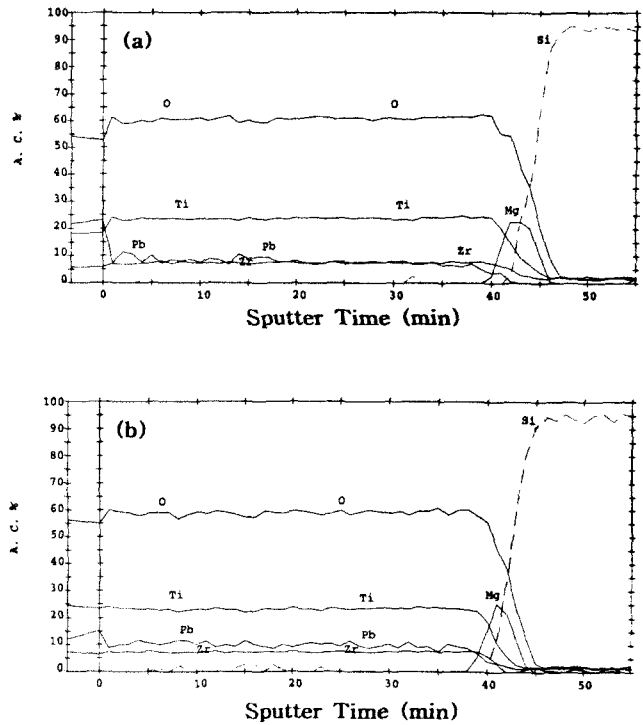


Fig. 5. AES depth profiles of the (a) as-deposited and (b) post-annealed PZT films deposited on MgO(50Å)/Si substrates.

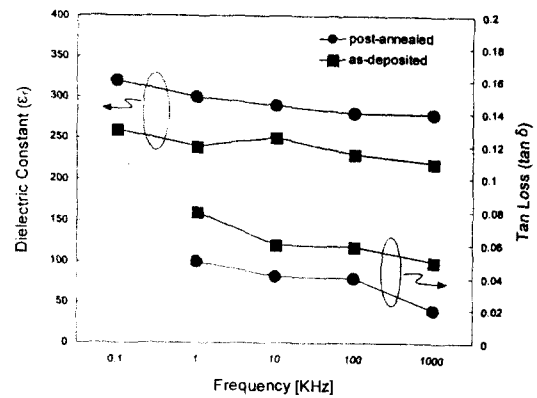


Fig. 6. Dielectric constant(ϵ') and tangent loss($\tan \delta$) of the as-deposited and the post-annealed PZT films deposited on MgO(50Å)/Si substrates as a function of frequency.

그림 6은 MgO(50Å)/Si 기판위에 증착된 as-deposited PZT 박막과 동일시료를 650°C의 온도에서 후속열처리한 박막시료의 상온부근에서 주파수(100Hz~1MHz)에 따른 유전상수(ϵ')와 유전정접($\tan \delta$) 값의 변화를 보여주고 있다. As-deposited PZT 박막을 650°C에서 후속 열처리를 함으로써 1kHz 주파수에서 유전상수는 240에서 300으로 약 20% 증가되었다. 또한 후속열처리된 PZT 박막의 경우 100Hz 및 1MHz 주파수에서 유전상수는 각각 320과 280을 나타내어 주파수의 증가에 따라 유전상수는 다소 감소하는 경향을 나타내었다. 높은 주파수에서 유전상수의 감소는 입계와 관련된 주파수 분산효과에 기인하는 것으로 알려져 있다.¹⁴⁾ 주파수에 따른 유전정접의 변화는 as-depos-

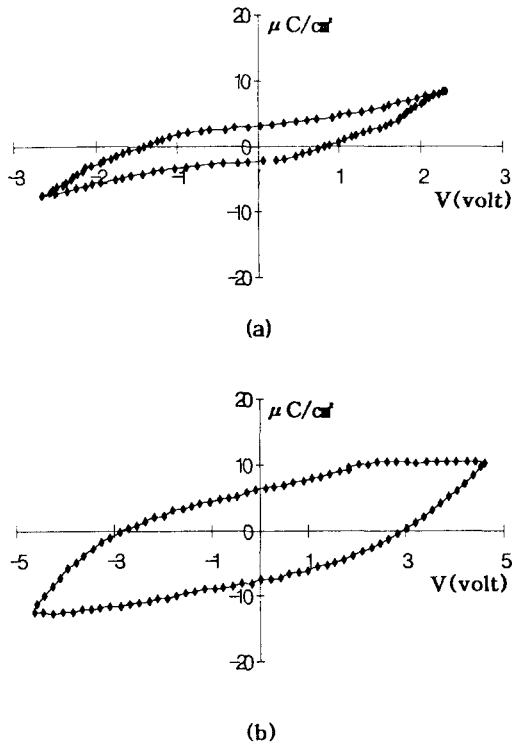


Fig. 7. P-E hysteresis loops of the (a) as-deposited and (b) post-annealed PZT films deposited on MgO(50 Å)/Si substrates.

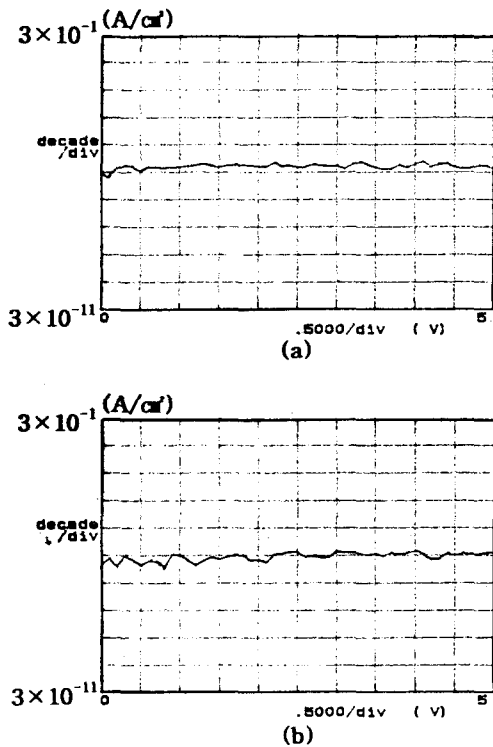


Fig. 8. Current-Voltage Curves of the (a) as-deposited and (b) post-annealed PZT films deposited on MgO(50 Å)/Si substrates.

ited 박막을 후속열처리 함으로써 1kHz 주파수에서 0.08에서 0.05로 감소되었다. 후속열처리된 시료의 경우 주

파수가 1kHz~1MHz로 증가함에 따라 $\tan \delta$ 값은 0.05에서 0.02로 감소하는 경향을 나타내었다.

그림 7은 MgO(50 Å)/Si 기판위에 증착된 (a) as-deposited PZT 박막과 (b) 650 °C의 온도에서 후속열처리된 PZT 박막시료의 P-E 이력곡선을 보여주고 있다. 이력곡선 측정결과 전형적인 강유전체의 특성을 나타내고 있다. As-deposited PZT 박막을 650 °C에서 후속 열처리를 함으로써 잔류분극 (2Pr)이 약 $7 \mu\text{C}/\text{cm}^2$ 에서 $14 \mu\text{C}/\text{cm}^2$ 으로 증가되었다. 이러한 잔류분극값의 증가는 X선 회절시험의 FWHM 값에서 알 수 있듯이(그림 2) 결정성의 개선에 그 원인이 있을 것으로 판단된다.

그림 8은 MgO(50 Å)/Si 기판위에 증착된 (a) as-deposited PZT 박막과 (b) 650 °C의 온도에서 후속열처리된 PZT 시료의 전류-전압 특성곡선을 보여주고 있다. PZT 박막의 누설전류의 크기는 (소자면적: $3.14 \times 10^{-4} \text{cm}^2$) 양쪽시료 모두에서 약 $3.2 \mu\text{A}/\text{cm}^2$ 로 유사한 값을 나타내었으며 본 실험에서 얻어진 PZT 박막은 반도체소자 활용관점에서 다소 높은 누설전류 특성을 보이고 있는데 이는 치밀하지 못한 박막표면에 기인하는 것으로 사려된다.

4. 결 론

하부전극 없이 MgO/Si 및 bare Si 기판위에 고주파 마그네트론 스퍼터링 방법으로 as-deposited PZT 박막을 증착한후 650 °C온도에서 RTA 후속열처리를 실시하였다. 제작된 PZT 박막시료에 대해 MgO 중간층의 두께와 후속 열처리가 결정학적, 전기적특성에 미치는 영향을 조사한 결과 다음과 같은 결론을 얻을 수 있었다.

1) XRD 분석결과 Si 기판위에 MgO층이 전혀 증착되지 않은 PZT/Si 박막시료는 pyrochlore 결정상만이 나타났다. 그러나 MgO층이 50 Å 증착된 PZT/MgO/Si 박막시료는 결정성이 향상된 전형적인 perovskite 결정구조를 나타내었다. FWHM 값을 조사한 결과 as-deposited 박막을 후속열처리 함으로써 FWHM 값은 0.65°에서 0.54°로 감소하여 후속열처리에 의해 결정성이 개선되었음을 알 수 있었다.

2) SEM 및 AES 분석결과 PZT 박막두께는 약 7000 Å 정도 이었으며 비교적 매끈한 계면형상을 보여 주었다. PZT 박막내의 각 성분원소가 깊이에 따라 상호반응 없이 비교적 균일하게 분포되어 있었다.

3) As-deposited PZT/(50 Å)MgO/Si 박막을 650 °C에서 후속 열처리를 함으로써 1kHz 주파수에서 유전상수는 240에서 300으로 약 20% 증가되었으며 유전정접 ($\tan \delta$) 값은 0.08에서 0.05로 감소되었다.

4) As-deposited PZT/MgO/Si 박막을 650 °C에서 후속열처리를 함으로써 잔류분극 (2Pr) 값이 약 $7 \mu\text{C}/\text{cm}^2$ 에서 $14 \mu\text{C}/\text{cm}^2$ 으로 증가되었다. 이러한 잔류분극값의 증가는 X선 회절시험결과 결정성의 개선에 기인하는 것으로 판단된다. PZT 박막의 누설전류의 크기는 양쪽시료 모두에서 약 $3.2 \mu\text{A}/\text{cm}^2$ 의 값을 나타내었다.

감사의 글

이 연구는 1996년도 단국대학교 대학연구비의 지원으로 연구되었습니다.

참 고 문 헌

1. S.K. dey and J.J. Lee, IEEE Trans. Electron Devices, **39**, 1607 (1992).
2. R. Moazzami and C. Hu, IEEE Trans. Electron Devices, **39**, 2044 (1992).
3. J.Y. Kim, R. Khamankar, C. Sudhama, IEEE Symp. on VLSI Techno. Digest of Tech. Papers, 151 (1994).
4. Y. Yamauchi, IEDM Proc., 417 (1998).
5. Y. Terada, IEEE Jour. Solid State Circuits, **23**(11), 86 (1998).
6. S. Sinharoy, J. Vac. Sci. Techno. A, **10**(4), 1554 (1992).
7. Y. Xu, "Ferroelectric Materials and Their Applications", Elsevier Science Publisher, 109 (1991).
8. K. Abe, H. Toyoda, M. Imai and Y. Yokote, Jpn. J. Appl. Phys., **30**(9B), 2152 (1991).
9. . Shimizu and T. Shiosaki, Integrated Ferroelectrics, **5**, 255 (1994).
10. T. Hase, K. Hirata, K. Amanuma, N. Hosakawa and Y. Miyasaka, Jpn. J. Appl. Phys., **33**(9B), 5244 (1994).
11. T. Okamura, M. Adachi, T. Shiosaki and A. Kawabata, Jpn. J. Appl. Phys., **30**(5), 1034 (1991).
12. A. Masuda, Y. Yamanaka, M. Tazoe, Y. Yonezawa, A. Morimota and T. Shimizu, Jpn. J. Appl. Phys., **34**(9B), 5154 (1995).
13. S. Yamauchi and M. Yoshimura, Integrated Ferroelectrics, **14**, 159 (1997).
14. M. Sayer, A. Mansingh and A.K.. Arora, Integrated Ferroelectrics, **1**, 129 (1992).