
재산화 질화 산화막의 전하 생성과 항복에 대한 시간 의존성

이 정석*, 이 용재**

Time Dependence of Charge Generation and Breakdown of
Re-oxidized Nitrided Oxide

Jung-Suk Lee*, Yong-Jae Lee**

요약

본 논문에서는, ULSI에서 기존의 실리콘 절연막을 대체할 것으로 여겨지는 질화 산화막(NO)과 재산화 질화 산화막(ONO)의 전기적 특성을 조사하였다. 특히, 질화 및 재산화 시간에 따른 NO와 ONO막의 전류-전압 특성, 게이트 전압이동, 시간증속 절연항복 특성(TDDB) 변화를 측정하였고, 외부 온도 변화에 따른 최적화 된 NO와 ONO막의 누설 전류와 절연체가 항복에 이르게 하는 전하량(Q_{bd}) 변화를 측정하였다. 그런 다음 기존의 SiO_2 와 비교하였다. 측정 결과로부터, NO와 ONO막은 공정시간에 상당히 의존적이었으며, 최적화된 ONO막은 같은 전계를 유지하는 동안 절연 특성 및 Q_{bd} 특성에서 NO막과 SiO_2 에 비하여 우수한 성능을 보였다.

Abstract

In this paper, we have investigated the electrical properties of ultra-thin nitrided oxide(NO) and re-oxidized nitrided oxide(ONO) films that are considered to be promising candidates for replacing conventional silicon dioxide film in ULSI level integration. Especially, we have studied a variation of I-V characteristics, gate voltage shift, and time-dependent dielectric breakdown(TDDB) of thin layer NO and ONO film depending on nitridation and reoxidation time, respectively, and measured a variation of leakage current and charge-to-breakdown(Q_{bd}) of optimized NO and ONO film depending on ambient temperature, and then compared with the properties of conventional SiO_2 . From the results, we find that these NO and ONO thin films are strongly influenced by process

* 동의대학교 전자공학과 석사과정

** 동의대학교 공과대학 전자공학과 정교수

접수일자 : 1998년 8월 18일

time and the optimized ONO film shows superior dielectric characteristics, and Q_{bd} performance over the NO film and SiO_2 , while maintaining a similar electric field dependence compared with NO layer.

I. 서 론

모스(MOS) 소자의 크기가 deep submicron 영역으로 계속 감소함에 따라, 소자에 고전계가 유기되는 등, 게이트 산화막의 특성을 유지하기가 힘들게 되었다. 이 고전계에 의한 소자의 열화가 주요 관심사로 떠오름에 따라, 기존의 산화막으로는 한계에 부딪치게 되었다. 즉, 게이트 절연체인 실리콘 산화막의 두께가 10nm이하로 얇게 되면 항복 전압이 낮아지고 누설전류가 증가하게 되어 DRAM등의 기억 소자에서는 신뢰성과 재현성이 많은 문제가 야기된다.^[1] 따라서, 더 안정적인 박막 절연체가 DRAM과 EEPROM과 같은 ULSI 소자에 요구되고 있다.^[2]

바람직한 게이트 절연막은 균일성이 좋아야하며, 결합밀도가 낮아야하고, 절연강도가 높아야한다. 또한, 소자의 안정성을 유지하기 위해서는 핫-전자 주입에 대한 내구성이 요구된다. 기존의 열산화막(SiO_2) 유전체는 높은 에너지를 수반하는 집적회로 공정과정에서 복사에 의한 결손을 많이 입게되며 게이트로부터 불순물 침투를 완벽히 막아내는 역할을 하지 못하고 유전상수가 작다는 단점들이 있다. 또한, 전기적 스트레스 후에 전계는 계면상태 밀도를 증가시키고 누설전류를 흐르게 한다. 이 효과는 산화막 두께가 감소함에 따라 점점 더 심각해 진다. 그래서 지난 몇 년 동안, 양질의 산화막을 형성하기 위해 게이트 산화막을 질화하는 것에 대한 연구가 폭넓게 이루어져 왔다.^[3]

질화산화막(ONO)은 유전상수가 크고 불순물의 확산을 막는 마스크 기능이 좋으며 방사 손실에 대하여 저항성이 크며, 큰 전계에서 손상이 적은 장점이 있는 반면 고정전하의 양이 많아서 문터전압이 불안정하며, 전자의 트랩이 많아 소자의 특성이 불안정하다는 단점이 있다. 이 점을 해결하기 위하여 질화산화막을 재산화하여 재산화 질화산화막(ONO)을 형성시킴으로써 전자트랩 및 고정전하의 양을 줄일 수 있다.^[3] 이러한 질화와 재산화는 질화와 재산화

조건에 상당히 의존하는 경향이 있다.^[4]

본 연구에서는 산화막(SiO_2)과 질화와 재산화 시간을 달리한 각각의 질화산화막(NO), 재산화 질화산화막(ONO)을 게이트 유전체로 사용한 MIS(Metal Insulator Semiconductor)구조의 커페시터를 제작하였고, 제작된 박막의 전도현상을 F-N (Fowler-Nordheim) 터널링 특성에 의하여 분석하였다. 특히, 전기적 특성의 변화를 보기 위해 전류-전압특성과 누설전류를 측정하였고, 전하 트랩핑 특성을 위해 게이트 전압 이동을 측정하였다. 또한, 정전류 스트레스하에서 시간증속 절연항복(TDDB)특성을 측정하여 그로부터 항복에 이르는 전하량(Q_{bd})를 추출하여 소자의 신뢰성을 분석, 비교하였다.

II. 소자 제작

이 논문에서 사용한 소자들은 비저항이 $3\text{-}5\Omega \cdot \text{cm}$ 이고 결정방향이 (100)인 p형 실리콘 웨이퍼 위에 진보된 산화막 격리공정으로 격리된 다결정실리콘 게이트의 MIS 구조로 된 커페시터이다. 먼저 두꺼운 필드 산화막 층을 약 4000Å정도 성장시키고, 게이트 전극을 형성하게 위한 창을 사진식각 작업으로 열어 70Å두께의 게이트 산화막을 전식 산소 분위기에서 900°C, 13분 동안 성장 시켰다. 그리고 질화와 재산화는 표 1의 조건에 따라 공정처리 하였다.

0.4 μm 두께의 다결정실리콘 게이트 전극은 LPCVD 방법으로 실란(silane)을 625°C에서 열분해 하여 증착한 다음 POCl_3 를 925°C에서 25분 동안 도핑하여 형성하였다. $6.4 \times 10^3 \text{ ppm}$ 의 면적을 갖는 n^+ 폴리실리콘 게이트가 리소그라피 및 전식 식각 기술을 이용하여 패턴을 형성하였다. 0.5 μm 두께의 SiO_2 막을 화학기상증착 공정으로 웨이퍼 위에 증착 되었고 1000°C에서 30분간 질소분위기(N_2)에서 열처리되었다. 알루미늄 전극을 형성하기 위한 접촉 창을 사진 식각 작업으로 열어 순수한 알루미늄을 증착한 다음 H_2 분위기에서 450°C 30분간 열처리하였다.

표. 1 질화와 재산화 조건

	질화 조건	NO ₃ 에 대한 재산화 조건
NO1	2min, 900°C, NH ₃	ONO1 5min, 900°C, dryO ₂
NO2	5min, 900°C, NH ₃	ONO2 10min, 900°C, dryO ₂
NO3	10min, 900°C, NH ₃	ONO3 20min, 900°C, dryO ₂
NO4	12min, 900°C, NH ₃	ONO4 40min, 900°C, dryO ₂

이렇게 해서 제작된 소자의 산화막과 NO막 두께는 엘립스메터를 사용하여 관측한 결과 70 Å으로 거의 같았다. NO막의 두께가 같은 이유는 NH₃ 분위기에서 질화를 할 때, 시료에 고온의 열을 가하면 열분해가 일어나 N, H, OH, NH₃ 등의 반응기들이 생기게 되고, 이러한 반응기들이 산화막내로 침투하게 되어 마치 SiO₂내에서 반응기들이 불순물처럼 확산하게 되기 때문이다. ONO막의 두께는 수 A 정도 증가하는데, 그 원인은 재산화에 의해 산화막 두께가 성장하기 때문이다.

III. 실험 및 결과 고찰

전류 전도에 대한 질화와 재산화 시간의 영향을 알아보기 위하여 그림 1과 같이 전류-전압 특성곡선을 추출하였다.

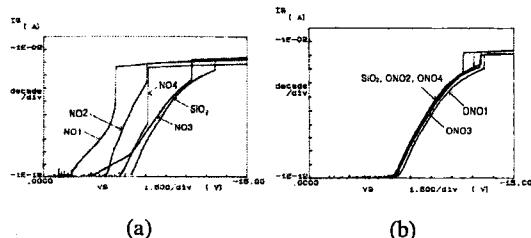


그림 1. Ig-Vg 특성곡선
 (a) SiO₂와 NO막. (b) SiO₂와 ONO막
 Fig. 1 Ig-Vg Characteristics
 (a) SiO₂ and NO films (b) SiO₂ and ONO films

그림 1은 p형 기판이 축적 모드가 되도록 하기 위해 게이트 전극에 (-)전압을 인가하면서 측정한 것으로, (a)에서는 질화에 대한 영향을 그리고 (b)에서는 재산화에 대한 영향을 각각 산화막과 비교하

여 나타내었다.

그림 1(a)에서 나타나듯이 NO1에서 F-N 전류가 갑자기 증가하다가 질화가 심해짐에 따라 감소하는데, 그 원인은 다음과 같이 설명할 수 있다.

질화 과정에서 NH₃가 열분해할 때 생성된 H, OH, NH₃ 등의 수소를 포함 반응기들이 산화층내로 많이 침투하면서 전자의 트랩을 증가시키기 때문에 NO1에서 F-N전류가 증가한 것으로 보이며, 질화 시간이 증가함에 따라 F-N 전류가 감소하는 것은 산화막 표면 근처에 있는 질소가 많은 층이 수소 확산에 대한 장벽 역할을 하는 동시에 산화막내에서의 Si-O, Si-O-O-Si, Si-H, 또는 Si-OH와 같은 약한 결합들을 질소가 Si-N결합을 함으로서 강화시켜 주기 때문인 것으로 해석할 수 있다.^[5] 그러나, 지나친 질화는 Si/SiO₂계면에 Si-Ox-Ny 형태의 복잡한 non-stoichiometric 구조에 의한 결합으로 다시 F-N 전류가 증가한다(NO4).

질화에 의한 열화는 재산화를 함으로서 그림 1(b)와 같이 회복될 수 있다. 이것은 NO막을 재산화시키면 H원자가 밖으로 외확산(outdiffusion)되어 실제 ONO막에는 수소원자가 NO막보다 작게 된 것으로 생각할 수 있다.

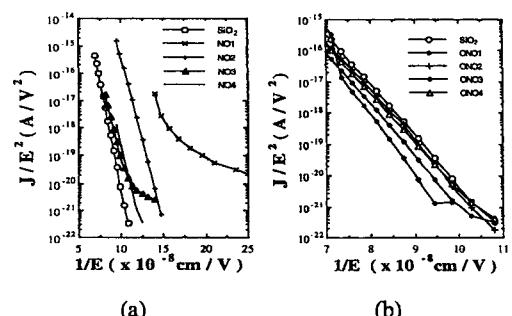


그림 2. Fowler-Nordheim 전류 곡선
 (a) SiO₂와 NO막 (b) SiO₂와 ONO막
 Fig. 2 Fowler-Nordheim current characteristics
 (a) SiO₂ and NO films (b) SiO₂ and ONO films

위의 결과들은 그림 2의 Fowler-Nordhiem 전류곡선으로 확인할 수 있다. 또한, 이 전류 곡선으로부터 가로축과 세로축이 하나의 직선 상에 있기 때문에 NO와 ONO막에 흐르는 전류 성분은 SiO₂와 같

이 F-N 터널링에 의한 전류임을 확인할 수 있다. 따라서, 전류의 크기는 WKB(Wentzel-Kramers-Brillouin) 근사 방법으로 다음과 같이 구할 수 있다.

$$J = \left(q^3 E^2 / 8 \pi \hbar \phi_B \right) \exp[-4(2m_0)^{1/2} \phi_B^{3/2} / 3 \hbar q E] \quad \dots (1)$$

E = Si-SiO₂ 계면에서 전계의 세기

m_0 = 전자의 유효 질량

ϕ_B = 전위 장벽 높이

그림 1 (a)로부터 NO₃이 질화 조건에서 최적임을 알 수 있고, NO₃을 각기 다른 시간으로 재산화한 그림 1의 (b)로부터 ONO막 모두 열산화막보다 F-N 전류 특성에 있어서 우수함을 알 수 있다.

그림3은 SiO₂와 NO₃, ONO₂막에 10MV/cm의 일정한 전계를 인가하였을 때 소자에 흐르는 전류값을 누설전류로 정의하여 나타낸 것이다. 그림으로부터 NO₃막의 실온에서의 누설전류가 SiO₂ 및 ONO₂막에 비하여 큰 것을 알 수 있는데, 이것은 유전 박막 내 수소 원자에 의한 전자 포획 증가와 Si-SiO₂계면의 결정결합의 증가로 여겨진다. ONO₂막은 재산화 과정에서 Si-SiO₂계면 상태가 개선되어 누설전류 특성이 NO₃막보다 우수하게 나타났다. 이 누설전류의 온도 스트레스 영향을 알아보기 위하여 온도변화 (25-125°C)에 따른 누설전류의 변화도 같이 나타내었다. 온도가 증가함에 따라 누설전류도 증가한다는 것을 알 수 있는데, 누설전류의 증가 원인으로는 온도가 증가할수록 트랩생성율이 증가하기 때문인 것으로 추정되고 있다.^[6]

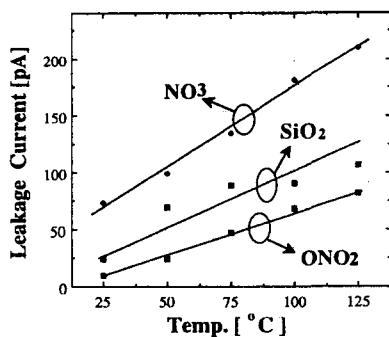


그림 3. 누설전류에 대한 온도의 영향

Fig.3 Stress temperature dependence of Leakage current

그림 4는 각기 다른 절연막을 가진 MIS커패시터에 8mA/cm²의 정전류를 주입했을 때, 정전류를 유지하기 위한 게이트 전압의 변화량(ΔVg)을 나타내고 있다. Vg 의 변화를 산화막 내의 차징(charging)을 측정 할 수 있다.^[6]

$|Vg|$ 의 감소는 정전류 스트레스 동안에 산화막 내에 양전하가 생성되었다는 것을 의미하고, $|Vg|$ 의 증가는 음전하의 생성을 나타낸다. 그림에서 알 수 있듯이 질화에 의해 음전하가 많이 생성됨을 알 수 있는데, 이는 상당한 전자 트랩핑이 일어났음을 나타낸다. 이런 음전하에 의하여 유전체내에서 국부적으로 전계가 증가하게되어 다른 전자의 트랩을 유도하게 되므로 결국 이런 현상들이 반복되는 정례화 메카니즘에 의하여 유전체는 국부적인 항복특성을 나타내게 된다.^[7] 이러한 전자 트랩핑이 재산화에 의해 상당히 감소함을 보이고 있다.

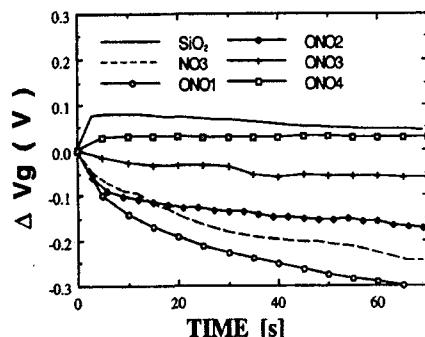


그림 4. 정전류 스트레스 동안 스트레스 시간의 함수로서 게이트 전압의 이동(ΔVg)

Fig. 4 Gate voltage shift(ΔVg) as a function of stress time under constant current stress.

박막의 신뢰성을 분석하기 위한 시간 종속 항복 특성(TDDB)의 측정은 면적 6.4×10^{-5} cm²에 512nA의 정전류, 즉 8mA/cm²의 스트레스를 인가한 상태에서 절연파괴에 이르는 시간을 측정한 것이다.

TDDDB측정 결과에서 절연파괴가 일어나는 지점의 시간을 측정함으로서 박막이 항복에 도달하는 단위 면적당 전하량 Q_{bd} 를 다음 식에 의해 추출할 수 있다.

$$Q_{bd} = \int_0^t J dt = J \cdot t_{bd} (C/cm^2) \quad \dots (2)$$

t_{bd} = 유전체가 항복이 일어난 시간

각 절연막이 항복에 이르는 시간(t_{bd})과 Q_{bd} 의 값을 표. 2에 나타내었다.

그림 5는 각 절연막에 대한 Q_{bd} 값을 비교해 놓은 것으로 (a)에서는 산화막과 NO막, (b)에서는 산화막, ONO막을 비교하였다. 그림 5로부터 ONO2막의 Q_{bd} 가 가장 큰 것으로 나타나 ONO2막의 항복특성과 신뢰성이 가장 좋음을 알 수 있다.

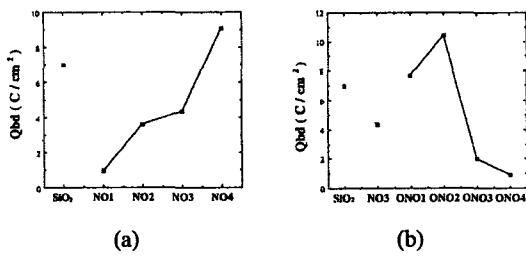


그림 5. (a) SiO_2 와 NO막의 Q_{bd} 비교
 (b) SiO_2 와 ONO막의 Q_{bd} 비교
 Fig. 5 (a) Comparison of SiO_2 and NO film
 (b) Comparison of SiO_2 and ONO

표. 2 각 절연막의 항복이 일어난 시간과 Q_{bd}

절연막	시간(s)	$Q_{bd}(\text{C}/\text{cm}^2)$	절연막	시간(s)	$Q_{bd}(\text{C}/\text{cm}^2)$
SiO_2	876	7.01	ONO_1	960	7.68
NO_1	117	0.94	ONO_2	1302	10.42
NO_2	450	3.6	ONO_3	247	1.98
NO_3	540	4.32	ONO_4	117	0.94
NO_4	1135	9.08			

그림 6은 정전류 스트레스($8\text{mA}/\text{cm}^2$)하에서 SiO_2 와 NO_3 , ONO_2 막에 대해 스트레스 온도가 25-125°C일 때 Q_{bd} 의 값을 나타낸 것이다. 그림의 전체적인 추세는 온도가 증가할수록 Q_{bd} 의 값이 감소함을 나타내고 있는데, 그 원인은 다음 2가지로 분석될 수 있다. 첫째로, 온도가 올라감에 따라, 절연막 내의 원자간 결합이 소프트해지기 때문에 끊어지기가 더 쉬워진다. 끊어진 결합이 많아짐에 따라 트랩 생성율이 증가하게되고, Q_{bd} 는 감소하게 된다. 두 번째는, 온도가 올라감에 따라 격자 진동은 가속화되고, 그에 따라 주입된 전자와 격자사이의 상호작용이 증가해 산화막에 피해를 주는 확률이 커지게 된다. Q_{bd} 의 온도 의존성에 있어서도 ONO막이 우수한 것으로 나타나 ONO막의 신뢰성이 가장 좋음을 알 수 있다.

그림 7은 산화막 절연 항복을 설명하기 위해서 게이트에 음 전압을 인가했을 경우에 대한 MOS 구조의 에너지 밴드 휘어짐을 보여주고 있다.^[8] 이 경우의 항복 메카니즘은 다음과 같다. 산화막 내에서의 전자 트랩이 애노드(SiO_2/Si 계면) 쪽의 전계를 증가시키고, 증가된 애노드 전계가 정전류 스트레스에 의해 애노드 쪽에서 정공 생성을 늘리게 된다. 이렇게 생성된 정공은 캐소드로 이동한 다음 포획되어 캐소드 전계를 증가시킨다. 이러한 과정이 반복되어 결국에는 항복이 일어난다.^[9] 따라서, NO막의 경우는 다른 막에 비해 전자 트랩이 많으므로 Q_{bd} 가 작지만, ONO막에서는 재산화에 의해 전자 트랩이 현저히 감소되기 때문에 ONO막에서의 Q_{bd} 가 가장 크다. 그러나, 지나친 재산화는 산화막 내의 전자 트랩을 다시 증가시킨다는 것을 그림 5로부터 알 수 있다.

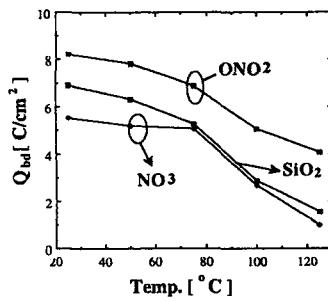


그림 6. Q_{bd} 의 온도 의존성
 Fig. 6 Stress temperature dependence of charge-to-breakdown(Q_{bd})

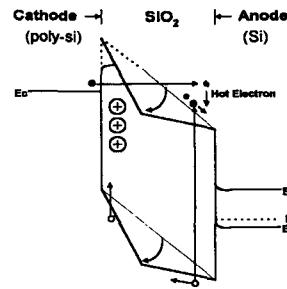


그림 7. 절연막의 항복을 설명하기 위한 음 전압 인가시 에너지 밴드 다이아그램
 Fig. 7 Schematic diagrams of the effective potential versus distances for a MOS structure for the case after negative voltage TDDB stresses.

IV. 결 론

70 Å 두께의 게이트 산화막을 각기 다른 공정 시
간으로 질화 및 재산화시켜 MIS구조의 커페시터를
만든 다음 전기적 특성과 신뢰성을 측정한 결과 다
음과 같은 결론을 도출하였다.

F-N 전류곡선으로부터 NO막과 ONO막의 전도
메카니즘은 SiO_2 막과 같이 F-N 터널링에 의한 전류
성분으로 분석할 수 있었으며, 절연막의 전류-전압
특성과 항복특성이 질화와 재산화 조건에 상당히
의존적임에 알 수 있었다. 따라서, 최적의 조건을
찾는 것이 요구된다. 본 논문에서는 질화 시간을 10
분으로 한 NO_3 가 최적의 질화 시간이였으며, 이 질
화 산화막을 다시 재산화했을 때 최적의 시간은 10
분이었다. 최적화된 질화 재산화막인 ONO_2 막은 전
류-전압 특성에서 열산화막보다 우수하였으며, 특
히, TDDDB특성에서는 열산화막에 비하여 항복전하
량이 1.5배 증가하여 신뢰성이 가장 좋음을 알 수
있었다. 또한, 누설전류에 대한 온도의 영향으로부
터 온도가 증가할수록 누설전류도 증가한다는 것을,
그리고 Q_{bd} 의 온도의존성으로부터 온도가 증가할수
록 Q_{bd} 가 감소한다는 것을 알 수 있었다. 종합해 볼
때, 최적화된 ONO막은 전기적 특성이 우수하고 특
히 온도와 정전류 스트레스에 강한 내성을 나타내
므로 ULSI 유전체로 응용이 될 수 있을 것으로 평
가된다.

참고문현

- [1] M. M. Moslehi et al., "Interfacial and Breakdown Characteristics of MOS devices with rapidly grown ultrathin SiO_2 gate insulator," IEEE Trans. Electron Devices, vol. ED-34, no. 6, pp. 1047-1410, June, 1987.
- [2] J. R. Brews, W. Fichtner, E.H. Nicollian, and S. M. Sze, "Generalized guide for MOSFET miniaturization," IEEE Electron Device Lett., vol. no.1, pp. 2-3, Jan, 1980.
- [3] Aniruddha B.Joshi, G.O.Lo, D.K.Shih, and Dim-Lee Kwong, "Effect of Rapid Thermal Reoxidation on the Electrical Properties of Rapid Thermally Nitrided Thin Gate Oxides," IEEE Trans. Electron Devices, vol.39, pp.883-892, 1992
- [4] T.Hori, "Electrical and Physical Properties of Ultrathin Reoxidized Nitrided Oxides Prepared by Rapid Thermal Precessing," IEEE Trans. Electron Devices, vol. ED-36, NO.2, pp.340-350, 1989
- [5] Pushkar P.Apte, Krishna C. Saraswat, "Correlation of Trap Generation to Charge-to-Breakdown (Q_{bd}) : A Physical Damage Model of Dielectric Breakdown," IEEE Trans. Electron Devices, vol. 41 pp. 1595 - 1601, 1994
- [6] Y. Roh, et al, "Anlysis of Charge of Components Induced by Fowler-Nordheim Tunnel Injection in Silicon Oxides Prepared by Rapid Thermal Oxidation," J. Electrochem. Soc.,142, pp.1015-1020, 1995.
- [7] Montserrat Nafria, Jordi Sune, David Yelamos, and Xavier Americh, "Degradation and Breakdown of Thin Silicon Dioxide Films Under Dynamic Electrical Stress", IEEE Trans. Electron Devices, vol. 43, pp.2215-2226, 1996
- [8] Yasuaki Hokari, "Stress Voltage Polarity Dependence of Thermally Grown Thin Gate Oxide Wearout," IEEE Trans. Electron Devices, vol. 35 pp. 1299 - 1304, 1988



이 정 석(Lee Jung Suk)
1998년 2월 동의대학교 전자공
학과 졸업(공학사)
1998년 3월 ~ 현재 동의대학교
전자공학과 석사과정
*주관심 분야 : 반도체 소자 및 공정



李 龍 宰(Lee Yong Jae)
1974년 3월 ~ 1981년 2월 경북
대학교 공과대학 전자
공학과(공학사)
1981년 3월 ~ 1983년 2월 연세
대학교 대학원 전자공학과
(공학석사)
1983년 3월 ~ 1986년 8월 연세대학교 대학원 전자
공학과 (공학박사)
1985년 3월 ~ 1988년 2월 한국전자통신연구원 집
적회로 개발부 선임연구원
1991년 7월 ~ 1992년 7월 The University of Texas
at Austin. Microelectronics Research Center
U.S.A. Post Dr.
1988년 ~ 현재 동의대학교 공과대학 전자공학과 정
교수
*주관심 분야 : MOSFET,MOS 소자 개발, 특성화,
바이폴라 소자 공정 및 특성 개선,
ASIC 설계 등.