

論文98-35S-9-3

# 900MHz GSM 디지털 단말기용 Si BiCMOS RF 송수신 IC 개발 (Ⅱ) : RF 송신단

## (An Integrated Si BiCMOS RF Transceiver for 900 MHz GSM Digital Handset Application (Ⅱ) : RF Transmitter Section)

李圭馥\*, 朴寅植\*, 金鍾圭\*, 金漢植\*

(Kyu-Bok Lee, In-Shig Park, Jong-Kyu Kim, and Han-Sik Kim)

### 요 약

본 연구에서는 E-GSM 단말기용 RF Transceiver 칩의 송신부에 대한 회로설계 및 시뮬레이션, 공정 및 제작, 평가를 수행하였다. AMS社의 0.8 $\mu$ m BiCMOS 공정으로 제작된 RF-IC 칩은 10 $\times$ 10mm 크기의 80 pin TQFP로 제작되었으며, 3.3V에서 동작하고 양호한 RF 특성을 보였다. 본 논문에서는 IF/RF 상향변조 주파수 혼합기, IF/RF polyphase, 전치증폭기 등을 포함하는 송신부의 개발 결과를 서술하고자 한다. 송신단의 측정 결과 E-GSM RF 송신단 주파수인 880~915MHz에서 양호하게 동작하며, 소비전류는 71mA이고 총출력은 8.2dBm으로 측정되었다.

### Abstract

The Transmitter part of single RF transceiver chip for an extended GSM handset application was circuit-designed, fabricated and evaluated. The RF-IC Chip was processed by 0.8 $\mu$ m Si BiCMOS, 80 pin TQFP of 10 $\times$ 10mm size, 3.3V operated RF-IC reveals, in general, quite reasonable integrity and RF performances. This paper describes development results of RF transmitter section, which includes IF/RF up-conversion mixer, IF/RF polyphase and pre-amplifier. The test results show that RF transmitter section is well operated within frequency range of 880~915MHz, which is defined on the extended GSM(E-GSM) specification. The transmitter section also reveals moderate power consumption of 71mA and total output power of 8.2dBm.

### I. 서론

일반적인 셀룰러폰의 송신부(Transmitter section) 구조를 보면, I, Q로 입력된 송신신호를 변조기와 필터를 거치면서 고주파로 변조하고, 이어서 전치증폭기(pre-amplifier), 전력증폭기(Power amplifier), 듀플렉서 필터와 안테나를 거쳐 공중으로 전파하는 구조로

구성되어 있다. 보통 송신부에서는 이와 같이 1단으로 변조하는 방식이 많이 쓰이고 있는데 그것은 채널 형상(shaping) 필터가 베이스 밴드 영역으로서 집적화가 가능하기 때문이다.<sup>[1]</sup> 전체적인 관점에서 볼 때, 송신부는 베이스 밴드 신호는 자체에서 만들어진 것으로 다른 왜곡성분이 없으므로 이는 큰 문제가 되지 않는다, 대부분의 전력이 전력증폭기에서 소비되므로 전력효율이 높아야 하므로 전력증폭기의 선택이 상당히 중요한 문제가 될 수 있다.<sup>[2]</sup>

최근 들어 외부소자의 사용을 줄일 수 있는 직접

\* 正會員, 電子部品綜合技術研究所

(Korea Electronics Technology Institute, KETI)

接受日字: 1997年9月12日, 수정완료일: 1998年7월1日

변환(direct conversion) 방식이나 낮은 IF, 준(Quasi) IF 등의 방식이 많이 개발되고 있는데 이들 구조들은 DC offset, 1/f 잡음이나 정합 등이 문제로 대두하고 있다. DC offset 문제는 preamble 신호를 사용, 미리 오차를 예측하여 제거하는 방법이 사용되기도 하고, 1/f 잡음의 경우는 이중 상관 샘플링(double correlated sampling)이나 초퍼 안정화 방법이 사용된다.<sup>[3]</sup>

직접변환 방법을 쓸 경우 IF 필터 대신 두 개(I, Q)의 저대역 통과 필터만이 필요하므로 집적화하기 쉬운 장점을 가지지만, 반면 정확한 90도의 위상변환을 얻기가 힘들다. 왜냐하면 수신부의 주파수 혼합방법을 사용하려면 LO가 RF 주파수의 4배에 해당하여야 하는데 이처럼 높은 주파수는 얻기 어렵기 때문이다. 따라서 다른 방법을 사용하려면 LO로부터 R-C 지연(delay)과 C-R 도입(lead) 회로를 써서 서로 90도의 위상 차를 갖는 두 개의 발진기를 얻는 방법을 사용해야 하나 정확한 위상 차를 얻으려면 보다 신중한 설계가 요구될 것이다. 한편 주파수혼합기 자체는 입력신호가 충분히 크기 때문에 특별한 구조보다는 왜곡이 적고 전력증폭기를 구동하기 위하여 출력임피던스가 적은 구조를 사용해야 할 것이다.<sup>[4]</sup>

본 연구에서 설계는 주로 SPICE 시뮬레이션을 이용하였고, 제작한 E-GSM 단말기용 RF-IC 칩셋(chipset)의 공정 및 소자 라이브러리는 AMS社의 0.8 $\mu$ m BiCMOS를 사용하였다. 이 RF 칩셋에서 송신부의 설계결과와 제작된 특성측정 결과를 고찰해보고 향후 응용분야에 대한 방향을 제시하고자 한다.

## II. 송신부(Transmitter section)의 설계 및 분석

E-GSM 단말기용 RF 칩셋에서 송신부의 구성을 보면, 베이스 밴드로부터 I, Q 데이터를 받는 IF 상향변조 주파수혼합기(upconversion mixer)와 이것으로부터 나오는 I, Q의 고조파를 제거하며 필터 역할을 하는 IF polyphase, RF\_local로부터 나오는 984~1019MHz의 Tx\_LO 주파수와 IF polyphase로부터 받은 데이터를 혼합하는 RF 상향변조 주파수혼합기, 또 이 혼합기를 통하여 나오는 신호의 잡음과 고조파를 제거하는 RF polyphase, 이 polyphase로부터 출력되는 신호를 증폭하여 880~915MHz의 SAW 필터

로 내보내는 전치증폭기로 구성되어져 있다.<sup>[5]</sup> 송신단 전력증폭기를 통한 최종출력 설계목표는 7dBm이며, 총 소비전류는 60mA를 목표로 설계하였다. 그림 1은 GSM 단말기용 칩셋 송신단의 블록 다이어그램이다.

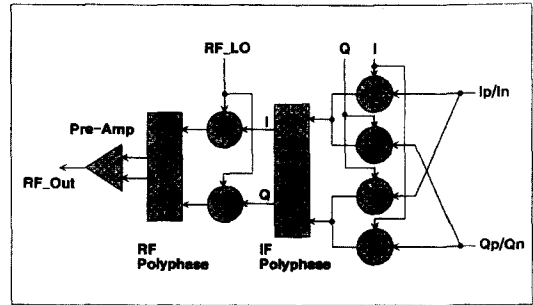


그림 1. GSM 단말기용 칩셋 송신단의 블록 다이어그램

Fig. 1. Block diagram of transmitter in the chipset for GSM cellular phone.

### 1. IF upconversion mixer

IF 상향변조 주파수혼합기 부분은 전체적으로 4개의 보상 스위치(complementary switch)로 구성되어 있으며, 주파수혼합기는 한 주파수에서 또 다른 한 주파수로 입력신호를 변환하는 주파수 변환소자이다.<sup>[6]</sup> 이것은 들어오는 신호( $f_1$ )를 다른 한 신호( $f_2$ )와의 합( $f_1+f_2$ ;upconversion), 또는 차( $f_1-f_2$ ;downconversion)의 결과와 같이 혼합하는 역할을 한다. 이 혼합기는 낮은 전력소모와 높은 IP3(third order modulation) 특성을 가지며, 우수한 절연(isolation)과 고조파 억제 특성을 위하여 설계되어졌다. 그림 2는 4-FET 상향변조 주파수혼합기의 설계결과를 나타낸 것이다.

그림 3은 4-FET IF 상향변조 주파수혼합기를 two tone FFT 분석한 결과를 나타낸 것이다. LO에서 100MHz의 입력, 3MHz, 7MHz의  $\pm I, Q$ 를 주어 97MHz, 93MHz를 얻은 결과를 나타낸 것이다.

### 2. IF polyphase

IF/RF polyphase는 기본적으로 저항과 캐패시터로 구성, 설계하였으며, 이것은 주로 I, Q 위상오류 수정을 위하여 주로 사용한다. 본 연구에서는 고조파들이 원래의 신호로부터 위상의바깥쪽에 있다는 점을 이용하여 설계하였으며, 필터링을 수행하기 위하여

polyphase는 증폭도보다도 신호의 위상 특성을 이용한다. 즉 베이스 밴드로부터 들어오는 I, Q 신호의 상향변조(upconverting)에 의하여 발생된 LO 신호의 원하지 않는 고조파를 제거하기 위하여 300MHz, 500MHz, 700MHz, 900MHz와 1.1GHz의 IF polyphase를 설계하였다. 이 IF polyphase의 칩 내부 설계로 인하여 일반적으로 사용되어지는 IF SAW 필터가 필요하게 된다.

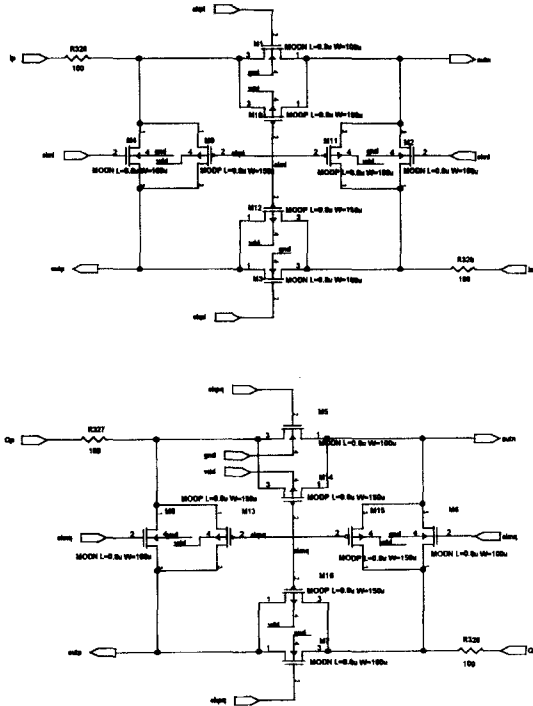


그림 2. 4-FET 상향변조 주파수혼합기  
Fig. 2. 4-FET upconversion mixer.

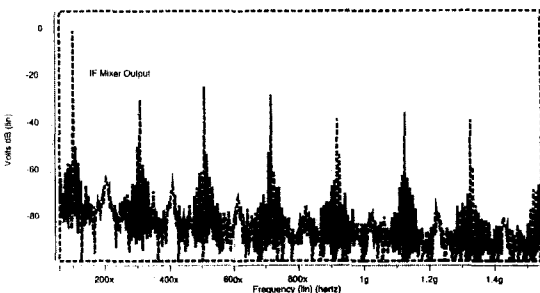


그림 3. 4-FET IF upconversion 혼합기의 출력을 two tone FFT 분석한 결과  
Fig. 3. Two tone FFT analysis result of 4-FET IF Upconversion mixer.

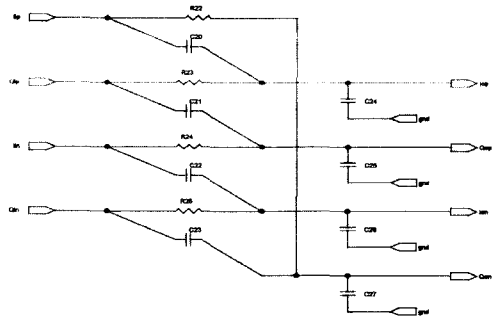


그림 4. Polyphase의 기본 설계 결과  
Fig. 4. Basic design result of polyphase.

그림 4는 polyphase의 설계 결과이며, 각 polyphase 회로는 직렬로 연결되어 칩 설계에 첨가된다.

그림 5는 polyphase를 two tone FFT 분석한 결과를 나타낸 것이며, 그림 3의 결과와 비교해볼 때 300MHz, 500MHz, 700MHz, 900MHz와 1.1GHz에서 각각 근처의 고조파를 줄인 결과를 볼 수 있다.

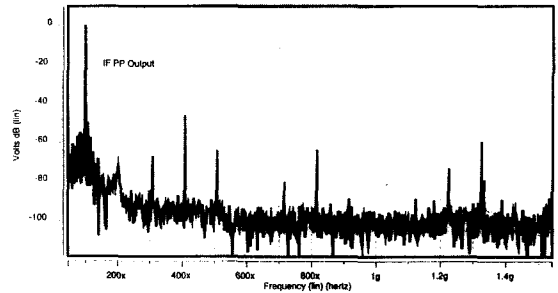


그림 5. IF polyphase를 two tone FFT 분석한 결과  
Fig. 5. Two tone FFT analysis result of IF polyphase.

### 3. RF upconversion mixer와 RF polyphase

RF 상향변조 주파수혼합기는 IF 상향변조 주파수혼합기와 IF polyphase를 거쳐 출력되는 I, Q 신호를 RF<sub>LO</sub>과 혼합하여 RF polyphase로 보내주는 역할을 한다. 본 연구에서 설계한 RF 상향변조 주파수혼합기는 Gilbert 셀(cell) 구조를 사용하였으며, 이 Gilbert cell 구조는 우수한 절연(isolation)과 고조파 억제특성은 물론이고 쌍을 이루는 4-FET 보상 스위치 구조보다 더 높은 변환이득을 얻을 수 있다. 또한 이 Gilbert 셀 구조 혼합기는 바이폴라나 BiCMOS 공정으로 쉽게 집적화 할 수 있는 장점이 있다.<sup>[7]</sup>

RF polyphase는 1.1GHz, 1.2GHz, 2.8GHz와 3GHz의 주파수를 갖는 4개의 부분으로 연결되어 있으며, RF 상향변조 주파수혼합기에서 넘어오는 잡음과 고조파를 제거하여 전치증폭기로 보내주기 위하여 사용되어진다. 각각의 회로의 구조는 IF poly-phase와 동일하며, 제거하고자 하는 주파수는  $f=1/(2\pi RC)$ 로 부터 주파수를 설정할 수 있다. 그림 6은 RF 상향변조 주파수혼합기의 설계 결과를 나타낸 것이다. 설계된 RF 상향변조 주파수혼합기는 가장 낮은 잡음지수와 최소의 전력소모에 중점을 두어 설계하였다.

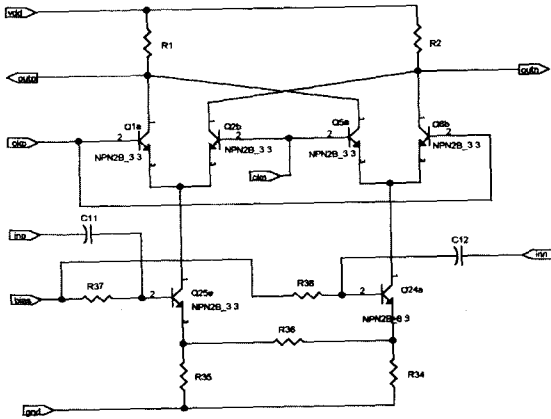


그림 6. RF 상향변조 주파수혼합기의 설계 결과  
Fig. 6. Design result of RF upconversion mixer.

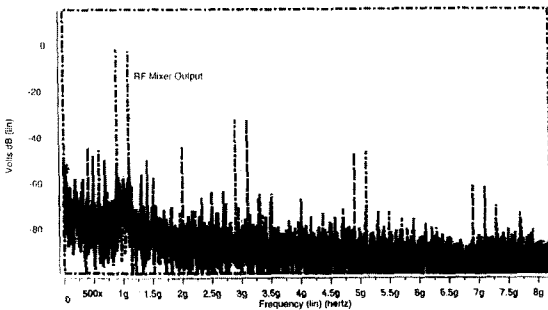


그림 7. RF 상향변조 혼합기를 two tone FFT 분석한 출력 결과  
Fig. 7. Two tone FFT analysis result of RF upconversion mixer.

그림 7은 RF 상향변조 주파수혼합기를 two tone FFT 분석한 출력결과를 나타낸 것이다. 이 결과를 보면 900MHz와 1100MHz에서 각각 출력 신호가 나온

것을 볼 수 있으며, RF 주파수혼합기를 통과한 후, 6dB의 이득을 얻음을 볼 수 있다. 그림 8은 RFpolyphase를 two tone FFT 분석한 출력결과를 나타낸 것이다. 이 시뮬레이션 결과에서 볼 때, 3, 5, 7GHz에 있던 고조파가 제거되었음을 볼 수 있다.

#### 4. Pre-Amplifier

전치증폭기(pre-amplifier)는 전력증폭기 이전의 송신부 마지막 단에 위치하며, 전력증폭기, 또는 필터로 전달하는 변조된 RF 신호를 증폭하기 위하여 사용되어진다. 전치증폭기의 선형성 필요조건은 송신단 안에서 사용되어지고 있는 변조기술의 종류에 따라 좌우된다.<sup>[8]</sup> 본 연구에 사용된 송신 변조방식은 전치증폭기와 전력증폭기의 선형성을 완화한 주파수 변조(FM) 방식을 사용하였다. 본 연구에서 설계한 전치증폭기는 기본적으로 I, Q 입력과  $\bar{I}$ ,  $\bar{Q}$  입력을 갖는 두 개의 차동 결합기(combiner) 형태로 구성하였으며, 전체를 여섯 단으로 설계하였다.<sup>[7]</sup>

그림 9는 기본적인 전치증폭기의 설계결과를 나타낸 것이며, 이 구조는 DC 전압으로부터 입력 바이어스를 수평으로 이동하기 위한 에미터 follower와 같은 구조로 설계하였다. 이 에미터 follower는 출력단의 큰 부하를 구동하는 것을 돕는 특성을 갖고 있으며, 아주 우수한 선형성을 가지며, 이득은 대략 1이다. 전치증폭기를 거친 총 출력은 대략 7dBm으로 이 출력을 RF SAW 필터를 거쳐 전력증폭기에 전달한다.

그림 10은 결합기를 거친 전치증폭기의 출력을 two tone FFT 분석한 결과이다.

송신부 전체의 시뮬레이션한 결과를 볼 때 IF VCO 송신 버퍼와 RF VCO 송신 버퍼의 소비전류를 포함하여 61mA 총 소비전류를 나타내었으며, 베이스 밴드의 I, Q 입력으로부터 전치증폭기단까지의 총 출력은 7dBm으로 나타났다. 이 출력은 차동(differential) 출력을 단일 종단(single ended)으로 바꾸어 주기 위하여 결합기를 거쳐 SAW 필터와 전력증폭기로 입력된다.

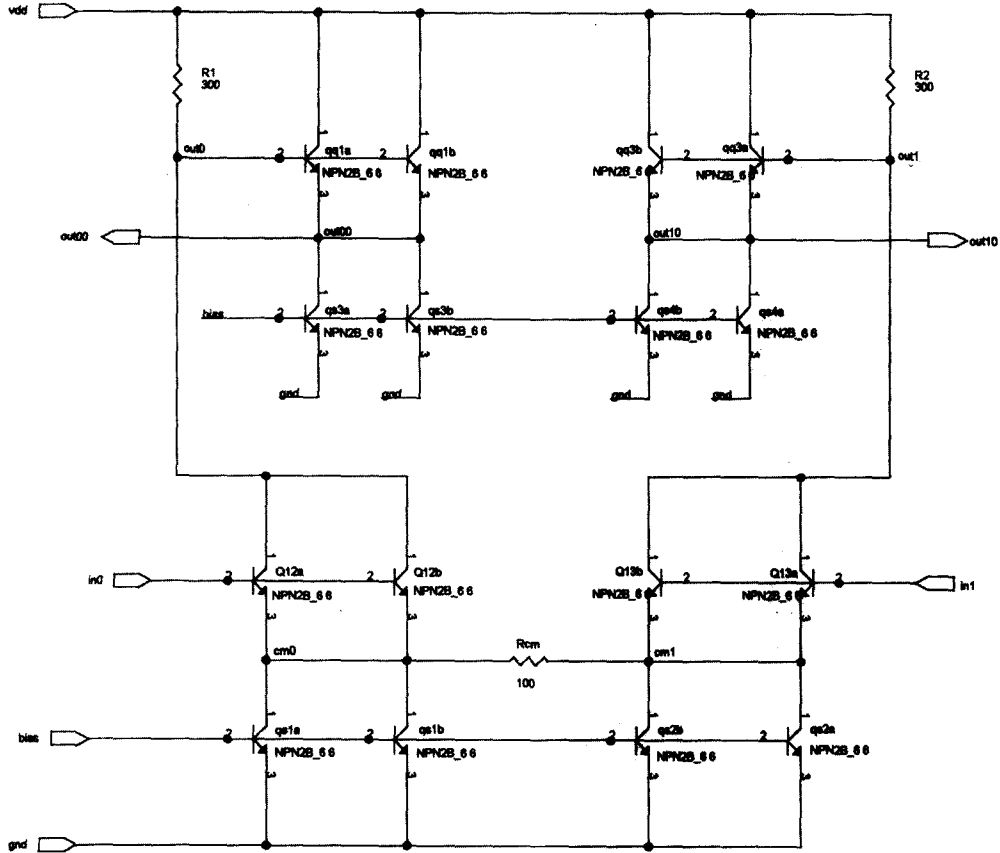


그림 8. 전치증폭기의 기본 설계결과  
Fig. 8. Basic design result of pre-amplifier.

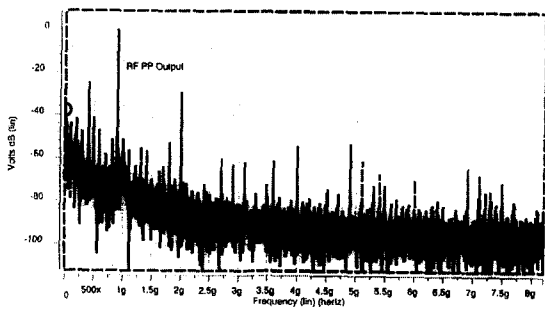


그림 9. RF polyphase를 two tone FFT 분석한 결과  
Fig. 9. Two tone FFT analysis result of RF polyphase.

### III. 송신부의 제작 및 특성측정

본 연구에서 설계된 칩세트는 칩 다이(die) 크기를 최소화하고 제조가격을 감소시키기 위하여 AMS社의 최신 BiCMOS 공정을 이용하여 레이아웃하였으며, AMS社의 BiCMOS 공정은 실증된 0.8 $\mu$ m CMOS 공

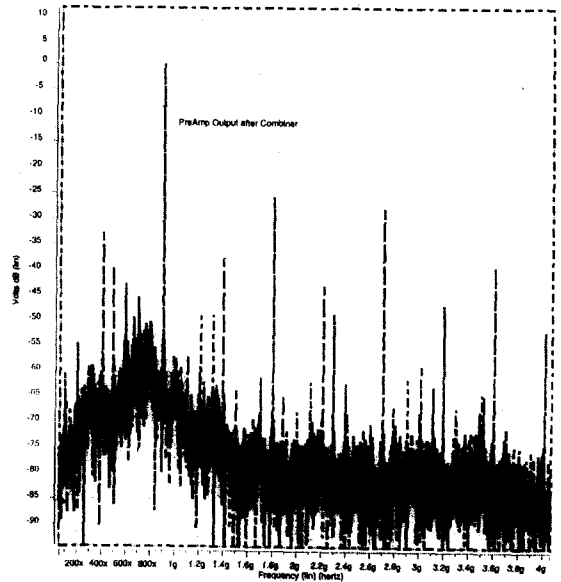


그림 10. 결합기를 거친 전치증폭기의 출력을 two tone FFT 분석한 결과  
Fig. 10. Two tone FFT analysis result of pre-amplifier through the combiner.

정에 기초를 두고, 고성능의 아날로그 바이폴라 기술을 포함하고 있으며, 혼성신호 설계가 가능하다. 대표적인 NPN 트랜지스터의 차단주파수( $f_T$ )는 E-GSM RF 주파수대역에서는 성능을 보장할 수 있는 주파수인 12GHz이다. E-GSM RF-IC는 TQFP(Thin Quad Flat Package) 형태로 패키징되었으며, 그림 11은 제작된 RF-IC 칩의 사진이다.

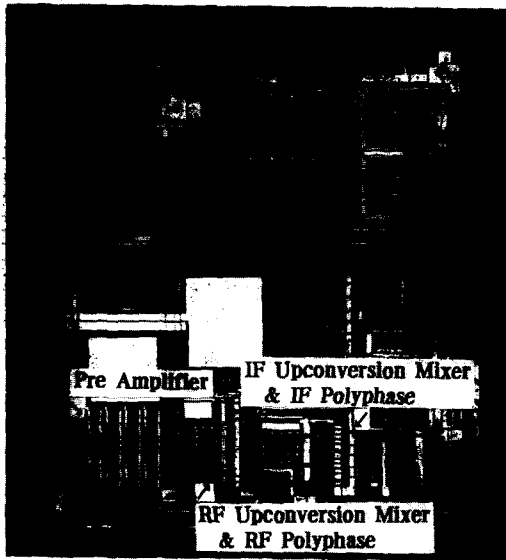


그림 11. 제작된 RF-IC 칩 사진  
Fig. 11. A photo of the fabricated RF-IC chip.

본 연구에서는 레이아웃후의 시스템 시뮬레이션에서 더욱 정확한 시뮬레이션 결과를 얻기 위하여 SPICE 본딩 와이어 모델을 사용하여 시뮬레이션한 후 이 결과에 따라 레이아웃을 하여 공정, 제작하였다.

제작된 칩은 특성평가보드(evaluation board)에 실장하여 측정하였다. 칩 내부에서 송신부는 IF 주파수 합성기(synthesizer)와 RF VCO 블록에 의하여 내부적으로 발생하는 두 개의 신호를 사용하며, 송신단 경로를 측정하기 위해서는 IF 주파수합성기와 RF VCO 양쪽의 기능성(functionality)을 확립하는 것이 필요하며, 송신부 경로는 아래의 순서에 따라 측정되어졌다.

우선, 칩 특성평가보드에 실장된 VCTCXO로부터 IF 주파수합성기에 13MHz의 주파수를 보내며, 이 주파수는 IF 주파수합성기를 통하여 104MHz의 IF VCO 출력으로 IF 상향변조 주파수혼합기에 입력된다. 또한, RF VCO로부터 984~1019MHz의 주파수를 RF 상향변조 주파수혼합기로 입력한다. 이와 같은

절차에 따라 특성평가보드에서 측정된 송신단의 측정 결과를 그림 12에 나타내었다. 송신단은 Vdd를 3.3V, 온도는 25°C인 상태에서 측정한 결과이며, 그림 12에서 볼 때 출력이 4.2dBm으로 나타났지만 별도로 측정케이블을 측정한 결과 4dB의 손실을 있어 이를 고려하면 실제적인 출력은 8.2dBm이 된다. 이 결과는 실제결과와 출력 7dBm과 비교해볼 때 충분한 결과로 판단된다.

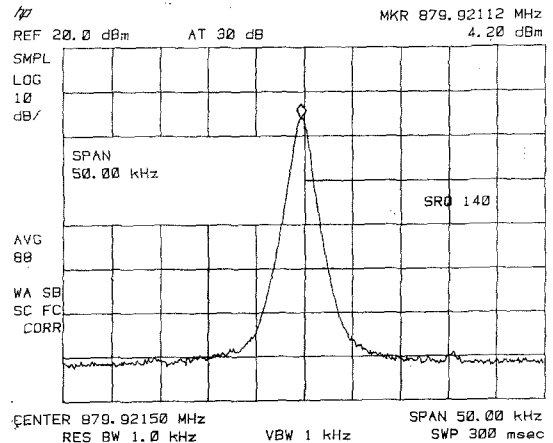


그림 12. 송신단의 출력 측정결과  
Fig. 12. Test result of the transmitter section output.

다음으로 880MHz와 915MHz 각각에서의 캐리어 주파수에 대한 9kHz~2GHz 범위 안의 다양한 주파수들의 주어진 측정 대역폭 안에서의 피크 송신출력, 즉 GSM에서 불요 방사(spurious emission)에 대하여 측정한 결과를 알아보면 다음과 같다.

GSM에서 불요 방사를 제한하는 것은 고조파의 제거가 필요하기 때문이다. 이러한 고조파의 제거는 주로 듀플렉서 필터에서 수행되는데 이 필터로써 불요 방사가 충분히 제거되지 않을 경우, 변조기와 전력증폭기 사이에 추가적인 필터를 사용할 수 있다. 이러한 추가 필터는 수신대역으로부터 생길 수 있는 광대역 위상잡음을 제거하기 위하여도 역시 필요하다. 또한 GSM에서는 불요 방사를 9kHz~1GHz까지 주로 측정하며, 피크 출력은 대역에 따라 차이는 있지만 일반적으로 -36dBm이다.<sup>[2]</sup>

그림 13은 RF\_LO가 984MHz이고, offset이 1.8MHz일 때 전치증폭기 출력단에서 측정된 결과가 대략 65.67dB의 차를 보임을 나타내고 있으며, 그림 14는 RF\_LO가 984MHz이고, offset이 6MHz일 때

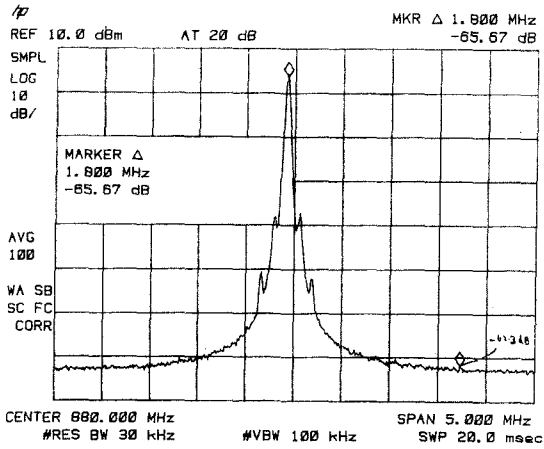


그림 13. RF\_LO가 984MHz이고, offset이 1.8MHz일 때의 불요 방사 특성  
 Fig. 13. Characteristics of spurious emission. (RF\_LO : 984MHz, offset : 1.8MHz)

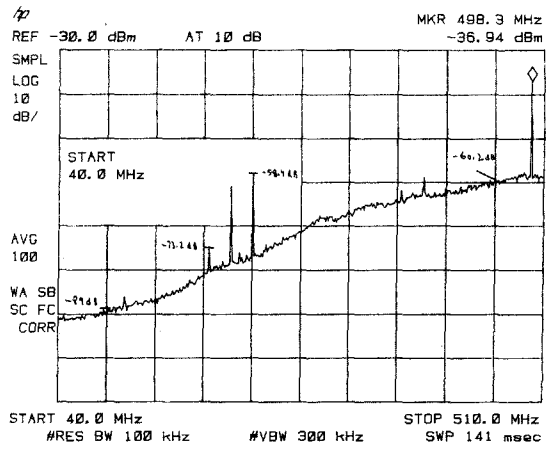


그림 15. RF LO가 984MHz이고, 측정대역폭을 100kHz로 하였을 때의 불요 방사 특성  
 Fig. 15. Characteristics of spurious emission. (RF\_LO : 984MHz, band : 100kHz)

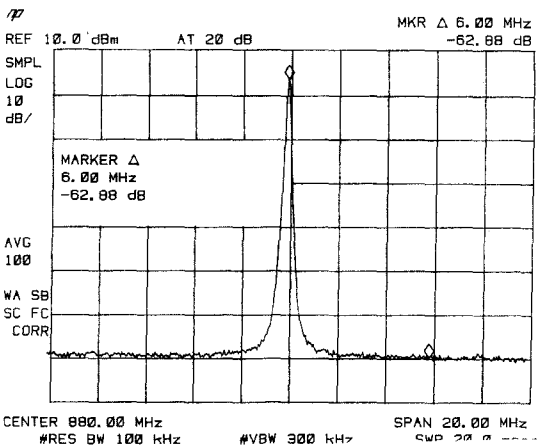


그림 14. RF LO가 984MHz이고, offset이 6MHz일 때의 불요 방사 특성  
 Fig. 14. Characteristics of spurious emission. (RF\_LO : 984MHz, offset : 6MHz)

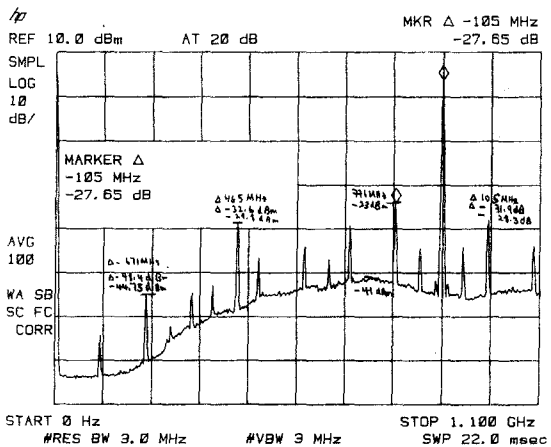


그림 16. RF LO가 984MHz, 대역폭을 0~1.1GHz로 하였을 때의 불요 방사 특성  
 Fig. 16. Characteristics of spurious emission. (RF\_LO : 984MHz, band : 0~1.1GHz)

대략 62.88dB의 차를 보임으로써 양호한 특성을 나타내고 있다. 또, 그림 15에서는 RF\_LO가 984MHz이고, 측정대역폭을 100kHz로 하였을 때 최고점이 GSM 기준 규격인 36dBm보다 작은 36.94dBm이 출력됨으로 기준보다 양호한 특성을 보이고 있다.

그림 16은 RF\_LO가 984MHz, 대역폭을 0~1.1GHz로 하였을 때, 각 offset에서의 차를 보여주고 있으며, GSM 규격과 약간의 차이를 보이고 있다. 그림 17은 RF\_LO가 984MHz, 대역폭을 800MHz~

2GHz로 하였을 때, 각 offset에서의 차를 보여주고 있으며, 일반적인 GSM 규격인 30dB와 근접한 값으로 양호한 특성을 보이고 있다.

#### IV. 결론

본 연구에서는 E-GSM 단말기용 RF Transceiver 칩의 회로설계 및 시뮬레이션, 공정 및 제작, 평가를 수행하였다. AMS社의 0.8 $\mu$ m BiCMOS 공정으로 제

참 고 문 헌

[1] 송원철, "CMOS RF IC 설계기술," CAD 및 VLSI 설계 연구학회, 제 4권, 제 1호, pp. 127-140, Dec. 1995.

[2] "GSM Basics, An Introduction," Hewlett-Packard Co., 1994.

[3] "디지털 이동통신 단말기(GSM) 개발," 전자부품종합기술연구소, 1995.

[4] K. Negus et al, "Highly-Integrated Transmitter RF-IC with Monolithic Narrowband Tuning for Digital Cellular Handset" International Solid-State Circuits Conference, 1994.

[5] R.G. Meyer and W.D. Mack, "A 1-GHz BiCMOS RF Front-End IC," IEEE Journal of Solid-State Circuits, vol. 29, no. 3, pp. 350-355, March 1994.

[6] "Micro-Wave대 Mixer 이론 및 회로 설계 기술", 김인석, 초고주파회로 설계기술, 1993.

[7] P.R. Gray and R.G. Meyer, Analysis and Design Analog Integrated Circuits, third ed., New York: Willy, ch.11, 1993.

[8] C.D. Hull and R.G. Meyer, " Principles of wideband feedback amplifier design," Int. J. High Speed Electron., vol. 3, no. 1, pp. 53-93, March 1992.

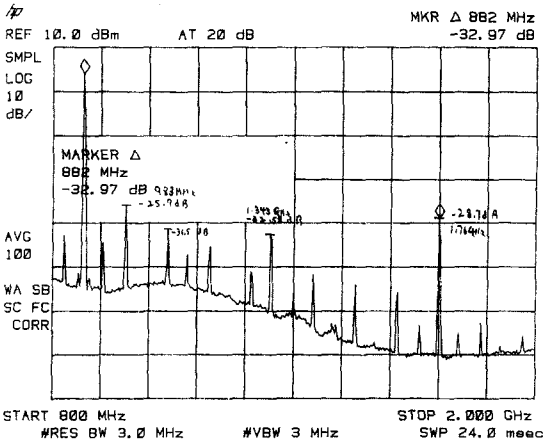


그림 17. RF\_LO가 984MHz, 대역폭을 800MHz~2GHz로 하였을 때의 불요 방사 특성  
 Fig. 17. Characteristics of spurious emission.  
 (RF\_LO : 984MHz, band : 0.8~2GHz)

작된 RF-IC 칩은 3.3V에서 동작하고 양호한 RF 특성을 보였다. 송신단의 측정결과와 설계결과와의 비교 표를 표 1에 나타내었다. 제작되어진 RF-IC 내부에는 IF/RF 상향변조 주파수혼합기, IF/RF polyphase, 전치증폭기 등을 포함하고 있으며, 송신부의 개발 측정 결과 E-GSM RF 송신단 주파수인 880~915MHz에서 양호하게 동작함을 보였으며, 소비전류는 71mA이고 총 출력은 8.2dBm으로 양호한 측정결과를 보였다. 또한, E-GSM에서 요구되는 불요 방사 특성도 양호한 결과를 보였다.

표 1. 송신단의 설계결과와 측정결과와의 비교표

Table 1. Comparison of design and test result of the transmitter section.

Parameters	Simulated Results	Measured Results	Units
Transmitter Current Consumption			
Total supply current	61	71	mA
Input Buffer, IF mixer & IF VCO Buffer	11	13	
RF mixer & RF VCO Buffer	18	18	
Pre Amplifier	32	40	
Mixer input differential signal	≤ 2.06	≤ 2.06	V <sub>p,p</sub>
I/Q input DC level	1.2~1.8	1.2~1.8	V
I/Q input resistance	20	20	kΩ
Output transmit Power	7	8.2	dBm
Output load impedance	50	50	Ω



## 저 자 소 개

## 李 圭 馥(正會員)

1964년 12월 26일생. 1989년 2월 인하대학교 응용물리학과(공학사). 1992년 2월 인하대학교 응용물리학과(공학석사). 1992년 3월~현재 전자부품종합기술연구소 ATEL 단말기사업단 전임연구원. 주관심분야 고주파부품 설계, BiCMOS 소자 모델링 및 RF-IC 설계.

## 金 鍾 圭(正會員)

1957년 9월 15일생. 1986년 2월 서울산업대학교 전자공학과(공학사). 1989년 2월 건국대학교 전자공학과(공학석사). 1997년 3월~현재 건국대학교 전자공학과 박사과정중 1992년 3월~현재 전자부품종합기술연구소 부품연구3팀 선임연구원. 주관심분야 고주파부품 설계 및 안테나 개발

## 朴 寅 植(正會員)

1966년 11월 1일생. 1990년 2월 동국대학교 전자공학과(공학사). 1992년 2월 동국대학교 전자공학과(공학석사). 1992년 3월~현재 전자부품종합기술연구소 ATEL 단말기사업단 전임연구원. 주관심분야 고주파부품 설계, MMIC 및 RF-IC 설계.

## 金 漢 植(正會員)

1949년 8월 15일생. 1971년 2월 연세대학교 금속공학과(공학사). 1973년 2월 연세대학교 금속공학과(공학석사). 1984년 7월 펜실베이니아주립대 재료공학과(공학박사). 1973년 7월~1992년 2월 국방과학연구소 책임연구원. 1992년 3월~현재 전자부품종합기술연구소 ATEL 단말기사업단 단장. 주관심분야 고주파부품 재료 및 공정 개발, 고주파 자성부품 개발, RF-IC 개발