

Three level ZCT IGBT Inverter for High Power Applications

李 星 龍* 李 東 昊**
(Seong-Ryong Lee · Dong-Ho Lee)

Abstract - A three-level ZCT(Zero Current Transition) IGBT inverter is presented for high power IGBT inverters. The concept of ZCT for the conventional boost converter is extended to the three-level inverter. Moreover, in order to improve the reliability of inverter, midpoint charge balance problem of the three-level inverter is analyzed with respect to the reactive loads with harmonic current and a way to solve the problem is suggested. And experimental results with 150kw, 20kHz prototype are presented to verify the principle of ZCT Operation.

Key Words : Three-level inverter, ZCT, Midpoint charge balance

1. 서 론

최근 IGBTs, MCTs 등의 전력용 반도체의 개발로 인하여 전력변환장치는 고조파 저감 효과의 증대, 빠른 응답속도, 리액티브 컴포넌트의 크기와 경량화 등의 문제로 연구관심의 초점이 모아지기 시작하였다. 이에 따라 PWM 인버터의 고주파수 운전에 대한 연구가 활발하게 진행되었는데, 이러한 고주파수 운전기법은 하드스위칭 PWM 제어시 스위칭 손실과 노이즈를 피할 수 없어 인버터의 효율을 감소시키게 되는 문제점이 발생한다. 게다가 인버터의 고전압·대전력화에 대한 요구가 점차 증가하고 있어 스위칭 손실의 감소는 더욱 중요한 문제로 대두되었다. 이러한 관점에서 지난 10여년 동안 인버터의 고효율화, 고전압·대전력화에 대한 많은 연구가 발표되었다. [1]~[6]

인버터 고효율화의 경우, 10여년전 전력 변환용 디바이스를 ZVS(Zero Voltage Switching) 또는 ZCS(Zero Current Switching) 기반으로 제어하는 부분 공진형 컨버터의 개념이 발표된 이래, 이의 장점을 살리고 단점을 보완하는 연구가 경쟁적으로 진행되었다. 최근에는 낮은 스위칭 손실(low switching loss)을 모두 실현한 소프트 스위칭, 소프트 트랜지션 기법 (soft-switching, soft-transition techniques)이 제안되었고, 이들을 정리하면 턴-온 손실(Turn-on loss)이 스위칭 손실의 대부분을 차지하는 MOSFET의 경우에는 ZVS/ZVT-PWM 제어가 적합하고, 턴-오프(Turn-off loss)가 스위칭 손실의 대부분을 차지하는 IGBT의 경우

ZCS/ZCT-PWM 제어가 가장 적합한 것으로 발표되었다. [1][2]

인버터의 고전압·대전력화의 경우, 스위치 양단의 전압 스트레스를 감소하고 출력 고조파를 줄일 수 있는 토폴로지로 멀티 레벨 인버터가 제안 되어졌고, 이러한 인버터 중에 가장 잘 알려진 구조가 3레벨 인버터이다. 그러나 3레벨 인버터는 스위치 양단의 전압 스트레스를 줄이기 위하여 두 그룹의 캐패시터를 직렬로 연결하여 입력전압을 절반으로 나누어 사용하는 구조이다. 따라서 인버터의 각 스위치 양단의 전압 스트레스를 균등하게 하기 위해서는 직렬 연결된 캐패시터 중성점의 전압을 일정하게 제어하는 것이 매우 중요하고 이를 해결하기 위한 연구가 매우 활발하게 진행되고 있다. [3]~[6]

그러므로 본 연구에서는 이상에서 명기한 인버터의 고효율화와 고전압·대전력화의 두가지 문제를 모두 해결하기 위하여 기존의 3레벨 IGBT 인버터에 ZCT(Zero Current Transition) 스위칭기법을 적용하는 토폴로지를 제안한다. 이는 가장 최근에 발표된 ZCT 부스트 컨버터를 적용한 것이다. 또한 3레벨 인버터 중성점 전압의 문제를 해결하기 위하여 부하 전류의 위상차 및 고조파 함유율과 중성점 전압의 관계, 그리고 이들이 스위칭 벡터에 의해 제어 될 수 있는 제어량을 해석하여 새로운 제어 방법을 제시한다. 마지막으로 이들 제안된 토폴로지와 제어 알고리즘을 시뮬레이션을 통하여 입증하였고, 150KW 용량의 3레벨 ZCT 인버터를 제작, 실험을 통하여 그 유용성을 보였다.

2. 3레벨 ZCT 인버터의 동작원리

3레벨 인버터는 메인 스위치 양단에 걸리는 전압이 DC 입력전압의 1/2이므로 고전압·대전력용으로 가장 널리 사용되는 인버터이다. 그러나 이러한 3레벨 인버터는 캐패시

* 正 會 員 : 群山大 工大 制御計測工學科 副教授 · 工博

** 正 會 員 : Virginia Tech. 電子工學科 博士課程

接受日字 : 1998年 7月 30日

最終完了 : 1998年 12月 2日

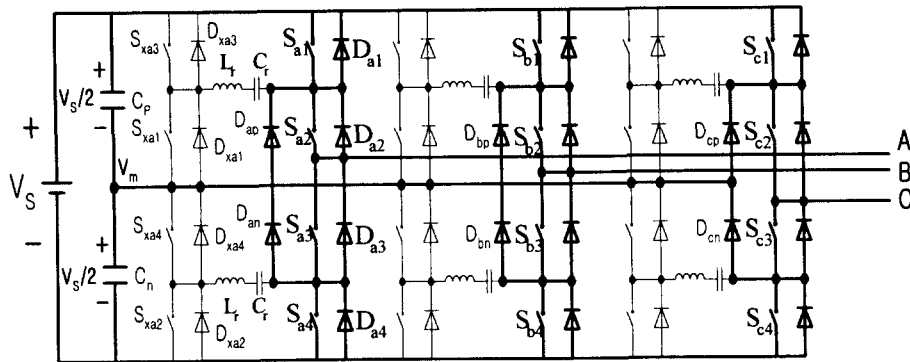


그림 1 3레벨 ZCT 인버터
Fig. 1 Three level ZCT Inverter

터에 의하여 입력전압을 둘로 나누는 구조이기 때문에 근본적으로 중성점 전압의 밸런스 문제를 갖고 있다. 또한 대용량으로 사용되기 때문에 스위칭 손실의 비중이 커져서, 효율 개선을 위해서는 스위칭 손실의 저감 방법을 강구해야만 한다.

그림 1은 본 연구에서 제안한 3레벨 ZCT 인버터이다. 이는 기존의 3레벨 인버터에 소프트 스위칭을 위한 ZCT 회로가 부가된 것이다. 즉, 한 상당의 브리지는 4개의 주 스위치 S_{q1-4} 와 역병렬 다이오드 D_{q1-4} 그리고 2개의 크램핑 다이오드 D_{qp} , D_{qn} 로 구성되고, 주 스위치의 소프트 스위칭을 위하여 4개의 보조 스위치 S_{xq1-4} , D_{xq1-4} 및 2개의 공진회로 L_r , C_r 가 부가되었다. (여기서, 첨자 q는 a, b, c 상중의 한상을 의미함)

2.1 3레벨 인버터의 ZCT 스위칭

인버터가 대용량화할수록 스위치 양단의 전압과 전류가 커지기 때문에 스위칭 손실은 그에 비례하여 증가한다. 그러므로 3레벨 인버터와 같은 대용량 인버터의 소프트 스위칭은 효율 향상을 위하여 매우 중요하다. 이러한 고전압·대전력용의 소프트 스위칭 회로 조건은 보조회로가 주 전력의 패스(path)가 되지 않아야 하고, 보조 스위치의 전압 스트레스가 주 스위치의 전압 스트레스를 넘지 않아야 하며, 주 스위치의 턴-온과 턴-오프 시 모두 스위칭 손실을 저감할 수 있어야 할 뿐 아니라 보조 스위치 또한 소프트 스위칭 되어야 한다.

따라서 본 연구에서는 이러한 조건을 가장 잘 충족시킬 수 있는 ZCT PWM 컨버터 토폴로지를 3레벨 인버터에 적용하였다. 이러한 ZCT 토폴로지는 그림 1에 나타난바와 같이 기존의 3레벨 인버터에 소프트 스위칭을 위한 공진용 인덕터 L_r 와 캐패시터 C_r , 그리고 12개의 보조 스위치 $S_{xq1} \sim S_{xq4}$ 및 다이오드 $D_{xq1} \sim D_{xq4}$ 로 구성된다. 그림 1에서 각 메인 스위치의 소프트 스위칭을 위한 ZCT 토폴로지는 다음과 같다

$S_{q1}: S_{q1} \rightarrow D_{xq1} \rightarrow S_{xq1} \rightarrow D_{qp}$, Upper Resonant $L_r, -C_r$
 $S_{q2}: S_{q2} \rightarrow D_{qp} \rightarrow D_{xq2} \rightarrow S_{xq2} \rightarrow D_{qn} \rightarrow D_{q4} \rightarrow D_{q3}$, Lower Resonant $L_r, -C_r$
 $S_{q3}: S_{q3} \rightarrow D_{qn} \rightarrow D_{xq3} \rightarrow S_{xq3} \rightarrow D_{q1} \rightarrow D_{q2}$, Upper Resonant $L_r, -C_r$
 $S_{q4}: S_{q4} \rightarrow D_{q1} \rightarrow S_{xq4} \rightarrow D_{xq4}$, Lower Resonant $L_r, -C_r$

여기서, q=a, b, c 상임.

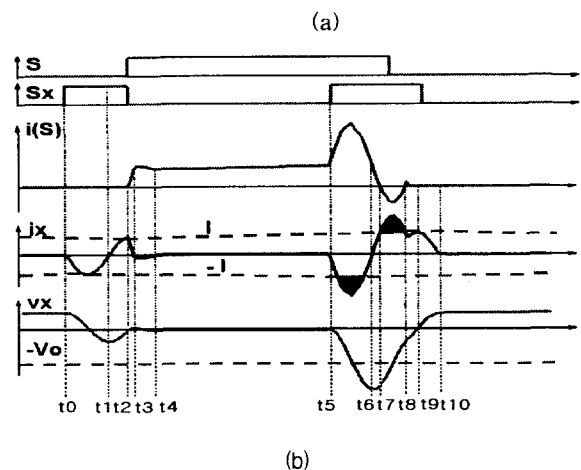
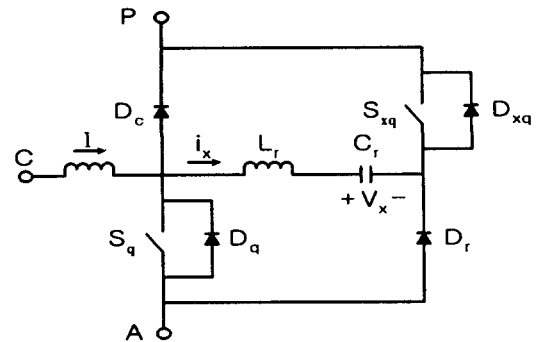


그림 2 일반화된 ZCT PWM 회로 및 동작 파형
(a) 일반화된 ZCT PWM 회로 (b) ZCT 동작 파형
Fig. 2 ZCT PWM Cell and Operation Waveforms
(a) ZCT PWM Cell (b) ZCT Operation Waveforms

그림 2(a)의 일반화된 ZCT PWM 회로와 같은 구조이고, 이의 동작 파형은 그림 2(b)와 같다. 이 회로의 동작 설명은 주 스위치의 턴-온시부터 시작한다. 주 스위치가 턴-온 되기 이전에 주 전류 I는 주 다이오드 D_c 를 통하여 흐르고, 보조전류 i_x 는 흐르지 않으며, V_x 는 일정 전압으로 충전되어 있다.

(a) Turn-on Mode : t0에서 보조 스위치 S_{xq} 를 턴-온하면, 공진 탱크 Lr-Cr가 공진을 시작하여 공진 전류 i_x 가 피크에 이르렀다가 t1에서 0이 되면 공진 캐패시터 전압 V_x 는 역전압으로 충전된다. 이 때문에 공진이 계속 진행되어 i_x 는 역방향으로 흐르고 t2에서 그 값이 전류 I와 같아지면 주 다이오드 D_c 는 ZCT 조건으로 턴-온하게 된다. 이 때 S_{xq} 는 ZCT/ZVT 조건으로 턴-오프가 가능하고 동시에 S_q 는 ZCT 조건하에 턴-온 된다. 주 스위치 S_q 의 턴-온후 주전류 상승률 (di/dt)은 공진 인덕터에 의해 제한된다. t3에서 i_x 는 0으로 감소하고 V_x 전압은 양의 전압이기 때문에 D_c 는 자연적으로 턴-오프하게 된다.

(b) Turn-off Mode : 주 스위치 S_q 가 턴-오프 하기 전에 t5에서 S_{xq} 를 턴-온하면 $S_q \rightarrow S_{xq} \rightarrow Cr \rightarrow Lr$ 의 공진 회로가 형성되어 i_x 는 역방향 전류가 흐르고, t6에서 i_x 가 0이 되면 S_{xq} 는 ZCT 조건으로 자연적으로 턴-오프하게 된다. 여기서 캐패시터 전압 V_x 가 $-V_o$ 보다 작기 때문에 t6 이후에도 보조회로는 공진을 계속하여 i_x 는 순방향으로 D_c 를 통하여 흐르게 된다. i_x 가 I와 같아지면 ($t=t_7$), 주 스위치 전류 i_s 는 0이 되고 S_q 는 ZCT 조건으로 턴-오프 되게 된다. t7이후에도 i_x 는 S_q 의 병렬 다이오드 D_q 를 통하여 계속 증가하여 흐르므로 스위치 S_q 의 양단전압은 0으로 클램프 된다. V_x 의 전위가 0이 되면 i_x 는 0을 향하여 공진 되므로 전류는 주 다이오드 D_c 를 통하여 점차 흐르게 된다. t10에서 공진이 끝나면 i_x 는 0이 되고 보조회로는 주 회로와 분리되어 PWM 운전을 수행하게 된다.

2.2 3레벨 인버터의 SVM 제어

그림 1과 같은 3레벨 인버터는 주 스위치의 수가 12이므로, 가능한 스위치 조합의 수는 12^2 이다. 그러나 실제로 스위치 하나만의 동작은 무의미하기 때문에 인접한 2개의 스위치가 함께 동작하도록 조합된다. 예를 들어 A상의 경우 Sa1, Sa2의 턴-온(P state), Sa2, Sa3의 턴-온(O state), 그리고 Sa3, Sa4의 턴-온(N state)으로 스위치 조합이 가능하다. B, C상의 경우도 이와 같다. 따라서 3레벨 인버터의 가능한 스위치 조합의 수는 27개이고 이를 그림 3에 보였다. 이들 스위치 조합에 따라 출력전압의 벡터가 결정되고 이들 벡터는 큰, 중간, 작은, 그리고 영 벡터 (Large, Medium, Small and Zero Vector) 그룹으로 나누어진다. 여기서 큰 벡터는 모든 상의 스위치가 P 또는 N state에 연결되는 경우로, 그림 3의 바깥쪽 육각형을 구성하는 벡터 PNN, PPN,

NPN, NPP, NNP, PNP의 6개이며, 이때의 등가회로의 한 예를 그림 4(a)에 보였다. 중간 벡터는 한상의 스위치가 반드시 O state에 연결되고 나머지 두상의 스위치가 P 또는 N state에 연결되는 경우로 그림 3의 원을 구성하는 벡터 PON, OPN, NPO, NOP, ONP, PNO의 6개이며 이 때의 등가회로의 한 예를 그림 4(b)에 보였다. 작은 벡터는 두상의 스위치가 같은 점에 연결되고, 나머지 한 상의 스위치가 이들과 인접된 점에 연결된 경우로, 그림 3의 안쪽 육각형을 구성하는 벡터 PPO, OON, OPO, NON, OPP, NOO, OOP, NNO, POP, ONO, POO, ONN의 12개이며, 이들은 순서대로 두개씩은 같은 벡터이고 다만 등가회로의 중성점 전류 방향만 다르다. 이들 중의 한 쌍의 등가회로를 그림 4(c),(d)에 나타냈다. 마지막으로 영 벡터는 3개의 스위치 모두가 같은 점에 연결되는 경우로 PPP, OOO, NNN의 3개이다. 변조 지수(Modulation Index) $d_m=1$ 일때, 그림 4(a)의 큰 벡터의 출력전압은 $V_{ab}=V_s, V_{bc}=0, V_{ca}=-V_s$ 이고, 그림 3의 V_{L1} 으로 표현되며 그림4(b)의 중간 벡터의 경우, 출력전압은 $V_{ab}=+V_s/2, V_{bc}=+V_s/2, V_{ca}=-V_s$ 이고 그림 3의 V_m 으로 표현된다. 그리고 그림 4(c),(d)의 작은 벡터의 경우, 출력전압은 $V_{ab}=+V_s/2, V_{bc}=0, V_{ca}=-V_s/2$ 이고, (c),(d) 모두 그림 3의 V_{s1} 으로 표현된다. 이상의 내용을 분석하면 큰 벡터는 그림 4(a)에서 보는 것처럼 3상 중 어느 상도 중성점과 연결되지 않기 때문에 입력 전압을 1/2로 나누기 위한 직렬 입력 캐패시터의 중성점 전압과는 무관하며, 벡터 V_{L1} 의 크기는 $2V_s/\sqrt{3}$ 이다. 그러나 중간과 작은 벡터는 그림 4(b),(c),(d)에 보인 것처럼 3상 중 1상 이상이 중성점에 연결되기 때문에 중성점에 흐르는 전류에 따라 중성점 전압에 영향을 준다. 여기서 중간 벡터[그림4(b)의 경우]는 B상 전류가 곧 중성점 전류이기 때문에 부하 전류에 따라 변화 하지만, 중간 벡터 자신만으로는 변화된 중성점 전압을 제어할 방법이 없다. 이때 벡터 V_m 의 크기는 V_s 이다. 한편 작은 벡터는그림 (c),(d)처럼 두 개의 토폴로지가 있는데, 이들의 벡터 V_{s1} 은 크기가 $V_s/\sqrt{3}$ 이며 위상은 서로 같다. 다만, 그림 4(c)의 토폴로

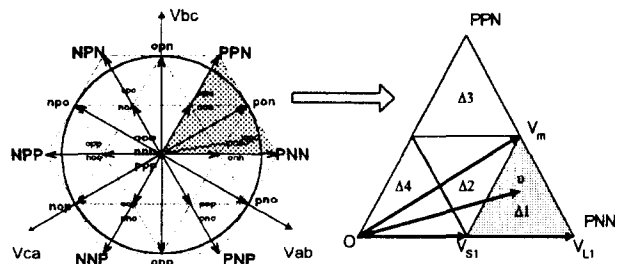


그림 3 3레벨 인버터의 스위칭 벡터
Fig. 3 Switching Vectors of three-level VSI

지 경우는 중성점 전류가 부(-)의 A상 전류이고, 그림(d)의 경우는 양(+)의 A상 전류로써 중성점 전류의 방향이 서로

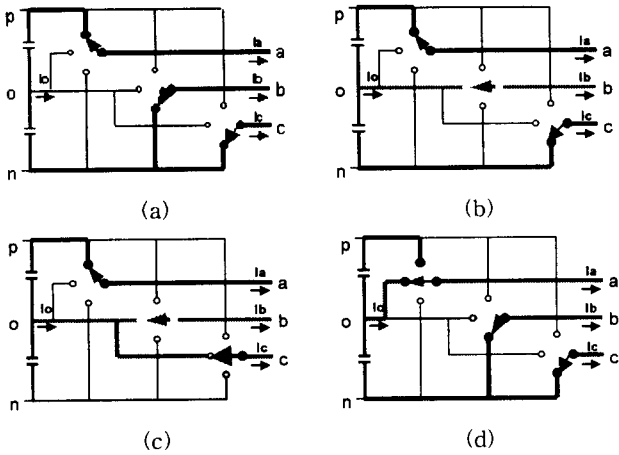


그림 4 스위칭 벡터에 따른 인버터 등가회로
 (a) 큰 벡터 (PNN 경우) (b) 중간 벡터 (PON 경우)
 (c) 작은 벡터 (POO 경우) (d) 작은 벡터 (ONN 경우)

Fig. 4 Equivalent circuits of VSI by each switching vectors
 (a) Large vector (PNN) (b) Medium vector (PON)
 (c) Small vector (POO) (d) Small vector (ONN)

반대 방향으로 흐르기 때문에 어떤 토폴로지를 선택하느냐에 따라 중성점 전압을 원하는 형태로 제어 할 수 있다. 여기서 작은 벡터로 제어 할 수 있는 중성점 전류의 양이 중간 벡터에 의한 전류의 양 보다 크면 중성점 전압은 기존의 스위칭 벡터에 의해 제어가 가능하지만, 만약, 그렇지 않다면 중성점 전압을 제어할 방법이 없다. 그러므로 작은 및 중간 벡터에 의한 중성점 전류의 양을 해석 할 필요가 있다. 3레벨 인버터에서 원하는 임의의 출력전압 페이저 v 는 다음과 같이 표현된다.

$$v = d_m V_s e^{j\omega t} \quad (1)$$

여기서, d_m 은 변조지수(modulation index) 이고, 그 범위는 $0 \leq d_m \leq 1$ 이며, ω 는 출력전압의 각속도이다.

그러므로 한 주기 동안의 출력전압 v 는 그림 3의 스위칭 벡터를 PWM 제어 함으로써 얻을 수 있다. 일반적으로 스위칭 벡터는 기준벡터(reference vector) v 에 가장 근접한 벡터가 가장 작은 전압 차이를 갖고 있기 때문에, 출력전압의 고조파 성분을 최소화 하려면 PWM을 위해 기준 벡터에 가장 가까운 벡터를 선택해야 한다. 따라서 페이저 v 가 그림 3처럼 Δ_1 영역에 있을 경우 인접 벡터인 V_{L1} V_m , V_{s1} 을 선택하여 PWM 제어 하는 것이 가장 좋으므로, 출력전압 v 는 식(2)와 같다.

$$d_{V_{s1}} + V_m e^{j\frac{\pi}{6}} \cdot d_{V_m} + V_{L1} \cdot d_{V_{L1}} = d_m e^{j\theta} \quad (2)$$

$$d_{V_{s1}} + d_{V_m} + d_{V_{L1}} = 1$$

여기서, $d_{V_{s1}}$, d_{V_m} , $d_{V_{L1}}$ 은 각각 작은 벡터 V_{s1} , 중간 벡터 V_m , 큰 벡터 V_{L1} 의 지속 시간(time duration) 이다.

한편, 주어진 페이저 v 에 대해 작은 벡터는 중성점 전압의 상태에 따라 중성점 전류 방향이 반대인 두 개의 벡터 중 하나를 선택할 수 있다. 만약, 중성점 전압이 $V_s/2$ 보다 낮으면 중성점 전압을 증가시키기 위하여 위 캐패시터를 선택하도록 하는 작은 벡터[그림 4(c)]를 사용하고 반대인 경우는 아래쪽 캐패시터를 선택하는 벡터[그림4(d)]를 사용하게 된다. 또 한 페이저 v 가 Δ_{1-3} 영역에 있을 때는 중간 벡터가 필요하고 이때 영역에 따라 두 개 혹은 4개의 작은 벡터를 이용할 수 있다.

3. 3레벨 인버터의 중성점 전압 해석

이상에서 설명한 바와 같이 작은 벡터는 중간 벡터의 사용 때문에 생긴 중성점 전압의 불균형을 보상하기 위하여 사용되어 진다. 그러나 이 방법은 부하 전류에 따라 보상 효과가 영향을 받기 때문에 한계가 있다. 따라서 중성점 전압의 변화를 예측하기 위하여 스위칭 벡터, 부하전류 그리고 중성점 전압 사이의 상관 관계를 해석 할 필요가 있다. 먼저 중성점 전압은 중성점 전류를 계산 함에 의해 알 수 있다. 순수 저항 부하일 경우 3상 부하 전류와 중성점 전류와의 관계는 그림 5와 같다. 그림 5(a)는 3상 부하 선 전류이고 그림 5(b)는 그림 4에 보인 스위치 조합에 따른 각 벡터의 중성점 전류 파형이다. 예를 들면 $0 \leq \theta \leq 30^\circ$ 일 때 작은 벡터 V_{s1} 이 사용된다면 중성점 전류 $I_{V_{s1}}$ 은 그림 5(b)와 같은 A상 전류가 흐른다.

한편 중간 벡터에 의한 중성점 전류 I_{V_m} ($0 \leq \theta \leq 60^\circ$) 일 때 스위치 조합이 PON이기 때문에 B상 전류와 같다. 이러한 중성점 전류의 실제 값은 다음과 같이 계산 할 수 있다.

$$i_{V_{s1}}(\theta, \alpha, d_m) = I_{V_{s1}}(\theta, \alpha) \cdot d_{V_{s1}}(\theta, d_m) \quad (3)$$

$$i_{V_m}(\theta, \alpha, d_m) = I_{V_m}(\theta, \alpha) \cdot d_{V_m}(\theta, d_m)$$

여기서, α 는 전압과 전류의 위상차이고 $d_{V_{s1}}$, d_{V_m} 은 식 (2)에 의해 구할 수 있다.

식 (3)에 의해 $d_m=0.8$, $\alpha=0$ 일 때의 실제 중성점 전류를 그림 5(c)에 보였다. 여기서, 작은 벡터 또는 중간 벡터에 의해 흐르는 중성점 전류의 총량은 식(4)와 같다.

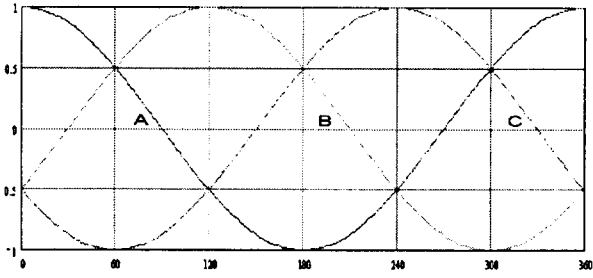
$$Q_s(\alpha, d_m) = \int_0^\theta |i_{V_{s1}}(\theta, \alpha, d_m)| d\theta \quad (4)$$

$$Q_m(\alpha, d_m) = \int_0^\theta |i_m(\theta, \alpha, d_m)| d\theta$$

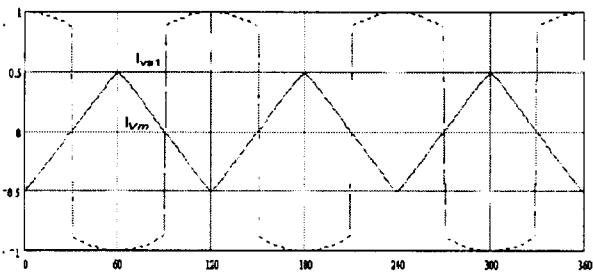
식(4)에서 작은 벡터에 의한 중성점 전류에 절대값을 취하는 이유는 작은 벡터는 중성점 전류의 방향을 임의로 선택이 가능하기 때문이다. 따라서 중성점 전압 밸런스를 유지하기 위해서는 한 주기 동안에 작은 벡터에 의한 중성점 전류의 총량이 중간 벡터에 의한 전류의 양보다 커야만 한다. 이러한 중성점 전압 밸런스 조건은 다음과 같이 쓸 수

있다.

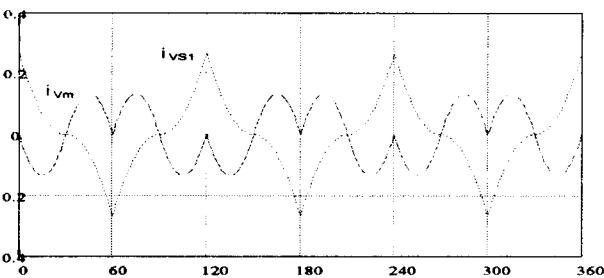
$$|Q_m(\alpha)| < Q_s(\alpha) \quad (5)$$



(a)



(b)



(c)

그림 5 출력 전류와 중성점 전류

- (a) 3상 부하 선전류
- (b) 스위칭 벡터에 따른 중성점 전류 파형
- (c) 실제 중성점 전류 ($d_m=0.8, \alpha=0$ 일 때)

Fig. 5 Balanced 3-phase Current and midpoint Current

- (a) phase current
- (b) vector current
- (c) midpoint current($d_m=0.8, \alpha=0$ case)

3레벨 인버터의 부하가 순저항 부하 (위상차 0°) 일 때 는 그림 5(c)에서 볼 수 있는 것처럼 작은 벡터와 중간 벡터에 의한 전류 모두가 대칭이기 때문에 처음 1/6 주기 이내에서 중성점 전압 밸런스가 가능하다. 그러나 유도 부하인 경우에는 전압과 전류의 위상차 α 에 따라 중성점 전압 밸런스를 1/6 주기 이내에서 유지할 수 없는 경우가 발생한다. 이들 관계를 그림 6에 보였다.

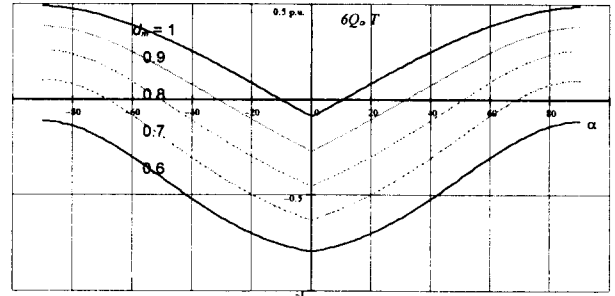


그림 6 불균형 중성점 전류의 양 (스위칭 주기 60°)

Fig. 6 Amounts of the unbalanced midpoint charge (Switching period 60°)

이는 d_m 을 0.6에서 1까지, α 를 $-90^\circ \sim +90^\circ$ 까지 변화시킬 때 중성점 전류의 양 $Q_0(|Q_m(\alpha)| - Q_s(\alpha))$ 를 처음 1/6 주기 동안 평균한 값이다. 여기서 $d_m=0.8$ 인 경우를 보면 $-50^\circ < \alpha < 50^\circ$ 일 경우를 제외하고는 1/6주기 이내에 중성점 밸런스를 유지할 수 없음을 알 수 있다. 이는 $|\alpha| > 50^\circ$ 일 때는 중성점 밸런스를 위해 1/6 주기 이상의 시간이 필요하기 때문에 유도 부하시에 중성점 전압의 밸런스를 순저항 부하시와 같이 유지하기 위해서는 3레벨 인버터의 입력 캐패시터의 용량을 보다 크게 할 필요가 있다.

이것이 인버터의 가격상승 요인이 되고, 부피를 크게 하는 요인이 되는 하지만, 한 주기 동안에 중성점 밸런스가 유지되지 않는 것은 아니기 때문에 이제까지 기존의 3레벨 인버터에 대한 연구는 모두 이 경우 작은 벡터에 의해 중성점 전압을 유지 제어하는 방법만이 제안되었다. [3]~[6]

그러나, 어떤 이유론든 부하가 부하전류에 고조파가 함유되었을 때는 중간 벡터에 의한 중성점 전류가 비대칭이 되어 1/6 주기는 말할것도 없고 한 주기 이내에 중성점 전압의 밸런스를 유지할 수 없게 된다. 이를 그림 7에 보였다.

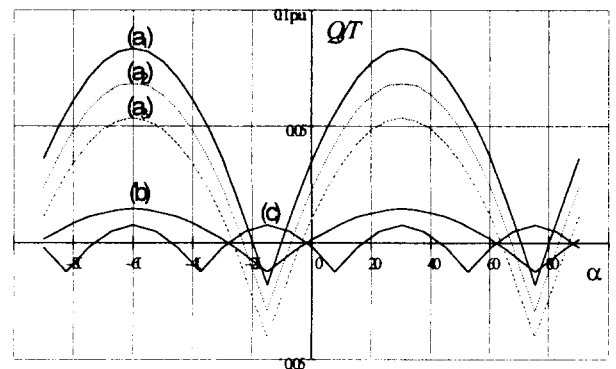


그림 7 고조파 불균형 중성점 충전 전류의 양

Fig. 7 Amount of unbalanced midpoint charge for different harmonics.

그림 7(a_{1-3}) 파형은 $d_m=1, 0.98, 0.96$ 일 때 각각 기본파의 40% 크기의 2차 고조파가 포함되었을때의 중성점 충전 전류의 양을 한주기 동안 평균한 값이다. 그림 7(b)는 $d_m =1$ 이고 기본파의 10%의 크기의 2차 고조파가 함유되었을 경우이고 그림 7(c)는 (b)와 같은 조건의 4차 고조파가 함유되었을때의 파형이다. 이는 그림 7의(a_1)의 경우 위상차가 $-20^\circ \leq \alpha \leq -10^\circ$ 또는 $-70^\circ \leq \alpha \leq -80^\circ$ 일때를 제외하고는 한주기 이내에 중성점이 충전 밸런스를 유지할 수 없음을 의미한다. 만약 이상과 같이 한주기 동안에 충전 밸런스를 유지할 수 없게 되면, 불균형 충전 전압이 매주기마다 축적되어지고, 이로 인하여 입력 캐패시터 용량을 크게하거나 기존의 작은 백터의 제어 방법만으로는 중성점 전압의 불균형을 보상할 수 없게 된다.

4. 시뮬레이션 및 실험 결과

본 연구에서 제안한 토폴로지의 유용성을 입증하기 위하여, 150KW 용량의 ZCT 3레벨 인버터가 설계되고 제작되었다. 본 연구에서 실험에 사용한 인버터의 사양은 다음과 같다.

DC 입력 전압	$V_s = 1800$ V
스위칭 주파수	$f_s = 20$ KHz
변조 지수	$d_m = 1$
출력필터 인덕터	$L_o = 0.6$ mH
출력필터 캐패시터	$C_o = 10$ μ F
출력 주파수	$f = 60$ Hz
입력 캐패시터	$C_i = 4$ mF

그림 8은 본 연구에서 3레벨 인버터에 적용한 ZCT 토폴로지의 동작을 보여주는 실험 결과 파형이고 표 1은 ZCT와 기존 하드 스위칭의 스위치 에너지 손실을 측정 한 것이다.

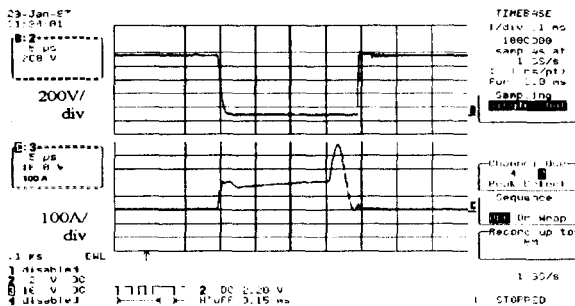
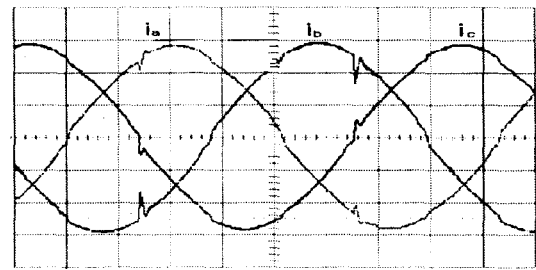


그림 8 제안된 인버터의 ZCT 동작 파형
Fig. 8 ZCT operation waveforms of the proposed Inverter

그림 8에서 위 그림은 주 스위치 양단의 전압 파형이고, 아래 그림은 주 스위치에 흐르는 전류 파형이다. 이는 본 연구에서 적용한 ZCT 소프트 스위칭 기능이 제대로 동작하고

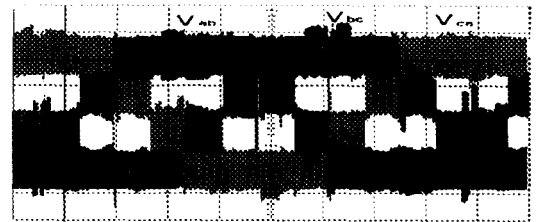
있음을 보여주는 것이다. 표 1은 본 연구에서 적용한 ZCT 토폴로지의 유용성을 확인하기 위하여 기존의 하드 스위칭 시와의 손실을 비교한 것으로 ZCT 적용시 부하 전류가 클수록 소프트 스위칭 효과가 크고, 부하 전류 200 A시에는 손실이 기존의 하드 스위칭의 11.2%로 감소됨을 알 수 있다.

본 연구에서 제안한 그림 1의 3레벨 ZCT 인버터를 순저항 부하로 운전하였을 때의 출력 전압 파형을 그림 9에 보였다. 그림 9(a)는 출력 상전압 파형으로 출력 필터의 캐패시터 양단의 전압을 측정 한 것이다.



Vertical : 200 V/div
Horizontal : 2 ms/div

(a)



Vertical : 250 V/div
Horizontal : 2 ms/div

(b)

그림 9 제안된 인버터의 출력 파형

(a) 상전압 출력 파형 (b) 선간 전압 출력 파형

Fig. 9 Output waveforms of the proposed Inverter

(a) phase Voltages (b) line to line Voltage

그림 9(b)는 출력 3상 선간 전압 파형(스위칭 주파수 20kHz)으로 이들 전압 파형은 본 연구에서 제시한 3레벨 인버터가 원래 의도대로 동작하고 있음을 보여주는 것이다.

한편, 본 연구에서 해석한 중성점 전압 밸런스 문제를 확인하기 위하여 그림 1의 3레벨 VSI에 서로 다른 부하를 적용하여 시뮬레이션을 수행하였다. 회로의 입력 조건 및 사양은 실험 조건과 같고 본 시뮬레이션에서 적용한 3종류의 부하는 다음과 같다.

저항 부하 : $R_0 = 6\Omega$

유도성 부하 : $Z_0 = 100A \angle -90^\circ // 60\Omega$

고조파 부하 : $Z_0' = Z_0 + 40 A \text{ of } 2f$

표 1 ZCT 와 하드 스위칭시의 에너지 손실
Table. 1 ZCT and Hard switching energy losses

Ic(A)	ZCT				Hard Switching			
	50	100	150	200	50	100	150	200
Turn-on loss (mJ)	2.84	3.1	3.74	6.12	7.56	14.42	21.84	31.2
Turn-off loss (mJ)	3	3.1	3.58	3.84	12.84	28.68	42.8	57.6
Total loss (mJ)	5.84	6.2	7.32	9.96	20.4	43.1	64.64	88.8

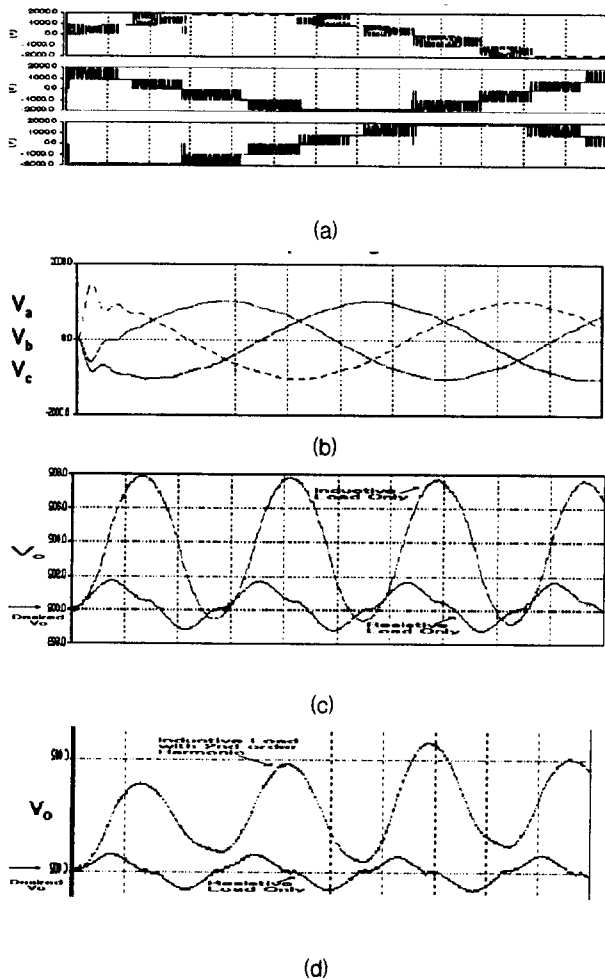


그림 10 부하에 따른 인버터의 중성점 전압 파형
(a) 출력 선간 전압 (b) 출력 상전압
(c) 중성점 전압 (유도부하시)
(d) 중성점 전압 (2차 고조파 함유시)

Fig. 10 Midpoint Voltage of the 3-level VSI
(a) line to line voltage (b) phase voltage
(c) midpoint voltage when inductive load
(d) midpoint voltage when inductive load with 2nd order harmonic

시뮬레이션 수행시 작은 벡터의 선택은 중성점 전압의 극성에 따라 이를 보상할 수 있도록 결정하였다. 그림 10(a)는 정상상태에서 출력 3상 선간 전압의 시뮬레이션 파형이고, 그림 10(b)는 이때의 상전압이다. 여기서 그림 10(c)의 아래 파형은 순수저항부하일 때 중성점 전압 파형이고 위 파형은 유도성 부하 Z_0 시의 중성점 전압이다. 이 경우 저항부하일 때는 60° , 유도성부하일때는 120° 이내에 충전 밸런스를 유지할 수 있음을 알 수 있다. 그러나 유도성 부하 Z_0 에 기본파의 40% 크기의 2차 고조파가 함유되면 중성점 전압 파형이 그림 10(d)의 위 파형과 같이 한 주기 이내에 충전 밸런스를 유지할 수 없게 됨을 알 수 있다. 여기서 그림 10(d)의 아래 파형은 단순히 상호 비교를 위한 저항 부하시의 중성점 전압 파형이다. 시뮬레이션 결과에서 알 수 있는 것처럼 이러한 경우에는 기존의 작은 벡터를 제어하는 방법만으로는 중성점 전압의 밸런스 제어를 할 수 없으며 이러한 불균형 충전전압은 한 주기동안 축적된다. 문제는, 이 때의 전압 불균형이 한 주기 동안에는 약 10V 정도에 불과하지만, 1초 후에는 600V 이상의 불균형 전압이 된다는데 그 심각성이 있다. 그러므로 이의 해결을 위하여 기존의 작은 벡터 제어 방법 이외의 전압 밸런스 제어 방법이 필요하다. 본 연구에서는 이상의 문제에 대한 해결방법의 하나로 그림 11과 같은 보조회로를 제안한다.

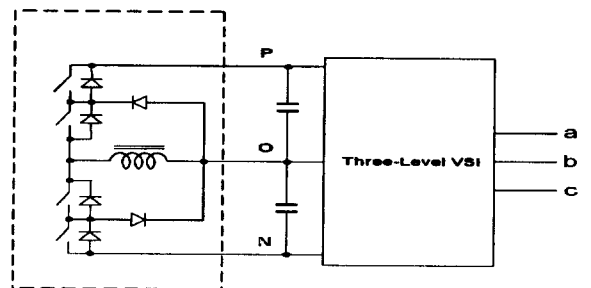


그림 11 중성점 전압 제어용 보조회로
Fig. 11 A charge balance leg circuit

이는 기존의 3레벨 인버터에 그림 11의 점선과 같은 Buck-Boost 컨버터를 추가하는 방법이다. 실제로 충전 불균형 전압의 총량은 고조파 함유량에 의해 결정되고, 그림 10

에 보인 경우에는 불균형 충전 전압의 최대 값이 정격전압의 약 10%정도이다. 그러므로 Buck-Boost 컨버터의 용량은 인버터 정격의 약 10%정도면 충분하다고 생각된다.

5. 결 론

본 연구에서는 인버터를 고효율화하고 고전압·대전력화하기 위하여 3레벨 ZCT 인버터의 토폴로지를 제안하고 150KW 용량의 인버터를 제작하여 실험을 수행하였다. 또한 3레벨 인버터의 태생적인 문제인 중성점 전압 밸런스에 대한 해석을 하고 시뮬레이션을 수행한 결과 다음과 같은 결론을 얻었다.

가. 3레벨 인버터에 ZCT 토폴로지를 적용하여 스위칭 손실을 최대 기존의 하드 스위칭시의 11.2%로 감소시킬 수 있었다.

나. ZCT 소프트 스위칭에 의해 스위치의 전압, 전류 스트레스를 감소시킴으로써 150kw 3레벨 인버터의 스위칭 주파수를 20kHz로 운전 할 수 있다.

다. 고조파 부하시 중성점 전압의 충전 밸런스를 기존의 작은 백터를 제어하는 방법만으로는 제어가 불가능함을 시뮬레이션을 통하여 입증하였으며, 이의 해결방법을 제시하였다.

이상의 결과에서 알 수 있듯이 본 연구에서 제안한 3레벨 ZCT 인버터는 대용량·고효율 전력변환이 필요한 곳에 매우 유용할 것으로 생각된다. 또한 중성점 전압 밸런스 문제에 새롭게 접근하여 고조파 부하에 대한 충전 전압을 해석하고 충전 불균형 문제의 해결방법을 제시함으로써 3레벨 인버터의 신뢰도 향상에 크게 기여할 것으로 생각된다.

참 고 문 헌

- [1] H. Mao, "Soft-switching Techniques for High-power PWM Converter", *Ph.D.thesis*, Virginia Tech Dec.6, 1996.
- [2] H. Mao, D. H. Lee, H. Dai, F. C. Lee and D. Borojevic, "Evaluation and Development of New power Electronic Technologies for Super Conducting Magnetic Energy Storage(SMES) using FEBB ", *proceedings of VPEC Semina*, 1997.
- [3] S. Ogasawara, H. Akagi, "An analysis Variation of Neutral Point Potential in Neutral Clamped Voltage Source PWM Inverters", *Proc. IAS '93*, pp965-70.
- [4] Y. H. Lee, B. S. Such, and D. S. Hyun, "A Novel PWM scheme a Three-Level Voltage Source Inverter with GTO Thyristors," *IEEE Trans. On Power Electron*, Vol. 10, No. 6, November, 1995.
- [5] J. G. Cho, J. W. Barbi, D. W. Yoo, and C. Y. Won, "Three-Level Auxiliary Resonant Commutated Pole Inverter for High Power Applications," *Proc. PESC' 96*, pp. 1019-26.
- [6] D.H Lee, S.R Lee, Fred C. Lee, "An analysis midpoint balance for the neutral-point- clamped

three level VSI", *Proc. PESC' 98*, Vol.1, pp.193-199, May 17-22, 1998.

저 자 소 개



이 성 룡(李星龍)

1958년 11월 30일생. 1980년 명지대 공대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 전북대 대학원 전기 공학과 졸업(공학박). 1997년~1998년 Virginia Tech. Visiting professor. 1990년~현재 군산대 공대 제어계측공학과 부교수



이 동 호(李東昊)

1956년 2월 26일생. 1986년 동아대 공대 전자공학과 졸업. 1988년 KAIST 전기 및 전자공학과 졸업(석사). 1999년 현재 Virginia Tech. 전자공학과 박사과정.