

High-powerfactor Control of Boost-type Rectifier without Input Current Sensing

裴 昶 漢* · 李 敎 範** · 宋 重 鎬*** · 李 光 遠§

(Chang-Han Bae · Kyo-Beum Lee · Joong-Ho Song · Kwang-Won Lee)

Abstract - In this paper, a new high-powerfactor control method for boost-type rectifier is proposed, which removes the necessity of input current sensing. This method generates a sinewave duty template only from the line voltage waveform and rectifier output, and reduces reactive power remarkably utilizing three compensation coefficients which are determined through experiments. These compensations make the input current to be in phase with the input voltage all over the load range. A prototype boost-type rectifier is designed and experimental results are presented.

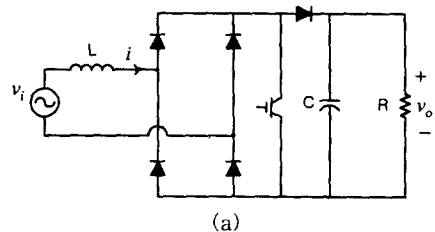
Key Words : Powerfactor, Boost-type, Rectifier, Duty cycle, Duty pattern

1. 서론

단상 AC/DC 컨버터는 부하의 변동에 관계없이 일정한 직류출력전압을 유지하는 조절기능과 역률을 단위역률에 가깝도록 유지시키는 역률개선기능이 요구된다[1]. 이를 위해서는 전원측 입력전류의 위상이 전원 전압과 동상이어야 하며 고조파왜곡이 없어야 하는데 PWM 을 이용하여 이와 같은 특성을 얻도록 여러가지 전류 제어방법들이 연구되고 있다. 우선 히스테리시스 전류제어는 빠른 응답과 좋은 정상상태 특성을 가지나 스위칭 주파수의 변동에 따라 스위칭 소자에 부담을 주는 단점이 있다[2]. 전류예측제어도 빠른 응답특성을 가지며 좋은 스위칭 패턴으로 스위칭 소자에 스위칭 부담을 덜어주나 파라미터 변동에 따라 전류 예측값이 민감하게 달라진다[3]. 이러한 전류 제어방법들은 모두 순시 전류를 검출하여야 하는 방식으로 전류의 변화를 빠르게 검출하기 위한 좋은 성능의 트랜스듀서가 필요하며 이에 따라 정류기의 값이 비싸진다. 이와 같은 빠른 입력전류의 측정 대신 느린 출력전류의 측정으로 컨버터를 제어하는 방법이 제안되었는데 이 방법은 전원전압 한 주기 동안의 듀티사이클(duty cycle)을 간단한 패턴으로 만들기 때문에 느린 출력전류의 측정으로 컨버터를 제어할 수 있으나 역시 전류검출이 필요하다[4]. 따라서 입력전류의 검출없이 승압형 정류기를 제어하는 방법들이 연구되고 있는데 SDR (stored-duty-ratio)제어는 입력전압과 입력전류 검출없이 입력전압의 동기신호만을 사용하여 제어가 이루어지나 미리 계산된 듀티비를 저장해야 하고 승압형정류기의 정확한 파라미터값이 필요하다[5]. 이에 비하

여 듀티 패턴을 사용하여 승압형 정류기를 제어하는 방법은 전류응답이 빨라 출력전압의 조절기능이 좋다. 다만 전류제어가 개루프로 이루어져 입력전류가 입력전압과 정확히 동상이 되지 못하는 단점이 있다[6].

이 논문에서는 순시전류를 검출하지 않으면서 전압 검출만으로 스위치의 온/오프에 적합한 듀티비 패턴을 만들고 이를 이용하여 승압형 정류기를 실시간 제어하는 단순하며 구현하기 용이한 시스템을 제안한다. 제안된 방식은 개루프 전류제어 시 입력전류가 입력전압과 정확히 동상이 되도록 몇 가지 보상기능을 갖고 있다. 전류와 전압이 동상이 되지 못하고 무효전력성분이 생기는 것은 제어 알고리즘 수행시간 동안의 입력전압의 위상지연, 인덕터의 저항성분등에 의한 회로손실, 그리고 부정확한 입출력 전압검출에 따른 듀티 패턴의 오차에 원인이 있으므로 이를 보상함으로써 역률 개선을 시도한다. 제안된 알고리즘을 DSP로 구현하여 실험시스템에 적용해 성능을 확인하였다. 일반적인 승압형 정류기를 그림1에 나타낸다. 본 실험시스템에는 그림1-(b)를 사용하였는데 이것은 주전류가 흐르는 회로상에 단지 2개의 전력반도체가 존재하여 순방향 손실을 줄일 수 있는 장점이 있다[7].



* 正 會 員 : 亞州大 電子工學科 博士課程

** 正 會 員 : 韓國科學技術研究員 學生研究員

*** 正 會 員 : 韓國科學技術研究員 責任研究員 · 工博

§ 正 會 員 : 亞州大 電子工學部 教授 · 工博

接受日字 : 1999年 7月 6日

最終完了 : 1999年 8月 16日

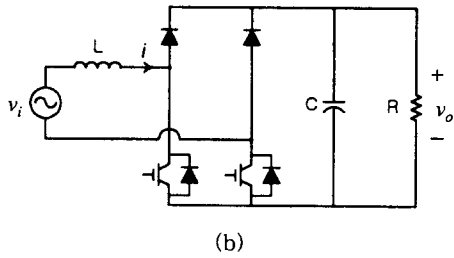


그림 1 승압형 정류기. (a)스위치 1개 (b)스위치 2개
 Fig. 1 Boost-type rectifier. (a) single switch (b) double switch

2. 전류 검출이 없는 PWM 듀티 패턴

그림 1 에서 반도체 스위치가 이상적이고 스위칭주파수가 높으며 전류가 연속이라고 가정하면 스위치가 닫혔을 때는 그림 2 (a), 스위치가 열렸을 때는 그림2 (b)가 된다.

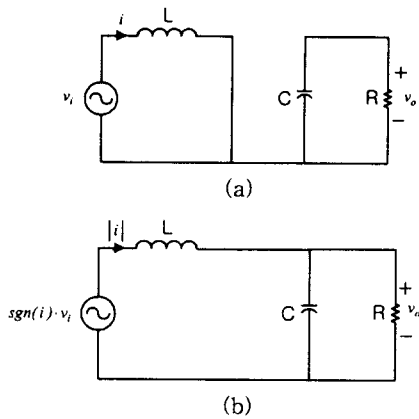


그림 2 승압형 정류기의 등가회로 (a)전류상승모드 (b)전류하강모드
 Fig. 2 Equivalent circuit of boost-type rectifier (a) current rising mode (b) current falling mode

평균화된 등가 회로는 그림 4이며 회로방정식은 식(1)로 표현된다.

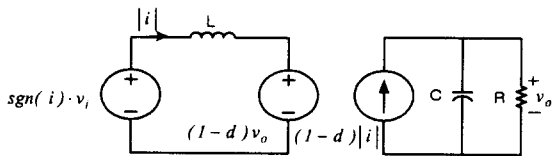


그림 3 평균화된 승압형 정류기의 등가회로
 Fig. 3 Averaged circuit model of boost-type rectifier

$$L \frac{d|i|}{dt} = -(1-d)v_o + \text{sgn}(i) \cdot v_i$$

$$C \frac{dv_o}{dt} = -\frac{v_o}{R} + (1-d)|i|$$

위에서 $\text{sgn}(i)$ 는 입력전류의 부호, d 는 듀티비, v_i 는 교

류측 입력전압, v_o 는 출력전압을 나타낸다. 식(1)은 듀티비 d 에 의하여 $|i|$ 와 v_o 가 제어됨을 보여준다. 단위역률이 목표이므로 $v_i = V \sin \theta$ 라 할 때 $i = I \sin \theta$ 가 되게 하면 $\text{sgn}(i) \cdot v_i = V |\sin \theta|$ 로 나타낼 수 있어 스위칭 한주기의 위상차를 Δ 라 하고 $\theta - \Delta/2$ 에서 $\theta + \Delta/2$ 까지 전압방정식을 적분하면

$$\int_{\theta - \Delta/2}^{\theta + \Delta/2} V |\sin \theta| d\theta - x \left\{ |i|(\theta + \frac{\Delta}{2}) - |i|(\theta - \frac{\Delta}{2}) \right\} = (1-d)v_o$$

로부터 다음 식을 얻는다.

$$d = 1 - \text{sgn}(\sin \theta) \text{sinc}(\frac{\Delta}{2}) (\frac{V}{v_o} \sin \theta - \frac{xI}{v_o} \cos \theta)$$

식(3)에서 v_o 는 느리게 변하므로 원하는 전류 진폭 I 와 입력전압 신호로부터 전원 한 주기동안의 듀티비 모양을 정할 수 있다는 것을 알 수 있다. 스위칭 주파수가 충분히 높다고 생각하면 $\text{sinc}(\Delta/2) = 1$ 로 생각할 수 있으며 그림 4와 같은 제어블록을 생각하여 제어기 출력 u 로 I 를 조절하게 하면 듀티 패턴 파형은

$$d = 1 - \text{sgn}(\sin \theta) (V \sin \theta - u V \cos \theta) / v_o$$

의 형태로 나타낼 수 있다. 그림 4와 식(4)는 전류 검출 없이 전원전압과 출력전압의 검출만으로 듀티 패턴을 만들 수 있는 방법을 보여준다.

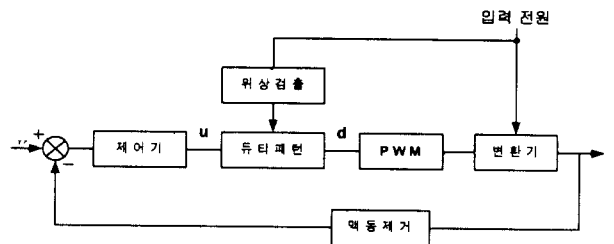


그림 4 시스템 제어 블록도
 Fig. 4 Block diagram of control system

그림 5는 식(4)의 계산된 모양이다. 듀티 패턴은 제어기 출력 u 에 비례하여 입력전압 파형을 지연시켜 거꾸로 한 형태가 되고 전원전압이 극성을 바꾸는 초기에 $d > 1$ 인 구간을 갖는다. 대개 $d > 1$ 인 동안 $d = 1$ 로 하여 듀티 패턴을 만드는 방법이 일반적으로 사용된다. 또한 제어기 출력 u 는 xI/V 이므로 리액턴스가 큰 값이면 u 도 큰 값이 된다. 리액턴스가 큰 경우 전류의 맥동은 줄어들지만 듀티 패턴의 지연성분 증가로 $d > 1$ 인 구간이 넓어져 원활한 제어범위가 줄어든다.

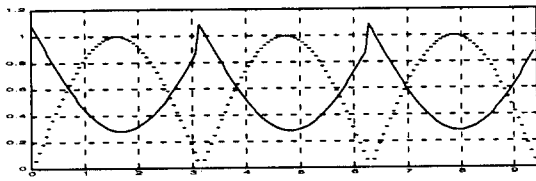


그림 5 듀티사이클 파형 (실선: 듀티사이클 파형, 점선: 입력 전압파형)

Fig. 5 Duty cycle waveform (solid line : duty cycle, dotted line : absolute value of input voltage)

u 의 값이 작아 $d > 1$ 인 구간에서의 전류 파형의 찌그러짐을 무시하면 전력은

$$P = \frac{1}{2} VI = \frac{V^2}{2x} u \quad (5)$$

로서 u 에 비례한다.

3. 고역률을 위한 보상된 듀티 패턴

그림 5와 식(4)에서 보듯이 듀티 패턴은 입력전원으로부터 위상검출과정을 통해 얻어진 $V\sin\theta, V\cos\theta$, 출력전압 v_o 에 의해서만 계산되고 이 값에 따라 전류제어는 개루프로 이루어지므로 입력전압의 위상과 크기, 출력전압의 부정확한 검출은 듀티패턴을 변화시켜 승압형 정류기에 무효전력성분을 만든다. 따라서 적절한 보상으로 입력전압과 전류가 동상에서 제어되고 고역률이 유지되도록 할 필요가 있다. 식(4)의 듀티 패턴으로 전류가 전압과 동상이 되지 못하는 주요원인은 (1) 인덕터의 저항손 및 회로손실, (2) 입력전압 검출 후 필터링, A/D 변환, 그리고 제어알고리즘 수행시간에 따른 입력전압 위상지연, (3) 입출력전압검출의 크기오차 등으로서 이들을 식(4)에 보상계수 k_1, k_2, k_3 를 사용하여 보상하기로 한다. 보상된 듀티 패턴은 다음 식과 같다.

$$d = 1 - \text{sgn}(\sin\theta) \{ (1 - k_1 - k_2u) \cdot V_m \sin(\theta_m + k_3) - uV_m \cos(\theta_m + k_3) \} / V_o \quad (6)$$

단, $V_m \sin\theta_m, V_m \cos\theta_m$: 위상검출에서 얻은 입력전압 신호

V_o : v_o 에서 맥동을 제거한 값

식(6)에서 { }속의 값은 컨버터 입력단의 평균전압 파형이므로 $1 - k_1 - k_2u$ 는 이 전압 중 입력전압과의 동상분, u 는 입력전압과 90° 위상차가 나는 성분, k_3 는 컨버터 입력단 전압의 강제적인 위상변화를 의미한다. 입출력전압 크기 검출오차를 보상하려면 컨버터 입력단 전압의 크기를 바꾸어야 하는데 인덕터에 의한 강하가 작다면 컨버터 입력단 전압은 입력전압과 거의 동상이므로 k_1 으로 보상할 수 있다. 인덕터에 저항성분이 있으면 전류에 비례하여 컨버터 입력단 전압

의 동상분이 감소하므로 k_2u 로 맞출 수 있고 시간지연에 대한 보상은 k_3 로 가능하다. 식(6)의 d 값은 1을 초과 할 때가 있는데 d 값을 제한하는 대신 다음 식을 사용하면 $\theta = 0$ 부근 이외에서는 같은 파형이 되고 $d \leq 1$ 인 조건을 만족한다.

$$d = 1 - |(1 - k_1 - k_2u) \cdot V_m \sin\theta - uV_m \cos\theta| / V_o \quad (7)$$

$$\text{단, } \theta = \theta_m + k_3$$

이때의 d 의 파형은 그림 6과 같다.

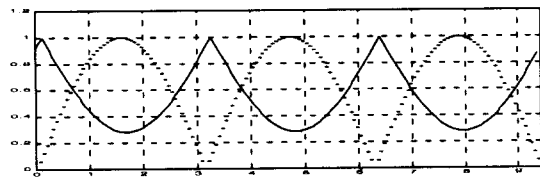


그림 6 입력전압과 듀티패턴 (실선: 듀티사이클 파형, 점선: 입력전압파형)

Fig. 6 Input voltage and duty pattern (solid line: duty pattern, dotted line: absolute value of input voltage)

식(7)에서 위상보상은 $k_1 = k_2 = 0$ 으로 하고 무부하 시 제어입력 u 가 0에 가깝도록 k_3 를 조절하여 보상하는데 이렇게 하면 제어입력 u 가 I 에 비례하게 되어 선형적인 제어특성을 갖게 한다. 이때 보상된 값은 전압검출에서부터 PWM 출력을 낼 때까지의 시간지연을 보상하는 위상지연분에 해당한다.

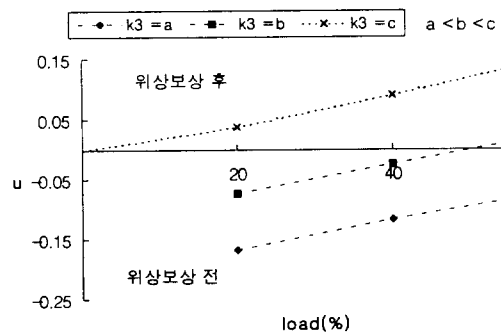


그림 7 위상보상전후의 제어기 출력값

Fig. 7 controller output before and after phase compensation

k_1, k_2 의 값을 k_3 를 정한 뒤 식(7)에서

$$k_1 + k_2u = \tilde{k} \quad (8)$$

로 대체하고 \tilde{k} 을 변화시켜 부하에 따라 역률을 가장 좋게

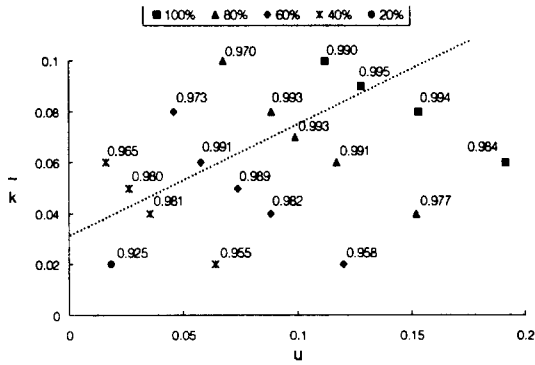


그림 8 (k , u) 와 역률
Fig. 8 (k , u) vs. powerfactor.

하는 k 를 얻을 수 있도록 직선 근사식으로부터 k_1 , k_2 를 정하는데 실험시스템의 경우 역률 변화는 그림 8과 같다.

그림 8은 k 또는 u 가 증가하면 전류가 증가하여 전력이 증가하는 것과 k 가 커질수록 듀티 패턴이 지연되므로 전류가 진상으로부터 점점 지상으로 변하고 역률이 변하는 것을 나타낸다. 한편 승압형 정류기의 부하가 감소할 경우 제어입력 u 가 순간적으로 음(<0)이 될 수 있는데 이렇게 되면 $(1-d)v_o$ 가 입력전압 보다 앞선 위상을 갖게 되어 입력전류가 그림 9(a)에서 보는 것처럼 흐를 수 있으며 u 가 음이 될수록 전류가 더 커져 부재환 제어가 되지 않는다. 이를 방지하기 위하여 제어입력이 음이 될 때 듀티 패턴을 식 (9)로 만들어 제어한다.

$$d = 1 - \left\{ \left| (1 - k_1) V_m \sin \theta - \frac{u}{2} V \right\} \cdot \frac{1}{V_o} \right. \quad (9)$$

단, $u < 0$

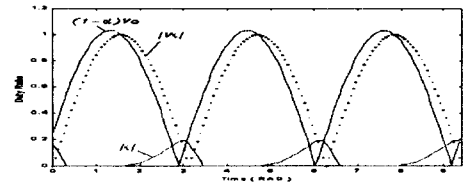
여기서 $\frac{u}{2} V$ 항의 V 는 공칭값을 이용한다. $|u| \ll 1$ 이고 전류가 연속이면 u 에 의한 전력은 전류가 $i = \frac{V}{2x} u \theta$ 로 감소하므로

$$P = \frac{1}{\pi} \int_0^\pi \frac{V^2}{2x} u \theta \sin \theta d\theta = \frac{V^2}{2x} u \quad (10)$$

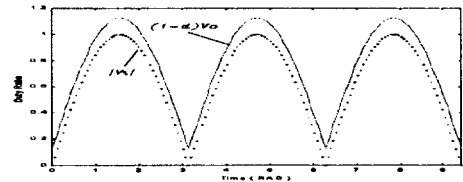
로서 식(5)와 같다.

4. 시스템 구현 및 실험결과

제안된 알고리즘의 성능을 확인하고자 그림10과 같은 실험 시스템을 구성하여 제어 알고리즘을 DSP(TMS320c31)로 수행하였다. 승압형 정류기는 표1과 같은 규격을 갖게 하였다. 정류기의 출력은 실험실에서 사용하기 쉬운 정도의 부하로



(a)



(b)

그림 9 $u < 0$ 일 때 $(1-d)V_o$. (a) 식7 적용 (b) 식9 적용
Fig. 9 $(1-d)V_o$ with negative u . (a) Eq. 7 (b) Eq. 9

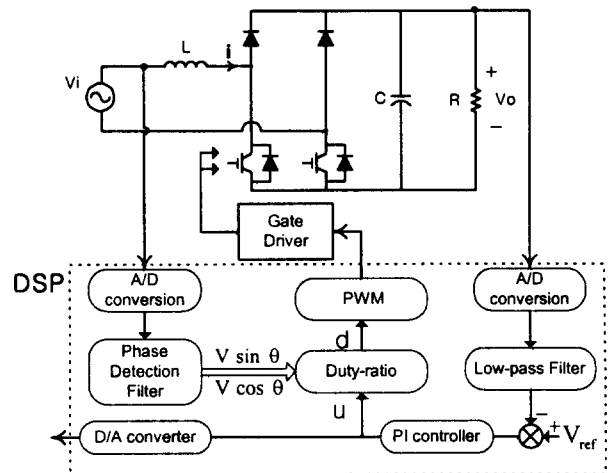


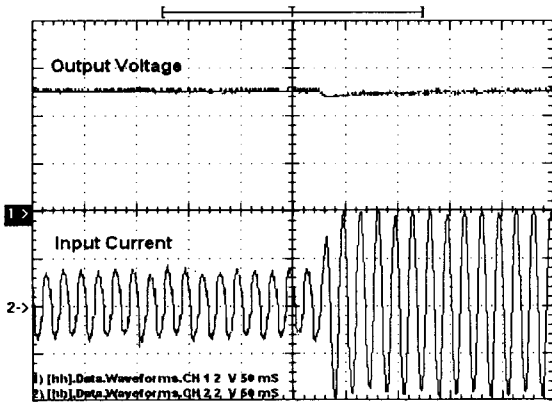
그림 10 전체시스템 블록도
Fig. 10 Block diagram of overall system for Boost-type rectifier

표 1 승압형정류기의 주요사양

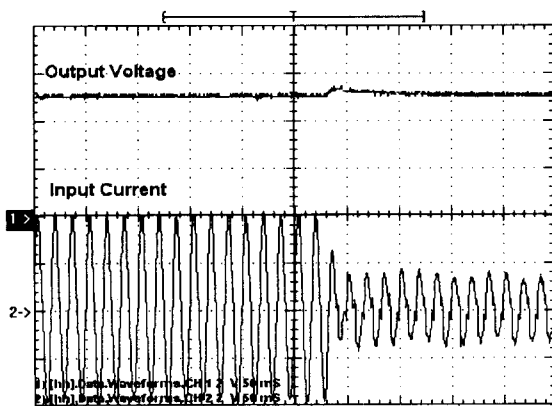
Table 1 Specification of Boost-type rectifier

직류출력	200V, 1.6 kW
교류입력	110 Vrms
스위칭주파수	5 kHz
Inductance	2.5 mH
Capacitance	2000 uF

하였고 스위칭 주파수는 PWM 파형까지 DSP로 만들 수 있는 정도로 5kHz로 하였는데 PWM을 하드웨어로 하면 더 올릴 수 있다. 인덕터의 % 리액턴스는 12 %이고 커패시터는 출력전압의 맥동이 첨두치간 10V 정도로 되게 하는 값이다.



(a)



(b)

그림 11 부하변화 시 과도상태응답 (출력전압 80V/div, 입력 전류 10A/div). (a) 부하변화 480W → 1280W (b) 부하변화 1280 → 480W

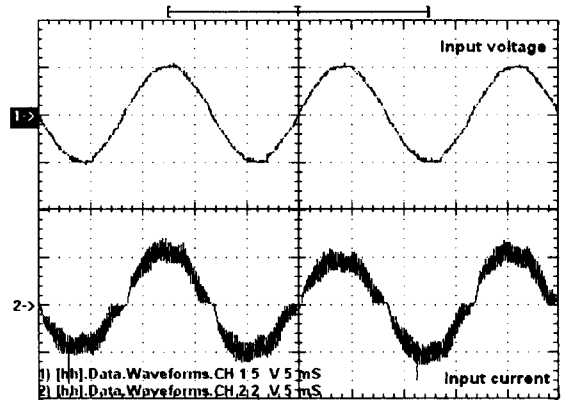
Fig. 11 Transient response for step load change (Output voltage : 80V/div, Input current : 10A/div). (a) Load step : 480W to 1280W (b) Load step : 1280W to 480W

표 2 부하변화에 따른 역률과 고조파왜곡.
Table 2 PF and THD with variation load.

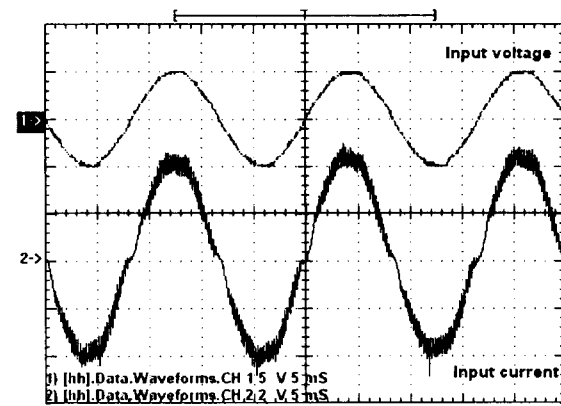
부하(%)	역률		전류 THD(%)
	보상전	보상후	보상후
20	0.883	0.940	16.1
40	0.918	0.980	8.1
60	0.930	0.990	6.5
80	0.933	0.994	5.5
100	0.933	0.995	5.8

DSP 알고리즘은 스위칭주파수와 똑같이 5kHz 샘플링 주파수로 동작하며 매주기 d를 계산하여 타이머로 PWM파형을 만든다.

듀티 패턴에 필요한 $V_m \sin \theta$, $V_m \cos \theta$ 값은 3차 대역통과(bandpass)필터를 설계하여 검출하였고 출력측 커패시터에 존재하는 120Hz 맥동성분도 저역통과(lowpass)필터를 가미한



(a)



(b)

그림 12 정상상태의 입력전압과 입력전류(전압 : 80V/div, 전류 : 10A/div). (a) 부하 640W (b) 1280W

Fig. 12 Input Voltage and Input current in the steady state (voltage : 80V/div, Input current : 10A/div). (a) Load : 640W (b) Load : 1280W

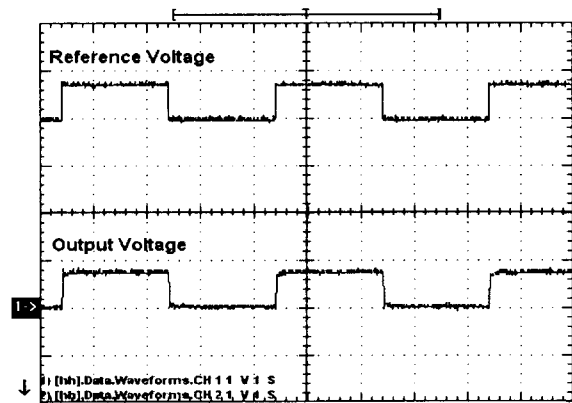


그림 13 기준전압의 변화에 따른 출력전압 (1280W 부하 시, 80V/div)

Fig 13 Output voltage with step change of reference voltage (Load : 1280W , 80V/div)

notch filter를 설계하여 제거하는데 이를 위한 여러 방법들이 최근에 제안되고 있다[8-10].

실험데이터로부터 위상보상을 위한 계수 k_3 는 0.19로 $[k_1, k_2]$ 는 $[0.03 \ 0.4]$ 로 얻어졌으며 보상후의 부하변화에 따른 역률과 입력전류 파형의 고조파특성은 표 2와 같이 측정되었다. 표 2에서 보상전은 k_3 만을 보상하고 $k_1 = k_2 = 0$ 으로 한 경우이다. 표의 데이터로부터 제안된 정류기는 단위역률에 가까우며 낮은 고조파왜곡을 가짐을 알 수 있다. 경부하 시 THD가 큰 것은 스위칭주파수 고조파의 실효치가 부하에 따라 별로 변하지 않기 때문으로 생각되며 전부하 시 THD가 증가하는 것은 저차 고조파의 증가 때문으로 생각된다. 그림 11은 부하의 변화에 따른 정류기의 전압조절기능을 실험한 것으로 부하의 갑작스런 변화에도 출력전압은 일정하게 조절되며 출력전류도 빠른 시간 내에 정상상태에 도달한다. 그림 12는 정격의 40 %와 80 %의 부하 시 정상상태 입력전압과 전류의 파형으로 전압과 전류가 동상임을 보여주고 있다. 그림13은 기준입력 변화에 따른 정류기의 출력 전압 응답특성으로서 출력전압이 기준입력을 잘 따라가는 것을 알 수 있다.

5. 결론

승압형 정류기에서 전류 검출 없이 전압검출만으로 듀티패턴을 만들면서 출력전압조절(regulation)기능과 고역률을 유지하는 간단한 알고리즘을 제시하고 1.6kW의 실험시스템을 구성하여 제어시스템의 성능을 시험하였다.

전류의 개루프 제어 시 전압전류가 동상이 되지 못하는 원인을 입출력전압 검출오차, 인덕터의 저항손 및 회로손실, 입력전압 위상지연들로 생각하여 각각을 보상하기 위한 계수 k_1, k_2, k_3 를 도입하고 이들 값을 실험적으로 얻어냄으로써 전부하 범위에서 고역률 운전을 가능케 하였다. 실험 결과 전부하 범위에서 높은 역률과 낮은 고조파 왜곡을 가짐을 확인하였고 부하 변화와 기준입력변화에 따른 출력전압의 조절 특성도 우수함을 보여주었다. PWM을 하드웨어로 처리하여 스위칭 주파수를 높이면 더 좋은 특성이 기대된다.

참 고 문 헌

[1] Ned Mohan, T.H. Undeland, W.P. Robins, "Power Electronics: Converters, Applications, and Design" John Wiley & Sons. INC., 1995
 [2] Omar. Stihi, Boon-Teck. Ooi, "A single-phase controlled-current PWM rectifier", IEEE Trans. Power Electronics, vol.3, no.4, pp 453-459, 1988. 10.
 [3] R.Wu, S. B. Dwan, and G. R. Slemon, "A PWM ac-to-dc converter with fixed switching frequency." IEEE Trans. Ind. Applicat. vol.26, no.5, pp. 880-885, 1990.
 [4] S. Sivakumar, K. Natarajan, and R. Gudelewicz, "Control of power factor correcting boost converter without instantaneous measurement of input current",

IEEE Trans. Power Electronics, vol.10, no.4, pp 435-445, 1995. 7.

[5] Igor Wolfram Merfert, "Stored-duty-ratio Control for Power Factor Correction", IEEE 14th APEC Fourteenth Annual Applied Power Electronics Conference and Exposition, vol 2, pp 1123-1129, 1999
 [6] M. Kazerani, G. Joos, P. D. Ziogas, "Programmable input power factor correction methods for single phase diode rectifier circuits", APEC'90, pp 177-183, 1990.
 [7] Roberto Martinez, Prasad N. Enjeti, "A High-Performance Single-Phase Rectifier with Input Power Factor Correction", IEEE Trans. Power Electronics, vol.11, no.2, pp 311-317, 1996. 3.
 [8] S. Sivakumar, K. Natarajan, "Kalman Filter Based High Speed Measurement and Control of AC Voltages for UPS Applications", IEEE PESC '93, pp 20-24, 1993.
 [9] G. Spiazzi, R. Mattavelli, L. Rossetto, "Methods to improve dynamic response of power factor preregulators: an overview", EPE'95, pp3.754-3.759, 1995.
 [10] S. Buso, R. Mattavelli, L. Rossetto, G. Spiazzi, "Simple Digital Control Improving Dynamic Performance of Power Factor Preregulators", IEEE Trans. Power Electronics, vol. 13, no. 5, pp 814-823, 1998. 9.

저 자 소 개



배 창 한 (裴 飛 漢)

1971년 8월 26일생. 1996년 아주대 제어계측공학과 졸업. 1998년 동 대학원 제어계측공학과 졸업(석사). 1998년~현재 동 대학원 전자공학과 박사과정.

Tel : (0331) 219-2487

E-mail : pae446@madang.ajou.ac.kr



이 교 범 (李 敎 範)

1972년 6월 30일생. 1997년 아주대 전기전자공학부 졸업. 1999년 동 대학원 제어계측공학과 졸업(석사). 1999년~현재 고려대학교 대학원 전기공학과 박사과정. 한국과학기술연구원 지능제어연구센터 학생연구원

Tel : (02) 958-5748

E-mail : beum@amadeus.kist.re.kr



송 중 호 (宋 重 鎬)

1957년 1월 30일생. 1980년 서울대 전기공학과 졸업. 1982년 동 대학원 졸업(석사). 1993년 한국과학기술원 전기 및 전자공학과 졸업(공학). 1982~1985년 이화전기 기술개발부 근무. 1995~1996년 Univ. of Wisconsin-Madison Visiting Scholar.

1985년~현재 한국과학기술연구원 지능제어연구센터 책임연구원

Tel : (02) 958-5756

E-mail : jhsong@kist.re.kr



이 광 원 (李 光 遠)

1946년 3월 27일생. 1969년 서울대 전기공학과 졸업. 1975년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1989년 동 대학원 전기 및 전자공학과 졸업(공학). 1969~1980년 한국과학기술연구원 선임연구원.

현재 아주대학교 전자공학부 교수

Tel : (0331) 219-2480

E-mail : lk@madang.ajou.ac.kr