

교류 전동기 구동용 불연속 PWM 인버터의 전류 샘플링 오차 해석 및 보상

論 文

48B-9-9

Analysis and Compensation of Current Sampling Error in Discontinuous PWM Inverter for AC Drive

宋 丞 鎬* · 孫 堯 贊** · 薛 承 基***

(Seung-Ho Song · Yo-Chan Son · Seung-Ki Sul)

Abstract - This paper addresses the issue of current sampling in a high performance AC drive system fed by a discontinuous PWM inverter. The effect of the sampling error due to the measurement delay produced by an input stage low pass filter and an A/D converter is described in the case of discontinuous PWM. To compensate for the sampling error, a method to estimate the delay time of the whole measurement system based on the measured current is proposed and its effectiveness is verified by experimental results. The proposed algorithm can automatically estimate the system delay introduced by the low pass filter and the A/D converter at the commissioning stage. By delaying the current sampling by the estimated value, experimental results indicate that more than 50% reduction of current ripple can be achieved.

Key Words : current sampling, ac motor drive, discontinuous PWM

1. 서 론

벡터 제어형 교류 전동기 구동시스템에서 고성능 토오크 제어 응답성을 얻기 위해서는 고성능 전류 제어가 필수적이며 따라서 전류제어기의 설계에 관한 많은 연구가 수행되어 왔다[1-4]. 이와 같은 전류 제어는 측정된 전류를 바탕으로 이루어지므로 전류 측정은 고성능 전류 제어를 위한 기본적인 요소라고 할 수 있으나 이제까지 전류 측정에 관한 연구는 미미한 실정이다.

펄스폭 변조(Pulse Width Modulation: PWM) 방식의 교류 전동기 구동 시스템에서 전동기에 흐르는 전류는 기본파 성분 이외에도 스위칭에 따른 리플 성분을 포함하고 있다. 이러한 리플 성분을 포함한 전류를 디지털 제어기로 제어하기 위해서는 아날로그 신호를 디지털로 변환하여 입력받는 것이 필요하다. 전류의 기본파 성분을 검출하고 전류 제어기 응답성을 극대화 하기 위하여 전류의 순시치를 샘플링하는 방법이 널리 사용되고 있다[5,6]. 이러한 순시치 샘플링 방법에서는 전류 측정을 위한 하드웨어 (예를 들면 아날로그/디지털 변환기, 저역 통과 필터 등)의 특성에 따라 전류 측정 오차가 발생하게 된다[7-9]. 참고 문헌 [8]에서는 아날로그 필터의 시간 지연이 d-q축 상호 결합 성분을 유발한다는 것을 해석적으로 보였다. 따라서 아날로그 필터에 의한 지연이 토오크 제어 특성을 저하시키게 됨을 알 수 있다. 참고 문헌 [9]

에서는 3상 연속 펄스폭 변조방식(3 phase Continuous PWM : CPWM)을 대상으로 전류 샘플링에 미치는 필터의 영향을 기술하고, 순시 전류 샘플링 실험을 정확하게 필터 지연의 크기만큼 지연시킬 것을 제안하였다.

한편 최근들어서 스위칭 손실 저감과 높은 변조 지수상에서의 리플 전류 특성의 우수함 때문에 불연속 펄스폭 변조(Discontinuous PWM : DPWM) 방식에 대한 관심이 높아지고 있다[10,11]. 그러나 불연속 펄스폭 변조(DPWM)을 사용하는 유도 전동기 구동 시스템의 경우 전류 리플이 연속 펄스폭 변조(CPWM) 방식[9]과 달라지게 된다.

본 논문에서는 DPWM을 사용하는 3상 PWM인버터에서의 전류 리플 특성에 대하여 살펴보고, 필터 지연이 존재할 경우 샘플링된 전류가 스위칭 주파수 성분의 리플을 포함하게 됨을 보인다. 이러한 오차는 결국 전류 제어기 응답성을 저하시키는 원인이 된다. 본 논문에서는 이러한 문제를 최소화하기 위해 측정된 전류를 이용하여 시스템의 지연시간을 알아내는 방법을 제안한다. 제안된 알고리즘을 드라이브 설치 초기의 시운전시에 수행하면 자동적으로 시스템이 가진 지연시간을 자동적으로 추정하여 보상할 수 있다. 이와 같은 방법의 유용성을 시뮬레이션과 실험을 통해 보인다.

2. 전류 측정 지연의 모델링

디지털 교류 전동기 구동시스템에 사용되는 전형적인 전류 측정 시스템을 그림 1에 보였다. 전동기 전류를 프로그램에서 읽어들이기 위해서는 전류 센서, 필터, 아날로그/디지털(A/D) 변환기 등이 필요하다. 일반적으로 교류 전동기 구동 시스템에서는 전동기 전류에 포함되어있는 스위칭 노이즈 성분을 제거하기 위하여 아날로그 필터를 사용한다. 전류 측정 시스템의 시간 지연은 주로 이러한 아날로그 필터에 의해 발

* 正 會 員 : 서울大 大學院 電氣工學部 卒業 · 工博
** 準 會 員 : 서울大 大學院 電氣工學部 博士課程
*** 正 會 員 : 서울大 大學院 電氣工學部 副教授 · 工博
接受日字 : 1999年 7月 8日
最終完了 : 1999年 8月 16日

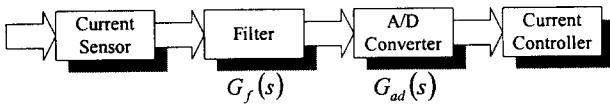


그림 1 디지털 교류 전동기 구동장치의 전류 측정 시스템
Fig. 1 Current measurement system for digital AC drive.

생되며 아날로그 부품의 특성 오차등에 의해 그 크기가 달라지게 된다. 또한 A/D 변환기와 전류 센서 자체도 시간 지연을 일으키는 요소이다. 이상적인 A/D 변환기는 식 (1)과 같은 일정 시간 지연으로 모델링 될 수 있으며 여기서 τ_1 은 변환기의 지연 시간을 의미하며, s 는 Laplace 연산자이다. 또한 필터를 2차 저역 통과 필터로 설계한 경우 그 전달함수는 식 (2)와 같이 주어진다. 따라서 전류 센서의 특성을 이상적이라고 가정할 때 위의 전류 측정시스템의 전체 시간 지연은 식 (3)과 같이 표현될 수 있다.

$$G_{ad}(s) = e^{-s\tau_1} \quad (1)$$

$$G_f(s) = \frac{(2\pi f_n)^2}{s^2 + 4\pi\xi f_n s + (2\pi f_n)^2} \quad (2)$$

$$T_d = \tau_1 + \frac{1}{2\pi f_x} \arg G_f(2\pi f_x) \quad (3)$$

$$= \tau_1 + \frac{1}{2\pi f_x} \tan^{-1} \frac{2\xi f_x / f_n}{1 - (f_x / f_n)^2}$$

여기서 $G_f(\cdot)$ 는 2차 필터의 전달함수이며, f_x 는 입력 신호의 주파수, f_n 는 필터의 차단 주파수, ξ 는 필터의 감쇠 정수이다. 만일 f_x 가 f_n 보다 충분히 작으면 (3)식은 (4)와 같이 간단하게 표현될 수 있다.

$$T_d \approx \tau_1 + \frac{\xi}{\pi f_n} \quad (4)$$

3. DPWM에서 전류 리플과 샘플링 지연의 영향

DPWM을 사용하면 일정 스위칭 리플조건을 만족시키기 위한 평균 스위칭 주파수를 CPWM에 비해 33% 낮출 수 있으며, 또한 전력 소자의 스위칭을 하지않는 60도 구간을 상전류 크기가 최대인 부근에 위치시킴으로써 스위칭 손실도 더욱 저감시킬 수 있다. 그림 2 (a)에 제시된 것은 DPWM을 위한 극전압 기준값의 한 예이다. 여기서 극전압(pole voltage)은 3상 PWM 인버터의 각 상의 전위와 직류단 전원의 중간 전위의 차이값이고, 오프셋 전압(offset voltage)은 3상의 극전압의 합으로 표현된다. 제시된 PWM 방법에서는 1번과 4번 섹터에서 a상 스위칭이 일어나지 않게 되므로, 일반적으로 전부하시 유도전동기의 역률이 0.8부근인 것을 고려할 때 이 방법을 사용하면 스위칭 손실을 기존의 CPWM에 비해 50%까지 감소시킬 수 있다[10].

만일 실제 전류와 샘플링된 전류간에 시간 지연이 없다면, 스위칭 구간의 시작점에서 샘플링한 전류가 전동기 전류의 기본과 성분에 해당한다[5]. 그러나 그림 2 (c)에 보인 것처럼

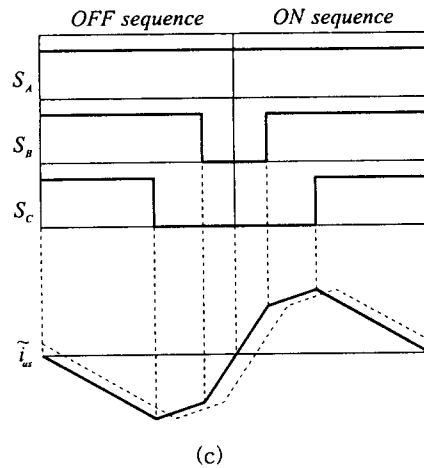
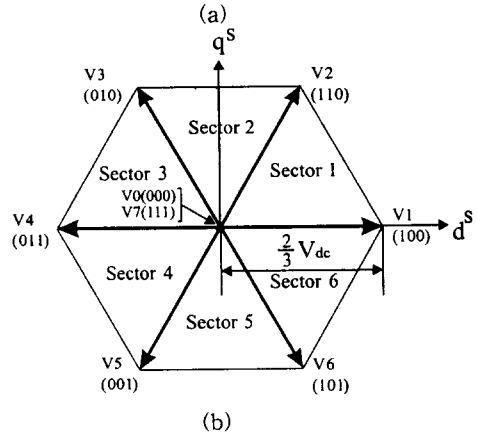
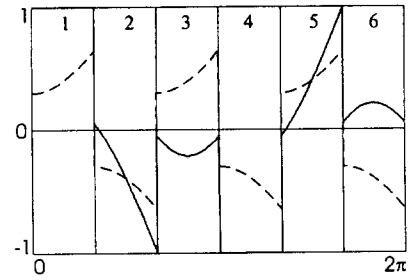


그림 2. 불연속 펄스폭 변조 (DPWM) 방식.

- (a) 극 전압(실선)과 오프셋 전압(점선)(변조지수 0.7)[6].
- (b) 전압 섹터와 d-q 축
- (c) 한 스위칭 주기에서 스위칭 신호, 전류 리플(실선)과 지연된 전류리플(점선).

Fig. 2 DPWM strategy

- (a) Pole voltage(solid) and offset voltage(dotted) for DPWM(modulation index : 0.7)[6]

약간의 지연이라도 존재하면 샘플링한 값에는 상당히 큰 오차가 발생하게 된다. 예를 들어 그림 3 (a)에 보인 것처럼 샘플링 시점에서 실제 전류, i_{as}^0 가 감소하고 있는 경우에는 필터된 전류, i_{as}^f 를 샘플링한 i_{as}^f 값이 지연되기전 실제 전류를 샘플링한 i_{as}^0 값 보다 커진다. 여기서 위첨자 '0'('f')는 실제(필터된) 전류를 의미한다. 전류의 기울기는 샘플링 시점에서

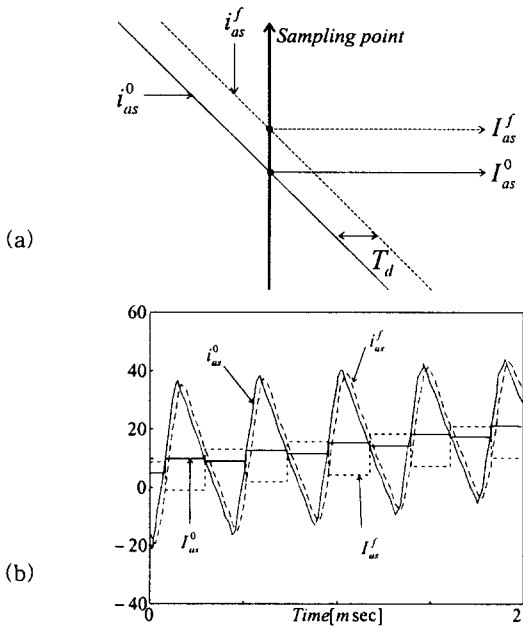


그림 3 DPWM에서의 전류 샘플링. (a) 지연된 신호의 샘플링으로 인한 오차. (b) 시뮬레이션 결과(실선 : 실제 전류, i_{as}^0 와 샘플링된 전류, I_{as}^0 . 점선: 필터된 전류, i_{as}^f 와 필터된 전류의 샘플링 값, I_{as}^f .)

Fig. 3 Current sampling in DPWM. (a) Effect of sampling delay. (b) Simulation result.(Solid line : real current, i_{as}^0 and sampled real current, I_{as}^0 . Dotted line : filtered current, i_{as}^f and sampled filtered current, I_{as}^f .)

인가되는 전압 벡터에 따라 결정되는데, DPWM에서 전압 벡터는 ON/OFF 시퀀스에 따라서 또한 전압 섹터의 위치에 따라서 달라진다. 예를들어 인가중인 전압 벡터가 1번 섹터내에 위치한 경우에는 ON시퀀스 시작 지점의 전압 벡터는 $v_{dqs}^s = 2V_{dc}/3$ 가 되고 OFF시퀀스 시작 지점의 전압 벡터는 제로 벡터가 된다. 따라서 측정된 전류에는 그림 3 (b)에서 보인 것과 같이 스위칭 주파수의 전류 리플이 포함된다. 이렇게 샘플링된 전류를 사용하여 전류제어를 수행하면 전류제어의 응답성을 높일 수 없을 뿐만 아니라 정확한 전류제어가 어렵게 된다.

4. DPWM에서 전류 샘플링 오차 해석

4.1 샘플링 오차 해석

정지 좌표계에서 유도전동기의 고정자 전류벡터, i_{dqs}^s 에 관한 미분 방정식은 식 (5)와 같이 표시된다. 이 때 i_{dqs}^s 는 $i_{ds}^s + ji_{qs}^s$ 를 의미한다.

$$p i_{dqs}^s = -\frac{1}{L_\sigma} \left(r_s + \frac{L_m^2}{\tau_r L_r} \right) i_{dqs}^s + \frac{1}{L_\sigma} \left[v_{dqs}^s + \frac{L_m}{L_r} \left(\frac{1}{\tau_r} - j\omega_r \right) \lambda_{dqr}^s \right] \quad (5)$$

여기서 p 는 미분 연산자, L_σ 는 고정자 과도 인덕턴스, r_s 는 고정자 저항, r_r 은 회전자 저항, L_m 은 상호 인덕턴스, L_r 은 회전자 인덕턴스, τ_r 은 회전자 시정수, ω_r 은 전기각으로 표현한 회전자의 회전 속도, 그리고 λ_{dqr}^s 는 정지 좌표계에서의 회전자 자속 벡터를 의미한다. 우변 첫번째 항은 두번째 항에 비해 매우 작은 값을 가지므로 무시할 수 있고 따라서 (5)식은 다음 (6)식과 같이 근사화 될 수 있다. 즉 저항에 의한 전압강하를 무시하면 고정자 전류의 기울기는 인버터 출력 전압과 전동기 역기전력, 그리고 고정자 과도 인덕턴스에 의해 결정된다.

$$p i_{dqs}^s \approx \frac{1}{L_\sigma} [v_{dqs}^s - e_{dqs}^s] \quad (6)$$

여기서 e_{dqs}^s 는 식 (7)과 같이 표시되는 유도전동기의 역기전력 성분으로서 크기가 e_s 이고 위상이 θ' 인 전압 벡터로 표시할 수 있다.

$$e_{dqs}^s \equiv -\frac{L_m}{L_r} \left(\frac{1}{\tau_r} - j\omega_r \right) \lambda_{dqr}^s \equiv e_s e^{j\theta'} \quad (7)$$

만일 시스템의 지연 시간이 (4)와 같이 일정하고 충분히 작은 값이라면, DPWM에서 전류 측정 오차는 전류 기울기와 지연 시간의 곱으로서 (8)식과 같이 표현된다.

$$\Delta I_{dqs,ON}^s = -\frac{T_d}{L_\sigma} \left(\frac{2V_{dc}}{3} e^{j\frac{\pi}{3}(\alpha-1)} - e_s e^{j\theta'} \right)$$

$$\Delta I_{dqs,OFF}^s = \frac{T_d}{L_\sigma} (e_s e^{j\theta'})$$

$$\text{전압 섹터 } \alpha = 1, 3, 5 \text{인 경우} \quad (8-1)$$

그리고

$$\Delta I_{dqs,ON}^s = \frac{T_d}{L_\sigma} (e_s e^{j\theta'})$$

$$\Delta I_{dqs,OFF}^s = -\frac{T_d}{L_\sigma} \left(\frac{2V_{dc}}{3} e^{j\frac{\pi}{3}(\alpha-1)} - e_s e^{j\theta'} \right)$$

$$\text{전압 섹터 } \alpha = 2, 4, 6 \text{인 경우} \quad (8-2)$$

여기서 $\Delta I_{dqs}^s = \Delta I_{dqs}^{s,f} - \Delta I_{dqs}^{s,0}$ 는 d-q 정지 좌표계에서 전류 샘플링 오차이며 아래 첨자 ON(OFF)는 그 전류가 ON(OFF) 시퀀스의 시작점에서 샘플링된 것을 의미한다. α 는 전압 섹터를 표시하는 기호이다. 결국 시스템의 지연에 의해 발생하는 샘플링 오차는 그 시점에 인가되는 전압 벡터와 전동기의 역기전력에 따라 결정된다.

4.2 샘플링 오차의 보상

시스템의 지연에 의해 발생하는 전류 샘플링 오차를 보상하기 위해 샘플링 시점을 지연시키는 방법을 생각할 수 있다. 즉, PWM 주기의 시작 지점에서 시스템의 지연시간 만큼 이후에 지연된 전류를 샘플링 한다면 결과적으로 그림 3 (a)에서의 T_d 를 줄이는 효과를 얻을 수 있다. 실제 구동시스템에서 초기 시운전시에 전류 샘플링의 지연 시간을 결정하여 이와 같은 오차를 보상할 수 있다. (8)식을 역기전력 벡터가 위치한 각도 θ' 으로 축변환하면 새로운 축에서 계산된 샘플링 오차는 다음 (9)식과 같이 표시된다.

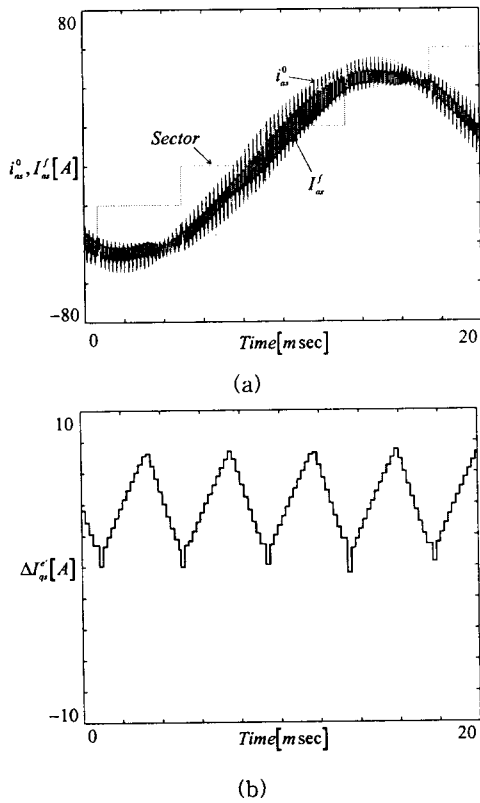


그림 4. 시뮬레이션 (측정 시스템에 20μsec 일정 시간 지연이 있을 때 아무 보상도 하지 않은 경우).
 (a) 실제 전류, i_{as}^0 와 샘플링된 전류, I_{as}^f
 (b) 샘플링 오차, ΔI_{as}^e .
 Fig. 4 Simulation (20μsec constant delay, without any compensation)
 (a) Real current, i_{as}^0 and sampled current, I_{as}^f .

$$\Delta I_{das,ON}^e = -\frac{T_d}{L_\sigma} \left(\frac{2V_{dc}}{3} e^{j\left(\frac{\pi}{3}(\alpha-1)-\theta\right)} - e_s \right)$$

$$\Delta I_{das,OFF}^e = \frac{T_d}{L_\sigma} e_s$$

전압 섹터 $\alpha = 1, 3, 5$ 인 경우 (9-1)

그리고

$$\Delta I_{das,ON}^e = \frac{T_d}{L_\sigma} e_s$$

$$\Delta I_{das,OFF}^e = -\frac{T_d}{L_\sigma} \left(\frac{2V_{dc}}{3} e^{j\left(\frac{\pi}{3}(\alpha-1)-\theta\right)} - e_s \right)$$

전압 섹터 $\alpha = 2, 4, 6$ 인 경우 (9-2)

만일 전류 제어기의 응답 주파수가 충분히 낮거나 또는 전동기를 V/f 일정 제어 모드로 운전하는 경우 정상상태에서 동기 좌표계상의 전류는 일정하다고 볼 수 있다. 또는 동기 좌표계상에서 실제 전류가 적어도 몇 샘플링 구간동안 일정하다고 가정할 수 있으면 정상상태에서 $I_{das,ON}^{e,0} \approx I_{das,OFF}^{e,0}$ 라고 볼 수 있다. 이와 같은 경우에는 (10)식에 표현한 바와 같이 역기전력 동기 좌표계상에서 ON/OFF 시퀀스의 q축 전류 차이 $I_{das,ON}^{e,f} - I_{das,OFF}^{e,f}$ 가 전류 측정 오차를 의미한다.

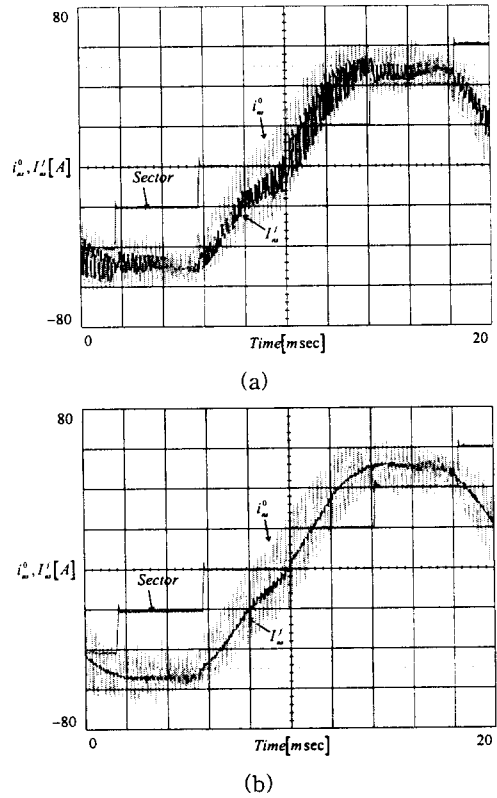


그림 5 전류 샘플링 비교
 (a) 기존의 샘플링 (b) 제안된 샘플링
 Fig. 5 Current sampling comparison.
 (a) conventional sampling, (b) proposed sampling.

$$\Delta I_{as}^e = I_{as,ON}^e - I_{as,OFF}^e$$

$$= -\frac{T_d}{L_\sigma} \frac{2V_{dc}}{3} \sin\left(\frac{\pi}{3}(\alpha-1)-\theta\right)$$

전압 섹터 $\alpha = 1, 3, 5$ 인 경우 (10-1)

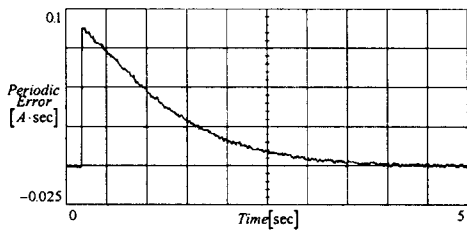
그리고

$$\Delta I_{as}^e = I_{as,OFF}^e - I_{as,ON}^e$$

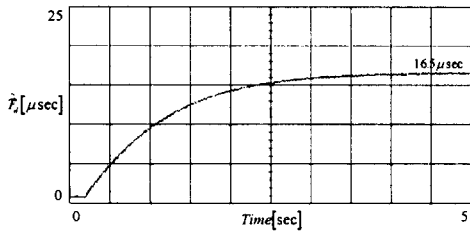
$$= -\frac{T_d}{L_\sigma} \frac{2V_{dc}}{3} \sin\left(\frac{\pi}{3}(\alpha-1)-\theta\right)$$

전압 섹터 $\alpha = 2, 4, 6$ 인 경우 (10-2)

(10)식에서 전류 측정 오차는 역기전력의 크기, e_s ,에 무관하며 시스템 지연 시간, T_d ,에 비례하게 된다. 그림 4 (a)에 실제 전류와 샘플링된 전류사이의 20μsec의 일정한 시간 지연이 있다고 가정할 때 발생하는 전류 측정 오차를 시뮬레이션한 결과를 보였다. 시뮬레이션에 사용한 정수들은 표 1에 나타나 있다. 그림 4 (a)에서 샘플링된 전류에 스위칭 주파수의 리플 성분이 포함되어 있음을 알 수 있다. 이 때 ON 시퀀스와 OFF시퀀스의 전류차를 그림 4 (b)에 보였고 이것은 식 (10)에서 계산된 전류차에 해당한다. 만일 지연 시간이 충분히 작고, 샘플링 오차가 인가된 전압벡터에 의해서만 결정된다고 하면 전류 오차는 전 섹터 영역에서 단조 증가하게 된다. 그러나 실제로는 인가된 전압의 크기가 작아서 위의 가정이 만족하지 않으므로 전류 차이값이 섹터의 뒷부분에서 감소하는 형태를 보인다. 그러나 이러한 차이값이 존재한다



(a)



(b)

그림 6 시스템 지연시간의 자동 조정
 (a) 주기 오차 (b) 추정된 시스템 지연시간
 Fig. 6 Automatic system delay adjustment.
 (a) Periodic error, (b) Estimated system delay.

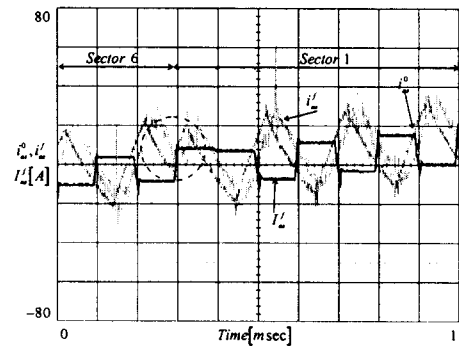
는 것 자체가 시스템에 시간 지연이 있다는 것을 의미하고, 그 값을 추정하는 것에 의해 이러한 시간 지연을 보상할 수 있다.

5. 실험 결과

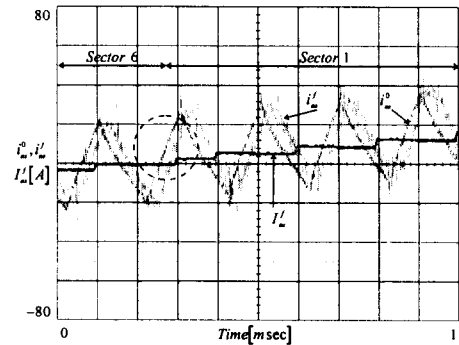
앞에서 언급한 것처럼 전류 제어기의 동작에 의한 리플 발생을 없애고 동기 좌표계에서 일정한 전류를 유지하기 위해 V/f 일정 제어 또는 낮은 전류 제어 이득으로 운전할 필요가 있다. 모든 실험은 11kW 유도 전동기를 V/f 일정 제어로 운전하면서 수행하였다. 실험에 사용된 전동기와 인버터의 파라미터를 표 1에 보였다.

그림 5 (a)에는 아무런 보상도 하지 않을 때 실제 전류와 샘플링된 전류의 파형을 보였다. 실제 저역 통과 필터의 시간 지연 특성이 완전히 일정하지는 않지만 실험 결과 샘플링된 전류 파형은 일정 시간 지연을 가정한 그림 4 (a)의 시물레이션 파형과 매우 비슷하다. 샘플링된 전류는 스위칭 주파수의 리플을 포함하며, 이러한 전류 샘플링 오차 때문에 전류 제어기 응답성이 제한되고, 고조파 리플이 발생하게 된다. 그림 5 (b)는 제안된 전류 샘플링 방법으로 실제 전류를 샘플링한 실험 파형이다. 제안된 방법을 그림 5 (a)에 보인 기존의 샘플링 방법과 비교하면 기존의 방법에 비해 전류 샘플링 값의 리플이 감소하고 기본파에 가깝게 파형이 개선된 것을 알 수 있다.

제안된 샘플링 방법의 구현을 위해서 그림 6에 보인 것과 같이 전류 샘플링 오차 보정 알고리즘을 통해 자동적으로 샘플링 지연시간을 구할 수 있다. 전류 샘플링 오차의 지표로



(a)



(b)

그림 7 전류 파형 확대
 (a) 기존의 방법 (b) 제안된 방법
 Fig. 7 Magnification of current waveform.
 (a) Conventional method (b) Proposed method.

서 그림 6 (a)에서는 식 (10)과 같은 전류 샘플링 오차를 한 섹터동안 누적한 주기 오차를 사용하고 있다. 이 때 샘플링 지연 시간의 추정값은 그림 6 (b)처럼 자동적으로 주기 오차를 없애는 방향으로 계산된다.

실험 장치에서는 전류 샘플링 오차를 보상 하기 위한 지연 시간이 최종적으로 16.5\mu sec로 수렴하였고 이 값은 실제 시스템의 지연시간과 비슷한 값이다. 이렇게 계산된 보상시간은 시스템의 동작 조건에 관계 없이 적용 가능하다. 이와 같은 지연 시간 계산 알고리즘은 시운전시 선행 과정으로서 포함시킬 수 있다.

그림7에는 기존의 방법과 제안된 방법에 의한 전류 리플을 확대하여 비교하였다. 전압 기준값이 섹터 1에 존재하는 경

표 1 시스템 상수.
 Table 1 System parameters.

A. 전동기 및 인버터	
11kW 유도 전동기 : 4극, 정격 1500rpm	
$R_s=0.05\Omega, R_r=0.041\Omega, L_m=6.55mH, L\sigma=316\mu H$	
직류단 전압 $V_{dc}=300V$, 스위칭 주파수 $f_{sw}=5kHz$	
B. 아날로그 필터	
2차 Butterworth 필터 :	
차단 주파수 $f_n=10kHz$, 댐핑 계수 $\zeta=0.7$	

우 실제 전류, i_{as}^0 와 필터된 전류, i_{as}^f , 그리고 샘플링 된 전류, I_{as}^f 를 겹쳐서 표시하였다. 기존의 방식에서는 PWM 반송파(carrier)가 최대값일 때 샘플링하면 필터의 지연 때문에 그림 7 (a)에 보인 것처럼 샘플링된 전류에 큰 진동이 발생한다.

6. 결 론

본 논문에서는 불연속 펄스폭 변조 방식의 전류 리플의 특성에 관하여 정리하였다. 실제 전류와 샘플링된 전류 사이에 존재하는 측정 시스템의 지연요소에 의해 샘플링된 전류가 스위칭 주파수로 진동하고 이러한 맥동으로 인해 전류 제어기의 특성이 저하된다. 따라서 DPWM에서 일정 시간 지연이 존재할 경우 발생하는 샘플링 오차를 해석적으로 표현하였고, 이러한 해석을 바탕으로 측정된 전류를 이용하여 시스템 지연 시간을 추정하고 그것을 보상하는 방법을 제안하였다. 이러한 보상 방법은 전동기 구동장치의 시운전시에 수행될 수 있다. 계산된 값만큼 전류 샘플링의 시점을 지연시키는 것에 의해 기존의 순시치 샘플링 방법에 비해 전류 측정 결과가 크게 개선됨을 실험을 통해 보였다.

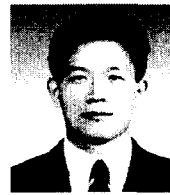
참 고 문 헌

- [1] D.M.Brod and D.W.Novotny, "Current control of VSI-PWM inverters," IEEE Trans. on Ind. Appl., vol. 21, pp. 562-570, 1985.
- [2] T.M.Rowan and R.J.Kerkman, A new synchronous current regulator and an analysis of current-regulated PWM inverters, IEEE Trans. on Ind. Appl., vol. 22, pp.678-690, 1986.
- [3] L.Ben-Brahim and A.Kawamura, Digital current regulation of field oriented controlled induction motor based on predictive flux observer, IEEE Trans. on Ind. Appl., vol. 27, pp.956-961, 1991.
- [4] J.W.Choi and S.K.Sul, Fast current controller in three-phase AD/DC boost converter using d-q axis crosscoupling, IEEE Trans. on Power Elec., vol. 13, no. 1, pp. 179-185, 1998.
- [5] Y.Yamamoto, T.Kodama, T.Yamada, T.Ihioka and T.Niwa, Digital current control method of induction motor using synchronous current detection with PWM signals, Trans. on IEE-Japan, vol.112-D, no. 7, pp.613-622, 1992(in Japanese)
- [6] V.Blasko, V.Kaura and W.Niewiadomski, Sampling of discontinuous voltage and current signals in electrical drives a system approach, in Conf. Rec. of IAS'97, pp.682-689, 1997.
- [7] D.W.Chung and S.K.Sul, Analysis and compensation of current measurement error in vector-controlled AC motor drives, IEEE Trans. on Ind. Appl., vol. 34, no. 2, 1998
- [8] R.B.Sepe and J.H.Lang, Implementation of discrete-time field-oriented current control, IEEE Trans. on

Ind. Appl., vol. 30, no. 3, pp.723-727, 1994.

- [9] S.H.Song, J.W.Choi and S.K.Sul, Current measurement of digital field oriented control, in Conf. Rec. of IAS'96, pp.334-338, 1996.(to be appeared in Industry Applications Magazine.)
- [10] D.W.Chung and S.K.Sul, Minimum-loss PWM strategy for 3-phase PWM rectifier, in Conf. Rec. of PESC'97, pp. 1020-1026, 1997.
- [11] H.W.Van der Broeck, Analysis of the harmonics in voltage fed inverter drives caused by PWM schemes with discontinuous switching operation, in Conf. Rec. of EPE'91, vol. 3, pp. 261-266, 1991.
- [12] Y.C.Son, S.H.Song and S.K.Sul, "Analysis and Compensation of Current Sampling Error in AC Drive with Discontinuous PWM.", in Conf. Rec. of APEC'99, pp.795-799, 1999.

저 자 소 개

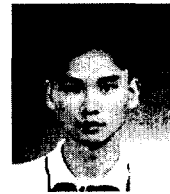


송 승 호 (宋 丞 鎬)

1968년 8월 27일생. 1991년 서울대학교 공과대학 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1999년 8월 동 대학원 전기공학부 졸업(공학). 1992년 8월 ~1995년 2월 포스콘 기술연구소 연구원.

Tel : (02) 880-7991, Fax : (02) 878-1452

E-mail : ssh@eepel.snu.ac.kr



손 요 찬 (孫 堯 贊)

1974년 12월 23일생. 1997년 서울대학교 전기공학부 졸업. 1999년~현재 동 대학원 전기공학부 박사과정.

Tel : (02) 880-7251, Fax : (02) 878-1452

E-mail : vince@eepel.snu.ac.kr



설 승 기 (薛 承 基)

1958년 3월 25일생. 1980년 서울대학교 공과대학 전기공학과 졸업. 1986년 동 대학원 전기공학과 졸업(공학). 1986년~1988년 미국 Univ. of Wisconsin-Madison 객원 연구원. 현재 서울대학교 공과대학 전기공학부 부교수

Tel : (02) 880-7243, Fax : (02) 878-1452

E-mail : sulsk@plaza.eepel.snu.ac.kr