

## HVDC 시스템의 수냉식 냉각 시스템

金燦起

### Water-Cooling System of HVDC System

Chan-Ki Kim

#### 요약

본 논문은 대용량 컨버터의 수냉식 방열 시스템에 관한 내용을 담고 있다. 본 논문은 수냉식 방열 시스템의 이론적 근거와 모델링을 제시하고 전력용 반도체(사이리스터)의 열량 계산을 수학적인 모델링에 근거하여 제시하였으며 실제로 우리나라에 설치되어 있는 제주-해남 HVDC 시스템에 적용하여 타당성을 검증하였다.

#### ABSTRACT

This paper deals with the water cooling system of HVDC(High Voltage Direct Current). It is generally accepted that water is a very effective medium to remove heat losses from any type of equipment. Because of this benefits the water cooling method is used in HVDC. The water cooling system consists of a heat exchanger, circulation pump and a connecting pipe. According to thyristor temperature level, thyristor junction temperature is controlled by controlling the fan of exchanger. In this paper, the water cooling system of HVDC system is analyzed and estimated.

**Key Words:** Water Cooling, HVDC, Thyristor Loss

#### 1. 서 론

전력용 반도체의 급진적인 발달은 대용량 전력 변환기의 개념을 바꾸어 놓았다. 이러한 대용량 전력 변환기에서 가장 중요한 것 중의 하나가 방열 문제로써 시스템을 얼마나 콤팩트하게 만들고 장기적으로 안정하게 운전하느냐를 결정하고 있다. 일반적으로 방열판에 관한 설계는 열역학적인 요소가 많기 때문에 기계공학을 전공하는 연구자들에 의해서 연구되어 왔으나 대용량 전력 변환기와 같은 전력 시스템의 방열 시스템은 기계적인 요소보다는 전기적인 요소가 많기 때문에 전력 전자와 같은 전기를 전공하는 연구자들에 의해서 설계되고 있는 것이 현실이다. 외국의 예를 보면 미국 Westinghouse사나 GE사의 R&D 센터 Power Electronics 그룹에서는 1MW 이하의 전력 변환기는 공냉식으로 개발하여 제품을 출시하고 있으며 그 이상의 용량에서는 수냉식으로 제작하고 있다. 또한 일본의 미쓰비시, 스위스의 ABB 그리고 독일의 지멘스사

에서는 해마다 전력용 반도체 소자와 드라이브 회로 그리고 방열 시스템을 하나의 스택이나 소자로 개발하여 제품 양산에 들어가고 있으며 영국 GEC Alstom사의 R&D 센터 Power Transmission센터에서는 대용량 전력 변환기용 수냉식 방열 시스템을 상품화하여 세계 각국에 수출하고 있다. 그러나 우리나라에서는 이러한 전력 변환기의 방열 시스템에 관한 연구가 아직은 초보적인 수준이고 대부분 스택 형태로 수입해 사용하고 있으며 국내에서 제작되고 있는 방열 시스템도 깊은 고려 없이 제작, 운전되고 있는 것이 현실이다.

본 논문은 방열 시스템의 이론적인 고찰과 설계를 다루고 있으며 실제적으로 우리나라에서 가장 큰 전력 변환 시스템인 300MW급 제주-해남 HVDC 시스템의 대용량 수냉식 방열 시스템에 적용 분석해 보았다.

본 논문의 구성은 2장에서 방열판 이론의 수학적인 고찰을 다루었으며 3장에서는 수냉식 방열 시스템의 이론적 근거에 대하여 다루고 4장과 5장에서는 실제 HVDC 대용량 전력 변

환경에 적용되는 수냉식 방열 시스템에 대하여 다루었다. 그리고 6장에서는 결론을 도출하였다.

## 2. 방열판 설계의 이론 및 검토

### 2.1 전력용 반도체 소자와 방열판 사이의 열 저항 모델링

전력용 반도체를 신뢰성 있는 동작 범위 내에서 동작시키려면 전력용 반도체의 표면 온도가 높아져 열 폭주(Thermal Runaway)가 일어나지 않도록 제작사에서 제시하는 온도 범위에서 상시 작동할 수 있는 열 전달 장치를 가지고 설계되어야 한다. 전력용 반도체에 많은 열이 발생하면 전력용 반도체의 열 저항이 증가하여 소자의 기능이 저하되며 심하면 터져 버리는 경향이 있다. 일반적으로 전력용 반도체가 견딜 수 있는 임계 접합 온도(Critical Junction Temperature)는  $120^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 정도이나 운전은  $90^{\circ}\text{C}$ 에서 안정한 동작을 하는 것으로 알려져 있다. 전력용 반도체의 방열 방법으로는 자연 공냉식(Natural Air Cooling System)과 강제 공냉식(Air-Forced Cooling System) 그리고 수냉식(Liquid Cooling System)이 있다. 이러한 냉각 방식 중에서 공기를 이용한 냉각 방식은 구조가 간단하고 보수 유지가 간단하기 때문에 산업 현장에서 많이 이용됨에도 불구하고 시스템이 대용량화하는 경우에는 방열판의 크기가 커지며 방열판의 방열 능력은 어느 정도 크기에서는 포화되기 때문에 수냉식으로 냉각장치를 설계해야 한다.

그림 1은 전력 변환기의 냉각 시스템의 열 저항 모델을 나타내고 있는 것으로 발열량과 주위의 온도 사이의 열 저항 모델을 나타내고 있는 것으로써 Ⅰ부분은 반도체 소자의 접합 점과 반도체 소자 케이스 사이의 열 저항을 나타내고 있는 것이며 Ⅱ부분은 반도체 소자 케이스와 방열판 사이의 열 저항 모델을 나타내고 있으며 Ⅲ부분은 방열판과 주위 온도 사이의 열 저항 모델을 나타내고 있다. 그리고 Ⅳ는 반도체 소자 케이스와 주위 온도 사이의 열 저항 모델을 나타내고 있다. 여기서 Ⅳ 부분은 실제적으로 무시할 만큼 작기 때문에 보통 무시하는 경향이 있다. 또한  $C_{JC}$ 는 반도체 소자의 접합 점과 반도체 소자의 케이스 사이의 열 콘덴서 모델을 나타내고 있으며  $C_{CS}$ 는 반도체 소자의 케이스와 방열판 사이의 열 콘덴서 모델을 나타내고 있으며  $C_{SA}$ 는 방열판과 주위의 온도 사이의 열 콘덴서 모델을 나타내고 있다. 이러한 콘덴서 모델은 실제 방열판을 설계하려는 경우에는 별로 필요하지 않는 면이 있으나 방열판의 방열 효과를 테스트하려는 경우에 얼마 만큼의 시간 동안 열 부하 실험을 해야 할지를 결정해 주는 중요한 요소가 된다. 또한 저항 Ⅱ부분은 방열판과 반도체 소자를 압축해 주는 압축 강도와 반도체 소자와 방열판 사이에 넣어 주는 접착제 또는 겹저항(Gap-Resistance)에 의해 변화되어 질 수 있기 때문에 가변저항으로 표현해 주었다.

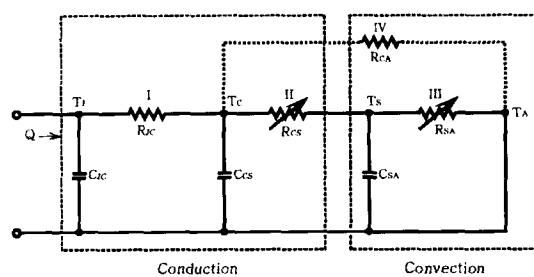


그림 1 전력용 반도체 소자의 열 저항 모델링  
Fig. 1 Thermal Modelling of Power Semiconductor

그리고 Ⅲ부분은 방열판과 주위의 공기 온도에 관한 열 저항 모델을 나타내 주는 것으로 풍속이나 공기의 형태 그리고 방열판의 형태 등에 따라 방열 효과가 결정되어 질 수 있기 때문에 가변저항으로 표현하였다. 그림 1에서 저항 Ⅰ과 저항 Ⅱ에 작용하는 열 전달 성분은 전도에 의한 열 전달이 주류를 이루며 저항 Ⅲ은 대류에 의한 열 전달이 주류를 이룬다. 전력 변환 장치에서 저항 Ⅰ과 저항 Ⅱ는 거의 정해져 있으며 저항 Ⅲ은 자연 냉각 방식을 사용할 경우에 대한 방열판의 크기에 대한 함수이고 강제 공냉식의 경우에는 대류 즉, 풍속에 대한 함수로 표현된다.

### 2.2 방열판 설계의 수학적인 배경

그림 1에서 반도체 소자의 접합 온도 ( $T_J$ )와 대기 온도 ( $T_A$ ) 그리고 열 전달량 ( $Q$ )과 열 저항에 관한 수식은 다음과 같다.

$$T_J = Q(R_{JC} + R_{CS} + R_{SA}) + T_A \quad (1)$$

$$R_{JC} = \frac{L_1}{k_1 A_{JC}} \quad (2)$$

$$R_{CS} = \frac{L_2}{k_2 A_{CS}} \quad (3)$$

$$R_{SA} = \frac{1}{k_3 A_{SA}} \quad (4)$$

$A_{JC}$ 는 접합 점에서 케이스까지의 접촉 면적,  $A_{CS}$ 는 케이스에서 방열판까지의 접촉 면적 그리고  $A_{SA}$ 는 방열판에서 대기 사이의 접촉 면적을 표현하고 있다.  $L_1$ 은 접합 점에서부터 케이스까지의 두께,  $L_2$ 는 케이스에서부터 방열판까지의 두께를 표현하고 있다. 또한  $k_3$ 는 방열판의 대류에 의한 방열 계수를 표현하고 있으며,  $k_2$ 은 접합 점에서 케이스까지의 열전도 계수,  $k_1$ 은 케이스에서부터 방열판까지의 열전도

계수를 나타내고 있다. 그림 1에서  $R_{CA}$ 는 전력용 반도체 소자의 케이스와 대기 사이 저항으로써 일반적으로 무시할 수 있는 값이다.

### 2.3 싸이리스터의 열 저항( $R_{JC}$ ) 계산

$R_{JC}$ 는 싸이리스터의 자체 열 저항을 나타내고 있는 것으로서 1을 이용하여 구할 수도 있고 제작사에서 제시하는 데이터 값을 이용할 수도 있으나 제품마다 차이가 있기 때문에 그림 2와 같은 실험을 통하여 싸이리스터의 열 저항을 구하면 보다 정확한 값을 구할 수 있다.

그림 2의 실험 장치에 대하여 설명하면 두 개의 구리 원통 사이에 싸이리스터를 삽입하고 윗면의 구리 원통으로부터 아래에 있는 구리 원통까지 일정한 간격으로 열 온도계를 부착한다. 그리고 윗면 구리 원통에 압력을 가하면서 열을 인가하면 열은 윗면의 구리 원통으로부터 아래에 있는 구리 원통으로 열 전달이 이루어진다. 이때의 구리와 싸이리스터의 열 변화율을 측정하여 온도 분포를 분석하면 싸이리스터의 열 저항을 구할 수 있다. 이러한 실험 장치는 다음 절에서 논하는 압력이 변화함에 따라 열 저항이 바뀌는 계산에도 이용되어 진다.

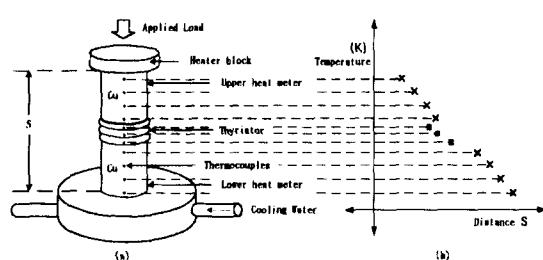


그림 2 반도체 소자의 열 저항 측정

Fig. 2 Thermal resistance measurement for thyristor

### 2.4 결합-열 저항( $R_{CS}$ ) 계산

그림 1에서  $R_{CS}$ 는 전력용 반도체 소자와 방열판 사이의 열 저항으로써 식 2를 통하여 근사적으로 구할 수 있으나 반도체 소자를 압축시키는 강도와 표면 거칠기 그리고 반도체 소자와 방열판 사이의 캡저항에 따라 많은 오차를 가지고 있기 때문에 지금도 세계 각국에서 연구되어지고 있는 분야이다.

본 논문에서는 그림 3과 같이 캐나다의 Yovanovich 교수에 의하여 개발된 모델을 이용하였다.<sup>[7]</sup>  $R_{CS}$ 는 캡저항으로 표현되는  $R_{cg}$ 와 접촉 저항으로 표현되는  $R_{csc}$  그리고 방열판의 열 저항으로 표현되는  $R_{css}$ 으로 구성되어 진다.

결합-열전도 계수( $h_j$ )는 식 13과 같이 접촉-열전도 계수( $h_c$ )와 캡-열전도 계수( $h_g$ )의 합으로 구성되어진다.

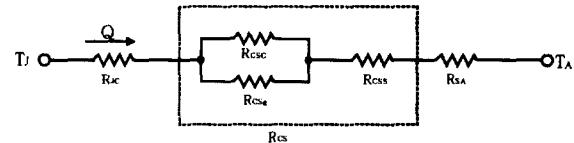


그림 3 전력용 반도체 소자와 방열판 사이의 상세한 열 저항 모델  
Fig. 3 Detailed thermal resistance model between heatsink and semiconductor

$$h_j = h_c + h_g \quad (13)$$

그리고 접촉-열전도 계수( $h_c$ )는 다음 식으로 표현되어 진다.

$$h_c = 1.25 \left( \frac{m}{\sigma} \right) k_s (P / H_c)^{0.95} \quad (14)$$

여기서,  $P$ 는 접촉 압력,  $H_c$ 는 접촉 강도,  $m/\sigma$ 는 표면 거칠기의 파라미터 그리고  $k_s$ 는 하모닉 열전도 계수를 나타내고 있다. 표면 거칠기  $\sigma$ 와 표면 경사도는 다음과 같이 정의된다.

$$\sigma^2 = \sigma_A^2 + \sigma_B^2 \quad (15)$$

$$m^2 = m_A^2 + m_B^2 \quad (16)$$

여기서  $\sigma_A$ ,  $\sigma_B$ ,  $m_A$  그리고  $m_B$ 는 실측된 값을 나타내고 있다. 또한 주어진 접촉 압력과 표면 파라미터에 대한 상대적인 접촉 압력은 식 17과 같다.

$$\frac{P}{H_c} = \left[ \frac{P}{C_1} (1.62\sigma/m)^{C_2} \right]^{\frac{1}{1+0.070C_2}} \quad (17)$$

여기서  $C_1$  그리고  $C_2$ 는 Vickers 상호관계 계수이다.

하모닉 열전도 계수,  $k_s$ 는 식 18로부터 구해질 수 있다.

$$k_s = \frac{2k_A k_B}{k_A + k_B} \quad (18)$$

캡-열전도 계수,  $h_g$ 는 두 개의 금속 물질(방열판)사이에 존재하는 공기의 열전도 계수 나타내고 있는 것으로 식 19로부터 얻어 질 수 있다.

$$h_g = \frac{k_{go}}{(Y + M)} \quad (19)$$

여기서,  $k_{go}$ 는 공기의 열전도 계수를 표현하며,  $Y$ 는 두 개의 방열판 사이의 분포도를 나타내고 있다.

마지막으로  $R_{css}$ 와  $R_{SA}$ 는 각각 식 2와 식 3을 이용하여 구한다.

이상에서 논한 내용으로부터 방열판의 성능에 영향을 미치는 요소를 추론하면 다음과 같다.

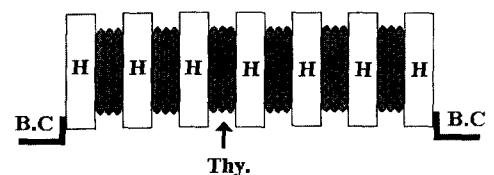
- 1) 방열판 주위의 온도.
  - 2) 냉각 공기의 노출되는 방열판의 표면적.
  - 3) 방열판의 형태(방열판의 냉각 편의 면적이 같다고 가정할 때 방열판의 냉각 편의 형태가 타원, 삼각형, 직사각형일 경우에 삼각형의 경우가 방열 효율이 가장 좋다).
  - 4) 방열판의 재질(은과 구리도 좋은 방열판의 재료이나 성형이나 가격적인 면을 고려하여 알루미늄을 많이 사용한다).
  - 5) 전력용 소자 표면과 접하는 방열판의 면적(단면 냉각 소자(One-side cooling device)보다는 양면 냉각 소자(Double-side cooling device)가 냉각 효율이 우수하다)
  - 6) 방열판에 위치하는 전력용 소자의 위치와 방열판의 상대적인 크기(지나치게 큰 방열판은 전력용 소자로부터 거리가 멀어질수록 방열판의 열 전달이 떨어진다.)
  - 7) 방열판 주위에 접하는 공기의 양.
  - 8) 방열판 주위에 흐르는 공기의 형태(평이한 흐름(Laminar flow) 보다는 와류(Turbulent flow)와 같은 공기의 형태가 냉각이 우수하다)
  - 9) 방열판과 전력용 반도체 소자 사이의 압축 강도와 거칠기.
- 이상에서 논한 방열판의 성능에 영향을 미치는 요소 중에서 자연 냉각 시스템의 경우는 주위의 온도와 방열판의 면적이 가장 큰 요소이며, 강제 냉각 시스템에서는 주위의 온도와 방열판의 면적 그리고 풍속이 결정적으로 영향을 미친다.
- 한편 수냉식에서는 전력용 소자의 열을 외부 방열판에 전달하는 냉각재의 유속과 냉각재의 열 전달을 그리고 냉각재의 열을 외부의 공기로 강제적으로 발산시키는 열 교환기의 풍속과 주위 온도가 수냉식 방열 시스템의 성능을 결정하는 주된 요소이다.

### 3. 수냉식 방열 시스템

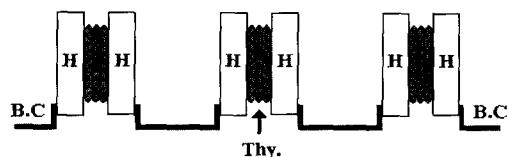
#### 3.1 수냉식 방열판

수냉식 방열 시스템은 공냉식보다 더 효율이 높으며 전력 변환 시스템을 작게 만들 수 있고 열 교환기를 전력용 반도체 소자로부터 분리 또는 멀리 설치할 수 있는 장점도 있다. 그러나 냉각재에 의한 전기적인 부식이나 응고의 문제점 그리고 주변 설비가 복잡하다는 단점을 가지고 있다. 수냉식 방열 시스템의 설계는 일반적으로 다음과 같은 방법이 있다.

- 1) 파이프로 서로 연결된 수냉식 방열판에 전력용 소자를 부착하는 방식.
  - 2) 수냉식 방열판에 여러 개의 전력용 소자를 부착하는 방식.
  - 3) 냉각재에 직접적으로 전력용 소자를 담가 버리는 방식.
- 이러한 3가지 방식 중에서 세 번째 항은 냉각재의 재질을 물을 이용한 경우에는 사용된 적이 없고 두 번째 항은 간단하나 보수가 어렵고 냉각 효율이 떨어진다는 단점을 가지고 있



a) 스택 구조의 수냉식 방열 시스템.



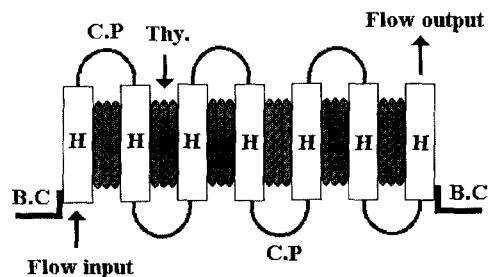
b) 개별 구조의 수냉식 방열 시스템.

그림 4 수냉식 방열 시스템

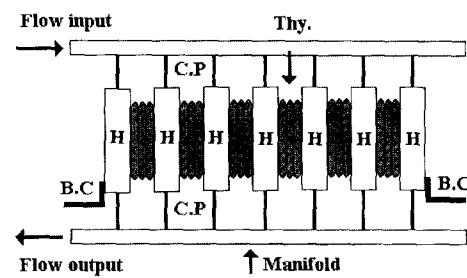
(B.C:부스바 연결 부위, H:방열판, Thy.:전력용 소자)

Fig. 4 Water-Cooling System

(B.C:Bus-Bar Connection, H:Heatsink, Thy.:Thyristor)



a) 스택 구조형 냉각 회로의 파이프 연결-직렬



b) 스택 구조형 냉각 회로의 파이프 연결-병렬

그림 5 스택 구조형 냉각 회로의 파이프 연결

(C.P : 연결 파이프, Thy. : 전력용 소자,

B.C : 부스바 연결 부위, H : 방열판)

Fig. 5 Pipe connection of stack type - cooling system

(B.C:Bus-Bar Connection, H:Heatsink, Thy.:Thyristor)

기 때문에 첫 번째 항과 같은 방열 시스템이 사용되어지고 있다.

전력용 소자는 냉각재의 최적화를 위하여 양면 냉각 소자를 사용하는 것이 유리하기 때문에 그림 4와 같은 개별적인 또는 스택으로 만들고 있다. 또한 그림 5는 방열판 사이에 연결된 파이프 형태에 따른 방열 시스템의 구조로써 그림 5 a)와 같은 직렬 방식이 있고 그림 5 b)와 같은 병렬 구조가 있다.

그림 5에서 직렬 방식은 냉각재의 온도가 방열판 사이를 통과할 때마다 증가하기 때문에 최종 단에 있는 방열판의 냉각 효율이 떨어진다는 단점을 가지고 있으나 냉각재에 불순물이 존재하여 냉각 연결 파이프의 구멍을 막아 고장을 일으키는 경우에는 고장 부위를 쉽게 찾을 수 있다는 장점이 있다. 반면에 그림 5의 b)의 경우는 방열판의 냉각은 균일하게 되는 장점을 가지고 있으나 냉각 파이프가 막히면 막히는 부위를 찾기가 어렵다는 단점을 가지고 있다. 따라서 수백 개의 전력용 소자를 가지고 있는 대용량 시스템에서는 파이프의 굽기가 큰 부분은 병렬 구조로 만들고 전력용 소자에 분배되어 들어가는 부분에서는 직렬 구조로 병행하여 사용하는 것이 일반적이다.

### 3.2 수냉식 방열 시스템의 주변 장치

대용량 수냉식 시스템은 그림 6에 보는 바와 같이 구성되어 있다. 각 구성에 대하여 알아보면 다음과 같다.

#### 1) 익스팬션 탱크(Expansion Tank)

냉각재가 누수 되는 양만큼을 보충하며 냉각재 량을 측정 한다.

#### 2) 메인 펌프(Main Pump)

냉각재를 순환시키는 펌프로써 시스템의 안정성을 위해 이 중화되는 것이 보통이다.

#### 3) 열 교환기(Heat Exchanger)

파이프를 통하여 유입되는 냉각재를 냉각시키는 장치로써 기본 원리는 강제 공냉식 방열판과 동일하다.

#### 4) 전력용 반도체 소자 냉각용 방열판

#### 5) 탈 이온화 장치(Deionizer)

전력용 소자는 단 방향성 전위를 가지고 있기 때문에 냉각재를 이온화시키고 이온화된 전해질은 냉각 파이프와 방열판을 부식시킬 위험이 있기 때문에 이온을 제거하려는 목적이 있다.

#### 6) 메인 필터(Main Filter)

탈 이온화 장치와는 별도로 냉각재에 포함되어 있는 불순물을 제거해 주는 역할을 한다.

### 3.3 수냉식 방열 시스템의 제어

수냉식 방열 시스템은 강제 공냉식 방열 시스템과 달리 이슬점 제어(Dew Point Control)를 해야 한다.

강제 공냉식 시스템은 공기로 방열판을 냉각시키기 때문에 전력 변환 시스템에 이슬이 생길 위험이 없으나 수냉식 방열 시스템은 전력 변환 시스템의 자체 온도와 주위 공기 중의 상대 습도에 의해서 전력 시스템에 이슬이 생겨 전력 변환 시스

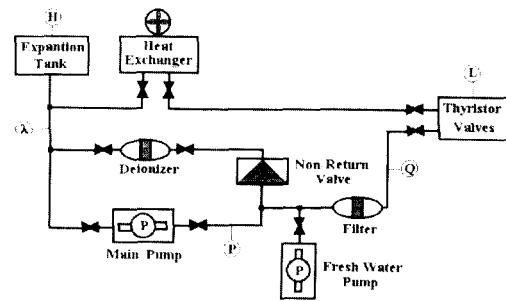


그림 6 단일 수냉식 방열 시스템의 구조도

Fig. 6 Schematic diagram of single-circuit water cooling system

템의 절연 파괴를 가져올 수 있기 때문에 이슬점 온도를 계산하여 전력 변환 시스템에 절연이 파괴되는 것을 막아야 한다. 식 20은 이슬점 온도 ( $T_d$ )를 구하는 식을 보여 주고 있다.

$$T_d = \frac{K}{(1/K - 1)}$$

$$X = \frac{\log(RH/100)}{17.27} + \frac{T_a}{T_a + K} \quad (20)$$

여기서,  $K = 238.3$ ,  $RH$ 는 상대 습도,  $T_a$ 는 공기 온도를 말한다.

### 3.4 냉각재의 비교

물은 유속이 빠르기 때문에 냉각 효과가 높다. 그러나 전해질에 의한 부식, 그리고 결빙의 문제가 있고 전해질은 대부분의 회로에서 전력용 소자가 다른 전위를 가지고 물을 통하여 전류의 흐름이 일어날 수 있기 때문에 발생되어진다. 따라서 종류되고 탈 이온화된 물이 사용하여야 하고 수냉식 방열판은 구리나 청동과 같은 금속으로 제작되어야 한다. 결빙의 위험은 글리코젤과 같은 성분을 물에 합성하여 냉각재로 이용하면 결빙 점이 내려가기 때문에 많이 사용하는 방법이다. 반면에 기름은 물보다는 안전하지만 물보다 점성 계수(Viscous Factor)가 높기 때문에 냉각 효과가 떨어진다. 전해질에 의한 전류가 흐름이 발생하지 않고 결빙의 문제가 없다. 그러나 가연성이 있기 때문에 사용에 주의해야 하며 비가연성 기름은 높은 독성을 가진다. 식 21과 22는 발열량과 냉각재의 유속에 따른 온도 변화 수식을 나타내고 있다.

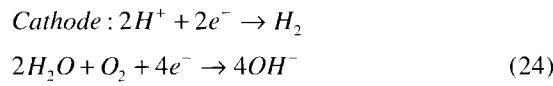
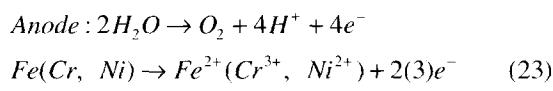
$$\text{물 } (K^\circ C) = \frac{\text{Watts}}{70 \times \text{litres/min. flow}} \quad (21)$$

$$\text{기름 } (K^\circ C) = \frac{\text{Watts}}{28.6 \times \text{litres/min. flow}} \quad (22)$$

대용량 수냉식 방열 시스템에서 순수한 물을 냉각재를 사용하는 경우보다 글리코젤과 같은 부동액을 순수한 물에 혼합하여 냉각재로 이용하면 순수한 물보다 냉각 점이 낮아지고 냉각재에 이물질이 생기지 않는 특징이 있다.

### 3.5 수냉식 시스템에서 전해질의 영향

다른 부도체와 다르게 물은 전해질에 의한 도체이다. 이것은 물에 전기가 흐를 때 화학적인 반응이 생긴다는 사실을 의미하며 수냉식 시스템에서는 이러한 전기 화학적인 문제를 고려해야 한다. 물에서 전기의 흐름에 도움을 주는 전하는이온과  $OH^+$ 이온과  $OH^-$ 이온이다. 또한 물에 다른 물질이 녹아 있으면 물은 용매로 작용한다. 그림 5에서 본 바와 같이 스택 구조형으로 수냉식 방열 시스템을 만들 경우 싸이리스터 양쪽 냉각 파이프에는 누설 전류가 금속 커플링을 통하여 흐른다. 이러한 전류는 금속 표면에 화학적인 부식을 가져온다. 이러한 작용은 애노드 방향과 캐소드 방향에 식 23과 식 24와 같은 화학 반응식이 성립한다.



따라서 주기적으로 텔 이온화 장치를 가동하여야 한다.

## 4. HVDC 송전 시스템의 수냉식 냉각 시스템

### 4.1 대용량 컨버터의 열 손실

대용량 컨버터 시스템의 싸이리스터 벨브는 단순히 싸이리스터만을 냉각시키는 것이 아니라 싸이리스터의 보호 회로에서 발생하는 손실도 냉각해야 하고 전력 변환 시스템도 작게 만들 필요가 있기 때문에 싸이리스터 스택의 손실을 구할 경우에는 이러한 요소가 포함되어야 한다.

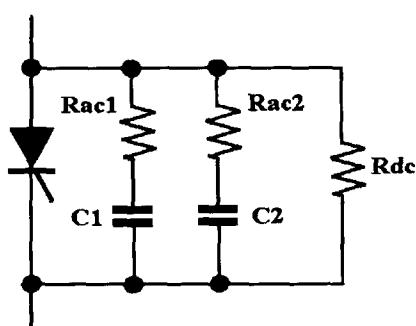


그림 7 HVDC 시스템의 벨브 구성

Fig. 7 Valve arrangement of HVDC system

그림 7은 HVDC 시스템의 싸이리스터 벨브 구성을 보여주고 있으며 싸이리스터 벨브의 손실은 다음과 같이 구해진다.<sup>[14]</sup>

#### 1) 싸이리스터 도통 손실 ( $W_{TH}$ )

$$W_{TH} = \frac{nI}{3} \left[ V_i + RI \left( \frac{2\pi - \mu}{2\pi} \right) \right] \quad (25)$$

#### 2) 싸이리스터 도통 손실 ( $W_{ON}$ )

$$W_{ON} = F_{GVI} \times f \quad (26)$$

여기서  $F_{GVI}$ 는 순방향 게이트 전류와 순방향 게이트 전류에 대한 계수를 표현하고 있다. 보통 사이리스터의 턴-온 손실은 싸이리스터 도통 손실 량의 10%미만으로 추정되며 보다 정확한 값은 시스템의 동작 상태에 따른  $f$ ,  $\mu$  그리고  $\alpha$ 에 관계하고 있다.

#### 3) DC전압에 의한 손실 ( $W_{DC}$ )

$$W_{DC} = \frac{V_L^2}{2\pi n R_{dc}} \left[ \frac{4\pi}{3} + \frac{\sqrt{3}}{4} (\cos 2\alpha + \cos(2\alpha + 2\mu)) - \left( \frac{7}{8} + \frac{3m(2-m)}{4} \right) (2\mu + \sin 2\alpha - \sin(2\alpha + 2\mu)) \right] \quad (27)$$

#### 4) 뎁핑저항 손실 ( $W_{LF}$ )

$$W_{LF} = V_L^2 2pf^2 C^2 \frac{R_{ac}}{n} \left[ \frac{4p}{3} - \frac{\sqrt{3}}{2} + \frac{\sqrt{3}m^2}{8} + (6m^2 - 12m - 7) \frac{m}{4} + \left( \frac{7}{8} \frac{+9m}{4} - \frac{39m^2}{32} \right) \sin 2\alpha + \left( \frac{7}{8} + \frac{3m}{4} - \frac{3m^2}{32} \right) \sin(2\alpha + 2m) - \left( \frac{\sqrt{3}m}{16} + \frac{3\sqrt{3}m^2}{8} \right) \cos 2\alpha + \frac{\sqrt{3}m}{16} \cos(2\alpha + 2m) \right] \quad (28)$$

#### 5) 뎁핑 콘덴서의 에너지 손실 ( $W_{HF}$ )

$$W_{HF} = \frac{fC_{HF}}{n} V_L^2 \frac{(7+6m^2)}{4} [\sin^2 \alpha + \sin^2(\alpha + \mu)] \quad (29)$$

#### 6) 싸이리스터 턴-오프 손실 ( $W_{OF}$ )

$$W_{OF} = \sqrt{2} V_L Q_r f \sin(\alpha + \mu + 2\pi f \sqrt{\frac{Q_r}{di/dt}}) \quad (30)$$

#### 7) 포화 리액터의 히스테리시스 손실 ( $W_{SR}$ )

$$W_{SR} = n_{sr} f k_{sr} M \quad (31)$$

따라서 싸이리스터 스택에서 발생하는 총 손실은 식 32와

같이 표현된다.

$$W_j = W_{TH} + W_{ON} + W_{DG} + W_{OF} + W_{SR} \quad (32)$$

$$\text{여기서, } W_{DG} = W_{DC} + W_{LF} + W_{HF}$$

#### 4.2 싸이리스터 스택의 구성

그림 8은 HVDC 시스템의 싸이리스터 타이어의 냉각 회로를 보여 주고 있으며 “H”는 방열판을 나타내고 있으며 “F”는 냉각재가 나오는 파이프를 나타내고 “R”은 냉각재가 들어가는 파이프를 나타내고 있다.

싸이리스터의 댐핑 전류와 리액터 그리고 스너버의 저항과 리액터 등 싸이리스터 스택에 수반되는 발열 소자는 “H”로 표시되는 방열판에 부착되어 싸이리스터와 함께 냉각되어진다. 또한 방열판의 내부는 냉각재가 방열판을 면적 대비 최적으로 냉각시킬 수 있는 나선 원통 구조로 구성되어 있다.

그림 9는 싸이리스터와 스너버가 하나의 냉각 판에 부착되어 있는 실제의 HVDC 싸이리스터 스택 사진을 보여주고 있으며 그림 10은 HVDC 시스템 벨브를 계층 구조로 구성하여 Quardrivalve로 만든 경우의 수냉식 회로를 보여 주고 있다. 또한, 그림 11은 싸이리스터의 더위진 냉각재를 강제 팬을 이용하여 대기로 냉각시키는 열 교환기를 보여 주고 있다.

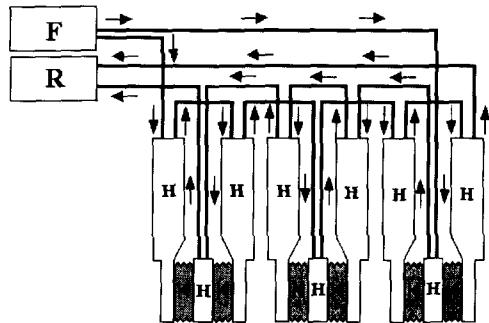


그림 8 싸이리스터 티어의 냉각 회로도  
Fig. 8 Layout of cooling circuitry within tier assembly

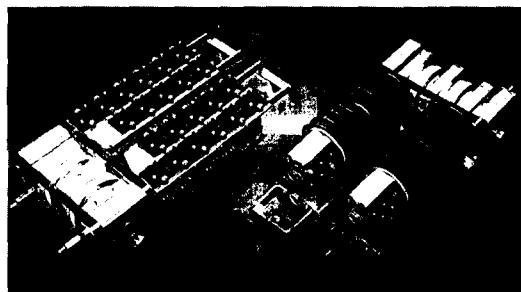


그림 9 실제의 싸이리스터 스택  
Fig. 9 Practical thyristor stack

그림 11은 싸이리스터에서 발생하는 열량을 대기 중으로 발산시키는 열 교환기를 보여주고 있는 것으로써 HVDC 시스템에는 Pole 당 6개의 열 교환기가 설치되어 있으며 하나의 열 교환기가 담당하는 열량은 HVDC 시스템의 하나의 Pole에서 발생되는 열량의 1/6이다. 또한 열 교환기의 팬 설계는 여유 용을 고려하여 전체 냉각량의 50%를 감당하는 팬 2개와 50%의 냉각 능력을 가진 보조 팬 1개로 구성하던가 아니면 전체 냉각량의 33%를 감당하는 팬 3개와 33%의 냉각 능력을 가진 보조 팬 1개로 구성하는 것이 일반적인 구성이며 본 시스템에서는 여유 분을 고려한 N+1(50% x 2 + 50%) 시스템 설계 개념을 가지고 있다.

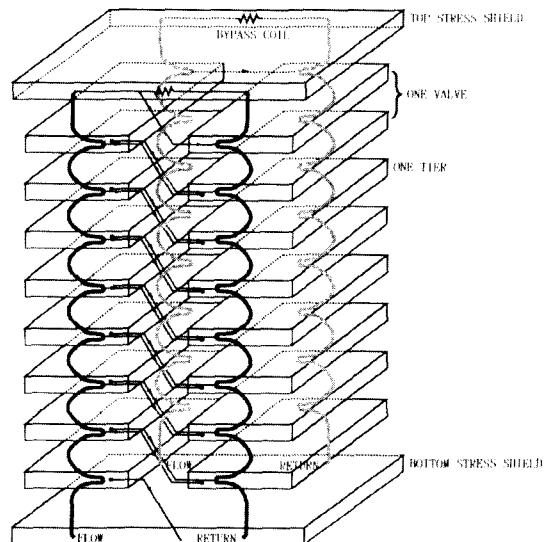


그림 10 싸이리스터 밸브의 수냉식 시스템  
Fig. 10 Water Cooling System of Thyristor Valve Assemble

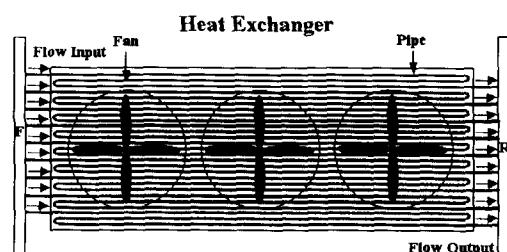


그림 11 열 교환기의 외관도  
Fig. 11 Layout of heat exchanger

#### 5. HVDC 시스템 평가

##### 5.1 싸이리스터 벨브의 열 발생량

싸이리스터 벨브의 시스템 사양은 표 1과 같고 식 25에서

표 1 HVDC 시스템 파라미터 정격

Idc	840[A]	Vdc	180[kV]	VL	154[kV]		
n	48[개]	$\mu$	$17^{\circ}$	$\alpha$	$19^{\circ}$		
f	60[Hz]	Vt	1[V]	Qr	3000[mQ]		
di/dt		1.0[A/ms]	M	6[kg]			
ksr		0.2[J/kg]	R	0.588[mΩ]			
Rdc	125[kΩ]	Rac1	88[Ω]				
Rac2	22[Ω]	C1, C2	0.75[uF]				
n <sub>sr</sub>	15[개]	W <sub>on</sub>	20[W]				
싸이리스터 최대 순방향 내력 전압			5200[V]				
싸이리스터 역방향 내력 전압			6000[V]				
싸이리스터 평균 On-State 전류			3600[A]				

표 2 싸이리스터 밸브의 열 손실

W <sub>TH</sub>	19.4[kW]	W <sub>ON</sub>	0.96[kW]
W <sub>OF</sub>	23.6[kW]	W <sub>DC</sub>	2.62[kW]
W <sub>LF</sub>	0[kW]	W <sub>HF</sub>	35.1[kW]
W <sub>SR</sub>	1.1[kW]	W <sub>T</sub>	82.8[kW]
Pole Loss			993.756[kW]

식 32에서 논한 수식과 표 1에서 논한 파라미터를 이용하여 싸이리스터 밸브의 열 발생량을 구하면 표 2와 같다.

## 5.2 열 교환기의 냉각 능력

수냉식 방열 시스템은 2장에서 논한 열 전달 방정식에 기반을 두어 그림 12와 같이 방열 시스템의 열 저항 모델링을 할 수 있다. 그림 12는 싸이리스터의 접합 점에서 발생한 열량 ( $Q$ )이 외부 공기로 방출되는 열 저항 모델을 보여주는 것으로 싸이리스터 접합 점의 온도 ( $T_J$ )가 기준치를 넘지 않도록 열 교환기의 열 저항  $R_{H2A}$  값을 제어하는 모델이다.

그림 12에서  $R_{JC}$ 는 싸이리스터 접합부와 싸이리스터 케이스 사이의 열 저항이며,  $R_{CH1}$ 는 싸이리스터 케이스와 싸이리스터에 접착하는 방열판(그림 9에서 보여주는 방열판)사이의

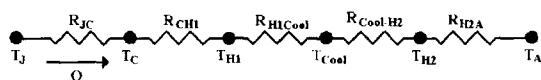


그림 12 수냉식 방열 시스템의 열 저항 모델링.

Fig. 12 Thermal resistance model of water-cooling system

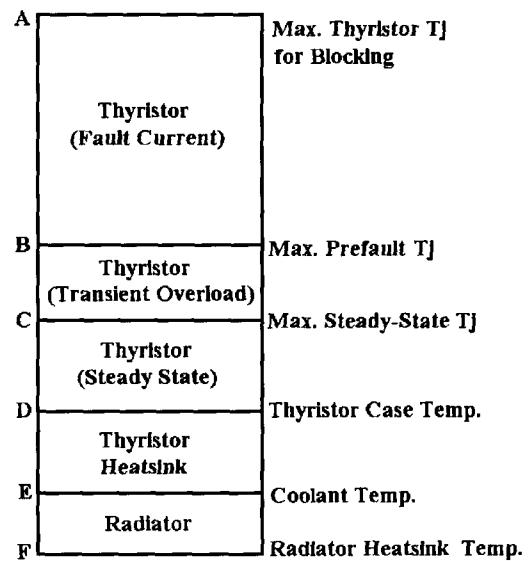


그림 13 싸이리스터의 온도 레벨

Fig. 13 Thyristor temperature level

열 저항이고,  $R_{H1Cool}$ 은 싸이리스터 스텝 방열판과 냉각재 사이의 열 저항을 보여 주고 있다. 또한  $R_{CoolH2}$ 는 냉각재와 외부 열 교환기 사이의 열 저항을 보여주며  $R_{H2A}$ 는 열 교환기 와 외부 공기 사이의 열 저항을 표현하고 있다. 그리고 그림 12에서,  $T_J$ 는 싸이리스터의 접합 온도,  $T_C$ 는 싸이리스터 케이스의 온도,  $T_{H1}$ 는 싸이리스터 방열판의 온도,  $T_{Cool}$ 는 냉각재의 온도,  $T_{H2}$ 는 열 교환기의 온도 그리고  $T_A$ 는 외부 온도를 표현하고 있다. 이러한 온도 레벨은 그림 13과 같이 싸이리스터 온도 레벨로 다시 표현할 수 있다. 그림 12에서  $R_{JC}$ ,  $R_{CH1}$ ,  $R_{H1Cool}$  그리고  $R_{CoolH2}$ 는 열 전달 요소 중 열 전도에 해당되는 것이며  $R_{H2A}$ 는 열 전달 요소 중 팬에 의한 열 대류에 해당하는 것이기에 2장에서 논한 수식을 이용하여 구하면 된다. 이중에서  $R_{JC}$ 는 제작사에서 제시하는 저항 값을 이용하던가 아니면  $R_{CH1}$ 와 결합시켜 2장에서 논한 접저항이나 접촉 저항을 고려하여 합성 저항을 구하면 고정 저항이 된다.  $R_{H1Cool}$ 에서는 냉각재의 열전도율의 변화와 냉각재의 유속에 따라 저항이 달라질 수 있는 열 저항이기에 상시 냉각재의 열 전도 값과 유속을 측정할 필요가 있다. 이러한 사항은 그림 6에서 표현되는 냉각재의 열전도 측정점  $\lambda$ 와 유속 측정 점  $Q$ 에 해당되는 것이다. 마지막으로  $R_{H2A}$ 는 팬의 풍속을 제어함에 따라 열 저항률이 달라지기 때문에 수냉식 시스템에서 주된 제어 변수이다. 본 논문에서는 이 값을  $R_{CoolH2}$ 와  $R_{H2A}$ 를 결합시켜 하여  $R_w$ 로 표현하여 구하기로 하겠다. 결론적으로 수냉식 방열 시스템의 주된 제어 변수는 풍속이며 전체 열 저항의 변화에 영향을 미치는 요소는 냉각재의 유속과 열전도 값이다. 이러한 이유로 수냉식 방열

시스템은 냉각재의 온도를 항시 측정하여 팬 제어 입력으로 이용하고 냉각재의 열 전도율과 유속을 측정하여 방열 시스템의 정지와 기동을 결정하게 된다. 그러나 수냉식 시스템에서 냉각재의 온도가 제어 특성의 지표가 될 수는 없다.

왜냐하면 식 20에서 보는 바와 같이 싸이리스터 냉각 시스템은 시스템의 절연을 파괴를 막기 위해 이슬점 제어를 행해야 하기 때문에 실제 온도가 제어하려는 온도보다 높을 수도 있고 온도가 낮을 수도 있다. 엄밀히 말해서 수냉식 시스템은 싸이리스터 접합 온도 제한 범위 내에서 그리고 주위 온도 기준 값 안에서 그리고 냉각재의 기준 유속과 기준 열전도 값내에서 이슬점 제어를 행한다고 말해도 무방하다. 싸이리스터의 접합 온도를 기준 값보다 높지 않도록 제어하는 것이 목적이다. 예를 들면 주위 온도가 낮은 시각(겨울)에는 팬을 기동하지 않더라도 싸이리스터의 접합 온도가 기준 값 이하로 내려가고 주위 온도가 높은 시각(여름)에는 모든 팬을 기동해도 싸이리스터의 접합 온도가 기준 값까지 육박하는 경우가 생길 수 있다. 참고적으로 본 논문에서 논하는 냉각재의 열 저항을 구하기 위해서 필요한 냉각재의 열전도 계수는  $0.5[\mu\text{cm}]$ 이 기준이며 유속은  $2200[\text{L}/\text{min.}]$ 가 기준임을 밝혀 둔다. 또한 싸이리스터의 온도 레벨은 제작사마다 나름대로의 설계 기준이 있으나 시스템의 써지나 전류 도통에 의한 싸이리스터의 열화를 막기 위해 결정되어야 한다. 그림 12에서 싸이리스터 접합 온도 기준 값  $T_j$ 는 써지나 전류에 의한 열화(Aging)를 고려하여 30년 동안 싸이리스터가 고장 없이 운전되는 것을 목표로 하였기 때문에  $55^\circ$ 로 설정되어 있다. 싸이리스터의 온도 레벨이 너무 낮으면 냉각 시스템의 가격이 고가가 되며 싸이리스터의 온도 레벨이 너무 높으면  $T_A$ 가 높아지는 여름철에는 싸이리스터의 발생 열량을 충분히 소화 할 수 없어 싸이리스터의 열화가 가속화된다.

그림 14와 같이 겉 원통 지름이 15mm이며 속 원통의 지름이 14.5mm이며 길이가 2m이고 원통 속으로 냉각재가 통과하는 형태로 만들어진 원통이 48개로 구성되어졌으며 열 교환기의 입구와 출구는 각각 24개로 이루어졌다. 또한 원통으로 구성되어진 열 교환기는 풍속  $50[\text{m}/\text{s}]$ 의 능력을 가진

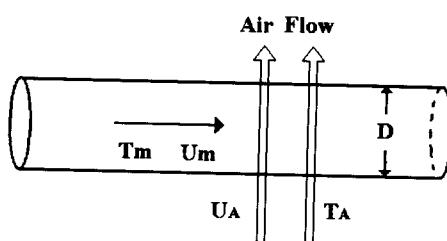


그림 14 열 교환기의 강제 공냉식  
Fig. 14 Air-Forced Cooling of Heat Exchanger

표 3 물과 공기의 열 전달 파라미터

$k_w$ (물의 열전도 계수)	$0.668 \text{W}/(\text{m} \cdot {}^\circ\text{C})$
$Pr_w$ (물의 Prantl Number)	2.22
$\nu_w$ (물의 점성 계수)	$0.364 \times 10^{-6} \text{m}^2/\text{s}$
$k$ (공기의 열전도 계수)	$0.0281 \text{W}/(\text{m} \cdot {}^\circ\text{C})$
$Pr$ (공기의 Prantl Number)	0.703
$\nu$ (공기의 점성 계수)	$18.22 \times 10^{-6} \text{m}^2/\text{s}$

3개의 팬으로 냉각되어진다. 단위 면적당 열 저항  $R_w$ 를 구하는 방법은 다음과 같다.

그럼 14에서  $T_m$ 은 물의 평균 온도,  $U_m$ 은 물의 평균 유속,  $D$ 는 열 교환기의 직경,  $T_A$ 는 공기의 대기 온도 그리고  $U_A$ 는 공기의 유속을 표현하고 있다.

물의 Reynolds 수는 식 33과 같이 구해 질 수 있다.

$$R_{ew} = \frac{U_m D}{\nu_w} \quad (33)$$

Nusselt(열 전도율과 열 전달 율의 비율) 수는 식 34와 같이 구해질 수 있다.

$$Nu_w = 0.023 R e_w^{0.8} P r_w^{0.3} \quad (34)$$

$$h_w = \frac{k w N u_w}{D} \quad (35)$$

마찬가지로 공기의 Reynolds 수는 식 36과 같이 구해 질 수 있고,

$$Re_A = \frac{U_A D}{\nu} \quad (36)$$

Nusselt 수는 식 37과 같이 구해질 수 있다.

$$N u_A = (0.4 R e_A^{0.5} + 0.06 R e_A^{2/3}) P r^{0.4} \quad (37)$$

$$h_A = \frac{k N u}{D} \quad (38)$$

결론적으로 열 저항  $R_w$ 는 식 39와 같이 구해질 수 있으며 열 교환기의 냉각 능력은 식 41로부터 추론할 수 있다.

$$R_w = \frac{1}{1/h_w + 1/h_A} \quad (39)$$

$$Q = A R_w \Delta T = \pi D R (T_m - T_A) \quad (40)$$

$$T_m = \frac{Q}{\pi D R_w} + T_A \quad (41)$$

이상에서 논한 식으로부터 싸이리스터에서 발생하는 열량 ( $Q$ )을 대기 중으로 방출하는 수냉식 방열 시스템의 모델링에 대하여 검토하여 보았다. 일반적으로 방열 시스템의 평가는 최악의 악조건 하에서 평가해야 하기 때문에 본 논문에서는 주위 온도가 높은 여름철을 기준으로 평가를 해보면, 그럼 13에서 HVDC 수냉식 시스템의 온도 레벨은 전 부하 운전시 주위 온도(Radiator 표면 온도, E)가 37.5°C인 경우에 냉각재(Coolant 온도, F)의 온도를 48.5°C까지 냉각시킬 수 있다는 결론을 도출할 수 있으며 주위의 온도가 37.5°C인 경우에 냉각재의 평균 유속이 2000[L/min.]이하의 경우나 냉각재의 열전도율이 1.2[ $\mu\text{cm}$ ]인 경우에는 전 부하 운전을 할 수 없고 싸이리스터의 접합 온도가 기준 값인 55°를 육박한다는 결론을 도출하였다.

## 6. 결 론

본 논문에는 수냉식 설비의 열 모델과 방열 해석을 다루고 있다. 수냉식 방열 시스템은 공냉식 방열 시스템과 달리 시스템을 유지와 보수를 할 필요가 없다. 이러한 수냉식 방열 시스템은 반도체 소자를 이용한 대용량 시스템에서는 필수적인 설비이며 전기 자동차와 같이 주위의 냉각재가 있으며 시스템의 크기를 작게 만들어야 하는 시스템에 주로 이용되어 질 수 있다. 본 논문에서 서술한 내용은 싸이리스터 전력 변환기나 IGBT 전력 변환기 그리고 GTO 전력 변환기를 이용한 대용량 전력 변환 시스템의 냉각 시스템 설계 자료로 이용되어 질 수 있으며 특히 아직은 초보적인 대용량 전력 설비의 수냉식 방열 시스템의 국산화 연구에도 크게 기여할 수 있을 것으로 사료된다.

## 참 고 문 헌

- [1] H.P.Lips, "Water Cooling of HVDC Thyristor valves", IEEE Tran. on Power Delivery, Vol.9, No.4, Oct. 1994, pp.1830~1837.
- [2] P.O. Jackson, etc.3, "Corrosion in HVDC valve cooling systems", IEEE Tran. on Power Delivery, Vol. 12, No. 2, April, 1997, pp.1049~1052.
- [3] Cooper, M.G., Mikic, B.B. and Yovanovich, M.M., "Thermal Contact Conductances", International Journal of Heat and Mass Transfer, Vol. 12, 1969, pp.279~300.
- [4] Yovanovich, M.M., "Thermal Contact Correlations", "Spacecraft Radiative Transfer and Temperature Control" Edited by T.E. Horton, Vol. 83 of Progress in Astronautics and Aeronautics, New York, 1982.
- [5] De Vaal, J.W., Yovanovich, M.M. and Negus,

K.J., "The Effect of Surface Slope Anisotropy on the Contact Conductances of Conforming Rough Surfaces", "Fundamentals of Conduction and Recent Development in Contact Resistance", ASME HTD-Vol. 69, pp.123~134., 1987.

- [6] Song, S and Yovanovich, M.M., "Relative Contact Pressure Dependence on Surface Roughness and Vickers Microhardness", AIAA Journal of Thermophysics and Heat Transfer, Vol. 2, No.,1, pp.43~47, 1988.
- [7] Yovanovich, M. M., Culham, J. R. and Teertatra, P., "Calculation interface resistance", Electronics Cooling, Vol. 3, No. 2, May 1997, pp.24~29.
- [8] F.P. Incropera, "Fundamentals of Heat and Mass Transfer", 3rd Edition,
- [9] D. Finney, "The Power Thyristor and its Applications", Mc-Graw-hill, 1980.
- [10] A. F. Mills, "Heat Transfer", Richard D. IRWIN, INC., 1992.
- [11] Thyristor Data Book, ABB INC. 1995.
- [12] M. Necati ozisik, "Heat Transfer-a Basic Approach", McGraw-Hill, 1981.
- [13] Yoshio Shimoda and Hidetaka Satoh, "Waveform dependence of Surge-handling Capability and Failure Analysis for Semiconductor Lighting Surge Protectors", Japan Journal of Application of Physics, Vol. 34, pp.5993~5997, 1995.
- [14] "IEEE Recommended Practice for Determination of Power Losses in HVDC Converter Station", IEEE Standard 1158-1991.
- [15] Peter Lips, "Loss Calculation of HVDC Thyristor Valve", IEEE Transactions on Power Delivery, Vol. 3 No. 1, Jan. 1988, pp.358~362.

## 학술 용어

- $V_i$  = 싸이리스터 순방향 전압 강하,  
 $n$  = 싸이리스터에서 직렬 레벨의 수,  
 $I$  = 정격 전류,  
 $R$  = 싸이리스터 등가 저항,  
 $\alpha$  = 싸이리스터 점호각,  
 $\mu$  = 싸이리스터 정류각,  
 $R_{dc}$  = 전압 분배 저항,  
 $R_{ac} =$  댐핑 저항 ( $R_{ac1} + R_{ac2}$ )  
 $C$  = 댐핑 콘덴서의 총합 ( $C1 + C2$ )

$CHT$  = 모든 램프 콘덴서의 총합.

$m = L1(L1 + L2)$

$L1 = Y - \Delta$  중성점과 정류축(Commutating source) 사이  
의 인덕턴스

$L2 = Y - \Delta$  중성점과 싸이리스터 사이의 인덕턴스.

$V_L$  = 선간 정류(Commutation)전압.

$M$  = 포화 리액터의 질량.

$n_{vr}$  =밸브당 포화 리액터의 수.

$f$  =시스템 주파수.

$k_{sr}$  =포화 리액터의 코아 손실.

$Q_r$  =싸이리스터에 저장된 전하의 평균값.

$di/dt$  =전류가 0인 상태에서 전류의 변화량.

$Idc$  =정격 DC 전류.

$Vdc$  =정격 DC 전압.

$R$  =싸이리스터 등가 저항.

$W_{on}$  =싸이리스터 Turn-On 손실.

## 〈 저 자 소 개 〉



김찬기(金燦起)

1968년 12월 17일 충북 충주 출생, 1991년 2  
월 서울 산업대학교 전기과 졸업(학사), 1993년  
2월 중앙대학교 대학원 전기공학과 졸업(석사),  
1996년 2월 중앙대학교 대학원 전기공학과 졸업  
(박사). 1996년 4월 한전 전력연구원 입사.  
1996년~현재 전력연구원 선임연구원.