

## 반도체 광증폭기에서 발생된 4광파 혼합 신호를 이용한 10 GHz 위상 동기 루프

김동환 · 김상혁 · 조재철 · 최상삼

한국과학기술연구원 광기술 연구센터

(1999년 9월 27일 받음, 1999년 11월 25일 수정본 받음)

10 Gbit/s급의 모드-록킹된 광섬유 레이저 신호로부터 반도체 광 증폭기의 4광파 혼합신호를 이용하여 10 GHz로 위상 동기 된 신호를 얻었다. 제작된 위상 동기 회로는 8시간이상 성공적으로 안정되게 동작되었고, 위상 동기 주파수 작동 범위는 입 력 광펄스 주파수의 30 KHz 이내로 측정되었다.

### I. 서 론

광시분할(Optical Time Division Multiplexing; OTDM) 광 전송 기술은 기존의 전기적 시분할 광전송에서 대두된 전자소 자에 의한 전송속도의 한계를 극복하고자 하는 전송기술로서, 송신 및 수신부에서 광소자를 이용하여 시간축 상에서 신호를 다중/역다중하는 방법이다. 광시분할 방식의 전송기술은 기존의 전기적 시분할 방식으로 구성된 광전송 시스템 체계의 연장선 상에 있으므로 망운용 체제가 간단하고 기존 전송망에 그대로 적용할 수 있다는 장점때문에 일본의 NTT를 비롯한 선진 연구소를 중심으로 많은 연구가 진행되고 있다. 그런데, 초고속 OTDM 전송 시스템에서 전송된 다중화된 광신호로부터 이에 동기된 시간을 추출하는 기술은 수신단에서 채널별 역다중(Demultiplexing; DMUX)을 하기 위한 매우 중요한 기술이며, 추출된 동기의 성능이 OTDM 전체의 전송 속도를 결정한다고도 볼 수 있다. 최근 OTDM 전송 기술은 640 Gbit/s의 속도로 60 Km 전송 및 DMUX를 성공했다고 보고된 바 있으며,[1] 19-채널의 파장분할 광전송(Wavelength Division Multiplexing; WDM)과 160Gbit/s급 OTDM 방식을 혼합하여 3 Tbit/s 까지 전송한 사례도 보고되고 있다.[2] 따라서 초고속 OTDM 전송 시스템의 구현을 위해서는 서브 피코초 수준의 신뢰성이 있는, 매우 빠른 동기 신호추출 방법이 요구되고 있다. 지금까지 시도된 초고속 동기신호 추출방법은 크게 세가지로 나눌수 있는데, 광 tank circuit,[3] injection locking,[4] optical phasc lock loop(광 PLL)[5, 6]이다. 광 tank circuit은 수동형 광소자인 파브리-페로蚀刻판을 이용하는 것으로서蚀刻판의 등간격 주파수가 추출하고자 하는 클락 반복율과 같게하여 동기신호를 추출하는 것이며, injection locking은 입력 광신호에 대한 반도체 레이저나 광섬유 레이저의 모드-록킹을 이용하는 방법으로서 구조가 간단하고 전광(All optical) 동기 신호추출이 가능하다. 한편 광 PLL은 광반도체나 광섬유에 검출된 비선형 광신호를 이용하여 저주파의 전기적 궤환루프에 의한 동기 신호 추출 방법으로서 NTT의 Kawanishi 등이 선두하고 있는 방식이다. 앞서의 두가지 방식은 전광(all optical) 구조가

가능한 장점이 있으나, 후자의 광 PLL에 비해 실제 시스템에 적용하기에는 신뢰성이 떨어진다고 볼 수 있다. 100 GHz 이상의 초고속 PLL은 아직 전기적으로 구현되어 있지 않으므로 반도체 광증폭기나 광섬유에서 발생된 저주파 성분의 위상 신호를 검출하여 이를 저주파 대역에서 전기적으로 궤환하여 입력 신호의 위상에 걸맞는 VCO 신호를 출력하도록 회로를 구성한다. 여기서 초고속 입력 광신호의 위상 정보를 검출하는 방법에는 4광파 혼합(Four-wave mixing; FWM), 교차 이득 변조(Cross gain modulation; XGM) 방법등이 있다. 이중 반도체 광증폭기를 이용하면 낮은 파워의 입력광신호에서도 가능하고, 반응 시상수가 서브 피코초인 carrier heating, spectral hole burning 등과 같은 비선형 이득 현상등의 특성을 이용할 수 있으므로 서브 피코초대의 초고속 파장변환이 가능하므로 테라비트급의 광신호까지도 처리가 가능하다.[7]

본 연구 논문에서는 10 Gbit/s급의 모드-록킹된 광섬유 레이저 출력을 신호광으로 사용하고, 10 Gbit/s급의 반도체-광섬유 레이저 (Semiconductor-fiber laser)를 클락광으로 사용하여 이들의 상호 위상차 정보를 4광파 혼합법으로 검출한 후 저주파수 대역에서의 전기적 궤환회로를 구성하여 입력 신호광에 위상동기된 10 GHz VCO(Voltage control oscillator)신호를 얻었다. 여기서 제안된 광 PLL 회로는 이미 발표된 NTT 방식과는 달리 회로내에 저주파대역의 표준 오실레이터를 사용하지 않고 클락 진동자와 VCO와의 위상차이를 신호광-클락광 위상차이와 직접 비교하여 궤환 회로를 구성하였으므로 시스템 구조가 보다 간단하고 모드-록킹된 클락 레이저의 주파수를 변화시키지 않아도 되므로 광 PLL 시스템이 보다 안정하게 동작된다는 장점이 있다.

### II. 초고속 광 PLL 이론 및 실험 장치

그림 1은 NTT그룹이 제안한 4광파 혼합을 이용한 광 PLL 회로의 개략적인 모식도이다[8]. 여기서  $f_o$ 는 광 TDM 시스템에서 단일 채널 비트 레이트가  $f_o/n$ 인  $n$ 개의 채널로 다중화 된 신호광의 비트 레이트이다. 입력 광펄스열을 가우시안 형

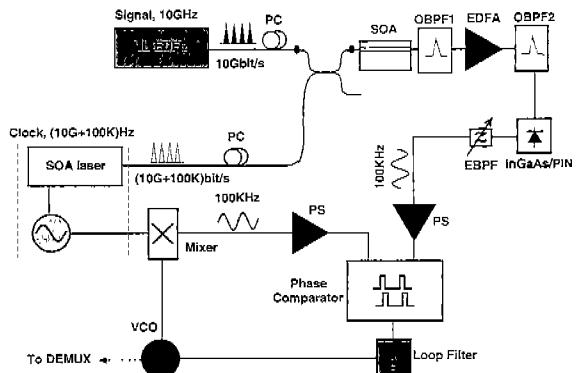


그림 1. 초고속 위상 동기 루프 개략도;  $f_o$ : 신호광 주파수,  $f_o/n$ : 기본 채널 주파수,  $df$ : offset 주파수.  $Xn$ : frequency multiplier.

태로 가정할 때 이를  $f_o$ 의 주파수로 푸리에르 급수로 다음과 같이 전개할 수 있다.

$$I_{sig}(t) = I_o \left[ 1 + \sum_{k=1}^{\infty} a_k \cos(2\pi k f_o t) \right] \quad (1)$$

마찬가지로 클락 레이저의 출력 펄스열도  $f_o/n + df$  성분의 푸리에르 급수로 전개된다.

$$I_{clk}(t) = I_o \left\{ 1 + \sum_{k=1}^{\infty} b_k \cos[2\pi k'(f_o/n + df)t] \right\} \quad (2)$$

여기서,  $df$ 는 수십 내지 수백 KHz 대역의 옵셋 주파수이다. 따라서 신호광의 기본 주파수 성분( $k=1$ )과 클락광의  $k' = n$  번째의 고차 조화파 성분과의 상호 연관신호(cross correlation)와 관련된 반도체 광증폭기에서 발생되는 4광파 혼합 신호로부터 신호광의 위상정보를 검출할 수 있다. 이 경우, 신호광-클락광의 비트 신호는  $n df$ 이므로 이를 저주파수 대역의 기준 진동자(reference oscillator)의 옵셋 주파수( $\Delta f$ )의  $n$ 배에 해당하는 신호와 위상 비교기에서 비교한 후 위상차에 비례하는 전압으로 VCO 주파수를 제어하게 된다. 그런데 그림 1의 개략도에서 보면 VCO 출력과 기준 진동자 주파수(옵셋 주파수)와의 혼합성분이 클락 레이저를 구동하게끔 되어 있다. 이는 모드-록킹된 클락 레이저의 주파수를 변화시키는 것이므로 PLL의 최대 작동 주파수 범위는 클락 레이저의 모드-록킹 주파수 범위내로 제한된다. 또한 이는 최적 상태에 있는 클락 레이저의 모드-록킹 상태를 벗어나게 되므로 위상 잡음을 발생시켜 시스템의 성능을 저하시키는 요인이 될 수 있다.

다음은 위의 단점을 보완하기 위해 새로이 제안된 초고속 광 PLL 회로를 그림 2에 나타내었다. 본 실험에서는 신호광인 10 Gbit/s 급 광펄스열( $n = 1$ )로부터 10 GHz의 동기된 VCO 신호를 추출하기 위한 실험을 수행하였다. 신호광으로는 1553.2 nm에서 발진하는 (10 G+100 K)bit/s 고차 조화 모드-록킹된 광섬유 레이저를 사용하였고, 펄스폭과 스펙트럼폭은 각각 8 ps, 0.43 nm (54 GHz)이며 시간-밴드폭 곱은 0.43 nm에서

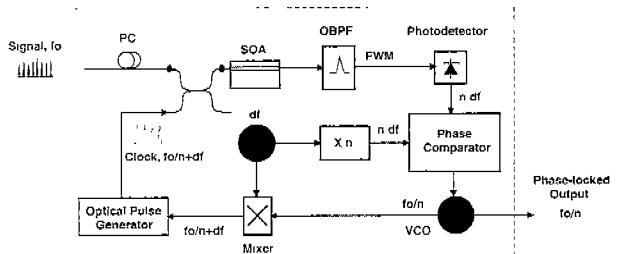


그림 2. SOA를 위상 검출기로 사용한 10 GHz 위상 동기 루프 실험 장치도; DL : Delay Line, PC : Polarization Controller, OBPF : Optical Band Pass Filter, EBPF : Electrical Band Pass Filter, PS : Pulse Shaping Block, VCO : Voltage Control Oscillator.

transform-limited 펄스이다.<sup>[9]</sup> 한편, 클락광으로서는 1549.4 nm에서 발진하는 10 Gbit/s 고차 조화 모드-록킹된 반도체 광섬유 레이저<sup>[10]</sup>를 이용하였으며, 펄스폭과 스펙트럼폭은 각각 18 ps, 0.5 nm로서 시간-밴드폭 곱이 1.1로서 약간의 주파수 쳐평(처평) 변수  $C = 2.3$ ,  $\Delta\tau \cdot \Delta\nu = 0.44\sqrt{(1+C^2)}$  이 되어 있으나, 이는 짧은 거리 전송 및 궤환 루프 진행에서는 분산효과가 매우 작으므로 시스템 작동에 거의 문제가 되지 않는다. 신호광과 클락광간의 위상차를 검출하기 위해 반도체 광증폭기를 이용하여 4광파혼합 신호를 얻었다. 이때, 최대의 4광파 효율을 얻기 위해 각각의 입력 펄스단에 편광 조절기를 두어, 그림 3(a)에서 -25dB 효율( $\eta = I_{FWM} / I_{sig}$ )의 4광파 혼합 신호를 얻었다. FWM 신호는 클락광의 세기의 제곱에 비례하고 신호광의 세기에 선형적으로 비례하므로 클락광의 세기를 신호광보다 크게 조정하였다. 신호광과 클락광과의 파장차이는 4 nm(500 GHz)로서 4광파 혼합의 발생원인이 반응속도가 빠른 carrier heating(여기 시상수=650 fs), spectral hole burning(여기 시상수=50 fs) 등의 비선형 이득효과에 의하도록 하였다. 선폭 1.2 nm의 파장 필터를 사용하여 -39 dBm 출력의 4광파 혼합신호만 추출한 후(그림 3(b)) 이를 다시 EDFA로 증폭하여 선폭 1.2 nm 선폭의 파장 필터로서 ASE 성분을 제거한 후 저속 InGaAs/PIN (New focus, 2011) 검출기로 100 KHz( $\Delta f$ )의 정현파 성분만 검출하여 신호광과 클락광간의 위상차가 포함된 100 KHz 구형파를 얻었다. 이때, 그림 2에서 저속 검출기의 3 dB 주파수대역은 200 KHz이므로 신호광-클락광의 저주파 비트신호에 100 KHz의 하모닉스(100 KHz, 200 KHz, ...)들이 포함되므로, 비트 파형을 정확한 100 KHz성분의 정현파로 만들기 위해 약 150 KHz가 cutoff인 EBPF를 사용하여 100 KHz 성분만의 S/N비를 높였다. 한편, 주파수 및 위상 궤환 작용을 하는 VCO는 Magnum Microwave사의 MDR3001-02를 사용하였으며, 클락광원 내에 내장된 LiNbO<sub>3</sub> 광변조기용 구동기(Wiltron사 68037B)의 RF 출력과 VCO의 RF 출력을 RF Mixer(Miteq사 DM0812LW2)에 보내어 이로부터 클락광의 구동기와 VCO간의 위상차가 포함된 100 KHz 구형파를 얻었다. 이 두 개의 구형파를 위상차 비교기로 보내어, 이로부터 출력되는 위상차에 비례하는 전기 신호는 loop filter를 거친후 VCO 입력단으로 입력되어 결국 VCO의 위상이 신호광의 위상에 동기가 되도록 PLL 회로를 구성하였다. 이러한 구

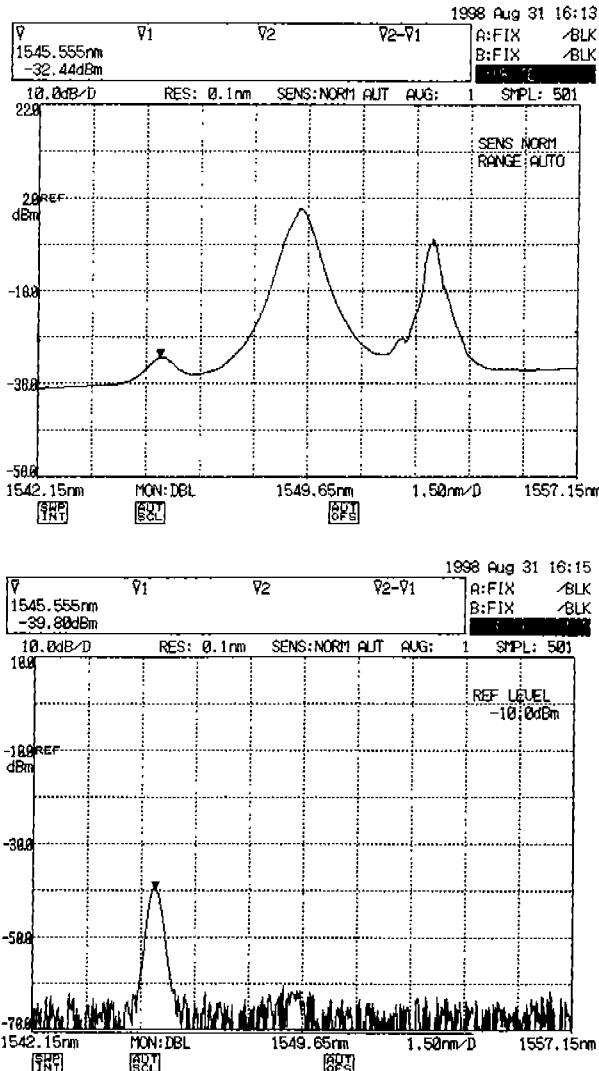


그림 3. 반도체 광증폭기에서 측정된 4광과 혼합 신호, (a) 좌로부터 FWM(1545.6 nm), 클락광(1549.4 nm), 신호광(1553.2 nm), (b) 1.2 nm 광필터를 통과한 후 FWM 신호.

조에서는 클락광내의  $\text{LiNbO}_3$  광변조기에 가해지는 local oscillator의 주파수가 약간 변화하더라도 앞서의 두 개의 정현파의 주파수는 항상 동일하게 됨으로서 VCO가 위상 동기화되었을 때의 잔여 위상은 항상 0이 되는 잇점이 있다.

### III. 실험 결과 및 토의

그림 4는 10 GHz급 광 PLL회로가 정상 동작되었을 때의 주요 전자부품에서의 출력을 나타낸 것이다. 그림 4(a)에서 채널 1은 위상비교기에서 출력된 파형이며 구형파의 폭은 두 입력 신호의 위상차에 비례한다. 채널 2는 신호광과 클락광과의 상호 연관신호인 100 KHz FWM 신호이다. 채널 3은 클락광과 VCO와의 상호 연관신호로서 RF 믹서에서 출력된 100 KHz 신호이다. 채널 4는 위의 두 입력 신호의 위상차에 비례하는 위상 비교기의 출력을 루프 필터에 의해 DC 전압으로 나타낸 결과이다. 이 DC 전압이 VCO로 계환되어 결국

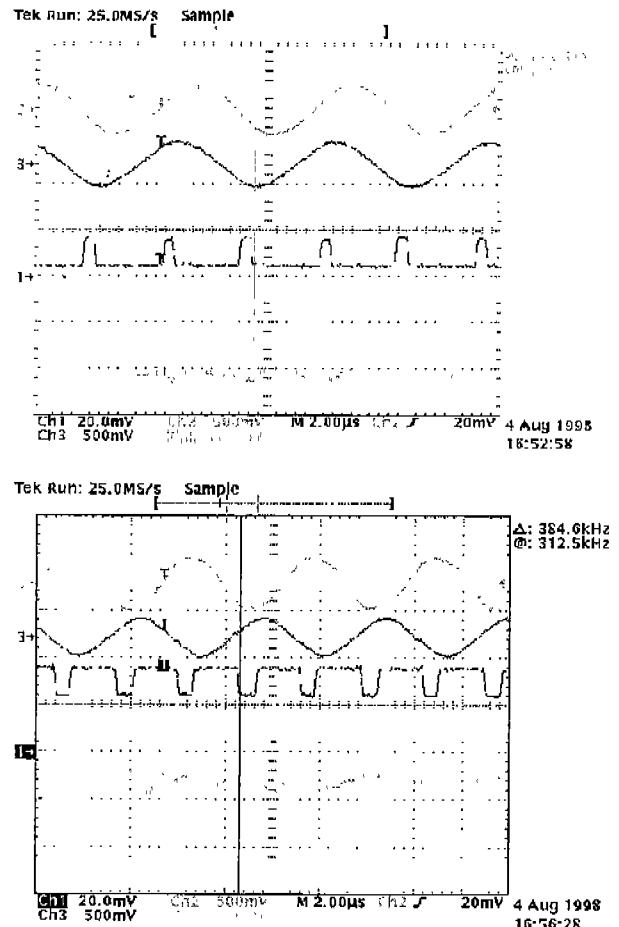


그림 4. 10 GHz 위상 동기 루프 회로의 주요 전기 신호 파형 (a) 입력 신호광과 VCO의 위상 차이가 0 도로 동기 되었을 때, CH1: 위상비교기 출력, CH2: 신호광-클락광 비트 신호, CH3: 클락광-VCO의 비트 신호, CH4: VCO 입력 전압, (b) 입력 신호광의 주파수를 임의로 30 KHz 변화시켰을 때.

10 Gbit/s급 신호광에 동기된 안정된 VCO 출력을 내게한다. 그림 4(b)는 신호광의 주파수를 30 KHz 벗어나게 했을 때의 각각의 신호를 그림 4(a)와 비교하여 나타내었다. 이때 채널4에 나타난 위상비교기의 출력전압이 약 30 mV이상 증가되는 것을 알 수 있으며, 이에 따라 VCO주파수와 위상이 신호광의 주파수와 위상에 동기가 되게 된다. 따라서 제작된 10 GHz급 PLL의 lock-in 주파수 범위는 30 KHz이다.

본 제안된 광 PLL 회로는 회로내에 100 KHz의 기준 오실레이터를 사용하여 클락광의 주파수를 직접 제어하는, 일본의 NTT 그룹<sup>[11]</sup>에서 제안한 것과는 다음과 같은 차이점이 있다. 먼저 본 제안된 회로는 저주파 로컬 오실레이터를 사용하지 않으므로 회로가 간단하고, 둘째로는 클락광 레이저의 동작 주파수를 변하지 않게 하므로서 클락광의 최적 모드-록킹 조건에 영향을 주지 않는 장점이 있다. 그림 1에서 보면, NTT 그룹과 같이 클락광 펄스의 구동 주파수가 변할 경우, 클락광으로 사용되는 레이저의 모드-록킹 주파수의 lock-in 주파수 범위는 100 KHz 정도이나 최적의 롤킹 지점에서 벗어나므로

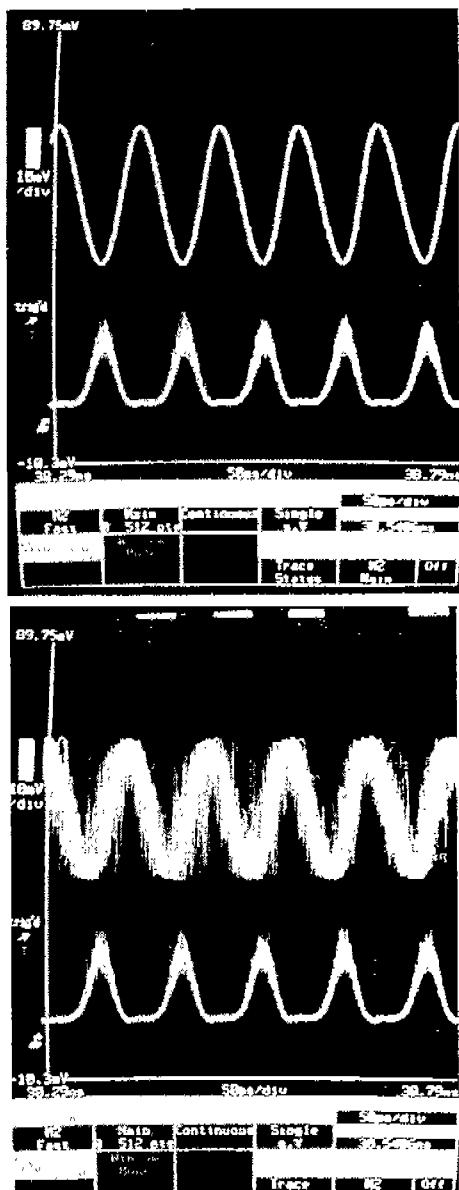


그림 5. VCO 출력(위)과 입력 광신호 팔스열(아래). 반복 주기: 100 ps (10GHz) (a) 위상 동기 되었을 때. (b) 위상이 동기 되지 않을 때.

위상 잡음이 발생될 소지가 있다.

그림 5(a)는 광 PLL의 lock-in 주파수 범위내에서 동기된 VCO파형(위쪽)과 입력 신호광(아래)을 나타낸 것이다. 한편, 5(b)는 광 PLL이 lock-in 주파수 범위밖에 있어서 VCO가 비동기 되었을 때의 파형을 나타낸 것이다. 여기서 광펄스는 주파수 대역폭이 45 GHz급인 New focus사의 초고속 photodector에 의해 검출되었고, 사용된 샘플링 오실로스코프의 주파수 대역폭은 50 GHz이다.

광 PLL 회로가 정상 작동시 VCO 출력의 RF 스펙트럼 특성을 그림 6에 나타 내었다. 여기서 중심 주파수는 9.953283 GHz이고 약 -40 dB 차이로 육섯 주파수 성분(100 KHz)의 2차 조화파 성분(200 KHz)까지 실려 있음을 보여준다. 본 광 PLL 시스템은 입력 신호 광펄스의 모드-록킹 상태가 지속되

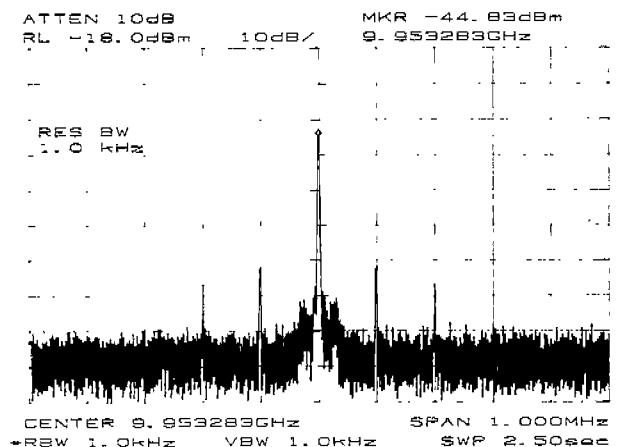


그림 6. VCO가 입력 광 팔스 신호에 위상 동기 되었을 때의 RF 스펙트럼. 중심 주파수: 9.953283 GHz, 100 KHz/Div.

는 한 8시간 이상 안정되게 10 GHz급의 동기된 VCO 출력을 나타내었다. 또한 30 KHz 범위내에서 임의로 신호광의 주파수를 변화 시켰을 때, VCO의 RF 중심 주파수가 이에 동기되어 안정되게 따라감을 확인하였다.

FWM-광 PLL 회로에서 발생되는 위상오차는 주로 신호광과 클락광파의 비트신호인 4광파혼합 신호의 신호대 잡음비에 관계한다. FWM 신호의 SNR을 높이기 위해서는 이득 길이가 긴 SOA를 사용하여 파장 변환 효율을 높이고, 클락광 팔스폭을 줄이는 것이 효과적이다.<sup>[12]</sup> 사용된 SOA는 Alcatel사 제품(A 1901)으로서 이득길이는 800 μm이고 본 실험에서 파장 변환 효율은 -25 dB였다. 반면, 클락광의 팔스폭 효과를 보기 위해 신호 레이저(펄스폭 : 8ps)와 클락 레이저(펄스폭 : 18 ps)를 바꾸어 실험해 보았으나 광 PLL회로 동작에는 별다른 차이점을 발견할 수 없었다. 기타 위상오차를 야기시키는 광잡음으로서는 반도체 광증폭기(SOA)의 ASE shot 잡음, ASE-ASE 비트 잡음등이 있지만 SOA의 이득이 통상 10 dB 이상이고 주파수 대역이 매우 좁으므로 무시될 수 있다. Kawanishi등의 연구 발표에 의하면, FWM 신호의 세기가 -40 dBm 이상이면 500Gbit/s의 FWM-광PLL회로가 10<sup>-9</sup> 이하의 수준으로 BER(Bit error rate)<sup>[13]</sup> 가능하다고 보고 되었다.<sup>[7]</sup>

### III. 결 론

10 Gbit/s의 고차 조화 모드-록킹된 광섬유 레이저 신호로부터 반도체 광 증폭기의 4광파 혼합신호를 이용하여 10 GHz로 위상동기된 RF 신호를 얻었다. 클락 레이저로는(10G+100K)bit/s 급의 모드-록킹된 고리형 SOA-광섬유 레이저를 사용하였다. 제작된 광 위상 동기 회로는 8시간이상 정상동작되었고, 입력 신호 광펄스 주파수에 대해 30 KHz 범위내에서 위상동기가 성공적으로 작동됨을 보였다.

### 참고문헌

- [1] M. Nakazawa, et al., Electron. Lett. **34**, 907 (1998).

- [2] S. Kawanishi, *et al.*, OFC'99, PD1 (1999).
- [3] M. Jinno and T. Matsumoto, IEEE J. Quantum Electron. **28**, 895 (1992).
- [4] R. Ludwig, A. Ehrhardt, W. Pieper, E. Jahn, N. Agrawal, H. J. Ehrke, L. Kuller, and H. G. Weber, Electron. Lett. **32**, 327 (1996).
- [5] S. Kawanishi, H. Takara, M. Saruwatari, and T. Kitoh, Electron. Lett. **29**, 1714 (1993).
- [6] O. Kamatani and S. Kawanishi, J. Lightwave Technol. **14**, 1757 (1996).
- [7] S. Kawanishi, IEEE J. Quantum Electron. **34**, 2064 (1998).
- [8] O. Kamatani, S. Kawanishi and M. Saruwatari, Electron. Lett. **30**, 807 (1994).
- [9] 김봉규, 김명욱, 전영민, 이정찬, 김상국, 최상삼, 한국광학회지 **9**, 270 (1998).
- [10] Dong Hwan Kim, Sang Hyuck Kim, Young Min Jhon, Seong Yun Ko, Jae Cheol Jo, and Sang Sam Choi, IEEE Photon. Tech. Lett. **11**, 521 (1999).
- [11] O. Kamatani and S. Kawanishi, IEEE Photon. Technol. Lett. **8**, 1094 (1996).
- [12] O. Kamatani and S. Kawanishi, IOOC'95, WC1-4 (1995).

## 10 GHz Phase lock loop using a four-wave-mixing signal in semiconductor optical amplifier

Dong Hwan Kim, Sang Hyuck Kim, Jae Cheol Jo and Sang Sam Choi

Photonics Research Center, KIST, Seoul 130-650, Korea

(Received September 27, 1999, Revised manuscript received November 25, 1999)

A 10 GHz timing extracted signal which is phase-locked to a 10 Gbit/s mode-locked optical fiber laser pulse train is obtained using a four-wave-mixing signal in semiconductor optical amplifier. The phase-locked loop was demonstrated successfully over 8 hours and found to have the lock-in frequency range of 30 KHz.