

압전트랜스 적층화 기술



김동범

LG정밀 연구소 연구2담당 이사



이재엽

LG정밀 연구소 선임연구원

1. 서 론

압전세라믹을 이용한 트랜스 1957년 미국 G. E. 社の C. A. Rosen이 처음으로 개발하였고, P. A. Barkman, A. E. Craford 등에 의해 실용화 연구가 진행되었다. 그후 1970년 대에 흑백 TV용 고전압 발생장치에 적용하고자하는 연구가 진행되었다. 그러나 발열로 인한 세라믹의 열화 현상으로 장시간 사용이 곤란하다는 신뢰성 문제가 대두되었고, 고 전기기계적인 특성, 열화특성 및 기계적 강도가 우수한 소재의 개발이 선행되어야 할 필요성이 있었다. 1990년에 들어오면서 압전세라믹 소재의 특성이 상당히 개선이 되며 더불어 종래의 권선형 트랜스와 비교하여 소형 경량화가 가능하고 특히 박형화 및 노이즈 특성에서 월등한 우위를 갖는 압전트랜스의 장점이 부각되기 시작하였다. 특히 휴대용 비디오 카메라, 노트북PC 등의 표시소자로 사용되는 액정 디스플레이 패널의 광원으로 사용되는 Backlight 점등용 인버터나 오존나이지 등 압전트랜스를 적용한 제품이 개발 되어 소량 판매가 이루어 지기 시작하였다. 한편 압전트랜스의 전원소자로의 응용에 대한 연구도 활발히 진행되고 있으며, 향후 2~3년내에 경쟁력있는 소형 압전 전원 장치의 출현이 가능하리라고 사료된다.

현재 압전트랜스 관련 개발 및 생산은 주로 일본을 중심으로 진행되고 있으며, 국내는 당사와 몇몇 업체가 LCD 산업의 확대 가능성과 맞물려 액정 디스플레이 패널의 광원으로 사용되는 Backlight 점등용 인버터에 적용되는 압전트랜스를 개발 및 생산을 하고 있는 실정이다. 표 1은 일본의 압전트랜스 관련 업체 현황이며, 다수의 업체가 개발 및 제조에 참여하고 있음을 알 수 있다. 압전트랜스 관련 시장수요는 1997년을 기점으로 급속히 확대되어 가고 있는 실정이지만 시장성장단계로 보면은 현재는 시장형성단계인 도입기에 해당된다.

표 1. 일본의 압전트랜스 관련 업체

구분	적층 Trans	단층 Trans	Inv.unit
Murata	○		○
Hitachi	○		○
Token	○		○
Daishinku	○	○	○
Tamura	○	○	○
NEC		○	○

1994년 처음으로 일본 Tamura社에서 압전트랜스를 액정 디스플레이 Backlight 인버터에 적용하였다. 이때 적용된 압전트랜스는 λ -mode를 사용한 Rosen형으로, Mold를 사용한 분말성형법으로 제작된 단판(Single layer)형 이었다 단판형은 생산 공정이 단순하며, 저 비용으로 제조가 가능하여 전통적인 권선형 트랜스에 비해서 대량 생산시 효율 뿐만 아니라, 가격 경쟁력도 있으나, 액정 디스플레이의 광원으로 사용되는 Backlight 점등용으로 응용하려면 승압비가 작아서 트랜스 입력단에 1차 예비 승압용 권선형 트랜스를 사용하여야 한다. 사진 1은 Tamura社의 단판(Single layer)형 압전트랜스를 채용한 액정 디스플레이 Backlight 용 인버터이다. 이러한 단점을 보완하여 실제 구동 회로에 적용시 추가되는 1차 승압용 트랜스를 제거하고자 최근에는 적층형(Multi layer)으로 압전트랜스를 제작하여 적용하는 경우가 많다. 임피던스 Transforming 소자인 압전트랜스는 적층시 구동부의 임피던스가 낮아지기 때문에 승압특성에서 단판형보다 유리하다. 따라서, 단판형에 비해 낮은 전압 동작에도 동일한 출력 전압을 얻을 수 있고 또한 소형화도 더욱 용이하다.

적층 되는 수가 많을수록 승압비가 증가하므로 적층수에 의해 고전압 발생소자로서의 응용에 더욱 유리하지만, 반드시 적층수 증가에 따라 선형적으로 출력 전압이 증가하는 것만은 아니다.

본 고에서는 액정 디스플레이 Backlight 점등용 인버터에 적용되는 적층형 압전트랜스의 적층화 기술을 소개하고자 한다.



a) Tamura社 단판형 트랜스/인버터



b) LG 정밀(주) 적층형 트랜스/인버터

사진 1. 적층압전트랜스

2. 본 론

1. 적층형 압전 트랜스 승압비

그림 1은 구동부에서 바라본 등가회로 이다. 적층형 트랜스의 구동부 Capacitance는

$$C_{01} = \frac{n\epsilon_0\epsilon_r S}{t}$$

n : 적층수 S : 내부 전극 면적
 ϵ_r : 비 유전율 t : 한 층의 두께

여기서 트랜스의 두께(T)는 nt 이며 따라서

$$C_{01} = \frac{n^2\epsilon_0\epsilon_r S}{t}$$

이상에서 보면 두께 T인 단판형 압전 트랜스의 구동부 정전용량에 비해 n 층의 적층형 압전트랜스는 n^2 배의 정전용량을 갖게 된다.

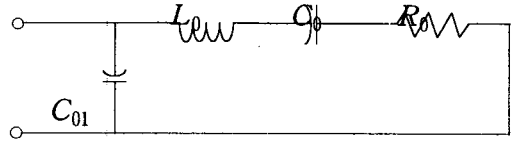


그림 1. 구동부에서 바라본 압전트랜스 등가회로

트랜스의 내부 손실 R_{LOSS} 는(발전부의 부하 저항 R_{LOAD} 와 병렬로 연결) 아래 식과 같이 표현된다.

$$R_{LOSS} = \frac{8g_{33}^2 Y_3^D Q_m L^2}{\pi^3 \nu \omega T}$$

전압 승압 이득은 (출력전압/입력전압)은 다음 식과 같다.

$$\frac{V_2}{V_1} = \frac{j\omega W d_{31} Y_1^E}{-Y_3^D g_{33}} \cdot \frac{R_{LOSS} \cdot R_{LOAD}}{R_{LOSS} + R_{LOAD}} \quad (1)$$

한편, 구동부는 n 층의 적층구조로 되어 있으므로 트랜스의 전체 두께 T는

$$T = nt$$

입력전압 V_{in} 은

$$V_1 = n V_{in} \quad (2)$$

식(2)를 (1)에 적용하여 정리하면 전압승압이득이 다음과 같이 표현 된다.

$$\frac{V_2}{V_{in}} = n \cdot K \cdot \frac{R_{LOSS} \cdot R_{LOAD}}{R_{LOSS} + R_{LOAD}}$$

$$\left(K = \frac{j\omega W d_{31} Y_1^*}{-Y_3^* \epsilon_{33}} \right)$$

2. 적층형 압전트랜스의 일반 구조

승압형 압전트랜스는 구동부를 적층형으로 제작한다. 반면에 전원용으로 설계되는 감압형은 그 반대로 제작하여야 할 것이다. 권선형 트랜스에 비해 압전트랜스의 장점중 하나는 형태 구조의 설계 자유도가 크다는 것이다. 즉, 용도 및 요구되는 특성에 따라 외부 압전트랜스 구조와 그 내부 전극 형태까지 설계자가 다양하게 설계 할 수 있다는 것이다. 그림 2는 몇가지 적층형 압전트랜스의 구조를 보여 준다. 일반적으로 설계자는 대량생산을 고려하여, 제조하기가 용이한 구조로 설계한다.

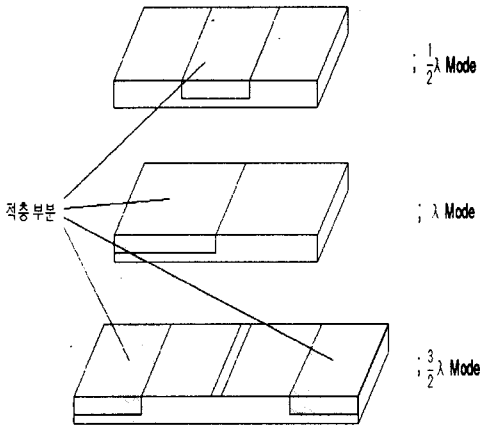


그림 2. 적층형 압전트랜스의 구조예

3. 압전 트랜스의 적층화

압전트랜스를 적층화하는 공정은 적층 Actuator 나 적층 세라믹 콘덴서(Multilayer Ceramic Chip

Capacitor)를 제작하는 공법과 유사하다. 그림 3은 압전트랜스 적층화 흐름도를 나타내고 있다.

본 고에서는 테이프 캐스팅 성형기술을 적용한 압전트랜스 적층화 기술을 각 공정순서에 맞춰 서술하고자 한다.

a) 시트(Sheet) 성형

1 μ m 이하의 미세한 압전트랜스용 세라믹 분말을 수계 또는 비수계 용매, 결합제(Binder), 가스제(Plasticizer), 분산제(Dispersant) 등과 결합하여 원하는 승압비를 고려한 두께로 테이프 캐스팅(Tape Casting) 한다. 통상적으로 Sheet 두께는 100~200 μ m 사이로 한다. 표 2는 Slip을 만들 때 혼합하는 유기 재료를 나타내고 있는데, 사용되는 압전 세라믹 분말의 특성에 맞추어서 적절하게 혼합하여야 한다. 특별히 Slip용 유기재료를 선택시에 고려하여야 할 유기재료의 특성은 다음과 같다.

- ① 세라믹 분말과 반응성
- ② 탈지 후 잔류 성분 有無
- ③ 세라믹 분말에 젖음성(Wetting)
- ④ Rheology
- ⑤ 건조된 Sheet의 Tg

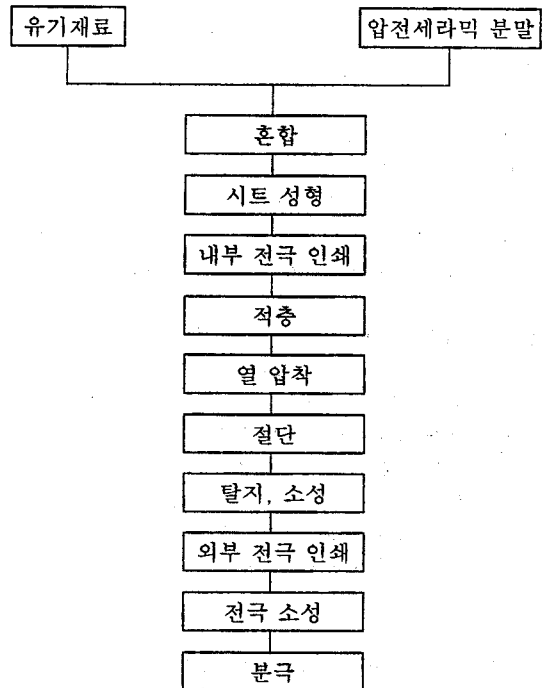


그림 3. 압전 트랜스 적층화 흐름도

표 2. 유기재료

용매	분산제	가소제	바인더
Trichloroethylene	Fish Oil	Polyethylene Glycol	Methyl Cellulose
Alcohol	Octadecylamine	DBP	PMMA
Ethylacetate	Glycermonooleate	DOP	PVA
Toluene	Glycertrioleate	SAIB	PVB
Acetone		Glycerine	PVA
MEK		DBP	PVA
Water			Methyl Cellulose

Sheet 성형 시 Slip의 점도가 너무 낮으면 Sheet의 두께와 폭 제어가 어렵고 너무 높으면 두께 방향의 밀도의 불균일성이 발생하게 되므로 일정 온도에서 용매의 양을 변화시키면서 반복 실험을 통해 최적 조건을 찾아야 한다. 그 외에 소결 온도 및 소결 분위기에 따라 Binder가 선정되어야 하고, 분산제의 경우 다른 유기물질과의 투입되는 순서에 따라서도 점도차가 발생하므로 투입 순서까지도 고려하여 Slip을 만들어야 할 것이다.

b) 내부전극 인쇄

인쇄시 공정변수는 전극재료의 성질, 스크린, 건조 및 소성 등으로, 각각의 변수는 이론 및 경험적으로 얻어진 조건에 의해서 결정된다. 전극재료는 도체분말+Vehicle(Glass)+유기 바인더 계를 포함한 것이므로 주로 전기전도도가 좋은 Ag, Au, Cu, Ni 등이 있는데, 대기 중에서 소성이 가능하고 Ag/Pd의 비에 따라 소성온도를 쉽게 조절할 수 있는 잇점이 있어서 내부전극재료로는 Ag/Pd이 많이 사용이 된다. 1100℃에는 70Ag/30Pd의 조성의 전극을 사용한다. 압전재료의 소성온도를 낮출 수 있다면 85Ag/15Pd 또는 100% Ag 전극을 내부전극으로 사용이 가능하고, 고가의 Pd 재료를 사용하지 않으므로 저 가격의 압전 트랜스를 제작할 수 있다.

c) Lamination

보통 2600~3000 psi의 압력과 60~80℃의 온도에서 Sheet를 가압하여 접착한다.

d) 탈지/소성

탈지 및 소성시 고려할 사항은 압전트랜스가 전기적인 에너지를 기계적인 진동에너지로 변환하고, 다시 전기적 에너지로 변화시켜 주는 과정에서 상당히 우수한 기계적 강도가 요구된다는 것이다. 따라서 내부의 미세 Crack이나 소체의 휨이 발생하게 되면 그것은 트랜스가 동작시 발열의 원인이 되며 따라서 효율 저하 및 궁극적으로는 파손의 위험이 있다는 것을 염두에 두어야 한다. 특히 적층형인 경우 내부 전극과 압전세라믹스가 동시소성에 들어감으로 내부전극의 수축율과 세라믹스의 수축율이 다르거나, 탈지조건 및 소성조건이 부적절 할 경우에는 Delamination, 소체의 휨 및 기계적인 강도의 저하를 유발하게 되므로 주의하여야 한다.

e) 분극

강한 DC 전계를 인가하는 공정으로 80~120℃의 Silicone Oil속에서 3~5kV/mm의 전계를 가하여 실시한다. 온도를 높게하면 낮은 전계에서 효과적으로 분극이 되나 저항율이 떨어져 절연 파괴가 발생할 수 있다. 특히 최적의 전기적특성을 얻는 분극전계 인가정도와 압전트랜스의 최적 기계적특성을 얻을 수 있는 전계 인가치는 서로 다르다. 따라서 분극도와 기계적 특성을 동시에 만족하는 적절한 지점을 실험적으로 파악하여 그 조건을 설정하여야 한다. 구동부는 적층형으로 되어 있어 매우 낮은 전계에 의해서 분극이 가능하지만 발전부는 단판형과 동일한 조건으로 분극을 수행하여야 한다.

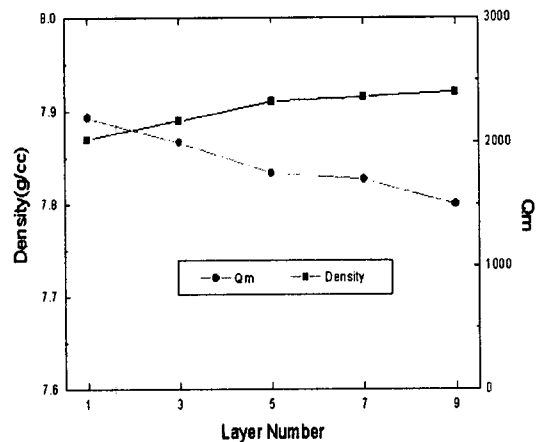


그림 4. 적층수에 따른 소결밀도 및 Qm의 변화

f) 적층 압전 트랜스의 특성

압전 세라믹 보다 큰 비중을 갖는 내부 전극의 영향으로 적층수를 증가 시키면 변압기의 소결 밀도가 증가 하게 된다. 반면에 내부 전극의 손실 및 소결 거동 등의 영향으로 Q_m 과 k_{31} 은 감소하게 된다. 따라서 단판형에 비해 효율이 다소 떨어질 수 있다(그림 4). 그림 5는 적층수가 다른 트랜스의 부하 저항에 따른 승압 특성과 효율을 나타낸다.

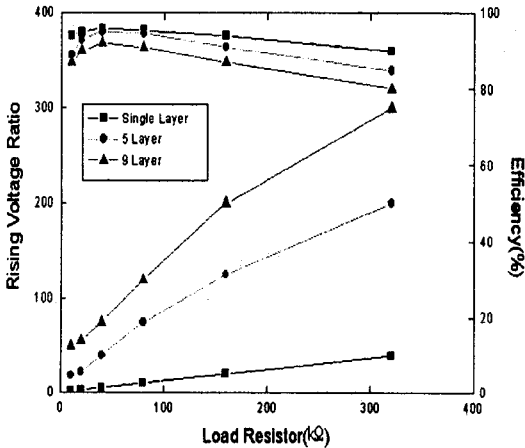


그림 5. 적층수가 다른 트랜스의 부하 저항에 따른 효율 승압비

3. 결 론

지금까지 압전트랜스의 적층화에 관해 살펴 보았다. 소형, 박형, 저 소비전력, 저 입력전압화를 이루기 위해선 적층형으로 압전트랜스를 적용하여야

만 한다. 그러나 적층화를 함으로써 제조공정이 늘어나게 되고 그에 따라 소체에 결함이 발생할 소지가 있으며, 내부전극의 영향으로 효율이 저하될 수 있음을 알 수 있다. 그리고 고가의 귀금속을 내부 전극으로 사용함으로써 상대적으로 가격 경쟁력이 떨어지는 것이 사실이다. 하지만 압전 세라믹에 적합한 내부전극 재료를 개발하고, 소결 조건 등을 최적화 시키면 적층에 따른 내부 결함의 발생과 Q_m 의 저하를 억제하여 단판형과 동등한 효율을 얻을 수가 있고, 저가의 내부전극을 사용할 수 있도록 저온 소결이 가능한 재료를 개발하여 적용하면 저가 격화에도 대응이 가능하다. 또한 두께 및 적층수에 의해 구동부/발전부의 용량비를 조정하여 트랜스의 승압 비율을 자유롭게 조절할 수 있어서 향후 압전 트랜스의 개발 및 응용은 대부분 적층형으로 진행이 될 것이라고 사료된다.

References

1. H. W. Katz, Solid State Magnetic and Dielectric Devices, John Wiley & Sons, Inc., New York, 1959.
2. H. Tsuchiya & T. Fukami, Design Principles for Multilayer Piezoelectric Transformer, Ferroelectrics, Vol. 68, 1986.
3. Y. Fuda 外, Multilayer ceramic transformer using piezoelectric transverse effect, Proc. Seventh US-Japan Seminar on Dielectric and Piezoelectric Ceramics, Nov. 1995.
4. S. Saitou 外, Development of Multilayer Piezoelectric Ceramic Transformer, NEC 기보, Vol. 49, No. 10, 1996.