

# 부고조파를 이용한 X-band 주입 동기 발진기 설계 및 제작

## Design of Subharmonic Injection Locked Oscillator

전영상\* · 이문규\*\* · 남상욱\*

Yung-Sang Jun\* · Moon-Qu Lee\*\* · Sang-Wook Nam\*

### 요 약

본 논문에서는 부고조파를 이용한 주입 동기 발진기를 설계, 제작하였다. 발진기는 Two Signal Method (TSM)의 방법을 사용하여 직렬 케환회로로 설계하였다. 발진기의 발진주파수 9.4 GHz에서 출력전력 6 dBm으로 free-running하고 있고, 입력신호가 들어가면 주파수가 체배되어 locking되었다. 이때 원하는 출력 파형의 크기는 다른 부고조파 신호에 비해 최소 40 dB 이상이며, 2차 부고조파를 이용한 경우 locking range는 최대 220 MHz 정도이고, 4차 부고조파를 이용한 경우 10 MHz이었다. 이때의 위상잡음은 각각 100 KHz offset에서 -111 dBc/Hz, -104 dBc/Hz 정도의 특성을 나타내었다.

### Abstract

In this paper, subharmonically injection locked oscillator(SILO) was designed and measured, SILO with series feedback was designed using Two Signal Method(TSM). The free-running oscillator frequency was 9.4 GHz with 6 dBm output power. In case of injection, the multiplied injected signal locked the free-running frequency. The locked signal output power was higher than any other spurious response at least 40 dB. The locking range was 220 MHz(second subharmonic locking), 100 MHz(4th subharmonic locking), and phase noise was -111 dBc/Hz, -104 dBc/Hz at 100 kHz offset, respectively.

### I. 서 론

RF 분야는 과거 군수 장비용으로 연구가 수행되어져 왔으나 최근에는 고가의 군용기술이 빠르게 민수용의 대량 저가 기술로 이전되고 있다. 고품질 RF 시스템의 구성에 있어서 고안정 RF source는 필수적으로, 최근 밀리미터파 대역의 관심이 높아짐에 따라 높은 주파수 대역에서의 안정된 신호원을 만드

는 방법이 문제가 되고 있다.

현재 X-band 대역에서의 안정된 신호원을 만드는 방법에는 직접주파수 합성 방법, 1~2 GHz 주파수 합성기와 주파수 체배기를 이용하는 방법, SILO (Subharmonic Injection Locked Oscillator)를 이용하는 방법이 있다(그림 1). 직접주파수 합성기의 경우 위상잡음의 측면에서는 유리하나 X-band에서 동작하는 주파수 분주기(frequency divider)의 가격이 고가이고, 주파수 체배기를 이용하는 경우 회로

\* 서울대학교 전기공학부 전파공학연구소(School of Electrical Engineering, Seoul National University)

\*\* 한국전자통신연구원(Electronics and Telecommunications Research Institute)

· 논문 번호 : 990826-01S

· 수정완료일자 : 1999년 9월 20일

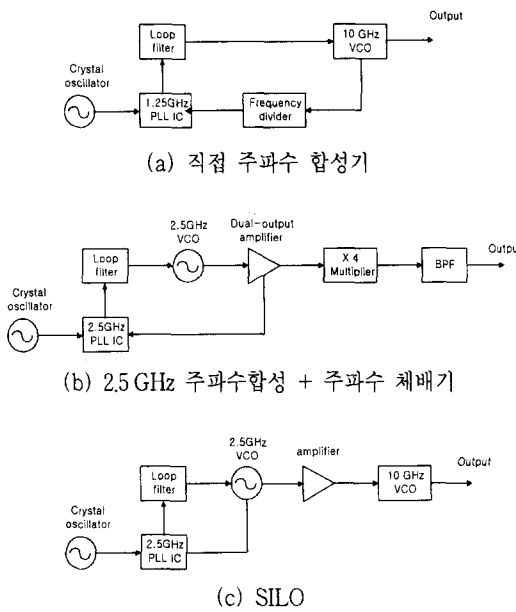


그림 1. X-band 주파수 합성 방법

가 복잡해지고 RF 전력소모가 커진다. SILO의 경우 위의 두 가지 방법에 비해 성능은 저하되지만 구조가 간단하고 저가형이라는 장점이 있다.

SILO는 저가의 안정된 신호원의 측면에서 뿐만 아니라 개별적인 RF 소자의 위상을 동기화 한다는 측면에서도 장점을 가진다. 위상배열 안테나(Phased Array antenna)의 경우 설계된 회로망에 입력신호를 인가함으로써 각각의 구동소자에 대해서 위상을 제어하거나, 개별 안테나들 사이의 상호작용을 통해 위상을 제어할 수 있다<sup>[1]</sup>.

본 논문에서는 하나의 트랜지스터에서 체배, 발진, 주파수 동기가 동시에 이루어지는 부고조파 주입 동기 발진기의 체계적인 설계 절차를 제시하고, 2차와 4차 부고조파를 이용할 경우의 안정된 신호원으로서의 성능(locking range, 위상잡음)을 측정, 비교하였다.

## II. SILO 기본 이론

### 2-1 Locking 이론<sup>[2]</sup>

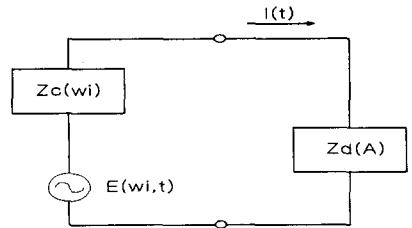


그림 2. 주입 동기 발진기의 블럭도

그림 2는 주입 동기 발진기의 간단한 블럭도이다. 여기서  $Z_c(\omega_i)$ 은 수동소자의 임피던스,  $Z_d(A)$ 은 능동소자의 임피던스,  $I(t)$ 는 정상상태의 전류,  $E(\omega_i, t)$ 는 입력 전압을 나타낸다. 이때

$$I(t) = A(t) e^{j[\omega_i t + \phi(t)]}, \quad E(t) = |E| e^{j\omega_i t}$$

로 나타내면 임피던스의 합은

$$Z_c(\omega_i) + Z_d(A) = \frac{|E|}{A_0} e^{-j\theta} \neq 0 \quad (1)$$

이 되어 발진 조건을 벗어나게 된다. 하지만 입력 신호가 이러한 임피던스의 불일치를 보정시켜 주어서 locking이 되어 발진하게 된다(그림 3). 만약 능동소자의 임피던스와 수동소자의 임피던스의 합의 크기  $(\frac{|E|}{A_0} e^{-j\theta})$ 가 입력 신호에 비해 큰 차이를 보이면 lock이 풀리게 된다.

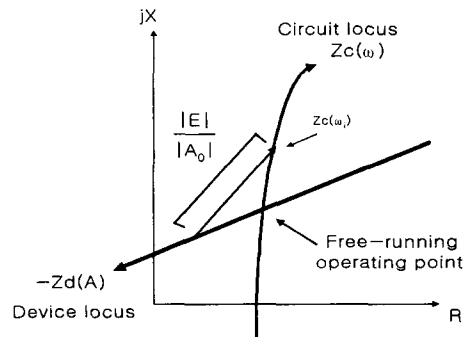


그림 3. 입력 신호에 따른 임피던스 변화 궤적과 locking range

2-2 대역폭(locking range)이론<sup>[3]</sup>

부고조파를 이용한 고주파 발진기를 안정화시키는 구조의 블록도는 그림 4와 같다.

그림 4는 발진기를 비선형회로  $f(e)$ 와 선형회로  $H$ 로 구성되었다고 가정한 그림이다. 여기에서  $e_i$ ,  $e_0$ ,  $e$ 는 각각 인가 신호(injected signal), 궤환 신호, 트랜지스터의 게이트에 인가되는 신호를 나타내고,  $u$ 는 발진기의 출력 신호를 나타낸다.  $f(e)$ 를 MESFET의 전류-전압 함수라고 하면 다음과 같이 근사화 할 수 있다.

$$u = f(e) = \sum_{n=1}^{\infty} \alpha_n e^n \quad (2)$$

(단,  $\alpha_n$ 는 실수)

선형 궤환회로 역시 간단히 다음과 같이 표현할 수 있다.

$$H = \frac{H_0}{1 + j2Q \frac{\Delta\omega}{\omega_0}} \quad (3)$$

(단,  $Q$ 는 Quality factor,  $\omega_0$ 는 공진 주파수,  $\Delta\omega$ 는 공진 주파수와 발진 주파수의 차이)

이 때 인가 신호  $e_i$ 에 의해서 locking이 되면 비선형 회로의 입력 신호  $e$ 는 다음과 같이 표현할 수 있다.

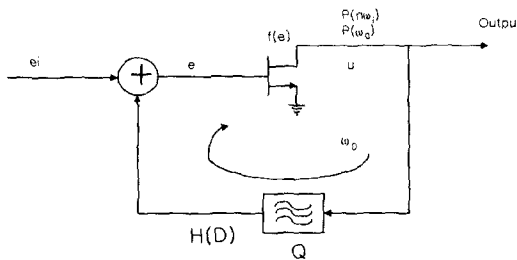


그림 4. 부고조파를 이용한 고주파 발진신호의 안정화

$$e = e_0 + e_i = \frac{E}{2}(e^{j\omega t} + e^{-j\omega t}) + \frac{\dot{E}_i}{2} e^{j(\omega/n)t} + \frac{\dot{E}_i^*}{2} e^{-j(\omega/n)t} \quad (4)$$

여기서  $\omega_{inj}$ 는 인가신호의 주파수,  $\omega = n\omega_{inj}$ 는 injection locking에 의해 동기된 신호의 주파수,  $\dot{E}_i$ 는 크기  $E_i$ 와 위상  $\phi$ 을 나타내는 복소수,  $n$ 은 부 고조파수,  $E$ 는 입력단에서의 발진 신호의 크기를 나타낸다. 식 (4)를 식 (2)에 대입하여 푸리에 급수로 표현하면, 발진기의 출력은 다음과 같이 얻어진다.

$$u = f(e) = \sum_{m=-\infty}^{\infty} \dot{U}_m e^{jm(\omega/n)t} \quad (5)$$

$e_0 = Hu$  이므로 기본주파수  $\omega$ 에서의 선형 궤환 회로의 크기는 다음과 같다.

$$E = \frac{H_0}{1 + j2Q \frac{\Delta\omega}{\omega_0}} \dot{U}_n \quad (6)$$

여기서 발진 주파수  $n\omega_{inj}$ 에서 locking된 출력 신호를 합의 형태로 나타낼 수 있다. 즉, 다수 입력 형태를 가진 주파수 영역 비선형 해석방법을 이용하면 다음과 같다.

$$\begin{aligned} \dot{U}_n = & \left( \sum_{j=0}^{\infty} \sum_{k=0}^{\infty} \frac{1}{2^{N-1}} \cdot \frac{M!}{(j!)^2 (k+1)! k!} \alpha_N |E_i|^{2j} E^{2k} \right) E \\ & + \left( \sum_{m=0}^{\infty} \sum_{p=0}^{\infty} \frac{1}{2^{M-1}} \frac{M!}{(m!)^2 (p+n)! p!} \cdot \alpha_M |E_i|^{2p} E^{2m} \right) \dot{E}_i^n \\ & + \text{higher order terms} \end{aligned} \quad (7)$$

(단  $N=2j+2K+1$ ,  $M=2m+2P+n$ )

이때 첫번째 부분은 크기  $U_{out}$ 의 발진 신호를 나타내고, 두번째 부분은 injection 신호  $E_i$ 의 비선형 회로 응답  $U_{out}$ 을 나타낸다. 그러므로 다음과 같

이 간략하게 정리하면

$$\dot{U}_n \approx U_{out} + \dot{U}_{outn} \quad (8)$$

식 (8)을 식 (6)에 대입하면

$$\begin{aligned} \Delta\omega &= \frac{\omega_0}{2Q} \frac{Im(\dot{U}_n)}{Re(\dot{U}_n)} \\ &\approx \frac{\omega_0}{2Q} \frac{\sin(n\phi) |\dot{U}_{outn}|}{U_{out}} \end{aligned} \quad (9)$$

$n = \phi \pm \pi/2$  라 놓고 부고조파 injection locking range를  $Q$ 와  $\omega_0$ 로 표현하면 다음과 같다.

$$\Delta\omega_{1/n} \approx \frac{\omega_0}{2Q} \frac{U_{outn}}{U_{out}} = \frac{\omega_0}{2Q} \sqrt{\frac{P_{outn}}{P_{out}}} \quad (10)$$

(단,  $P_{out}$ 은 발진기의 출력전력,  $P_{outn}$ 은 입력신호에 의해 채배된 전력)

즉, 발진기의 출력전력을 선형출력부분과 비선형 출력부분으로 나누어 각각  $P_{out}$ ,  $P_{outn}$ 로 한다면  $P_{outn}$ 가 되먹임 되어 기본고조파 주입과 같은 원리로 회로의 locking에 기여한다고 볼 수 있다.

### III. VCO의 설계

#### 3-1 게이트 바이어스의 결정

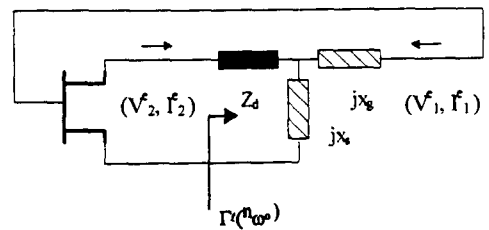
우선 입력신호에 대해서 2차 혹은 4차 부고조파가 용이하게 일어나는 점을 게이트 바이어스로 결정한다. SILO의 동작은 혼합기의 관점에서 보면 채배된 부고조파 성분이 free-running하고 있는 주파수와 혼합이 이루어져서 IF성분을 만들어 내는데, 이런 IF성분이 VCO의 동작점을 변화시켜 locking 현상이 발생하는 것으로 볼 수 있기 때문이다. 본 논문에서는 능동소자로 MESFET ATF-26884를 사용하였는데 입력신호가 일정할 때 게이트 바이어스를 변화시키면서 채배된 입력신호의 크기를 조사하였다.

또 발진 시작 조건을 고려하여 게이트 바이어스를 편치오프 전압보다 약간 높은 점으로 결정하였다.

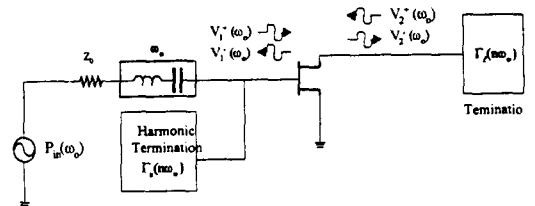
#### 3-2 능동소자의 동작점의 결정

본 논문에서는 발진기의 구조를 직렬 케환회로를 갖는 구조로 선택하였다. 정상상태에서의 발진기의 동작점을  $(V_1^e, I_1^e)$ ,  $(V_2^e, I_2^e)$ 이라고 정의하고 트랜지스터의 드레인과 소스쪽에서 바라보는 임피던스를  $\Gamma_i(n\omega_0)$ 이라고 하면 그림 5와 같이 등가적으로 치환할 수 있다.

단자임피던스의 치환에 있어서 게이트쪽으로 되먹임되는 전력 ( $V_1^+$ )을 RF drive level이라고 할 때 발진기의 출력전력은 RF drive level에 크게 좌우되기 때문에 이러한 동작점의 선택이 중요하다. 발진기의 게이트 임피던스와 소스 임피던스가 순수하게 리액턴스 성분만을 가지고 드레인 임피던스가 실수 값을 가질 때, 위의 동작점이 정해지면 외부의 케환회로의 값은 다음과 같이 유일하게 정해진다.<sup>[4]</sup>



T모양의 케환회로를 갖는 발진기의 토폴로지



단자 임피던스의 치환에 대한 구성도

그림 5. 발진기의 임피던스 치환도

$$Z_d = z_2 + j\beta_b \frac{Re(z_1)}{Im(\beta_f)}$$

$$jX_s = j \frac{Re(z_1)}{Im(\beta_f)}$$

$$jX_g = jIm(z_1) + jRe(z_1) \frac{Re(\beta_f)}{Im(\beta_f)}$$

$$\text{where } z_1 = \frac{V_1^e}{I_1^e}, z_2 = \frac{V_2^e}{I_2^e}$$

$$\beta_b = -\left(1 + \frac{I_1^e}{I_2^e}\right), \beta_f = -\left(1 + \frac{I_2^e}{I_1^e}\right) \quad (11)$$

### 3-3 RF drive level의 결정

그림 6은 주파수  $\omega_0$ 로 free-running하고 있는 회로에 입력신호( $P_{inj}(\frac{\omega_i}{4})$ )가 인가되어  $\omega_i$ 로 locking 되어 발진하고 있는 SILO의 등가회로이다. 여기서  $Z_{IN}$ ,  $\Gamma_{IN}$ 는 각각 트랜지스터의 게이트에서 바라본 임피던스와 반사계수이고,  $Z_{OUT}$ ,  $\Gamma_{OUT}$ 는 각각 트랜지스터의 게이트 쪽으로 바라본 임피던스와 반사계수를 나타내며  $b_s$ 는 입력신호에 의해 내부적으로 체배되어 생긴 전압원이다. free-running 시에 트랜지스터의 게이트에 인가되는 전압을  $a$ 라고 하면 다음과 같은 발진조건을 만족해야 한다.

$$a\Gamma_{IN}\Gamma_{OUT} = a \quad (12)$$

이 회로가  $\omega_i$ 로 locking 되었을 때 그 변화량을 각각  $\Delta a$ ,  $\Delta\Gamma_{IN}$ 와  $\Delta\Gamma_{OUT}$ 라고 한다면 다음과 같은 발진 조건을 만족해야 한다.

$$(\Gamma_{IN} + \Delta\Gamma_{IN})[(a + \Delta a)(\Gamma_{OUT} + \Delta\Gamma_{OUT}) + b_s] = a + \Delta a \quad (13)$$

이 때  $\Gamma_{IN}\Gamma_{OUT} = 1$ 이고  $|\Gamma_{IN}| \approx 1 \gg |\Delta\Gamma_{IN}|$ ,  $|\Gamma_{OUT}| \approx 1 \gg |\Delta\Gamma_{OUT}|$ 이라 하면 위 식은 다음과 같이 정리할 수 있다.

$$(a + \Delta a) \left( \Delta\Gamma_{OUT} + \frac{\Delta\Gamma_{IN}}{\Gamma_{IN}^2} \right) + b_s = 0 \quad (14)$$

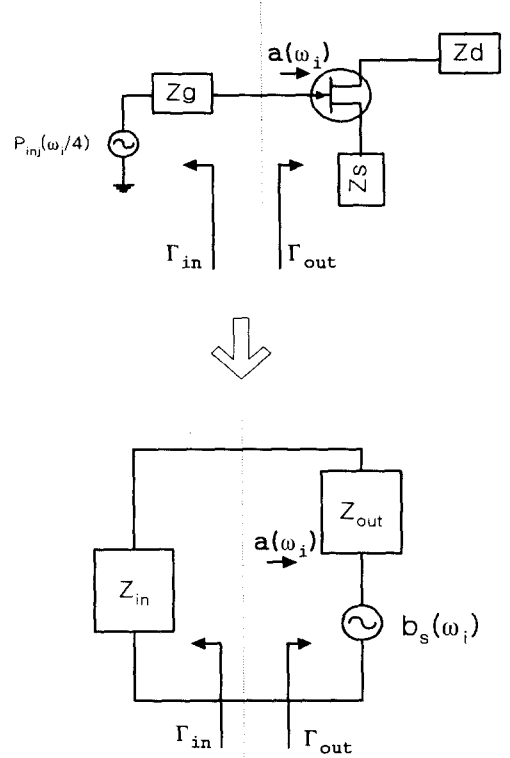


그림 6. 정상상태에서의 SILO 등가회로

여기서 첫번째 괄호의 수식은 식 (10)의  $P_{out}$ 와, 두번째 괄호의 식은  $Q$ 와, 마지막의  $b_s$ 는  $P_{out}$ 와 관련된다. 그런데 RF drive level은 소스 임피던스를 0으로 보았을 때의 게이트 쪽의 입력 전압이므로  $a$ 와 대체로 비례한다. 그러므로 locking range 확보를 위해 RF drive level을 작게 하는 것이 유리하다.

앞에서 결정한 바이어스 점을 토대로 locking range와 출력전력을 고려하여 RF drive level을 결정하였다.

그림 5에서 출력단에 중심주파수 10 GHz band-pass filter가 들어가므로 부하조건은 편의상 10 GHz에서 50  $\Omega$ , 2.5 GHz, 5 GHz에서는 단락이라고 가정하고 RF drive level에 대한 대략적인 출력전력과 바이어스 전류를 예측하였다(그림 7). RF drive level이 클수록 출력전력과 효율이 대체로 증가하지만, locking을 하기 위해 외부의 입력신호가 크게 들어

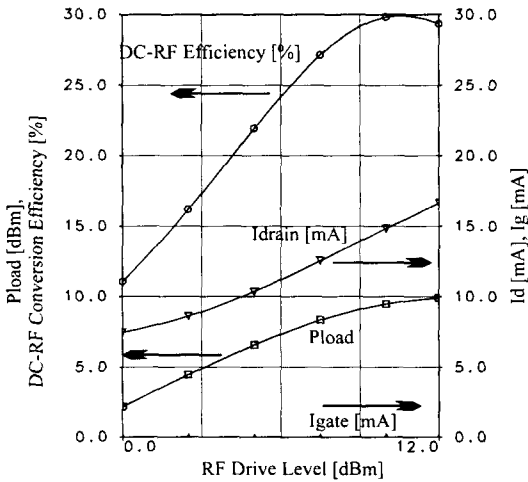


그림 7. RF drive level에 대한 출력전력, 효율, 바이어스 전류의 변화

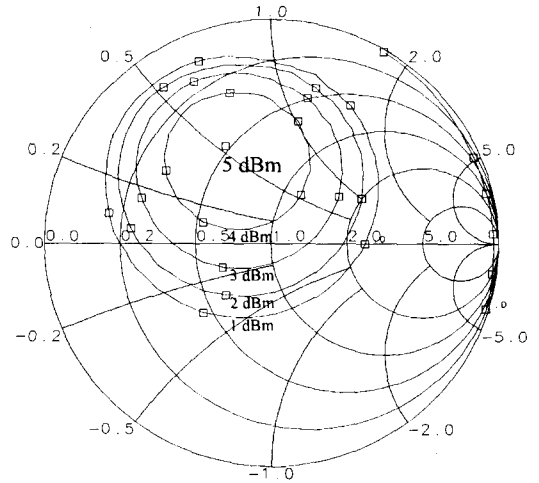


그림 8. 출력전력 최적화를 위한 loadpull(RF drive level : 3dBm)

오는 경우 출력 전력이 일찍 포화되고 또 게이트 바이어스 전류가 증가하게 되어 트랜지스터를 열화시키는 역할을 하게 된다. 그러므로 locking range 확보와 안정성을 위해서 RF drive level은 충분히 낮은 3 dBm으로 결정하였다.

그림 8은 RF drive level이 3 dBm인 경우 loadpull을 통해서 최대 발진 출력의 부하조건( $\Gamma_L(\omega_0) = 0.45 \angle 109^\circ$ )을 구하였다. 주어진 RF drive level에 대해서 최대의 출력전력이 큰 비선형 성분을 만들어 내서 locking range을 늘릴 수 있기 때문이다. 이때 계산된 케환회로의 임피던스 값은 10 GHz에서 각각  $Z_d = 25.7 + j26.9$ ,  $Z_g = j7.26$ ,  $Z_s = j73.76$ 이며, 예상되는 출력전력과 드레인 바이어스 전류는 각각 5.2 dBm과 9 mA이다.

### 3-4 회로의 topology 결정 및 layout

발진기의 locking range는 loaded Q와 관련이 있기 때문에 layout에 따라 달라지게 된다. 기관은 유전율 10.2, 두께 25 mil의 duroid를 사용하였고 locking range를 크게 하기 위해 공진기는 사용하지 않았다. 발진기의 출력전력이 입력단(게이트단)쪽으로

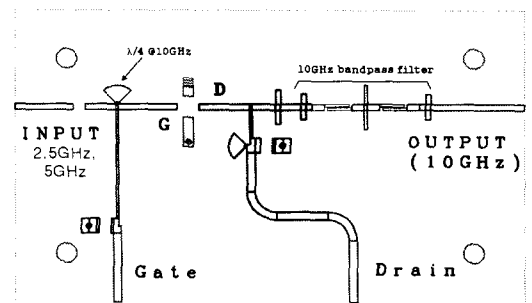


그림 9. 설계한 회로의 Layout 회로의 크기(50×30 mm)

빠져나가지 않도록 하기 위해 입력단에는  $\lambda/4$  open radial stub를 사용하여 10 GHz에서 단락시켰으며 출력단에는 X-band 신호원으로서 적합하도록 중심 주파수 10 GHz bandpass filter를 사용하여 불필요한 하모닉들을 제거하였다(그림 9).

그림 10은 locking range의 확보를 위해서 주파수 체배기의 입장과 혼합기의 입장을 고려하여 케환 회로의 하모닉 조건을 만족시켰다. 즉 2차 체배만을 고려할 때, 입력신호(5 GHz)에 대해서 임피던스를 정합시켰고 spurious response는 적절히 reactive termination을 시켰다. 또 free-running 주파수와 입

력신호의 혼합성분 역시 적절하게 reactive termination을 시켜서 상대적으로 IF성분이 크게 나올 수 있도록 설계하였다(유전율: 2.54, 두께: 0.54 mm teflon 기판사용). 구체적인 케환회로의 값은 다음과 같다.

	$Z_g(\Omega)$	$Z_s(\Omega)$	$Z_d(\Omega)$
@ 5 GHz	13.39+j66.4	0	0
@10 GHz	-j21.58	-j13.86	24.52+j8.43
@15 GHz	361.8+j276.5	0	0

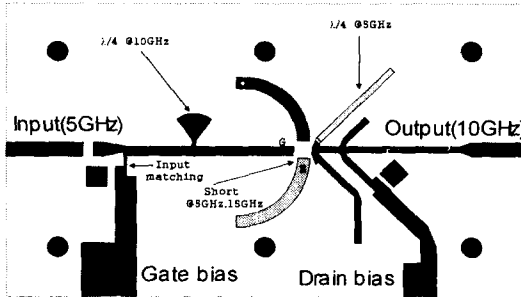


그림 10. 하모닉 부하조건을 고려한 Layout(2차 부고조파를 이용하는 경우), 회로의 크기(50×30 mm)

#### IV. 실험결과

Free-running시 주파수 9.4 GHz, 출력전력 6 dBm, 드레인 전류 8 mA로 측정되었다. 외부에서 입력신호가 인가되면 드레인 전류를 9~11 mA로 상승시켰다. 그림 11, 그림 12은 free-running 할 때의 주파수 파형과 locking이 되었을 때의 파형을 각각 나타낸 것이다.

발진기의 locking range의 측정결과(그림 9의 회로)는 그림 13, 그림 14와 같다. 2차 부고조파를 이용하여 locking하였을 때에는 입력신호가 클수록 locking range가 증가하였으나, 4차 부고조파를 이용한 경우에는 입력신호에 따라 어느 정도 증가하다가 오히려 감소하는 경향을 보였다. 이는 4차 부고조파

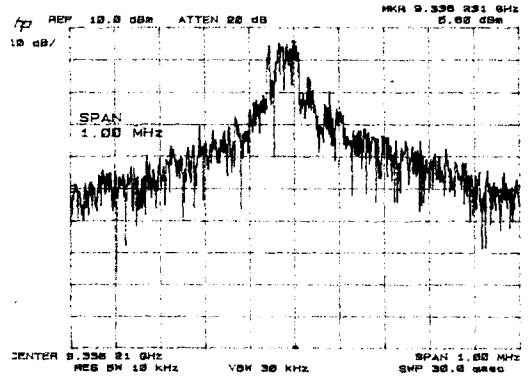


그림 11. Free-running 할 때의 주파수 파형

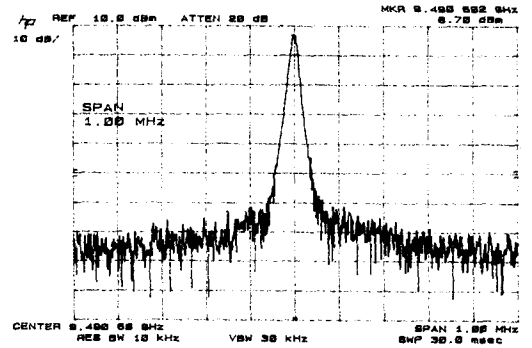


그림 12. Locking 되었을 때의 주파수 파형

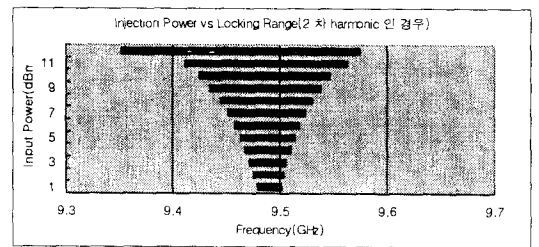


그림 13. Locking range(2차 부고조파 이용)

를 이용하는 경우 큰 입력신호가 능동소자의 발진 동작점을 많이 변화시켜서 오히려 lock이 풀리는 현상으로 나타난 것이다.

그림 15는 하모닉 부하조건을 고려하여 설계한 SILO(그림 10)의 경우인데, 측정된 locking range는 아주 작은 입력 전력에도 매우 넓었다.

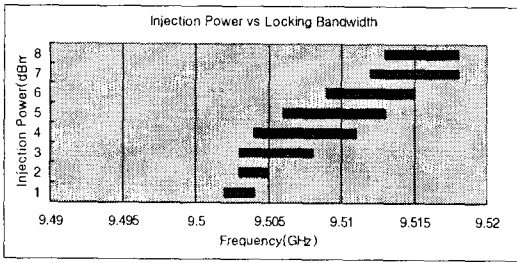


그림 14. Locking range(4차 부고조파 이용)

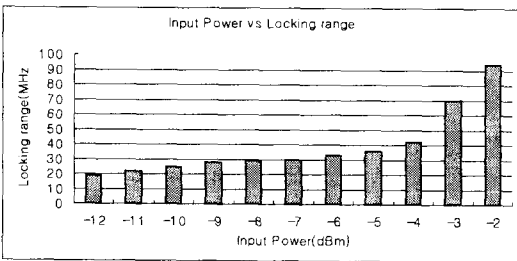


그림 15. 하모닉 부하조건을 고려한 설계(그림 10)의 locking range(2차 부고조파 이용)

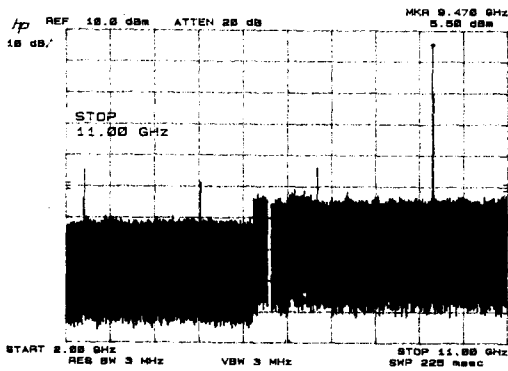


그림 16. 입력신호가 작을 때의 전 주파수 영역의 스펙트럼

그림 16, 그림 17은 locking이 되었을 때의 전주파수 영역의 스펙트럼을 나타낸 것이다. 입력 신호가 작을 때(그림 16) 원하는 주파수 성분(4차 고주파 성분)이 다른 주파수 성분보다 40 dB 이상 크게 나와서 신호원으로 적합함을 알 수 있다. 그러나 입력 신호가 매우 큰 경우(그림 17) 능동소자의 동작점이

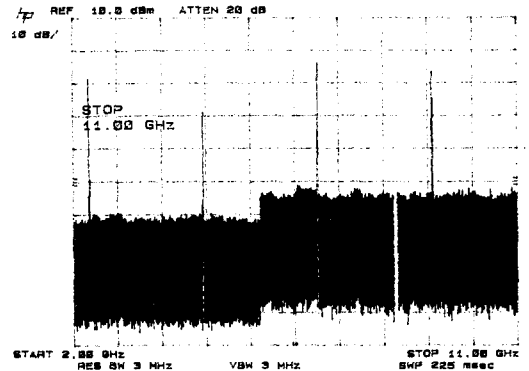


그림 17. 입력 신호가 매우 클 때의 스펙트럼

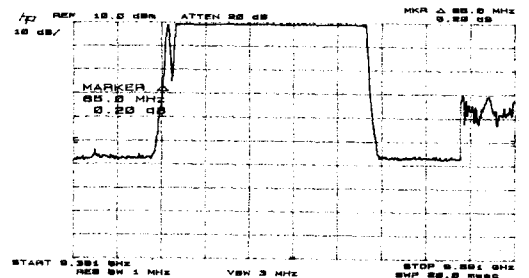


그림 18. Locking range에 따른 출력전력 변화

크게 바뀌게 되어서 발진기보다는 증폭기와 같은 성격을 갖게 되었다.

그림 18은 locking range에 따른 출력전력의 변화를 측정하는 것이다. Locking이 되었을 때의 출력전력은 설계시 발진기가 최대전력을 내는 점에서 어느 정도 멀리 떨어진 곳을 선택하였기 때문에 전구간에서 거의 일정한 값을 가졌다.

위상잡음은 Spectrum Analyzer(HP8566B)를 이용하여 간접적으로 측정하였다. 외부에서 인가되는 안정된 신호원은 HP83650B를 사용했으며 이때의 위상잡음은  $-115.3 \text{ dBc/Hz}$  (100 kHz offset)이다.

그림 19는 2차 부고조파를 이용한 경우의 위상잡음을 측정하는 것이다. 위상잡음은 주파수 변위가 작을수록, 인가 신호가 클수록 유리했다. 위상잡음은 인가신호가 대략 0 dBm 이상부터는 주파수 채배기의 위상잡음( $-115.3 + 10 \log 4$ )과 거의 일치함을 알



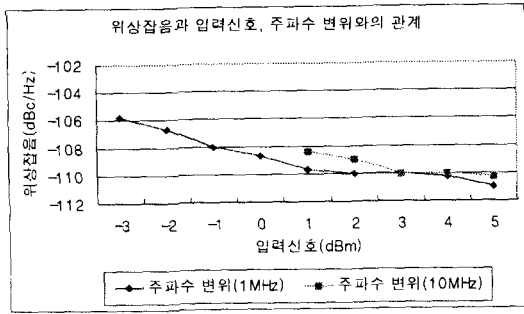


그림 19. 위상잡음의 측정(100 kHz offset)

수 있다. 4차 부고조파를 이용하는 경우는 2차 부고조파를 이용할 때보다 7 dB 정도 위상잡음이 증가했다.

## V. 결 론

본 논문에서는 하나의 트랜지스터에서 발진, 주파수 체배, 주파수 동기가 동시에 일어나므로 체계적인 설계가 필요하다. Free-running하고 있는 발진기의 주파수는 9.4 GHz로 이론치와 5.5%의 차이를 보였고, 출력전력과 바이어스 전류도 각각 6 dBm과 8 mA로 예측치와 대체로 일치하였다. 2차 부고조파와 4차 부고조파를 이용하는 경우 locking range는 각각 220 MHz, 10 MHz이었다. 하모닉 부하를 고려해서 설계할 경우 동일한 입력 전력에 대해서 locking range는 매우 좋은 특성을 보였다.

넓은 범위의 locking range를 얻기 위한 설계절차를 정리하면 다음과 같다.

- 1) DC bias 결정( $V_{gs}$ ): 입력 신호의 체배가 용이하게 일어나는 곳 선택. 보통 편치오프 근처가 좋으나 발진기의 발진 시작 조건을 고려하여 약간 높은 곳으로 선택한다.
- 2) RF drive level 결정: RF drive level이 작을수록 locking range가 증가하지만 발진기의 출력전력이 작아진다.
- 3) 기본 주파수 loadpull: 최대 출력전력일 때 비

선형성이 강하게 나타나므로 최대 출력전력의 load조건을 선택한다.

- 4) 트랜지스터의 동작점 ( $(V_1, I_1), (V_2, I_2)$ ) 결정: load조건과 RF drive level이 결정되면 단자전압, 전류가 결정된다.
- 5) 기본 주파수의 케환회로 값 구성 : 부하가 하나만 존재하는 경우 트랜지스터의 동작점이 주어지면 케환회로 ( $Z_g(\omega), Z_s(\omega), Z_d(\omega)$ )의 값이 유일하게 결정된다.
- 6) 하모닉 주파수의 케환회로 값 결정: 혼합기와 주파수 체배기의 입장에서 불필요한 하모닉 성분을 단락시키며 입력 신호에 대해서는 임피던스 정합을 시키는 ( $Z_g(\frac{n\omega}{2}), Z_s(\frac{n\omega}{2}), Z_d(\frac{n\omega}{2})$ ) 결정(단, 2차 부고조파를 이용하는 경우).
- 7) Topology 결정 : 5), 6)에서 구한 케환회로의 값을 마이크로 스트립으로 구현할 수 있는 topology결정.
- 8) 마이크로 스트립으로 구현
- 9) 발진기의 발진 시작 조건 확인(소신호 임피던스의 합이용)
- 10) 9)의 조건을 만족시키지 못할 경우 1)부터 다시 시작.

## 참 고 문 헌

- [1] A. S. Daryoush and A. Paoletta, "A Double-stage Injection-Locked Oscillator for Optically Fed Phased Array Antennas", *IEEE Trans. Microwave Theory and Tech.*, vol. 39, no. 2, pp. 201-207, February, 1991.
- [2] K. Kurokwa, "Injection locking of microwave solid-state oscillators," *Proceedings of IEEE*, vol. 61, no. 10, pp. 1386-1410, Oct., 1973.
- [3] X. Zhang, X. Zhou, and A. S. Daryoush, "A theoretical and experimental study of the noise behavior of subharmonically injection

locked oscillators," *IEEE Trans. Microwave Theory and Tech.*, vol. 40, no. 5, pp. 895-902, May, 1992.

[4] 이문규, "Load Line을 고려한 마이크로파 발진기의 비선형 설계에 관한 연구." 서울대학교

공과대학 박사학위 논문, 1992년 2월.

[5] H. C. Chang and R. A. York, "Enhanced MESFET VCO injection-locking bandwidth using low frequency feedback techniques," in 1996 Int. *IEEE MTT-S Dig.*, pp. 1515-1518.

### 전 영 상



1972년 8월 11일생  
1998년 2월: 서울대학교 전기공학부 (공학사)  
현재: 서울대학교 전기공학부 석사 과정  
[주 관심분야] 마이크로파 능동/수동회로, 고주파 발진기 설계.

### 남 상 욱

1959년 2월 2일생  
1981년 2월: 서울대학교 전자공학과(공학사)  
1983년 2월: 한국과학기술원 전기 및 전자공학과(공학석사)  
1983년 2월~1986년 8월: 금성사 중앙연구소 주임 연구원  
1989년 5월: 미국 Texas 주립대학교 전기공학과(공학박사)  
1989년 6월~1989년 9월: 미국 Texas 주립대학교 Post Doc. 연구원  
1989년 9월~1990년 1월: 금성정밀 연구소 선임연구원  
1990년 2월~현재: 서울대학교 공과대학 전기공학부 교수  
[주 관심분야] 전자파 수치해석, 마이크로파 측정 및 회로 설계

### 이 문 규

1969년 5월 24일 생  
1992년 2월: 한국과학기술원 전기 및 전자공학과(공학사)  
1994년 2월: 서울대학교 전자공학과(공학석사)  
1999년 2월: 서울대학교 전기공학부(공학박사)  
현재: 한국전자통신연구원  
[주 관심분야] 마이크로파 능동/수동회로 부품 설계, 고주파 발진기 설계, 유전체 필터, 듀플렉서설계