

디지털 TRS 기지국의 RF 시스템 수신부를 위한 저잡음증폭기와 대역통과필터의 설계 및 제작

Design and Implementation of LNA and BPF for RF System in Digital TRS Base Station (I): Receiving Part

구인모* · 이상설**

In-Mo Koo** · Sang-Seol Lee**

요 약

디지털 TRS 기지국의 RF 시스템을 개발한다. 결정된 사양과 블록도에 따라 기지국의 수신부 RF 회로를 설계한다. 고주파 대역통과필터 및 저잡음 증폭기, 자동 레벨 제어 감쇠기, 주파수 합성기 등의 주요 모듈을 설계/제작하고, 이들 각 모듈의 연동을 위한 주 기판을 설계/제작한다. 또한 수신부에서 중요한 고주파 신호의 스퓨리어스 잡음 및 시스템의 잡음을 억제할 수 있는 방안을 강구한다. 설계/제작된 RF 시스템의 각 구성 모듈 및 전체 수신부의 성능을 시험하여 설계 사양과 일치하는가를 확인한다.

Abstract

The receiving part of the RF system for the digital TRS base stations is developed in this paper. Based on the system specifications, the structure of the RF system is accomplished and its block diagram is drawn. The RF system is implemented according to these block diagrams. Subsequently the RF band-pass filter, the low noise amplifier, the automatic level controlled attenuator, the frequency synthesizer and other components for the system are designed and implemented, and a main board to integrate these modules is also manufactured. To lower the noise floor of the system and suppress the RF spurious noise, a PCB layout is performed carefully. For each module consisting of the RF system and the entire system, the performance tests are accomplished to check the specifications.

I. 서 론

주파수 공용통신 시스템(Trunked Radio System: TRS)은 한정된 주파수 채널 사용 효율을 높이기 위한 것으로 미국에서 처음 개발되었다. 이는 사용

자가 특정한 개별주파수를 할당 받아서 사용하던 기존의 무선통신과는 달리 복수의 주파수를 다수의 가입자가 공유하면서 사용하는 방식이다. 현재 미국, 유럽, 일본에서는 TDMA 방식의 표준화가 추진 중에 있으며, 국내의 경우 800 MHz 대역(380 MHz 대역도 사용하고 있음)의 TDMA 방식을 고

「본 논문은 정보통신부의 산학연 공동 기술 개발 사업 연구과제 연구비에 의해 연구되었음」

* 한양대학교 전자통신공학과, 안산1대학 전자통신과(Department of Electronic Communication, Asan 1 College)

** 한양대학교 전기전자공학부(Division of Electrical and Electronic Eng., Hanyang Univ.)

· 논문 번호 : 990324-032

· 수정완료일자 : 1999년 7월 4일

려하고 있다^[1].

국내에서는 제 1 전국 사업자인 한국 TRS(구 한국항만전화)가 '93년부터 아나로그 TRS 서비스를 제공하기 시작하였으며 '98년부터 TDMA 방식인 Motorola 사의 iDEN 시스템으로 디지털 서비스를 제공하고 있다. 유럽에서는 TETRA라는 표준을 정하여 통신장비 제조 업체들이 연합하여 개발에 참여하고 있다. 전세계적으로 디지털 TRS 시스템을 살펴보면 Motorola사의 iDEN, Geotek사의 FHMA 방식의 디지털 TRS 시스템, Ericsson사의 EDACS Prism 등이 있다.

디지털 셀룰러 이동통신 및 PCS는 일반전화에 이동성을 부가하여 발전한 시스템이고, TRS는 무전기가 진화된 시스템이라 할 수 있다. 셀룰러 이동통신망은 낮은 송신출력으로 소구역 서비스를 제공하는 대신 주파수 재사용을 통하여 주파수 효율을 높이는 반면 TRS는 높은 송신출력으로 광역 서비스를 제공하고 하나의 주파수 대역을 여러 사용자가 공유함으로써 주파수 효율을 증가시킨다.

이 논문에서는 디지털 TRS 기지국의 RF 시스템을 개발한다. 결정된 사양과 전력도에 따라 기지국의 수신부 RF 회로를 설계한다. 고주파 대역통과필터 및 저잡음 증폭기, 자동 레벨 제어 감쇠기, 주파수 합성기 등의 주요 모듈을 설계/제작하고, 이들 각 모듈의 연동을 위한 주 기판을 설계/제작한다. 또한 수신부에서 중요한 고주파 신호의 스푸리어스 잡음 및 시스템의 잡음을 억제할 수 있는 방안을 강구한다. 설계/제작된 RF 시스템의 각 구성 모듈 및 전체 수신부의 성능을 시험하여 설계 사양과 일치하는 가를 확인한다.

II. 기지국 RF 시스템의 송/수신기 구조

이 논문에서는 TRS 기지국 모델이 완전히 디지털로 구현된 M16-QAM 방식의 모델이며, TDMA 통신 방식이 사용된다고 가정한다. 모델은 RF/IF 부분에 대한 제어 신호로서 기저 대역에서의 진폭

제어 신호와 IF 발진기주파수/위상 제어 신호를 출력한다. 이 제어 신호중 진폭 제어는 8비트 디지털 신호에 의하여 이루어지게 하고, 발진기의 위상 제어는 씨그마-델타 A/D 변환기에 의한 펄스폭변조(PWM) 방식의 제어 신호로 한다.

송신부에 의해 수신단에 미치는 영향을 줄이기 위하여 저잡음 증폭기 전단에 대역 통과 필터를 사용한다. 그리고 입력 신호 레벨이 높을 경우 발생하는 신호의 왜곡을 줄이기 위하여 높은 IP3를 갖는 증폭기를 사용하여 저잡음 증폭기를 제작하고, 저잡음 증폭기 다음 단에서의 왜곡을 막기 위하여 ALC(Automatic Level Control)용 감쇠기를 사용한다. 입력 신호의 모니터링이 용이하도록 IF 부분에서 출력되는 RSSI 신호를 이용하며, RSSI 신호는 저잡음 증폭기 다음의 자동제어 감쇠기 제어 신호로 이용된다.

RF 수신부의 잡음 레벨을 낮추기 위하여 메인 보드내에서 발생하는 신호간의 커플링을 줄여야 한다. 예를 들어 증폭되기 전의 신호나 SAW 필터 이후의 신호와 같이 미약한 신호에 발진부 등의 큰 신호가 주는 영향을 줄이기 위하여 각 부분간을 서로 격리시켜야 하고, 필터링 과정에서 나타나기 쉬운 신호의 패스오버 현상을 줄여야 한다. 따라서 PCB 설계/제작 상 주의를 요한다.

위의 사실들을 기초로 그림 1과 같이 디지털 TRS 기지국용 RF 시스템의 전력도를 구성한다. 송수신부 모두 중간주파수로 70 MHz 대역을 사용하며, 이미지 대역 제거용으로 SAW 필터를 사용한다. 표 1은 디지털 TRS 기지국의 주요 RF 수신부 구성 모듈의 사양이다.

III. 수신기 주요부 설계 및 제작

3-1 계단형 임피던스 공진기(SIR)를 이용한 대역 통과 필터

UIR(Uniform Impedance Resonator)은 그 크기

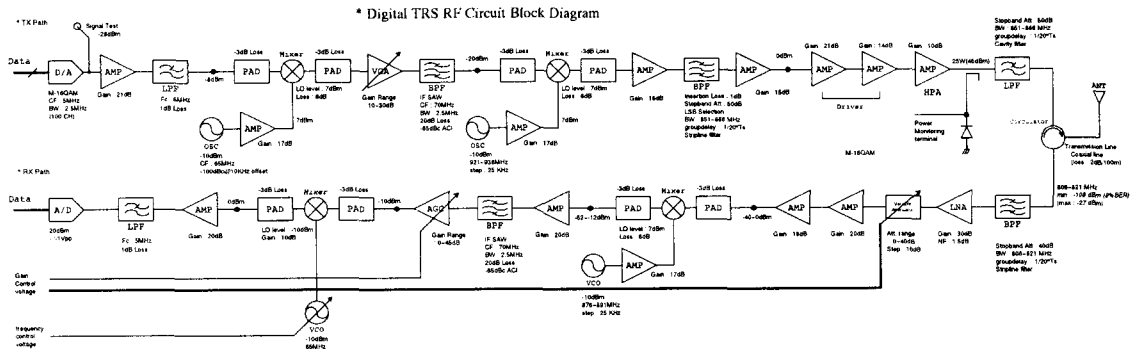


그림 1. 디지털 TRS 기지국용 RF 송수신부의 블럭도
 Fig. 1. Block Diagram of RF Transceiver of Digital TRS Base-station.

표 1. RF 수신부 구성 모듈의 사양

Table 1. Specifications of RF Receiving Module.

대역통과 필터	주파수범위 삽입손실(Insertion Loss) 감쇠율(20 dB BW)	806~821 MHz 3 dB이하 중심 주파수 ± 20 MHz
저잡음 증폭기	주파수범위 이득(Gain) 잡음지수(Noise Figure)	806~821 MHz 30 dB 이상 1.5 dB 이하
믹서	변환 이득 LO의 입력 전력 레벨	10 dB -10 dBm
RF 주파수 합성기	LO 주파수범위 RF 출력 고조파 억압(Harmonic Suppression) 불요파 억압(Spurious Suppression) 위상 잡음	876~891 MHz -10 dBm 20 dB이상 35 dB이상 125 dBc/Hz(20 kHz offset)

가 사용주파수의 파장에 비례한다. 따라서 UIR로 구성된 필터는 800 MHz 대역과 같은 낮은 주파수를 사용하는 시스템에는 부적절하다. 또한 공진이 중심주파수(f_c) 외에 그 고조파($2f_c, 3f_c, \dots$)에서도 발생한다. UIR은 공진주파수가 고정되므로 고조파에 의한 스푸리어스 발생 제어가 불가능하다. SIR은 두 임피던스의 비 K 를 조절하면 필터 크기를 줄일 수 있고 그 스푸리어스 응답을 바꿀 수 있으므로 SIR로 필터를 구성한다^[2].

3-1-1 설계 사양

표 2는 대역통과 필터의 설계사양이고 표 3은 기판의 사양이다. 기판으로는 타코닉사의 테프론 기판(TLX-9-0620-C1/C1)을 선택하였다. SIR의 공진주파수는 다음과 같다^[2].

$$\frac{f_{s1}}{f_0} = \frac{\theta_{s1}}{\theta_0} = \frac{\pi}{2 \tan^{-1} \sqrt{K}} \quad (1)$$

표 2. RF 대역 통과 필터의 설계 사양

Table 2. Design Specifications of RF Bandpass Filter.

설계 항목	설계 요구 사양
통과 대역 주파수	806 ~ 821 MHz
통과 대역 리플	< 0.5 dB
저지 대역 감쇠	> 30 dB @ $f_0 \pm 100$ MHz
SIR 수	3
주파수 특성 함수	Chebyshev
공진기 결합 형태	평행 결합 선로 공진기
임피던스비 K	0.5

표 3. 사용 기판 사양

Table 3. Specifications of Used Substrate.

비유전율 (ϵ_r)	2.5
유전체 두께 (h)	1.5748 mm
금속 두께 (t)	0.035 mm

$$\frac{f_{s2}}{f_0} = \frac{\theta_{s2}}{\theta_0} = 2 \left(\frac{f_{s1}}{f_0} \right) - 1 \quad (2)$$

$$\frac{f_{s3}}{f_0} = \frac{\theta_{s3}}{\theta_0} = 2 \left(\frac{f_{s1}}{f_0} \right) \quad (3)$$

$K=0.5$ 인 SIR과 UIR 필터의 스푸리어스 특성은 그림 4와 같다.

평행결합 선로를 인버터가 있는 등가회로로 변환할 때 다음 관계가 성립한다^[2].

$$\frac{Z_{oe}}{Z_0} = \frac{1 + (J/Y_0) \operatorname{cosec} \theta + (J/Y_0)^2}{1 - (J/Y_0)^2 \cot^2 \theta} \quad (4)$$

$$\frac{Z_{oo}}{Z_0} = \frac{1 - (J/Y_0) \operatorname{cosec} \theta + (J/Y_0)^2}{1 - (J/Y_0)^2 \cot^2 \theta} \quad (5)$$

여기서 θ 는 평행결합선로의 길이이다.

각 평행결합 선로의 어드미턴스 인버터 파라메타

J 는 프로토타입값 g_j 와 비대역폭 w 이 주어지면 다음과 같다.

$$J_{01} = \sqrt{\frac{Y_0 b_1 w}{g_0 g_1}} = Y_0 \sqrt{\frac{2w \theta_0}{g_0 g_1}} \quad (6)$$

$$J_{j,j+1} = w \sqrt{\frac{b_j b_{j+1}}{g_j g_{j+1}}} = Y_0 \sqrt{\frac{2w \theta_0}{g_j g_{j+1}}} \quad (j = 1 \sim n-1) \quad (7)$$

$$J_{n,n+1} = \sqrt{\frac{Y_0 b_1 w}{g_n g_{n+1}}} = Y_0 \sqrt{\frac{2w \theta_0}{g_n g_{n+1}}} \quad (8)$$

여기서 b 는 SIR의 Susceptance 슬로프 파라메타로 $b = 2 \theta_0 Y_2$ 이다.

$N = 3$ 인 0.01 dB Chebyshev 필터에 대하여 프로토타입값은 $g_1 = 0.6291$, $g_2 = 0.9702$, $g_3 = 0.6291$, $g_4 = 1.0000$ 로 주어진다^[3]. 비대역폭은 $w = (f_2 - f_1)/f_0 = 0.0184$ 이다.

3-1-2 대역 통과 필터 시뮬레이션, 제작 및 시험

그림 2는 설계된 대역 통과 필터의 패턴도이고 EEsos사의 Touchstone에 의한 시뮬레이션 결과는

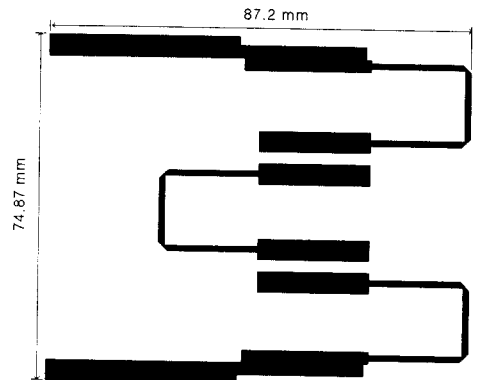


그림 2. 대역 통과 필터의 패턴도

Fig. 2. Pattern of Bandpass Filter.

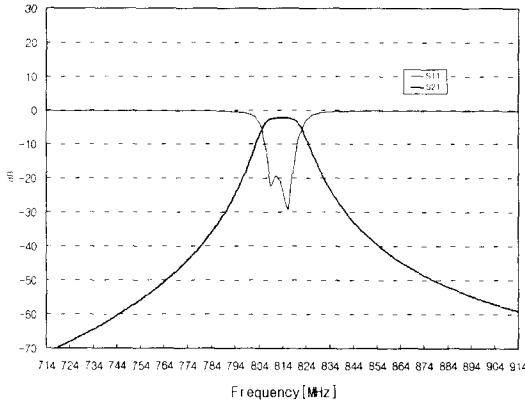


그림 3. 설계한 필터의 시뮬레이션 결과(S_{21} , S_{11})
Fig. 3. Simulation Results of Designed Filter.

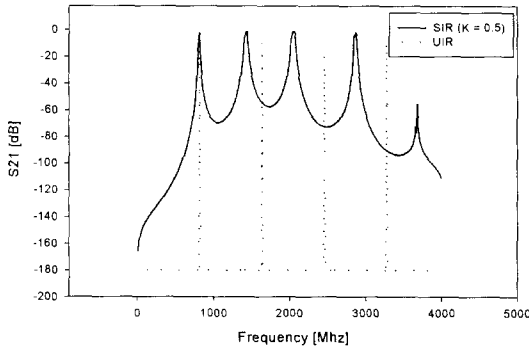


그림 4. $K=0.5$ 인 SIR 필터의 스퓨리어스 특성
Fig. 4. Spurious Response of SIR Filter $K=0.5$.

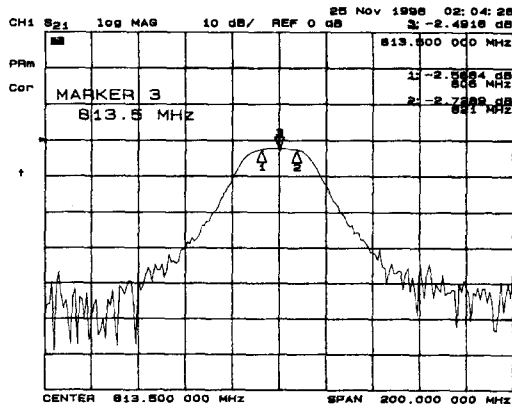


그림 5. 제작한 필터의 S_{21} 측정
Fig. 5. S_{21} of Filter.

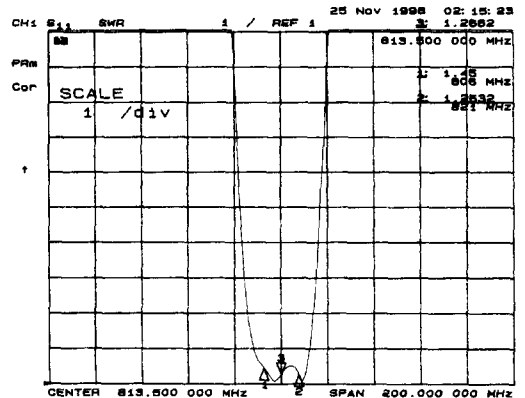


그림 6. 제작한 필터의 VSWR 측정
Fig. 6. VSWR of Filter.

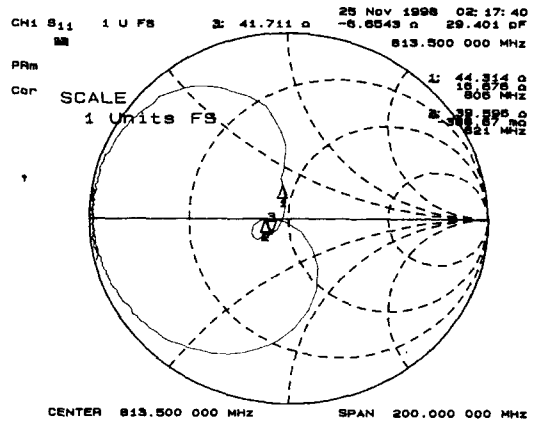


그림 7. 제작한 필터의 입력 임피던스 측정
Fig. 7. Input Impedance of Filter.

그림 3과 같다. 그림 5, 그림 6 및 그림 7은 그림 2의 패턴도에 따라 테프론 기판 위에 제작된 필터의 측정 결과이다. 측정에 사용된 장비는 HP8510 네트워크 분석기이다. 그림 7은 입력 측의 정합 상태가 양호함을 보이고 있다. 그림 5는 통과 대역 내의 삽입손실이 2.7 dB이고, 20 dB 대역폭은 약 30 MHz임을 보이고 있다. 또한 그림 6에서 최대 입력 VSWR은 1.45이고, 최대 리턴손실은 14.8 dB로서 양호한 특성을 나타낸다. 측정 결과는 표 4에 나타나 있다.

표 4. RF 대역 통과 필터의 측정 결과

Table 4. Measurement Results of RF Bandpass Filter.

측정항목	측 정 값
삽입손실	< 2.7 dB
리턴손실	< 14.8 dB
입력VSWR	< 1.45
입력임피던스	41.7 - j6.65 Ω @813.5 MHz

3-2 저잡음 증폭기

3-2-1 증폭기 설계

증폭기 설계에 있어서 중요한 성능은 저잡음, 최대이득, 최대 전력 전달능력이다. 제조회사에서 제공한 증폭소자의 산란계수에 맞추어 증폭소자의 입출력 정합회로 및 단간 정합회로를 설계한다. 설계할 저잡음 증폭기의 사양은 표 5와 같다.

증폭소자로는 HP사의 ATF10136 소자를 사용한다. 먼저 2 V, 25 mA 바이어스에 대한 계수로부터 중심주파수 815 MHz에서의 등 잡음 지수원(constant noise figure circle)과 등가용 전력 이득원(constant available power gain circle)에 의하여 입력정합회로를 설계한다. ATF10136의 경우 815 MHz의 주파수에서 저잡음 특성과 이득특성은 매우 좋으나 잠재적으로 불안정하며, 500 MHz 부근에서도 매우 불안정하다. 따라서 소자의 출력단에 직렬저항을 사용하여 소자를 안정화시킨다^[4]. 너무 큰 직렬저항은 이득을 감소시키므로 약 20 Ω의 저항을 사용한다.

입출력 정재파비, 잡음지수 및 이득은 서로 상반되므로 모든 값을 최적화 할 수는 없다. 따라서 만족스런 입출력 정재파비를 얻기 위해 두 개의 3 dB 결합기를 사용한 평형증폭기를 선택한다^[5]. 평형증폭기는 평탄한 이득과 낮은 입출력 정재파비를 얻을 수 있는 장점을 가진다. 입력 3dB 결합기는 들어오는 전력을 반으로 나누고, 출력 결합기는 증폭된 전력을 합성한다. 그림 8은 평형증폭기를

표 5. 디지털 TRS 중계기용 저잡음 증폭기 사양

Table 5. Specifications of LNA.

파 라 미 터	사 양
주파수 범위	806 ~ 821 MHz
이득	30 dB 이상
이득 평탄도	± 0.5 dB
잡음지수(최대)	1.5 dB
입출력 정재파비(최대)	1.5 : 1
OIP3(최소)	35 dBm
DC 전력	8 V/300 mA

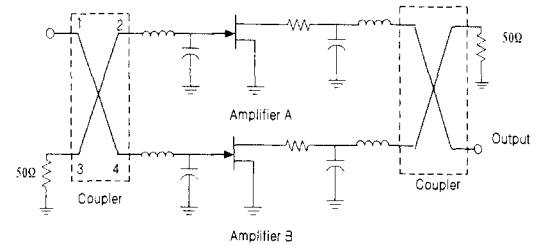


그림 8. 평형증폭기 구조를 이용한 초단 구성회로

Fig. 8. Configuration using Balanced Amplifier.

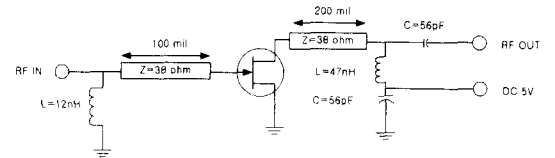


그림 9. AH1 증폭기의 정합회로 구조

Fig. 9. Matching Configuration of AH1 Amplifier.

이용한 증폭기 초단의 구조를 나타내고 있다. 평형증폭기에 의하여 저잡음 특성을 갖도록 초단을 설계하고, 두 번째 단에는 800 MHz에서 약 13.5 dB의 이득과 21 dBm의 P1dB 특성 및 40 dBm OIP3 특성을 가지는 Watkins & Johns사의 AH1소자를 사용한다. 그림 9는 이회로에 사용된 정합회로를 보이고 있다.

3-2-2 증폭기 시뮬레이션

그림 10은 설계된 증폭기를 EEsof사의 CAD software인 터치스톤 3.0을 이용하여 시뮬레이션한 결과를 그림으로 표시한 것이다^[6]. 중심주파수에서 이득은 최소 30.8 dB, 잡음지수는 최대 0.635 dB, S₁₁은 최대 -38.6dB, S₂₂는 최대 -19.1dB이다. 이는 모두 사양을 만족한다.

3-2-3 제작 및 측정

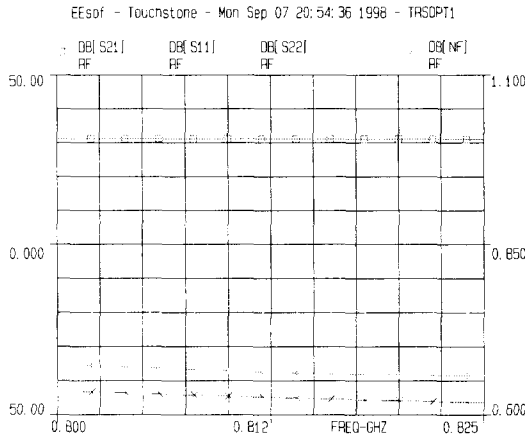


그림 10. 회로의 시뮬레이션 결과
Fig. 10. Simulation Results of LNA Circuit.

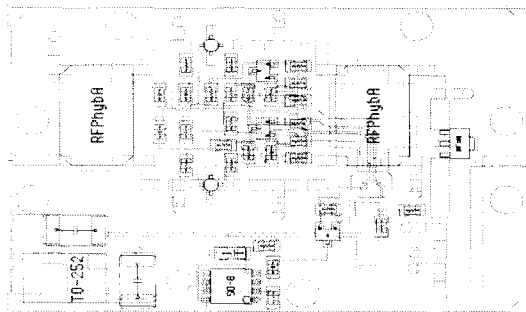
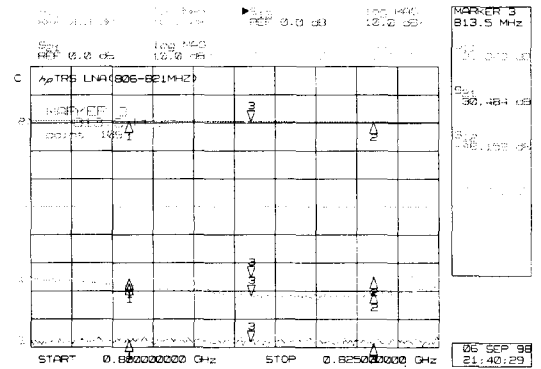
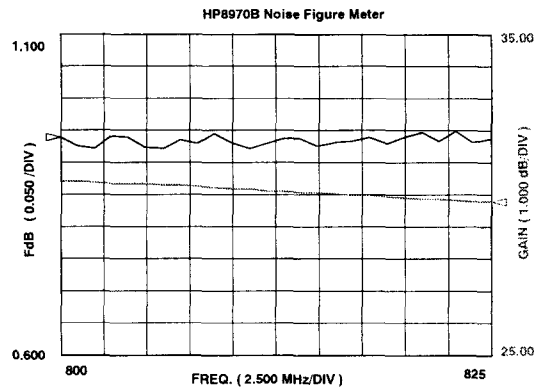


그림 11. PCB 도면
Fig. 11. PCB Layout.

설계된 증폭기는 비유전을 4.2, 두께 0.76 mm의 FR4 PCB 기판에 회로를 구성하고 능동 및 수동 소자를 실장하여 제작하였다. 제작된 PCB의 크기는 6.3 cm × 4.3 cm이다. 그림 11은 제작에 사용된 PCB의 도면이다. 제작된 증폭기는 HP8510 네트워크 분석기와 HP8970B 잡음지수미터를 이용하여 특성을 측정하였고 측정결과는 그림 12와 같다. 806 ~ 821 MHz의 대역에서 이득은 30.46 ± 0.2 dB이고 최소 및 최대 잡음지수는 0.92 dB, 0.95 dB이다.



(a)



(b)

그림 12. 제작된 증폭기의 측정결과. (a) 이득 및 입출력 반사손실, (b) 이득 및 잡음지수.

Fig. 12. Measurement Results of LNA. (a) Gain and Input/Output Reflection Loss, (b) Gain and Noise Figure.

표 6. 저잡음 증폭기의 측정 결과

Table 6. Measurement Results of LNA.

파라미터	사양
이득	30.46 ± 0.2 dB
이득 평탄도	± 0.5 dB
잡음지수(최대)	0.95 dB
잡음지수(최소)	0.92 dB
입출력 정재파비(최대)	1.08:1(입력) 1.12:1(출력)
OIP ₃ (최소)	37 dBm

입출력 정재파비는 최대 1.08:1, 1.12:1, 37 dBm의 OIP₃의 특성을 나타낸다. 즉 이득은 설계치와 거의 같고 잡음지수는 설계치보다 약 0.3 dB 정도 높고 입출력 반사손실은 설계치와 거의 일치한다. 측정된 수치는 모두 설계사양을 만족한다. 표 6에 저잡음 증폭기의 측정 결과가 나타나 있다.

그림 10과 그림 12의 (a), (b)를 비교할 때 이득 및 입출력 반사손실 특성곡선은 거의 일치하나 잡음지수가 0.3 dB 높게 나타난다. 이는 회로 시뮬레이션에는 포함시키지 않았던 3 dB 결합기의 삽입손실(0.25 dB)과 정합에 사용된 인덕터의 손실 때문인 것으로 여겨진다.

3-3 기타 회로

자동제어 감쇠부는 IF Stage의 RFMD2604 칩으로부터 발생하는 RSSI(Radio Signal Strength Indicator) 신호를 이용하여 제어된다. RSSI 제어 신호는 0.5 V~2 V 범위의 신호로서 약 -5 dBm 신호 레벨에서 2 V의 전압 신호를 그리고 약 -70 dBm 신호 레벨에서 0.5 V의 전압 신호를 발생한다. 자동 제어 감쇠부의 제어 전압은 5 V~15 V 사이의 전압으로, 15 V에서 1 dB의 감쇠를, 5 V에서 40 dB의 감쇠를 발생시켜 자동레벨 제어를 위해 이 제어 신호의 적절한 변환이 요구된다. 이 부분

은 연산증폭기 회로 및 전계 효과 트랜지스터를 이용하여 구성하였다. 그 동작원리는 연산 증폭기에서 RSSI 신호를 적절히 증폭한 후 이를 전압 제어용 FET의 게이트에 공급한다.

SAW 필터부는 심한 감쇠가 일어나고 또한 신호의 패스오버 현상이 쉽게 발생하는 곳으로, PCB 제작상 가장 주의해야 할 부분이다. 이의 제작에는 다음의 몇 가지 원칙을 따라야 한다.

- 1) 필터의 입출력정합 회로로 사용되는 인덕터는 서로 직각으로 배치하여 서로간의 자계 커플링이 일어나지 않도록 하여야 하며, 정합 회로에 사용되는 부품들은 가능한 서로 이격시켜야 한다.
- 2) 필터의 입출력부에는 비아 홀(via hole)을 설치하여 전계의 커플링을 방지해야 한다.
- 3) PCB 상의 아래, 윗면은 모두 접지 하여 필터부에 존재하는 전자계가 TEM파에 가깝도록 한다.
- 4) SAW 필터의 케이스를 바로 접지하여 전압 옥셋이 발생하지 않도록 한다.

IF VCO는 가변 용량 다이오드를 이용하였다. 모뎀으로부터 출력되는 0 V~5 V 사이의 제어전압에 의해 중심주파수 69.555 MHz에 대하여 약 1500 ppm의 주파수 가변이 가능하도록 하였다. 또한 제어 신호는 디지털 PWM(Pulse Width Modulation) 변조된 신호라 가정하고, 이를 제어 전압 신호로 이용하기 위하여 저역 통과 필터를 사용한다.

A/D 변환기의 가용 진폭을 최대한 활용하기 위하여 진폭 제어가 필요하다. 이는 RFMD2612 칩의 디지털 제어 증폭부에서 이루어진다. 제어 신호는 모뎀에서 출력되는 8비트 디지털 신호로 가정한다. 이의 동작 시험을 위해 각 비트 입력에 점퍼를 설정하였으며, 각 비트를 ON/OFF 하여 증폭기의 이득 변화를 관찰하였다. 표 7에 사용된 주요 RF 부품들이 나타나 있다. 그림 13은 제작된 RF 수신기의 사진이다.

표 7. 수신부의 RF 부품

Table 7. RF components of receiving part.

품 명	Part No.	제조회사	성 능
SAW Filter	854665	SAW Tek	70MHz Low-loss filter 2.5MHz bandwidth
Mixer	μ PC2758T	NEC	$f_{RFin} = 0.1 \text{ GHz} \sim 2.0 \text{ GHz}$ Power save function
PLL Chip	LMX 2332A	NS	Dual Frequency Synthesizer Selectable powerdown mode
IF Amp	RF 2604	Micro Devices	Variable gain: 0 dB ~ 90 dB 100 kHz ~ 200 MHz operation 0 V ~ 2 V analog gain control
IF Amp	RF 2612	Micro Devices	Down converter for second IF Digital gain control 100 kHz ~ 350 MHz operation

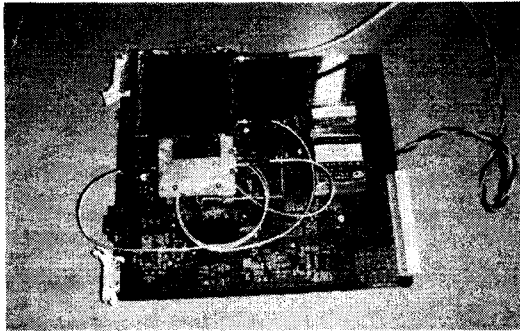


그림 13. 제작된 RF 수신기

Fig. 13. Photograph of the RF Receiver.

IV. 결 론

디지털 TRS 기지국용 RF 시스템을 설계/제작하고 시험에 의하여 성능을 평가하였다. TDMA 통신 방식에 적합하게 회로를 설계하여 제작하였다. 시스템의 성능은 전체적으로 지정한 사양을 만족시킴을 확인하였다. 개발한 RF 시스템의 수신부는 크게 RF 블럭과 IF 블럭으로 설계/제작되었다. RF 블럭은 대역통과필터, 저잡음 증폭기, 전압제어 감쇠기, 믹서 및 RF 전압제어 국부발진기로 구성

하였고, IF 블럭은 SAW 필터, 자동 이득 제어 증폭기, IF 전압 제어 국부발진기, 기저대역 주파수 변환기 및 이득 제어 증폭기 등으로 구성하였다.

저잡음 증폭기는, 협대역 저잡음 증폭기 설계이론에 따라 집중정수소자로 정합회로를 구성하였고 HP-EEsof사의 CAD와 소프트웨어 터치스톤을 이용하여 설계된 증폭기의 성능을 검증하였다. 제작된 증폭기는 주어진 806-821 MHz 대역에서 이득 $30.4 \pm 0.2 \text{ dB}$, 잡음지수 0.92~0.95 dB, 최대 입출력 정제파비 1.08:1, 1.12:1, OIP₃ 37 dBm의 특성을 나타내었다. 제작된 증폭기의 측정결과와 설계치와의 일치하였다.

대역 통과 필터의 임피던스는 50 Ω 에 비교적 잘 정합되었음을 확인하였고, 통과 대역 내에서의 삽입손실은 2.7 dB, 20 dB 대역폭은 약 30 MHz, 최대 입력 VSWR은 1.45이고, 최대 리턴손실은 14.8 dB로서 양호한 특성을 나타내었다. 그 이외의 회로부분 역시 적절히 동작하였으나, 아직 개선의 여지가 남아있음을 보였다. 특히 자동제어 감쇠부에서 감쇠 전압의 선형화가 필요하고, 초단에서의 이득 손실을 피하기 위하여 최소 감쇠량을 더욱 낮

출 필요가 있다.

참 고 문 헌

[1] 이영환, 박승근, "디지털 주파수 공용 씨스 템," 전자과학 2월호 pp. 276-289, 1998.

[2] M. Makimoto and S. Yamashita, "Bandpass filters using parallel coupled stripline stepped impedance resonators," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-28, pp. 1413-1417, Dec., 1980.

[3] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave filters, Impedance-matching*

networks, and coupling structures. New York: McGraw-Hill, pp. 427-433, 1964.

[4] G. Gonzalez, *Microwave transistor amplifier, analysis and design*, Prentice-Hall, Inc., pp. 294-322, 1977.

[5] Samuel Y. Liao, *Microwave circuit analysis and amplifier design*, Prentice-Hall Inc., New Jersey, pp. 145-155, 1987.

[6] EEsof, Touchstone(Version 3.0)-*Computer-aided microwave simulation and optimisation program*, EEsof, Inc., Westlake Village, CA, USA., Jan., 1990.

구 인 모

1961년 8월 26일 생.

1984년 2월: 한양대학교 전자공학과(공학사)

1986년 2월: 한양대학교 대학원 전자공학과(공학석사).

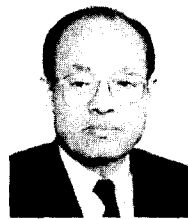
1992년 3월~현재: 한양대학교 대학원 전자통신공학과 박사과정 재학중

1986년 1월~1995년 2월: LG정보통신연구소 선임연구원.

1995년 3월~현재: 안산1대학 전자통신과 조교수.

[주 관심분야] 이동통신, 마이크로웨이브 소자, 안테나 및 광전송 시스템 등

이 상 설



연합회 이사

[주 관심분야] 안테나 및 전자파이론

1975년~현재: 한양대학교 교수

1987년~현재: 국립공업시험원 평가위원

1987년~현재: 특허청 심사자문위원

1996년: 대한전자공학회장

1996년~현재: 한국과학기술단체총