

고출력 SSPA의 입력신호 차단시 최적화 게이트 저항 값에 따른 열폭주 현상의 개선에 관한 연구

A Study on the Effectively Improvement of Thermal Runaway Phenomenon by Optimal Resistor without RF Input Signal of SSPA

황규일* · 이용민** · 나극환* · 신철재***

Kyu-Il Hwang* · Yong-Min Lee** · Keuk-Hwan Ra* · Chull-Chai Shin***

요약

본 논문에서는 고출력 SSPA에서 나타나는 열폭주 현상의 효율적 개선을 위하여 각 소자 제조사들이 권고하는 저항 값을 바탕으로 실험적 방법을 통하여 입력신호 차단시 게이트 저항 값에 따른 열폭주 현상의 속도 및 전류의 변화를 추적해 최적화 게이트 저항 값을 결정하였으며, 특히 게이트 전압가변회로 채용시 게이트 저항과 연관되어 발생하는 복합적인 열폭주 현상을 해결하였다. 본 논문의 연구결과는 WLL이나 800 MHz 또는 PCS 주파수 대역의 기지국용 고출력 SSPA의 열폭주 현상 개선 설계에 활용 가능하다.

Abstract

This paper presents the effective improvement of the thermal runaway phenomenon in high power SSPA when the RF input signal is not provided. The total gate resistors are optimized by the experiment and deducing the variation of velocity and currents of thermal runaway, which is based on manufacturer's recommendation. Especially, it is solved the complex thermal runaway that related gate resistors with the gate voltage variable circuit. The result of this paper is able to apply for improving the thermal runaway in existence of high power SSPA for WLL, cellular system and PCS repeater.

I. 서 론

오늘날 무선통신에 대한 요구가 많아짐에 따라 그에 대한 부품들이 급속도로 발전하고 있다. 특히, 중계기의 핵심적인 부분이라 할 수 있는 SSPA는 점차 고출력을 요구하고 있는 실정이다. 대

부분의 SSPA들은 주로 GaAs FET를 사용하여 제작되고 있는데 그 이유는 GaAs FET가 고효율, 고출력 특성과 소자 구매의 용이성 등의 장점을 가지고 있기 때문이다. 하지만 SSPA는 그 출력이 올라갈수록 출력에 비례해 높은 전류량이 요구되므로 이로 인한 열폭주 현상이 문제시된다. 열폭주 현상은 동작 중인 고출력 SSPA의 입력신호를 차

* 광운대학교 전자공학과(Dept. of Elec. Eng., Kwangwoon Univ.)

** 한국과학기술연구원 복합기능세라믹 연구센터(Division of Ceramics, KIST)

*** 아주대학교 전자공학부(School of Elec. Eng., Aju Univ.)

· 논문 번호 : 990330-033

· 수정완료일자 : 1999년 6월 30일

단하여도 GaAs FET의 드레인에 여전히 흐르는 전류에 의해 고온의 열을 내면서 다시 이로 인해 더 많은 전류가 흐르게 되는 현상으로 소자의 파손을 유발시킬 수 있으며, 여름철 외부온도에 의해 더욱 악화될 수도 있다. 열폭주 현상은 이미 다각적인 방법으로 여러 연구들이 진행되어 오고 있으나^{[1]-[3]}, 본 연구에서는 게이트 전류의 진폭을 제한하고 IMD 특성의 선형화를 위한 게이트 전압분배회로의 저항 값에 따른 드레인 전류의 변화를 추적하여 열폭주 현상을 개선하였다. 특히, 열폭주 현상이 두드러지게 나타나는 입력신호 차단시에 관한 분석이 이루어졌으며 이 실험은 두 개의 신호원을 입력으로 사용하여 IMD 특성과 전류의 변화를 동시에 분석하여 최적의 게이트 저항 값을 결정하였다. 이것은 각각의 저항 값을 변화시킬 때 각각의 게이트 전압이 변화함에 따라 IMD 특성이 함께 변하기 때문이다.

II. 일반적인 FFT의 온도 특성

고출력 증폭기의 온도보상을 위해서는 그림 1의 일반적인 GaAs FET의 등가회로를 이용하여 소자에 대한 온도특성 분석이 가능하며 증폭기 잡음지수와 전력이득 등의 개선목적으로 증폭기를 극저온(77 K)까지 냉각시키기도 한다.

그림 1의 GaAs FET 등가회로의 각 회로 유소

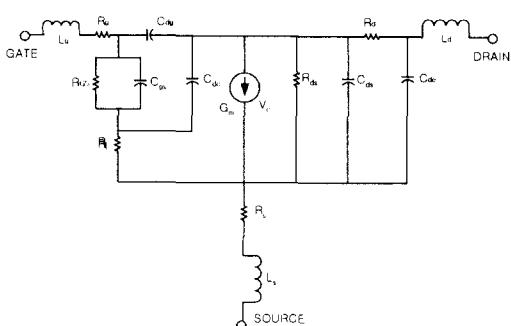


그림 1 일방적인 FET의 듀가회로

Fig. 1. Equivalent circuit of generalized FET

값은 온도에 따라 변화하게 되는데 이중 온도에 가장 민감한 요소의 특징과 이로 인한 FET의 가장 큰 변화는 다음과 같다^[4].

첫째, FET 잡음의 대부분을 차지하는 열 잡음이 적어지므로 잡음지수가 개선된다.

둘째, 300°K 에서 90°K 로 온도변화시 드레인 저항(R_{ds})이 약 30 % 감소하며 R_s 값도 줄어든다. 이때 드레인 전류를 1 mA 흐르게 할 때의 게이트 전압을 $V_{GS}(\text{off})$ 라 할 때 게이트 전압이 $V_{GS}(\text{off})$ 에 가까워질수록 R_{ds} 는 더욱 온도에 민감하게 변한다.

셋째, 온도가 저하되면 드레인 전류가 커지게 되어 g_m (transconductance)이 높아지며 순방향 전달계수 S_{21} 도 변하게 되어 전력이득의 증가가 나타난다. g_m 은 극저온에서 상온에서의 값보다 30~120% 까지 증가한 값을 보인다.

FET의 온도변화에 따라 g_m 값이 증가하거나 감소하게 되는 것은 캐리어의 이동도(μ)가 변화하는 것과 관계가 있다. 이는 온도저하에 따라 소자 내에서의 양자간 충돌이 감소하여 캐리어 이동도가 증가하여 전류량을 증가시키기 때문이다. 다음 식 (1)에 의하여 온도(T)와 이동도(μ)간의 관계를 알 수 있다.

$$\frac{\mu}{D} = \frac{q}{kT} \quad (1)$$

여기서 D 는 확산상수, k 는 볼츠만 상수, q 는 전하량이며 T 는 절대온도, μ 는 이동도이다.

또한, FET의 특성 중 온도와 관계된 열 저항은 식 (2)와 같다.

$$\theta = \frac{\Delta T}{P} \left[\frac{^{\circ}\text{C}}{W} \right] \quad (2)$$

여기서 ΔT 는 소자의 표면온도(surface temperature)와 밑판온도(base temperature)와의 차이이며, P 는 소비전력이다. FET는 일정한 전력이 둑을 유지하는 온도보상회로에서는 θ 와 주변온도는

서로 독립적이다. 그러므로 온도에 따라 입출력 임피던스 값이 변하기 때문에 이의 분석이 중요하다.

III. 게이트 전류와 게이트 저항에 따른 열폭주 현상

일반적으로 그림 2와 같이 트랜지스터에 고주파 신호의 입력 없이 바이어스가 인가되면 게이트 누설전류(leakage current)가 증가하여 게이트 바이어스 저항에 의해 전압강하가 일어난다. 이 전압의 변화는 $R_{GG} \Delta I_{GA}$ 이며 R_{GG} 는 게이트 저항이다. 이러한 게이트 전압의 변화는 GaAs MESFET의 물리적인 특성상 드레인 전류 (ΔI_{DA} or $g_m R_{GG}$)를 증가시킨다. 드레인 전류의 증가는 접합부의 온도 ($\Delta T_{j1} = R_{TR} V_D \Delta I_{DA}$)를 증가시킬 것이다. R_{TR} 는 열 저항(thermal resistance)이며 V_D 는 드레인 전압이다. 이러한 온도의 변화는 게이트 누설전류를 증가시킬 것이다. 그러므로 이러한 쿠환(feedback)의 무한한 반복은 열폭주 현상의 원인이 된다. 다시 말하면, V_{GS} 가 작아져 게이트 누설전류가 게이트 저항 (R_{GG})에서의 전압강하를 만들고^[5], 결과적으로 드레인 전류가 증가하여 소자의 온도도 증가한다. 온도의 힘수로서의 게이트 누설전류의 특성에 따라 이러한 열폭주 현상의 과정은 소자에 소모되는 전력을 연속적으로 증가시키며, 이것은 결국 소자의 파괴를 가져온다. 게이트 저항 R_{GG} 가 큰 값을 갖으면 게이트 전류

를 자동보상(auto compensation)하지만, 이러한 큰 값을 갖는 저항은 고주파 입력신호가 없을 때 열폭주 현상이 발생할 확률이 증가한다.

여기서 게이트 누설전류가 식 (3)과 같이 정계수(positive coefficient) K 를 가지면 온도의 변화는 결국 식 (4)처럼 게이트 누설전류 I_{G2} 를 증가시킨다.

$$K = (E_a/k T_j^2) I_{G1} \exp(-E_a/k T_j) \quad (3)$$

$$\begin{aligned} \Delta I_{G2} &= (R_{TR} V_D g_M R_{GG} E_a / k T_j^2) I_{G1} \\ &\cdot \exp(-E_a/k T_j) \Delta I_{G1} \end{aligned} \quad (4)$$

열폭주 쿠환 루프 이득은 식 (5)와 같다.

$$\begin{aligned} G_T &= \Delta I_{G2} / \Delta I_{G1} = (R_{TR} V_D g_M R_{GG} E_a / k T_j^2) \\ &\cdot I_{G1} \exp(-E_a/k T_j) \end{aligned} \quad (5)$$

그러므로 쿠환되는 전류의 변화량은 식 (6)과 같이 나타낼 수 있으며 G_T 가 1에 가까워질 때 ΔI_{G1} 가 무한히 증가한다. 이것은 G_T 가 1보다 아주 작은 값을 갖어야만 신뢰할 수 있는 동작조건을 갖는다는 것을 의미한다.

$$\begin{aligned} \Delta I_{G1} &= \sum_{n=1}^{\infty} \Delta I_{Gta} = \Delta I_{G1} \sum_{n=0}^{\infty} G_T^n \\ &= \Delta I_{G1} / (1 - \bar{G}_T) \end{aligned} \quad (6)$$

이상에서의 이러한 사실들을 바탕으로 열폭주 현상을 막으려면 게이트 전류를 제한하는 동시에 게이트 전압을 일정하게 유지할 수 있는 최적의 저항 값을 찾음으로서 열폭주 현상을 효과적으로 개선할 수 있다^{[1]~[3]}.

IV. 게이트 저항 값에 따른 입력신호 차단시 전체 전류량의 변화

입력신호 차단시 게이트 저항 값에 따른 열폭주 현상을 분석하기 위하여 그림 3와 같은 test setup

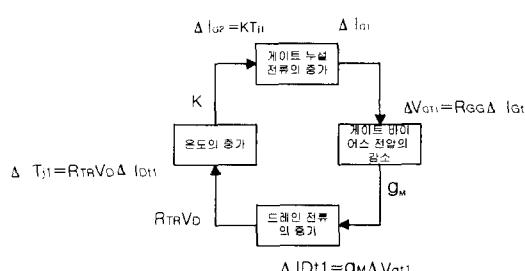


그림 2. 열폭주 현상의 쿠환 루프

Fig. 2. Feedback loop of thermal runaway.

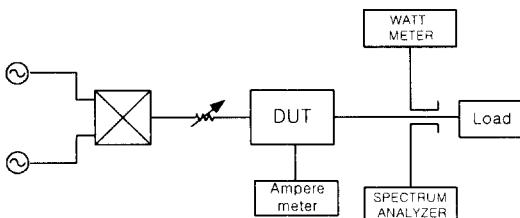


그림 3. IMD 특성과 전류의 측정을 위한 setup
Fig. 3. Test setup for monitoring of IMD characteristics and current.

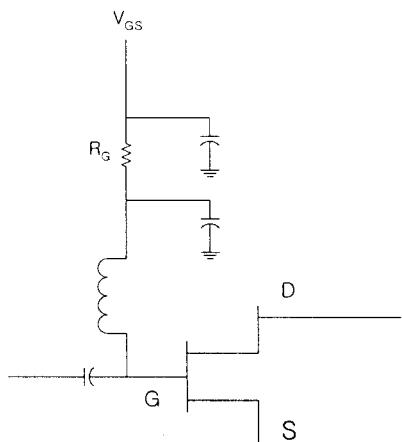


그림 4. 게이트 바이어스 회로
Fig. 4. Circuit of gate bias.

을 구성하였다. 처음에는 소자 제조사들의 권장 게이트 저항을 사용하여 그림 4의 회로와 같이 제작하였으며 입력신호를 인가하여 보정(tuning)하는 동안이나 보정 후 입력신호를 인가한 채 여러 시간동안 고온을 가하여도 드레인 전류의 변화가 거의 없었다. 그러나 입력신호 차단시 순간적으로 드레인 전류가 약간 증가하다가 약 20여분이 흐른 뒤부터는 더 많은 전류가 흐름을 확인하였다.

본 논문에서는 이와 같은 문제의 해결을 위해 그림 4에서 게이트 바이어스 회로의 게이트 저항 R_G 를 각각 0Ω , 10Ω , 50Ω , 100Ω 으로 변화시키면서 위의 실험을 반복하였다. 일반적으로 게이트 바이어스 전압이 작기 때문에 그 전류는 무시

한 채 제작하거나 보정하는 오류를 범하기 쉽다. 즉, 위의 실험에서처럼 입력신호 차단시 전류가 증가하는 것은 게이트 회로의 게이트 전류와 밀접한 관계가 있으며 이미 다른 연구들에서도 밝혀진 바 있다. 게이트 바이어스 저항 R_G 를 변화시켜 주는 것은 바로 이 게이트 전류를 최소화하기 위함이다. 또한 이 방법은 게이트 전류의 크기를 제한하기 위해 꽤 넓게 사용되는 방법으로 게이트 바이어스 회로에 직렬저항을 삽입하는 방법이 사용되었다. 게이트 저항 R_G 는 게이트 전압 회로에서 게이트 전류와 비례해 전압을 강하시키는 자동보상회로 역할도 한다.

본 연구에서는 여러 시간에 걸친 반복 실험결과, 동작중인 SSPA에 대해 신호의 차단시 10Ω 의 게이트 저항을 사용하였을 때 전체 드레인 전류가 1A 안팎으로 증가되고 더 이상 증가하지 않으므로써 더 이상의 열폭주 현상이 발생하지 않는다는 결론을 얻었다. R_G 를 10Ω 이상으로 증가시켰을 때에는 게이트 전류에 대한 영향은 거의 없앨 수 있었지만, 전체 드레인 전류가 약 $2 \sim 4 A$ 까지 증가하고 이후 계속 증가하여 무려 $36 A$ 까지 증가됨을 확인하였다. 이 때, 다시 입력신호를 인가하면 처음 동작시의 전류 값으로 복귀되었으나 IMD 특성은 처음에 비해 다소 나쁘게 변하였다. 따라서, 이와 같은 실험을 통해 최적화 저항이 10Ω 임을 확인하였다.

V. 게이트 전압분배 회로의 저항 값 선택에 따른 드레인 전류와 IMD 특성의 변화

그림 4에서 게이트 전압 분배저항 R_{G2} 는 소자의 게이트부에 DC전압을 분배해 주는 부분으로서 R_G 앞부분의 게이트 전압분배회로에 포함된 저항이다. 게이트 저항 값에 따른 전류의 변화와 IMD 특성의 변화를 고찰하기 위한 실험은 게이트 저항 R_G 를 10Ω 으로 고정한 후 이루어졌으며 R_{G2} 의 저항 값 변화에 대한 영향을 분석하기 위해 그림

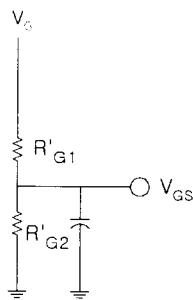


그림 5. 게이트 전압분배 회로

Fig. 5. Circuit of gate voltage division.

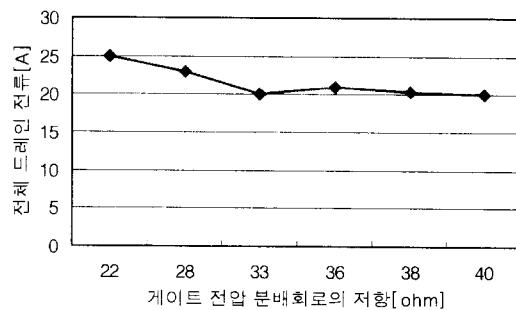


그림 6. 저항 값에 따른 입력신호 차단시의 전류 변화

Fig. 6. Variation of current with cutting the rf signal as resistor value.

5와 같은 게이트 전압 분배회로를 구성하여 R_{G2}' 을 22 Ω 부터 시작하여 점차적으로 증가시켜 보았다. 특히, 구동단보다 최종 출력단의 열폭주 현상이 문제가 되므로 평형방식을 채용한 각각의 동적 게이트 전압회로의 분배저항을 각각 바꾸어가면서 실험하였다.

그림 6은 게이트 전압 분배 저항을 각각 바꾸어가면서 SSPA에 입력신호가 차단되었을 때의 각 순간의 전류를 측정한 것이다. 이 결과 R_{G2}' 이 33 Ω 일 때 동작 중인 SSPA에 입력신호가 차단되더라도 전류의 증가현상이 가장 적었으며 열폭주 현상도 개선되는 가장 안정적인 최적화 저항 값임이 확인되었다.

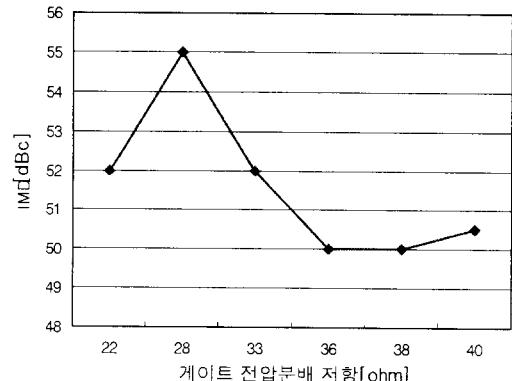


그림 7. 게이트 전압분배 저항 값의 변화에 따른 IMD 특성

Fig. 7. IMD characteristics as the variation of resistor value.

그림 7은 입력신호의 인가시 IMD 특성의 비교 결과이며 R_{G2}' 을 33 Ω 으로 사용하였을 때에도 우수한 IMD 특성을 가지고 있다는 것을 볼 수 있다. 물론 R_{G2}' 이 28 Ω 때 IMD 특성이 가장 좋으나 게이트 전압분배 저항 R_{G2}' 값을 크게 설정하면 IMD 특성을 위한 보정이 쉬어지거나 열폭주 현상은 막지는 못하게 된다.

결과적으로 게이트 저항 R_G 과 게이트 전압 분배저항 R_{G2}' 를 함께 최적의 저항 값을 선택해야만 SSPA의 입력신호 차단에 따른 드레인 전류의 증가현상과 더불어 열폭주 현상을 막을 수 있다.

VI. 전체 게이트 저항 값 R_{total} 에 따른 전체 전류의 변화와 열폭주 현상

지금까지 소자의 게이트 바이어스부의 저항 R_G 과 게이트전압 가변회로의 저항 값 R_{G2}' 의 선택에 따른 입력신호 차단시의 전체 전류량의 변

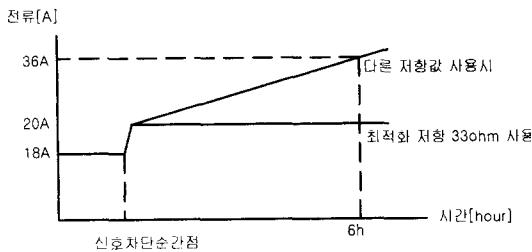


그림 8. 입력신호 차단 순간의 전류

Fig. 8. Current of the moment of cutting the RF input signal.

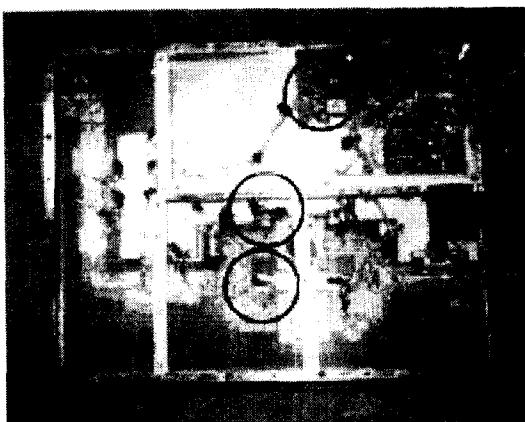


그림 9. 최적화 저항 값을 사용하여 제작된 60 W SSPA

Fig. 9. Fabricated 60W SSPA using optimal resistor value.

화를 실험적으로 분석하였다. 이제 이 모든 저항 값과의 관계를 연관지어 설명한다면 소자의 게이트 바이어스부의 저항 R_G 와 게이트 전압 가변회로의 저항 값 R_{G2} 이 동시에 적절한 값으로 선택되어져야만 입력신호의 차단에 따른 전체 드레인 전류를 감소시킴으로써 열폭주 현상을 제거할 수 있음이 확인되었다. 즉, 실험결과 식 (7)과 같이 R_{total} 이 30Ω 이상일 때 신호의 차단이 지속되면 드레인 전류가 증가하여 열폭주 현상이 발생하기 쉬우며 일정한 최적화 저항 값일 때 열폭주 현상

이 저지됨을 알 수 있다. 그럼 8은 신호의 차단시 최적화 저항 값의 사용 유무에 따른 전류변화를 나타낸 것이다.

$$R_{total} = \frac{R_{G1} \times R_{G2}}{R_{G1} + R_{G2}} + R_G < 30\Omega \quad (7)$$

그림 9는 최적화 저항 값을 사용하여 제작된 60 W SSPA의 외형이다.

VII. 결 론

본 논문에서는 고출력 SSPA에서 발생하기 쉬운 열폭주 현상을 실험적 방법에 의한 해결방안을 모색하기 위해 최적화 게이트 저항 값 R_G 와 게이트전압 가변회로의 저항 값 R_{G2} 을 결정하였다. 특히 여름철 필드에서 고온으로 인하여 온도보상 회로에 의해서 신호가 끊길 경우 즉, 동작중인 SSPA에 대한 신호의 차단이 발생할 수 있는 열폭주 현상을 개선하였으며, 이는 SSPA 내의 소자파손과 통화 단절(call drop)을 막을 수 있다. 열폭주 현상을 해결하기 위해서 게이트 바이어스의 게이트 저항 R_G 를 최적화 시켜 게이트 전류를 줄였으며, 게이트 전압분배 회로의 저항 R_{G2} 도 마찬가지로 최적화 시켜줌으로써 열폭주 현상이 일어날 수 있는 조건을 최소화하였다. 하지만 게이트 저항 R_G 의 최적화는 소자의 게이트에 공급되는 전압 V_{GS} 의 변동으로 인하여 IMD 특성은 다소 나쁘게 변하였다. 하지만 간단한 보정을 통해 IMD 특성은 원래대로 복구가 가능하였다.

이상에서와 같이 열폭주 현상이 GaAs FET 게이트단 전체와 관련된 저항 값의 구성에 따라 크게 영향을 미치게 된다는 것을 밝혔으며, 실제적으로 게이트단의 전체 저항 값 R_{total} 을 최적화한 결과 이 값이 30Ω 이내일 경우 열폭주 현상이 개선됨을 확인하였다.

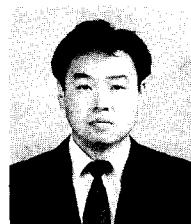
참 고 문 헌

- [1] Nicolas Constantin and Fahdel M. Ghanouchi, "GaAs FET Gate Current Behavior and Its Effect on RF Performance and Reliability in SSPA's", *IEEE Trans. on Microwave Theory and Tech.*, vol. 43, no. 12, Dec., 1995.
- [2] Nicolas Constantin and Fahdel M. Ghanouchi, "Comprehensive Experimental Investigation of Gate Current Limitation Effects on Power GaAs FETs RF Performances".

황 규 일

1998년 2월: 홍익대학교 전자전산 공학과(공학사)
1998년 9월~현재: 광운대학교 대학원 전자공학과 석사
과정 재학중
[주 관심분야] 마이크로파 회로 및 통신소자/부품 개발,
선행화기

이 용 민



1993년 2월: 광운대학교 전자공학
과(공학사)
1995년 2월: 광운대학교 대학원 전
자공학과(공학석사)
1999년 2월: 광운대학교 대학원 전
자공학과(공학박사)
1999년 6월~현재: 한국과학기술연
구원(KIST) 복합기능세라믹연구센터 위촉선임연구원
[주 관심분야] 마이크로파 및 밀리미터파 능동/수동 회
로설계, 이동통신 및 위성통신 부품개발, 전파전파 및
전자기 해석

*IEEE Microwave Theory Tech.-Symposium
Digest*, 1995.

- [3] Takamiya S, Sonoda T, Yamanouchi M, Fujioka T, Kohno M, "Source-Drain Burnout Mechanism of GaAs Power MESFETs-Three Terminal Effects", *Solid-State Electronics* vol. 41, no. 3, pp. 391-399, 1997.
- [4] 통상산업부, 100Watts 고출력 고주파 SSPA (C-Band) 기술개발에 관한 연구, 제 1 차년
도 중간보고서, pp. 100-102, 1995
- [5] John L. B. Walker, *High Power GaAs FET Amplifiers*, Nordwood, MA Artech House, 1993.

나 극 환



1973년 2월: 연세대학교 전자공학
과(공학사)
1977년 2월: 연세대학교 전자공학
과 대학원(공학석사)
1981년 7월: 불란서 ENSEEIHT 국
립종합공과대학 전자공학과(공학
박사)

1981년~현재: 광운대학교 전자공학과 교수
[주 관심분야] 초고주파 회로설계, 레이다 및 위성통신

신 철 재



1976년: 연세대학교 전자공학과(공
학사)
1968년: 연세대학교 전자공학과(공
학석사)
1983년: 연세대학교 전자공학과(공
학박사)
1970년~1977년: 광운대학교 조교
수
1986년~1987년: 폴로리다대학교 방문교수
1977년~현재: 아주대학교 전기전자공학부 교수
[주 관심분야] 안테나 설계 및 해석, EMI/EMC, 초고주
파 통신 부품 개발, 전파전파