

## 금속 배선 공정에서의 reflow 현상

이 승 윤 · 박 종 옥

한국과학기술원 재료공학과

### Reflow in Metallization Process

Seung-Yun Lee and Chong-Ook Park

Department of Materials Science and Engineering, Korea Advanced Institute of Science and Technology, Taejon 305-701

(1998년 2월 12일 받음, 1999년 4월 6일 최종수정본 받음)

**초 록** 금속 배선 공정에서 용용되고 있는 reflow에 관한 이론을 살펴보고, 금속 박막 reflow에 영향을 미치는 인자 및 reflow와 grain growth의 관계를 고찰하였다. 금속 박막 reflow의 구동력은 표면 위치에 따른 chemical potential의 차이이며, 이러한 구동력에 의하여 원자가 이동하게 된다. 반도체 소자의 금속 배선을 제작하는 조건에서 원자의 이동은 주로 surface diffusion에 의하여 이루어진다. 금속 박막의 reflow에 영향을 미치는 인자로는 reflow 온도, reflow 시간, reflow 분위기, 박막 두께, 박막 재료, underlayer 재료, 패턴 size, aspect ratio가 있으며, 박막을 reflow시키는 동안에 발생하는 grain growth에 의하여 reflow 특성이 변할 것으로 예상되므로 reflow 시 grain growth의 영향을 고려하여야 하리라 생각된다.

**Abstract** The theory of the reflow applied to metallization process was studied, and the factors affecting the reflow and the relation between the reflow and the grain growth were investigated. The driving force for the metal reflow is the difference in chemical potentials along the metal surface, and it causes the atom movement. On condition that metal interconnect is fabricated for semiconductor devices, surface diffusion is the primary atom movement mechanism. The metal reflow is influenced by reflow temperature, reflow time, reflow ambient, thin film thickness, thin film material, underlayer material, pattern size, and aspect ratio. It is supposed that the reflow characteristic varies according to the grain growth during the reflow, so the effect of the grain growth on the reflow should be considered.

### 1. reflow 공정의 정의

reflow란 반도체 공정에서 doped glass를 증착한 후에 후속 열처리에 의하여 유동성을 촉진하여 굴곡이 있는 표면을 평탄화 하는 것을 일컬어 왔다. borophosphosilicate glass (BPSG)는  $\text{SiO}_2$ 에 boron과 phosphorus를 도핑하여 viscosity를 줄여서 평탄화가 잘 되도록 한 대표적인 물질이다. 한편, 금속 공정에서도 reflow란 용어를 사용하고 있는데 이것은 평탄화 측면보다는 패턴을 금속으로 매립하는 측면에 더 초점을 맞춘 경우로, aluminium으로 via 또는 contact hole을 매립하기 위하여 시행하는 후속 열처리 공정을 reflow 공정이라 불러 왔다. 그러나, 뒤에서도 언급하겠지만, 비정질 재료인 BPSG와 다결정 재료인 aluminium 또는 copper의 물질 이동 mechanism은 서로 다르기 때문에 동일하게 후속 열처리 공정을 reflow라 부르는 것은 비논리적이라고 생각되며, 다만 reflow란 용어를 현재 널리 쓰고 있으므로 여기에서도 reflow란 용어를 사용하기로 한다.

### 2. reflow 공정의 개요 및 필요성

금속 배선 공정에서의 reflow는 그림 1에서와 같이 hole 또는 trench 패턴 위에 sputtering으로 증착된 금속을 열

처리하여 패턴을 매립하는 것을 의미한다. 패턴 내의 한 지점에서 원자를 받아들일 수 있는 입사각은 패턴 밖의 평평한 지점에서 보다 작기 때문에 sputtering에 의해서는 그림 1(a)에서와 같이 100%의 step coverage를 얻을 수 없으며, 패턴의 크기가 작아지고 aspect ratio가 커질수록 step coverage는 불량하게 된다. 반도체 소자의 feature size가 sub-micron 이하가 됨에 따라 기존의 방법으로는 패턴 내부를 void 없이 완벽하게 매립하는 것이 어려워지게 되었으며 이에 따라 reflow, collimated sputtering,<sup>1)</sup> reflow sputtering (high temperature sputtering),<sup>2, 3)</sup> long throw low pressure sputtering<sup>4)</sup> 등의 방법이나 CVD가 가능한 tungsten을 사용하여 via나 contact hole을 채워 넣는 방법<sup>5)</sup>이 사용되기 시작하였다. 한편, 반도체 소자가 고집적화됨에 따라 aluminium을 배선재료로 사용하는 경

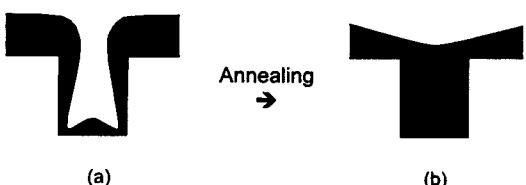


Fig. 1. Scheme of metal reflow. (a) before reflow (b) after reflow

우에 RC time delay,<sup>6)</sup> electromigration,<sup>7)</sup> stress migration<sup>8)</sup> 등의 문제들이 발생하게 되어 국내외에서 aluminium 대신에 우수한 특성을 가진 copper를 사용하려는 경향이 뚜렷해지고 있으며, 근래에 들어 copper 배선을 이용하여 소자를 제작한 사례들이 발표되고 있다. 초고집적 회로의 패턴을 완벽하게 매립하기 위해서는 copper를 사용하는 경우에도 CVD<sup>9)</sup> 내지는 electroplating<sup>10)</sup> 등과 같이 낮은 온도에서 우수한 step coverage를 얻을 수 있는 방법이 사용되어야 하리라 예상되고 있다. reflow 공정은 매우 simple한 방법으로 여타의 공정에 비해 이미 사용되어 온 장비를 이용하여 간단하게 할 수 있고 공정 후에 부산물이 거의 생기지 않는다는 장점이 있다. aluminium 배선의 경우에는 reflow 공정<sup>11)</sup>이 실제로 사용되어왔으며, copper 배선을 위한 reflow 공정에 대한 연구는 초보적인 단계로 전식 식각에 의한 금속 line 형성이 거의 불가능하다고 여겨지는 copper를 배선재료로 사용하기 위하여 trench 패턴을 낮은 온도에서 열처리하여 매립하고 후속 공정으로 chemical mechanical polishing<sup>12)</sup>을 하여 배선을 형성하려는 연구가 진행되고 있다.

### 3. reflow 이론

물질의 이동 mechanism은 viscous flow, evaporation-condensation, volume diffusion, surface diffusion으로 나뉘는데, 이 네 가지 mechanism 중 어느 것이 우세하게 작용하는가 하는 것은 여러 가지 인자에 의하여 결정된다. 비정질 재료의 경우 액체 상태와 마찬가지로 viscous flow에 의한 물질 이동이 가능하지만 결정구조를 갖는 polycrystalline 재료의 경우 녹는점 이상의 온도에서 액체 상태로 변하기 전에는 viscous flow에 의한 물질 이동은 불가능하다. BPSG reflow는 전자에 해당되고 aluminium, copper 등의 reflow는 후자에 해당되는 것으로 특히 후자의 경우에는 grain boundary가 원자 이동에 미치는 영향을 반드시 고려해야 한다.

박막이 그림 1(a)와 같이 증착된 경우 박막 표면의 curvature는 위치에 따라 다르며 curvature와 chemical potential은 식 (1)과 같은 관계를 갖는다.

$$\mu(K) = K\gamma\Omega \quad (1)$$

(K : curvature  $\gamma$  : surface free energy  $\Omega$  : molecular volume)

즉, 표면 위치에 따른 chemical potential의 차이가 원자 이동의 구동력이 되며, 열에너지가 가해지면 계의 free energy를 감소시키는 방향으로 원자가 이동하게 된다. Mullins<sup>13)</sup>에 의하면 그림 2와 같이 위치에 따른 물질의 높이,  $W(x)$ 가 sine 함수 형태를 가지고  $|dW/dx| \ll 1$ 인 경우에 각 물질 이동 mechanism에 의한 표면 profile의 변화는 다음과 같이 표시된다.

$$\text{viscous flow : } (\frac{\partial W}{\partial t})_{vis} = -F\omega W \quad (2)$$

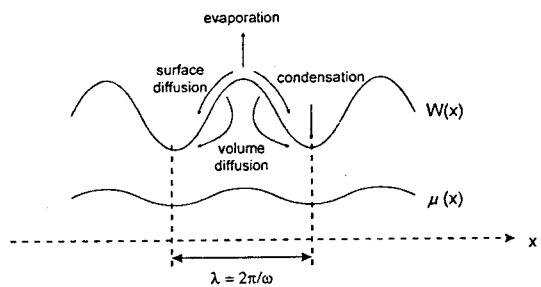


Fig. 2. Relation between surface profile and chemical potential.

evaporation-condensation :

$$(\frac{\partial W}{\partial t})_{E1} = -A\omega^2 W \quad (\text{mean free path} \gg \pi/\omega) \quad (3)$$

$$(\frac{\partial W}{\partial t})_{E2} = -A' \omega^3 W \quad (\text{mean free path} \ll \pi/\omega) \quad (4)$$

$$\text{volume diffusion : } (\frac{\partial W}{\partial t})_{vol} = -C\omega^3 W \quad (5)$$

$$\text{surface diffusion : } (\frac{\partial W}{\partial t})_{surf} = -B\omega^4 W \quad (6)$$

위의 evaporation-condensation에 의한 물질 이동 mechanism에서 표면 위의 압력이 낮은 경우에는 식 (3)을 따르고 압력이 높은 경우에는 식 (4)를 따른다. 실제 금속 박막의 reflow는 진공 중에서 실시되므로 evaporation-condensation에 의하여 물질 이동이 생긴다면 식 (3)이 적용되어야 한다. 이와 같이 reflow 속도는 금속 배선의 표면 굴곡 주기의 지수에 비례하는 형태를 가진다. 따라서 모든 기구가 작용하는 경우의 표면 굴곡 모양은 식 (2) - (6)을 조합하면 시간에 따른 함수 식 (7)로 표시된다.

$$W(x,t) = W(x,0) e^{-(F\omega + A\omega^2 + D\omega^3 + B\omega^4)t} \quad (7)$$

$$(\omega = 2\pi/\lambda, D = A' + C)$$

여기서  $F, A, D, B$ 는 상수이며  $\lambda$ 가 작을수록, 즉  $\omega$ 가 클수록 식 (7)의  $B\omega^4$ 항이 지배적임을 알 수 있다.  $B\omega^4$ 는 surface diffusion에 관계된 항으로  $\lambda$ 가 충분히 작은 경우에는 surface diffusion이 항상 우세한 물질 이동 mechanism이 된다. Brattain<sup>14)</sup>은 volume diffusion에 관계된 항인  $C\omega^3$ 과 surface diffusion에 관계된 항인  $B\omega^4$ 의 크기를 비교하여 solid copper의 경우  $\lambda \leq 10\mu\text{m}$ 일 때 전 온도 영역에서 surface diffusion이 우세함을 보였다. copper 박막을 reflow시키는 경우에 어떤 물질 이동 mechanism이 지배적인가 하는 것은  $A\omega^2, C\omega^3, B\omega^4$ (characteristic time scale, 단위는  $\text{sec}^{-1}$ )의 크기를 비교함으로써 알 수 있다. 식 (3), (5), (6)의 상수  $A, B, C$ 는 식 (8)과 같이 표시된다.<sup>13)</sup>

$$A = \frac{p_0\gamma\Omega^2}{(2\pi m)^{1/2}(kT)^{3/2}}, B = \frac{D_s\gamma\Omega^2\nu}{kT}, C = \frac{D_s\gamma\Omega}{kT} \quad (8)$$

( $p_0$  : copper의 증기압  $\gamma$  : surface free energy  $\Omega$  : atomic volume  $m$  : copper 원자의 질량  $D_s$  : surface diffusivity  $D$  : volume diffusivity  $\nu$  : 단위면적당 원자 개수)

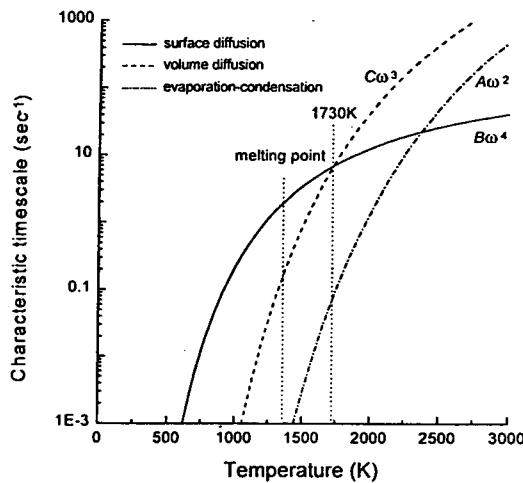


Fig. 3. Characteristic timescales for various transport mechanisms.

온도에 따른 copper 증기압의 변화는  $\ln P_0$  (atm) =  $-40930/T - 0.86 \ln T + 21.67^{15)}$ 의 관계식을 만족한다고 가정하고,  $D_s = 0.07 \exp(-0.82 \text{eV} / kT) \text{cm}^2/\text{sec}$ ,  $D_v = 0.69 \exp(-2.18 \text{eV} / kT) \text{cm}^2/\text{sec}$ ,  $\gamma = 1800 \text{ergs/cm}^2$ ,  $\Omega = 1.2 \times 10^{-23} \text{cm}^3$ ,  $\nu = 1.43 \times 10^{15} \text{cm}^{-2}$ 라 하면,<sup>14)</sup>  $\lambda (= 2\pi/\omega) = 10 \mu\text{m}$ 인 경우에 evaporation-condensation mechanism ( $A\omega^2$ ), volume diffusion mechanism ( $C\omega^3$ )과 surface diffusion mechanism ( $B\omega^4$ )의 각 항을 온도에 따라 표기하면 그림 3과 같은 그래프를 얻을 수 있다. 이 그래프로부터 1730K 이하의 온도에서는  $B\omega^4$ 항이  $A\omega^2$ ,  $C\omega^3$ 항에 비해서 우세한 값을 가지며  $\lambda$ 가 작아질수록 그 차이는 더욱 커진다는 사실을 알 수 있다. 결국 300~500°C 범위에서 sub-micron 이하의 패턴을 매립하는 metal reflow에서는 원자의 이동이 주로 surface diffusion에 의하여 이루어진다고 생각할 수 있다.

#### 4. reflow에 영향을 미치는 인자들

reflow에 영향을 미치는 인자로는 우선 열처리 온도와 시간을 들 수 있다. 온도가 높을수록 surface diffusion이 활발하게 일어나며, 시간이 길수록 이동되는 원자의 양이 많아지므로 패턴을 매립하는 것이 용이하다. 그러나 reflow 공정이 반도체 공정에 적합하기 위해서는 낮은 열처리 온도와 짧은 열처리 시간이 요구되므로 다른 인자들을 조절하여 충분한 reflow가 일어나도록 하여야 한다.

패턴이 금속으로 채워지려면 패턴 밖의 원자들이 패턴 내부로 surface diffusion에 의하여 이동하여야 하며, 이때 surface diffusion이 일어나기 위해서는 패턴 내부에 연속적인 금속 박막이 존재하여야 한다. 패턴 내부의 박막 두께가 얇은 경우에는 그림 4와 같이 thermal grooving<sup>16)</sup>에 의한 agglomeration이 발생하여 박막이 불연속적으로 되므로 reflow가 일어날 수 없게 된다. 이 경우에는 금속의 wetting 특성이 좋은 underlayer를 사용하면 agglomeration을 줄일 수 있으므로 reflow에 유리하다. 한편, 패턴 내부의 박막 두께가 어느 정도 두꺼운 경우에 agglomera-

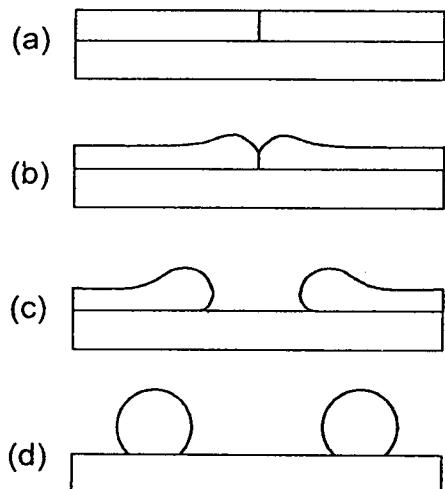


Fig. 4. Breakup and agglomeration of thin film. (a) As-deposited state (b) Thermal grooving (c) Initiation of a hole (d) Agglomeration

Table 1. Filling characteristics with various underlayers

|           | underlayer<br>(filling characteristic : good > fair)          | ref. |
|-----------|---|------|
| Al reflow | TiN > Si  | 20   |
|           | TaSi <sub>2</sub> , MoSi <sub>2</sub> , WSi <sub>2</sub> > Si | 25   |
|           | Si, MoSi <sub>2</sub> > TiW                                   | 18   |
|           | Ti, TiN > TiON, PSG   | 3    |
|           | Ti, ECRTR-TiN > TiN   | 26   |
|           | Ti, TiSi <sub>2</sub> > TiN                                   | 27   |
| Cu reflow | Ta > W  | 28   |
|           | Mo, TiN, W > TiW, Ta  | 17   |

tion이 발생하면 reflow가 촉진된다는 보고도 있다.<sup>17)</sup> 이 때에는 금속의 wetting 특성이 나쁜 underlayer를 사용하는 것이 reflow에 유리하다. 표 1에 underlayer를 제외한 나머지 조건이 동일한 경우 열처리시 보고된 filling 특성을 정리하였다. 패턴 내부의 박막 두께가 충분하려면 박막의 중첩은 어느 정도의 step coverage를 확보할 수 있는 방법으로 이루어져야 한다. 기존의 sputtering에 비해서 우수한 step coverage를 얻을 수 있는 방법으로는 collimated sputtering, reflow sputtering (high temperature sputtering), long throw low pressure sputtering 등이 있으며, 특히 substrate의 온도를 올린 상태에서 sputtering을 하는 reflow sputtering은 reflow 공정과 유사한 방법으로 aluminium metallization에서 실제로 사용되고 있다.

박막 재료 자체에 따라서도 reflow 특성은 영향을 받는다. aluminium의 경우 순수한 상태에 비해서 silicon이나 germanium이 첨가된 경우에 reflow가 촉진된다고 보고되었다.<sup>18, 19)</sup> 이러한 현상은 첨가된 원소에 의하여 aluminium

Table 2. Complete filling conditions

| thin film          | underlayer                            | method | aspect ratio | diameter or width(μm) | temperature (°C) & time(min) | film thickness (μm) | ref. |
|--------------------|---------------------------------------|--------|--------------|-----------------------|------------------------------|---------------------|------|
| Al-1%Si            | Si-SiO <sub>2</sub>                   | RS     | 0.7          | 1.2 (Hole)            | 530                          | 1                   | 20   |
| Al-1%Si<br>Al-4%Cu | TaSi <sub>2.5</sub> -SiO <sub>2</sub> | RS     | 0.5          | 2 (Hole)              | 480                          | 1.2                 | 25   |
| Al-1%Si            | TiN/Ti                                | RS     | 0.9          | 1.2 (Hole)            | 500                          |                     | 29   |
| Al-5%Ge            | Si-SiO <sub>2</sub>                   | RS     | 4            | 0.25 (Hole)           | 300                          | 1                   | 18   |
| Al-1%Si-0.5%Cu     | Ti                                    | RS     | 1.6          | 0.5 (Hole)            | 500                          | 1                   | 2    |
| Al-1%Si-0.5%Cu     | Si-SiO <sub>2</sub>                   | R      | 2            | 0.45 (Hole)           | 550, 3                       | 0.1                 | 11   |
| Al-1%Si            | Ti, TiN                               | RS     | 1            | 0.5 (Hole)            | 500                          | 0.5                 | 3    |
| Al-1%Si-0.5%Cu     | Ti, TiSi <sub>2.4</sub>               | R      | 1            | 1 (Hole)              | 430, 2                       | 0.4                 | 27   |
| Al-1%Ge-0.5%Cu     | Ti                                    | R      |              |                       | 420, 3                       | 0.5                 | 19   |
| Al-Si-Cu           | ECRTR-TiN                             | R      | 4            | 0.25 (Hole)           | 480, 1.5                     | 0.5                 | 26   |
| Al-0.5%Cu          | Ti                                    | RS     | 4            | 0.35 (Hole)           | 400                          | 0.6                 | 30   |
| Cu                 | Ta                                    | R      | 2.5          | 0.2 (Trench)          | 450                          | 0.7                 | 28   |
| Cu                 | Mo, TiN, W                            | R      | 0.83         | 0.6 (Trench)          | 450, 30                      | 0.7                 | 17   |
| Cu                 | TiN                                   | R      | 1.2          | 0.5 (Trench)          | 400, 30                      | 0.7                 | 31   |
| Cu                 | Nb, Ta                                | R      |              | 0.4 (Trench)          | 400, 30                      |                     | 22   |
| Cu                 | TiN                                   | R      | 3.3          | 0.15(Trench)          | 320, 30                      | 0.6                 | 21   |

R : Reflow RS : Reflow sputtering

의 결합력이 감소하여 D<sub>s</sub>를 증가시킴으로써 surface diffusion이 활발해지고, underlayer와의 화학 반응에 의하여 agglomeration이 억제되기 때문에 발생하는 것으로 알려져 있다. 한편, 금속과 underlayer와의 반응이 금속 원자의 이동을 억제하여 reflow가 잘 일어나지 않게 된다는 보고도 있다.<sup>20)</sup>

reflow 분위기도 reflow에 직접적인 영향을 미친다. reflow가 원자의 surface diffusion에 의하여 발생한다는 사실을 감안하면 reflow 분위기에 따라 surface diffusion 양상이 크게 바뀌어 reflow 특성도 변하게 된다고 생각할 수 있다. copper 박막을 열처리할 때 atomic hydrogen을 첨가하면 Cu-H interaction에 의하여 Cu-Cu 결합이 약해져서 copper의 surface diffusion이 촉진된다는 보고가 있으며<sup>21)</sup> 수소 또는 산소를 첨가하여 열처리하면 reflow가 잘 일어난다는 사실도 알려져 있다.<sup>22)</sup>

그밖에 고려되어야 할 인자로는 박막 두께, 패턴의 size 및 aspect ratio 등을 들 수 있다. 금속의 절대량이 패턴을 채울 수 있을 정도는 되어야 하므로 박막의 두께는 충분해야 한다. 패턴 size는 확산거리에 관계되는 것으로 패턴 size가 작을수록 확산거리가 짧아져서 reflow가 잘되는 경향을 나타내고 있다. 그러나 패턴 size가 작고 aspect ratio 가 클수록 패턴 내부에 충분한 두께의 박막을 중착하기 어려우므로 reflow 공정에 앞서 충분한 step coverage가 확보되어야 한다. 표 2에 문현에 보고된 complete filling 조

건을 정리하였다.

#### 5. grain growth와 reflow의 관계

재료에 열이 가해지면 grain boundary energy를 감소시키기 위하여 grain growth가 일어난다. 일반적으로 bulk metal의 경우 0.5T<sub>m</sub>(T<sub>m</sub> : 녹는점) 부근의 온도에서 grain growth가 시작되므로 박막을 300~500°C 범위에서 열처리하는 reflow 공정에서도 grain growth가 일어난다고 보아야 한다. 박막에서의 grain growth는 두 가지 양상으로 나타난다. grain size가 박막의 두께와 비슷해질 때까지 normal grain growth가 일어나며 그 이후에는 대부분의 grain들은 성장을 멈춘 채 특정한 grain만이 성장하는 abnormal grain growth가 일어나게 된다. 박막에서의 abnormal grain growth의 구동력은 surface energy 및 interface energy가 낮은 grain의 성장에 의한 free energy 감소로 알려져 있다. Thompson<sup>23)</sup>에 의하면 abnormal grain의 성장속도는 다음과 같은 식 (9)로 표시된다.

$$\frac{dr_s}{dt} = M \left[ \frac{(\gamma_s^* - \gamma_s)}{h} + \frac{(\gamma_i^* - \gamma_i)}{h} + \gamma_{ab} \left( \frac{1}{\gamma_n} - \frac{1}{\gamma_s} \right) \right] \quad (9)$$

(r<sub>s</sub> : abnormal grain radius γ<sub>s</sub><sup>\*</sup>, γ<sub>i</sub><sup>\*</sup> : 박막 표면 및 계면의 free energy 평균 γ<sub>s</sub>, γ<sub>i</sub> : abnormal grain의 표면 및 계면의 free energy h : 박막의 두께 γ<sub>ab</sub> : grain boundary energy r<sub>n</sub> : normal grain radius 평균)

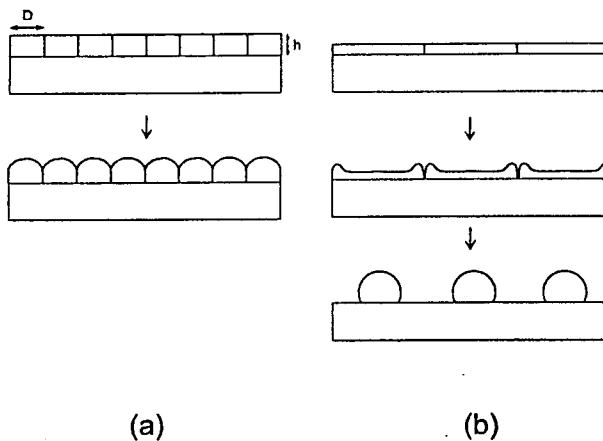


Fig. 5. Relation between thin film stability and h/D ratio. (a) When h/D ratio is large, the thermal groove cannot reach the underlayer. Thermal grooving stops when surface curvature becomes constant. (b) When h/D ratio is small, the thermal groove can reach the underlayer. It results in the breakup and the agglomeration of the film.

여기서  $\frac{(\gamma_s^* - \gamma_s)}{h}$  및  $\frac{(\gamma_t^* - \gamma_t)}{h}$  항은 abnormal grain growth의 구동력을 나타내는 항으로, 식 (9)로부터 abnormal grain의 surface 및 interface energy가 평균값에 비해서 작을수록, 또한 박막의 두께가 얕아서 grain boundary 면적에 대한 surface 및 interface 면적의 비가 클수록 abnormal grain의 성장속도가 빨라진다는 사실을 알 수 있다. 한편,  $\gamma_{ab} \left( \frac{1}{\gamma_n} - \frac{1}{\gamma_s} \right)$  항은 일반적인 grain growth에 관계되는 식으로 평균 grain size 보다 큰 grain은 성장하고 평균 grain size 보다 작은 grain은 수축하여 소멸한다는 것을 의미한다. 박막의 두께  $h$ 와 grain size  $D$ 의 비인  $h/D$ 값이 클수록 그림 5(a)와 같이 박막 표면이 spherical cap 형태를 갖게 되는 반면,  $h/D$ 값이 작을수록 그림 5(b)와 같이 thermal grooving에 의한 agglomeration이 발생하게 되므로<sup>24)</sup> 열처리시 grain growth가 발생하게 되면 agglomeration이 발생할 확률이 커지게 된다. 이제까지 grain growth가 reflow에 미치는 영향에 관한 보고는 없다. 그러나, 앞에서 언급한 바와 같이 agglomeration과 reflow는 밀접한 관계를 가지고 있고, grain size에 따라 agglomeration 양상이 바뀌게 되므로 금속 박막을 열처리 할 때 열처리 온도, 압력, 분위기 등에 따라 grain growth가 어떻게 일어나는지를 고려하여야 한다.

### 참 고 문 헌

- J.J. Hsieh and R.V. Joshi, *Advanced Metallization for ULSI Applications in 1993 MRS*, p. 207.
- H. Nishimura, T. Yamada and S. Ogawa, *International VLSI Multilevel Interconnection Conference Proceedings 1991*, p. 170.
- M. Taguchi, K. Koyama and Y. Sugano, *International VLSI Multilevel Interconnection Conference Proceedings 1992*, p. 219.

- N. Motegi, Y. Kashimoto, K. Nagatani, S. Takahashi, T. Kondo, Y. Mizusawa, and I. Nakayama, *J. Vac. Sci. Technol.*, **B13**(4), 1906 (1995).
- A.J. Learn and D.W. Foster, *J. Appl. Phys.*, **58**, 2001 (1985).
- H.B. Bakoglu, *IEEE Trans. Electron Devices*, **ED-32**, 903 (1985).
- S.P. Murarka, *Metallization : Theory and Practice for VLSI and ULSI*, p. 96, Butterworth-Heinemann (1993).
- H. Okabayashi, *Mater. Sci. Eng.*, **R11**, 191 (1993).
- W.-J. Lee, J.-S. Min, S.-K. Rha, S.-S. Chun, C.-O. Park, and D.-W. Kim, *J. Mater. Sci. - Mater. El.*, **7**, 111 (1996).
- I. Ohno, *Mat. Sci. Eng.*, **A146**, 33 (1991).
- C.S. Park, S.I. Lee, J.H. Park, J.H. Sohn, D. Chin, and J.G. Lee, *International VLSI Multilevel Interconnection Conference Proceedings 1991*, p. 326.
- L.M. Cook, *J. Non-crystalline Solids*, **120**, 152 (1990).
- W.W. Mullins, *J. Appl. Phys.*, **30**, 77 (1959).
- R.A. Brain, Ph. D. Thesis, p. 64, California Institute of Technology (1996).
- D.R. Gaskell, *Introduction to Metallurgical Thermodynamics*, p. 589, Hemisphere Publishing Corporation (1981).
- W.W. Mullins, *J. Appl. Phys.*, **28**, 333 (1957).
- K. Abe, Y. Harada, and H. Onoda, *International VLSI Multilevel Interconnection Conference Proceedings 1995*, p. 308.
- K. Kikuta, T. Kikkawa, and M. Aoki, *International VLSI Multilevel Interconnection Conference Proceedings 1991*, p. 163.
- K. Kikuta, Y. Hayashi, T. Nakajima, K. Harashima, and T. Kikkawa, *International Electron Devices Meeting Technical Digest 1994*, p. 101.
- M. Inoue, K. Hashizume, and H. Tsuchikawa, *J. Vac. Sci. Technol.*, **A6**(3), 1636 (1988).
- T. Miyake, H. Petek, K. Takeda, and K. Hinode, *Appl. Phys. Lett.*, **70**(10), 1239 (1997).
- M. Hasunuma, S. Ito, and H. Kaneko, 1995年春季第42回應用物理學關係連合講演會, 講演番號 30a-K-6, p. 810.
- C.V. Thompson, *Annu. Rev. Mater. Sci.*, **20**, 245 (1990).
- K.T. Miller, F.F. Lange, and D.B. Marshall, *J. Mater. Res.*, **5**(1), 151 (1990).
- V. Hoffman, J. Griswold, D. Mintz, and D. Harra,

- Thin Solid Films, 153, 369 (1987).
26. I.S. Park, S.I. Lee, Y.J. Wee, W.S. Jung, G.H. Choi, C.S. Park, S.H. Park, S.T. Ahn, M.Y. Lee, Y.K. Kim, and R. Reynolds, *International Electron Devices Meeting Technical Digest 1994*, p. 109.
27. N. Ito, Y. Yamada, Y. Murao, and D.T.C. Huo, *International VLSI Multilevel Interconnection Conference Proceedings 1994*, p. 336.
28. D.S. Gardner and D.B. Fraser, *International VLSI Multilevel Interconnection Conference Proceedings 1995*, p. 287.
29. H. Ono, Y. Ushiku, and T. Yoda, *International VLSI Multilevel Interconnection Conference Proceedings 1990*, p. 76.
30. B. Zhao, M.A. Biberger, V. Hoffman, S.-Q. Wang, P.K. Vasudev, and T.E. Seidel, *International Electron Devices Meeting Technical Digest 1996*, p. 353.
31. K. Mikagi, H. Ishikawa, T. Usami, M. Suzuki, K. Inoue, N. Oda, S. Chikaki, I. Sakai, and T. Kikkawa, *International Electron Devices Meeting Technical Digest 1996*, p. 365.