

Si(100) 표면에 대한 plasma 처리 효과

조재원 · 이재열*

광운대학교 이과대학 전자물리학과
*동아대학교 자연과학대학 물리학과
(1998년 11월 10일 접수)

Effects of plasma processes on the surface of Si(100)

Jaewon Cho, Jae-Yel Yi*

Department of Physics, Kwangwoon University, Seoul 139-701, Korea

*Department of Physics, Dong A University, Pusan 604-714, Korea

(Received November 10, 1998)

요약 – 여러 가지 방법의 plasma 표면 처리와 산화 공정이 SiO₂-Si(100) 계면에 미치는 물리적 영향을 angle resolved uv-photoelectron spectroscopy(ARUPS)를 이용하여 연구하였다. 표면은 ex situ 방법과 함께 in situ 수소 플라즈마를 이용하여 처리되어 졌으며, 이것은 고진공 고온 열 처리 방법과 비교되어졌다. ARUPS 빛띠 상에 나타난 산화물 가전자 띠에 대한 특징적인 peak 위치는 표면 처리 및 산화 공정 방법에 따라 이동하였다. 이러한 peak의 이동은 Si에서의 띠됨에 의한 것으로 분석되어졌다. 또한 peak 이동의 원인으로 Si-SiO₂ 계면에 형성된 결합과 표면 처리 공정에 따라 달라지는 표면 거칠기 등을 고려할 수 있었다. 여러 공정에 대한 ARUPS 결과를 비교함으로써 Si-SiO₂ 계면 결합이 표면 처리 및 산화 방법에 깊이 관련되어 있음을 결론지을 수 있었다. 산소 plasma 공정은 가장 작은 band bending을 보여주었다.

Abstract – The effect of different plasma surface preparation and oxidation processes for the formation of SiO₂-Si(100) interfaces was studied using angle resolved uv-photoelectron spectroscopy. The surface preparation processes included ex situ preclean as well as in situ hydrogen plasma, which were compared to the processes of UHV annealing at high temperature. The spectral position of the oxide valence band features, with respect to the Fermi level, were found to shift according to the different processes of surface preparation and oxidation. The shifts were analyzed in terms of band bending in the Si. Origins of the spectral shifts were considered to include defects at the SiO₂-Si interfaces and surface morphology(roughness) dependent on the surface preparation processes. From comparison of the ARUPS results of the various processes, it was concluded that the interface bonding of the silicon oxide-Si(100) was dependent on the oxidation process and the surface preparation. The O-plasma process showed the lowest band bending.

1. 서 론

보다 높은 집적도를 가진 metal oxide semiconductor (MOS) 소자에 대한 수요와 마이크론 크기 이하의 소자에 대한 최상의 작동 능력을 달성하기 위해 gate oxide 박막의 두께는 10 nm 이하로 감소되어가고 있다. 그러나 gate oxide 두께의 감소는 보다 높은 유전체 봉괴 전압을 요구할 뿐만 아니라 계면의 원자와 전자 구조를 어떻게 조절할 수 있느냐 하는 새로운 문제를 야기하고 있

다. 이러한 문제를 해결하기 위한 하나의 방편으로 저온에서 gate oxide를 성장시키는 방법이 이용되어지고 있다. 저온 공정은 소자 내부의 섬세한 첨가물 구조를 유지시킬 수 있을 뿐만 아니라 열처리에 의해 야기되어질 수 있는 다양한 형태의 결함을 저지할 수 있다.

플라즈마에 의한 공정이나 순간적인 열처리 공정과 같은 기술은 산화물을 성장하는 동안 고온에의 노출을 감소하기 위해 개발되어져왔다[1-3]. 반대로 고온에서의 열 산화 방식(>900°C)은 일반적으로 MOS 트랜지스터

를 위한 전통적인 gate oxide 성장 방법으로 이용되어져 왔다. 최근의 연구는 플라즈마 산화 공정이 열 산화 방식에 비견할 만큼 좋은 특성을 지닌 산화물을 성장시킬 수 있음을 보여주고 있다[1, 4]. 산화 공정 직전에 이루어지는 실리콘 표면처리는 그 처리 방법에 따라 산화막과 실리콘 표면 사이 즉 계면의 물리적 성질에 지대한 영향을 미치는 것으로 알려지고 있다[5, 6].

이 논문에서는 Si(100)와 실리콘 산화막 사이의 계면에 대한 물리적 성질을 ARUPS 방법을 이용해 연구하고자 한다. 특히 수소와 산소 플라즈마 처리 공정이 $\text{SiO}_2\text{-Si}$ 계면에 미치는 영향에 주목하고자 한다.

2. 실험

이 연구에서는 p-type과 n-type Si(100) 기판을 사용하였는데, 기판의 크기는 지름이 25 mm이었다. n-type은 인(phosphor)이 첨가되어진 것으로 저항도는 0.8~1.2 Ωcm 이었다. 그리고 p-type 기판은 boron이 첨가되어진 것으로 전기 저항도는 0.08~0.12 Ωcm 이었다. 전체 실험 공정은 순차적인 세 과정으로 나눌 수 있다; (1) ex situ preclean, (2) in situ clean, (3) 산화. Ex situ preclean과 in situ clean은 표면 처리 과정으로 산화 공정 이전에 이루어지게 된다. Ex situ preclean은 UV/O₃ 처리[7]와 이어지는 HF spin etch 과정[8]을 포함하며, in situ clean은 수소 플라즈마 처리 또는 고진공 고온 열처리를 의미한다. 열처리 방법은 기판을 ARUPS 방에서 약 860°C로 15~20분간 가열하는 것이다. 그리고 산화 공정으로 세 가지 방법이 이용되어졌는데, 그 하나는 표면 처리된 실리콘 표면을 산소 플라즈마에 노출시키는 방법이며 두 번째는 대기 중의 공기에 노출시키는 것이고 세 번째는 고진공 속에서 O₂에 노출시키는 방법을 말한다. 산소 플라즈마 처리와 수소 플라즈마 처리는 같은 플라즈마 반응로에서 이루어졌다. 플라즈마 반응로의 기본 진공도는 2.0×10^{-9} torr 이하였다. In situ 플라즈마 처리 과정은 수소 기체나 산소/헬륨 기체(헬륨으로 희석된 산소)를 수정관(quartz tube) 속으로 흐르게 하고 수정관 주위로 rf 고주파를 가함으로써 이루어졌다. 실리콘 기판은 플라즈마관(수정관)의 중심으로부터 약 40 cm 가량 아래로 떨어져 있었다. 열처리는 텅스텐 코일을 이용하여 이루어졌으며 기판의 바로 밑에 위치한 열전쌍을 통하여 조절되어졌다. 플라즈마 처리 공정은 아래의 표준 처리 조건 속에서 이루어졌다: [rf power : 20 W, 처리 압

력 : 15 mT, 기체 흐름 : 10 sccm, 기판 온도 : 300°C].

플라즈마 처리 공정실과 ARUPS system은 진공을 통해 연결되어져 있고 ARUPS 실은 2.0×10^{-10} torr 이하의 기본 압력을 유지하였다. ARUPS 실험은 He 방전등으로부터 나오는 HeI(21.2 eV) resonance line을 사용하여 이루어졌으며 기판의 표면으로부터 나오는 전자는 50mm 반경의 반구 전자 에너지 분석기에 의해 조사되어졌다.

3. 결과

Fig. 1은 여러 방법에 의해 성장된 실리콘 산화막에 대한 ARUPS 빛띠(spectra)를 보여주고 있다. 빛띠 (a)는 ex situ 환경 하에서 표면 처리 후 산소 플라즈마에 의해 표준 조건 속에서 30초 동안 처리한 시료에 대해서이다. 실리콘 산화물의 특징적인 두 개의 피크를 확인할 수 있었는데 큰 피크는 Fermi level(E_F) 밑 ~8.0 eV에 위치하고 상대적으로 작은 피크는 E_F 아래 12.2 eV에 위치하고 있다. 빛띠 (b)는 수소 플라즈마 표면 처리 후 산소 플라즈마에 의해 성장된 산화막에 해당하는 것인데, 수소 플라즈마 처리는 300°C에서 행하여 졌으며 수소

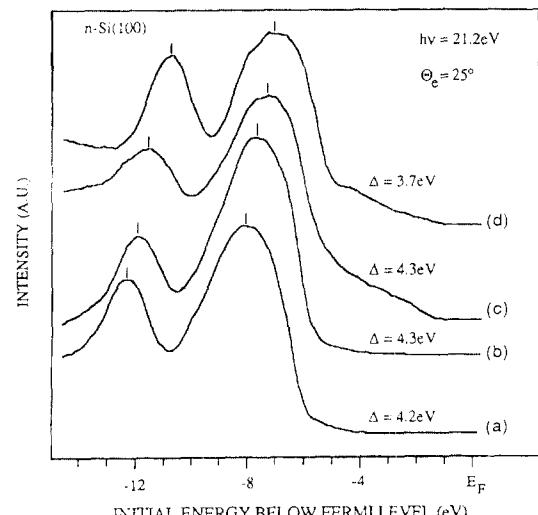


Fig. 1. n-Si(100) 표면 위에 형성된 산화물에 대한 ARUPS 빛띠. 표면 산화 방법: (a) HF spin etch 후 산소 플라즈마, (b) 300°C에서 2분간 수소 플라즈마 처리 후 산소 플라즈마, (c) 고온 열처리 후 공기 노출, (d) 고온 열처리 후 산소 (O_2) 노출. 산소 및 수소 플라즈마 처리는 표준 조건 하에서 이루어졌으며 고온 열처리는 시료를 고진공 속에 넣은 채 약 860°C에서 15~20분 동안 열을 가하였다. 그림 속의 “ Δ ”는 두 피크 사이의 간격을 의미한다.

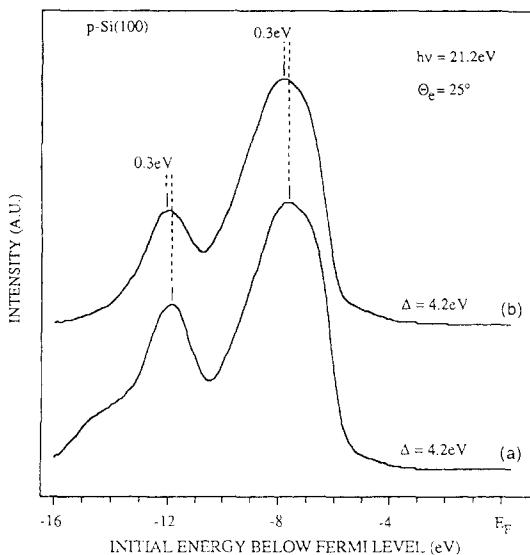


Fig. 2. p-Si(100) 표면 위에 형성된 산화물에 대한 ARUPS 빛띠. 표면 산화 방법 : (a) HF spin etch 후 산소 플라즈마, (b) 약 860°C에서 15~20분 동안 고온 열처리 후 약 10분간 공기 노출. 산소 플라즈마 처리는 표준 조건 하에서 30초 동안 이루어졌다.

플라즈마 처리 후 표면은 2×1 LEED 형태를 보였다[9]. 산소 플라즈마 처리는 10초 동안 표준 조건 하에서 실시되어졌다. 빛띠 (c)는 진공 속에서 고온으로 처리된 표면을 공기 중에 노출시킴으로써 형성된 자연 산화막에 대한 것이다. 두 개의 특징적인 피크 사이의 간격은 (a), (b), (c) 모두 4.2 eV이었으나 빛띠 (b)와 (c)는 (a)와 비교해볼 때 EF 쪽으로의 평행 이동을 보여주고 있는데 그 크기는 (b)의 경우 ~ 0.5 eV이고 (c)의 경우 ~ 0.8 eV이었다. 빛띠 (d)는 진공 속에서 고온으로 처리된 표면에 다시 고진공 속에서 O_2 를 노출시킴으로써 형성된 산화막에 대한 것이다. 산소 노출 과정은 이온 게이지를 틀어 놓은 체 이루어졌으며 그 양은 $15,000\text{ L}$ ($1\text{ L} = 1\text{ langmuir} = 10^{-6}\text{ torr}\cdot\text{sec}$) 정도 이었다. 빛띠의 평행 이동 현상은 다시 관측되어졌으며, 두 피크 사이의 간격은 이 경우 (a), (b), (c)와 달리 3.7 eV이었다.

Fig. 2는 p-type Si(100) 표면 위에 형성된 산화막에 대한 ARUPS 빛띠를 보여주고 있다. 빛띠 (a)는 ex situ 환경 하에서 처리된 표면 위에 표준 조건 속에서 산소 플라즈마로 30초 동안 성장된 산화막에 대한 것이며 (b)는 고온의 열에 의해 처리된 표면을 공기기에 노출시킴으로써 형성된 자연 산화막에 대한 것이다. 두 빛띠는 그 모

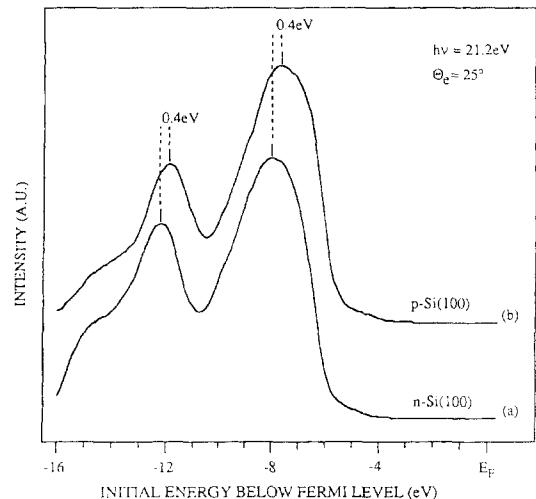


Fig. 3. 표준 조건 하에서 30초 동안 산소 플라즈마 처리 후 ARUPS 빛띠. 표면은 UV/O₃과 HF spin etch 방법으로 먼저 처리되어졌다. (a)는 n-Si(100) 기판에 대한 것이고 (b)는 p-Si(100) 기판에 대한 것이다.

양에 있어서 구별이 되어지지 않으나 약 0.3 eV 정도의 평행 이동이 관측되어졌다.

Fig. 3에서는 n-type Si(100) 표면과 p-type Si(100) 표면에서 성장되어진 산화막을 비교하고 있다. 두 시료 모두 ex situ 방법으로 먼저 처리되어졌으며 300°C의 표준 조건 속에서 산소 플라즈마로 30초 동안 처리되어졌다. 그림에서 보듯이 약 0.4 eV 정도의 상대적인 평행 이동 또한 관측되어졌다.

4. 분석 및 토론

Fig. 1~3에서 보여진 모든 ARUPS 빛띠들은 두 개의 특징적인 피크로 이루어진 전형적인 SiO₂ 원자가 띠의 전자적 구조를 보여주고 있다[10]. 전자 에너지 준위는 화학적 결합 구조와 밀접한 관련을 가지고 있는데 작은 구속 에너지를 가진 큰 피크는 산소의 2p 궤도에 있는 비결합 전자와 관련된 것이며 큰 구속에너지를 가진 작은 피크는 Si-O 결합 궤도에 의한 것이다[10]. 비결합 전자는 실리콘과의 화학적 결합에 참여하지 않으며 “lone pair”로 불리어진다. Fig. 1의 빛띠 (a), (b), (c)의 경우 결합 띠는 비결합 띠로부터 4.2~4.3 eV 정도 아래에 있다. 그러나 빛띠 (d)의 상대적인 에너지 차이는 약 3.7 eV 정도로 측정되어졌다. 결합 띠와 비결합 띠 사이의 이러

한 위치 차이는 산화막 형성 과정이 산화물의 화학적 결합 형태에 깊은 영향을 미치고 있음을 의미한다. Fig. 1의 (a), (b)의 경우 산화 과정이 있기 전 표면은 수소에 의해 종결되어져 있을 것이며, (c)의 경우 표면은 고온 열처리되었지만 산화 과정이 물(H_2O)을 포함하고 있다. 그러나 (d)의 경우 고온 열처리 후 바로 진공 속에서의 산소 노출로 이어졌으므로 수소가 산화물 형성에 개입할 기회가 없었을 것이다. 따라서 실리콘 표면과 수소와의 결합이나 또는 실리콘 표면과 O-H 결합은 $SiO_2/Si(100)$ 계면의 초기 결합에 영향을 미치는 것으로 생각되어진다.

산화막 빛띠에서 볼 수 있는 이동 현상과 관련된 효과에 대해 생각해보자. Si(100) 표면 위에 실리콘 산화막이 형성되어지면 Si과 SiO_2 의 띠간격이 다음으로 인해 접합 부근에서 에너지 불연속성 즉 band offset이 펼연적으로 나타나게 된다. Si에서의 띠갭을 무시하고 band offset이 기판의 도핑 형태에 무관하다고 가정하면 $SiO_2/Si(100)$ 계면에 대한 띠 그림은 Fig. 4(a)와 같이 된다. Fig. 4(a)에서 알 수 있듯이 실리콘 기판의 도핑 형태(n-Si(100) 혹은 p-Si(100))에 따른 Fermi 준위의 차이가 곧 실리콘 산화막의 원자가 띠 에너지 준위의 상대적인 위치의 차이가 될 것이며, 이것은 결과적으로 실리콘 산화막에 대한 ARUPS 빛띠의 편이 현상으로 나타날 것이다. 시료에 대한 도핑 농도와 그에 따른 Fermi 준위는 웨이퍼의 저항도를 통해 결정할 수 있다: n-Si(100) 기판의 경우, $N_d \approx 5.0 \times 10^{15}/cm^3$, $E_F - E_i \approx 0.33 \pm 0.01$ eV 그리고 p-Si(100) 기판의 경우, $N_a \approx 5.3 \times 10^{17}/cm^3$, $E_i - E_F \approx 0.45 \pm 0.01$ eV. 그러므로 Fermi 준위를 기준으로 볼 때 n-type 기판 위의 실리콘 산화막과 p-type 기판 위의 실리콘 산화막에 대한 빛띠의 위치 차이는 0.78 eV 정도일 것으로 기대할 수 있다. 그러나 Fig. 3에서 보듯이 0.4 eV 정도의 빛띠 편이만이 관측되어졌다. 이러한 불일치는 Si 기판의 띠갭 효과를 고려함으로써 이해되어질 수 있다. Band offset이 항상 접합에서 일정하게 유지되어져야하기 때문에 Fermi 준위를 기준으로 볼 때 SiO_2 원자가 띠끌머리의 위치는 띠갭 정도만큼 움직이게 될 것이다. 이것은 다시 실리콘 산화막 에너지 준위에 대한 변화를 야기하는데 그 결과 Fermi 준위를 기준으로 볼 때 ARUPS 빛띠의 편이를 가져오게 된다. Fig. 4(b)는 띠갭을 고려한 결과 예상되는 띠 그림을 보여주고 있다. n-type Si(100) 기판 위에 형성된 산화막과 p-type 기판 위에 형성된 산화막에 대한 원자가 띠끌머리의 위치 차

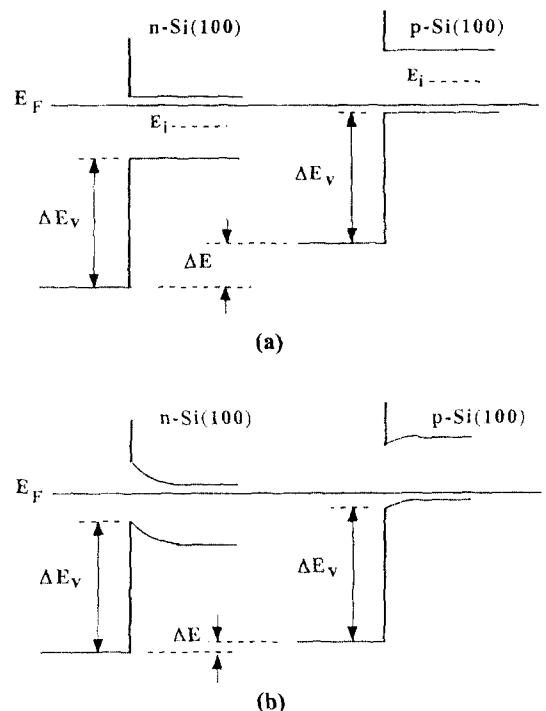


Fig. 4. $SiO_2/Si(100)$ 계면에 대한 띠 그림. (a) 띠갭이 없을 때, (b) 띠갭을 고정할 때.

이, 즉 ΔE 는 두 기판의 띠갭의 합만큼 감소되어졌다.

이 연구와 관련하여 띠갭에 대한 원인으로 계면 부근에서의 결합을 생각할 수 있다. 계면 결점과 그로 인한 계면 trap은 계면 부근에 여분의 전하를 불잡을 수 있고 이것은 실리콘 비움켜(depletion layer)에서 반대 전하를 야기한다. 이로 인해 계면과 비움켜 사이에 형성된 전기장은 Si에서의 띠갭을 초래하게 되는데 계면 결점에 의한 띠갭의 방향은 n-type과 p-type Si 기판에서 반대 방향으로 나타날 것이다.

수소 플라즈마에 의해 수소로 종결된 Si(100) 표면(H-terminated Si(100) surface)은 띠갭이 없는 평탄한 띠 모습을 보여주고 있다[11]. 그리고 HF 처리 후의 표면 또한 평탄한 띠 조건을 나타내고 있음이 L.J. Huang과 W.M. Lau 등에 의해 확인되어졌다[12]. 그러므로 수소로 종결된 표면은 그것이 수소 플라즈마로 처리되었진 아니면 HF spin etch 방법으로 처리되었진 표면에서 평탄한 띠 구조를 가질 것으로 기대되어진다.

Fig. 1에서 알 수 있듯이 여러 다른 공정들을 서로 비교해보면 진공 중에서 고온 열처리 후 공기나 산소에 의해 산화된 시료가 가장 큰 빛띠 편이 현상을 보였다. 이

것은 n-type[Fig. 1]과 p-type[Fig. 3]에서 각기 확인되어 졌는데 n-type 기판의 경우 ~0.8 eV의 편이 현상을 보이는 반면 p-type의 경우는 ~0.3 eV의 편이를 보이고 있다. 그리고 빛띠 편이 방향은 n-type과 p-type의 경우 서로 반대 방향으로 나타났는데, 이것은 반대 형태의 도핑 결과로 이해되어질 수 있다. n-type 웨이퍼의 경우 보다 큰 편이 정도를 보였는데 이것은 n-type 웨이퍼가 p-type에 비해 상대적으로 적게 도핑 되어졌다는 사실로 이해할 수 있다.

실리콘 원자가 띠끌머리에 대한 Fermi 준위의 이동은 F.J. Himsel 등의 연구에서도 확인되어졌다[13]. 그들은 x-ray photoelectron spectroscopy(XPS)를 이용한 연구를 하였는데 핵심 준위(core level)의 전반적인 편이를 관찰하였다. 그들은 이 연구에서 사용한 것과 비슷한 정도의 도핑 수준을 가진 n-type 재료를 사용하였으며 ~0.3 eV의 편이를 관찰하였다. 또한 그들은 Pb center와 같은 계면에서의 결점이 띠휩을 야기하고 그 결과로 Fermi 준위 이동이 나타난다고 결론짓고 있다.

전술한바와 같이 수소에 의해 종결된 표면은 그것이 HF spin etch로 처리되었건 혹은 수소 플라즈마로 처리되었건 평탄한 띠구조를 가질 것으로 기대되어진다. 평탄한 띠 구조는 표면 Fermi 준위를 고정(pin)시키거나 혹은 띠휩을 야기할 충분한 결점이 표면에 없음을 의미한다. 그러나 Fig. 1의 (a)와 (b) 빛띠 사이에 있는 편이는 두 경우의 표면이 초기에는 수소로 종결된 평탄한 띠 구조를 가졌다 하더라도 산소 플라즈마에 의한 산화 후 띠 구조에 변화가 있음을 암시하고 있다. 이 경우 띠휩에 있어서의 차이는 표면 처리 공정에서 일어난 표면 형태의 차이로 이해할 수 있다. 계면 근처의 산화막의 경우 계면 거칠기는 계면과 계면 근처의 산화막 구조를 결정하는데 결정적임이 이미 알려져 있다[14, 15]. 마찬가지로 산화 과정 전의 표면 형태는 산화 과정 중 계면의 결점 형성에 영향을 미칠 수 있다. Fig. 1의 (b)의 경우 즉 수소 플라즈마 처리 공정이 (a)의 HF spin etch 처리와 비교하여 편이를 보이는 것은 수소 플라즈마 공정이 표면 형태를 변화시키는 것으로 이해할 수 있다. 즉 표면 형태 또는 거칠기가 띠휩에 지대한 영향을 미칠 수 있는 것이다.

이상의 논의로부터 계면 구조나 계면에서의 결점 형성은 표면 처리 공정뿐만 아니라 산화 공정에도 크게 관련되어 있고 그리고 결과적으로 ARUPS 빛띠의 편이를 야기한다는 것을 알 수 있다.

5. 결 론

$\text{SiO}_2/\text{Si}(100)$ 계면을 ARUPS를 이용하여 연구하였다. 서로 다른 공정에 따른 띠휩은 Fermi 준위에 대한 빛띠 편이로부터 유도되어졌는데 띠휩은 공정 중 형성된 계면에서의 결점에 기인하는 것으로 생각된다. 진공 속에서 고온에서의 열적 처리는 가장 큰 계면 결점 밀도를 야기하는 것으로 확인되어졌다. 수소 플라즈마 처리는 평탄한 띠 구조를 보이는 것으로 알려졌으나 산화 공정 후 커진 띠휩은 증가된 표면 거칠기에 기인하는 것으로 여겨진다. 전체적인 실험 결과는 계면에서의 계면 구조나 결점 형성은 표면 준비 과정뿐만 아니라 산화 공정에 깊이 관련되어 있는 것을 증명하고 있다.

감사의 글

이 논문은 1998년도 광운대학교 학술연구비에 의하여 연구되었음.

참고문헌

1. J. Batey and E. Tierney, *J. Appl. Phys.* **60**, 3136 (1986).
2. G. G. Fountain, R. A. Rudder, S. V. Hattangady and R. J. Markunas, and P.S. Lindorme, *J. Appl. Phys.* **63**, 4744 (1988).
3. V. Murali, A. T. Wu, L. Dass, M. R. Frost and D. B. Fraser, J. Liao and J. Crowley, *J. Electronic Materials* **18**, 731 (1989).
4. G. Lucovsky, P. D. Richard, D. V. Tsu, S. Y. Lin and R. J. Markunas, *J. Vac. Sci. Technol.* **A4**, 681 (1986).
5. G. Gould and E. A. Irene, *J. Electrochem. Soc.* **134**, 1031 (1987).
6. A. A. Bright, J. Batey and E. Tierney, *Appl. Phys. Lett.* **58**, 619 (1991).
7. J. R. Vig, *J. Vac. Sci. Technol.* **A3**, 1027 (1985).
8. D. B. Fenner, D. K. Biegelsen and R. D. Bringans, *J. Appl. Phys.* **66**, 419 (1989).
9. J. Cho, T. P. Schneider, J. VanderWeide, H. Jeon and R. J. Nemanich, *Appl. Phys. Lett.* **59**, 1955 (1991).
10. T. H. DiStefano and D. E. Eastman, *Phys. Rev. Lett.* **27**, 1560 (1971).
11. J. Cho and R. J. Nemanich, *Phys. Rev.* **B46**, 15212 (1992).

12. L. J. Huang and W. M. Lau, *Appl. Phys. Lett.* **60**, 1108 (1992).
13. F. J. Himsel, F. R. McFeely, A. Taleb-Ibrahimi and J. A. Yarmoff, G. Hollinger, *Phys. Rev. B* **38**, 6084 (1988).
14. M. Niwano, H. Katakura, Y. Takeda and N. Miyamoto, A. Hiraiwa and K. Yagi, *J. Vac. Sci. Technol. A* **9**, 195 (1991).
15. F. J. Grunthaner and P. J. Grunthaner, *Mat. Sci. Rep.* **1**, 65 (1986).