

Si/Si_{1-x}Ge_x Quantum Well 디바이스에서의 전자이동도 및 저온 자기저항효과

김진영

광운대학교 전자재료공학과
(1998년 12월 8일 접수)

Electron mobility and low temperature magnetoresistance effect in Si/Si_{1-x}Ge_x quantum well devices

Jinyoung Kim

Department of Electronic Materials Engineering, Kwangwoon University, Seoul 139-701, Korea
(Received December 8, 1998)

요 약 - Si/Si_{1-x}Ge_x quantum well 디바이스에서의 저온 자기저항 효과를 관찰하여 전도전자의 2차원적 전자기체 (2 Dimensional Electron Gases) 성향 및 전자이동도에 관하여 연구하였다. 이를 위해 기체원 MBE(gas source Molecular Beam Epitaxy)를 이용하여 n형 Si/Si_{1-x}Ge_x Quantum Well 디바이스를 제작하였다. 열산화막은 700°C에서 7 시간동안 산소분위기에서 전식 형성되었다. 전자이동도는 0.4 K 까지의 저온에서 홀 효과와 자기저항 효과를 이용하여 측정하였다. Shubnikov-de Haas(SdH) 진동이 저온에서 명확히 나타났으며 이는 장력변형된 Si quantum well에서 2차원적인 전자기체(2DEG)가 형성되었음을 보여준다. 전자 면밀도는 1.5×10^{12} [cm⁻²] 그리고 상응하는 전자이동도 14200 [cm²V⁻¹s⁻¹]가 0.4 K 저온에서 열산화막이 형성된 Si/Si_{1-x}Ge_x quantum well 구조에서 측정되었다.

Abstract - The low temperature magnetoresistance effect, electron mobilities, and 2 Dimensional Electron Gases (2DEG) properties were investigated in Si/Si_{1-x}Ge_x quantum well devices. N-type Si/Si_{1-x}Ge_x structures were fabricated by utilizing a gas source Molecular Beam Epitaxy (GSMBE). Thermal oxidation was carried out in a dry O₂ atmosphere at 700°C for 7 hours. Electron mobilities were measured by using a Hall effect and a magnetoresistant effect at low temperatures down to 0.4K. Pronounced Shubnikov-de Haas (SdH) oscillations were observed at a low temperature showing two dimensional electron gases (2DEG) in a tensile strained Si quantum well. The electron sheet density (ns) of 1.5×10^{12} [cm⁻²] and corresponding electron mobility of 14200 [cm²V⁻¹s⁻¹] were obtained at a low temperature of 0.4K from Si/Si_{1-x}Ge_x structures with thermally grown oxides.

1. 서 론

최근 Si/Si_{1-x}Ge_x 헤테로에피텍시는 미래 고속용 디바이스 응용을 위하여 많은 관심을 갖고 연구되어 오고 있다[1-4]. 적절한 조절이 가능하며 품질 높은 결정성층을 제공하는 헤테로에피텍시 기술의 일반적인 잇점 외에 Si/Si_{1-x}Ge_x 디바이스의 특별한 장점은 GaAs 기술보다 널리 사용되어지고 있으며, 신뢰성 있고 경제적인 Si 기술의 사용이다[2-6].

Si/Si_{1-x}Ge_x 구조에서 격자불일치에 기인하는 변형은 에너지밴드 불연속을 초래한다. 그러한 밴드 불연속은 전도전자(정공)을 도우너(억셉터) 원자로부터 분리하는데 응용되어지고 이를 modulation doped(MOD) 구조라 한다. 이러한 MOD 구조는 이온화된 불순물과의 산란을 감소시킴으로써 저온에서 전자이동도의 증가를 가져온다[3-7]. Si/Si_{1-x}Ge_x MOD 구조에서 실온 전자이동도 약 3000[cm²V⁻¹s⁻¹]가 보고된 바 있으며[2, 3, 9-14] 이는 순수 Si 벌크의 전자이동도 1450[cm²V⁻¹s⁻¹]의 약 2배가 된

다. 또한 2 K 저온 전자 이동도 10^6 [$\text{cm}^2\text{V}^{-1}\text{s}^{-1}$]가 발표된 바 있으며 MOD 층에서의 저온 전자 이동도는 표준 Si MOSFETs 에서보다 50배 이상의 큰 이동도를 보이는 것으로 보고된 적이 있다[4].

이와 같이 Si/Si_{1-x}Ge_x MOD 구조에서의 월등히 우수한 전자이동도는 만일 그들이 기존의 MOS 기술을 이용하여 용이하게 제작될 수 있다면 미래 고속디바이스 응용에 더욱 각별한 관심을 갖게된다. 이러한 관점에서 중요한 과제 중의 하나는 Si/Si_{1-x}Ge_x MOD 구조에 산화막을 형성시키는 방법이다[8]. 750°C 이상의 온도에서 산화막을 성장시켜 n형 및 p형 채널 디바이스를 만드는데 사용된 적이있다[15-17]. 하지만 열산화막을 형성시킨 Si/Si_{1-x}Ge_x MOD 구조에서의 전자이동도는 상호확산, 변형완화 등과 같은 열효과 때문에 아직까지 기대했던 것 만큼 성공적이지 못해왔다[1, 8].

본 연구의 목적은 열산화막을 갖는 Si/Si_{1-x}Ge_x MOD quantum well 디바이스의 전자이동도 및 저온 자기저항 효과에 대하여 연구하는 것이다. 이를 위해 n형 Si/Si_{1-x}Ge_x quantum well이 기체원 MBE(GSMBE)에 의해서 제조되었으며 열산화막은 700°C에서 7시간 동안 산소 분위기에서 건식 산화되었다. 전자 이동도는 호일 효과와 0.4K 까지의 저온 자기저항효과를 이용하여 측정하였다. 저온에서 Shubnikov-de Haas(SdH) 진동은 장력 변형된 Si quantum well에서 잘 발달된 2DEG임을 보여 준다.

2. 실험

n형 Si/Si_{1-x}Ge_x quantum well구조는 기체원 MBE를 사용하여 제작되었다. Fig. 1은 본 연구에서 사용된 n형 Si/Si_{1-x}Ge_x quantum well 구조도이다. Si/Si_{1-x}Ge_x quantum well구조는 p형 Si(100) 기판위에 성장된 SiGe 실효기판(virtual substrate)을 포함하고 있다. 실효기판은 2 μm 의 거리에 Ge 농도를 30%까지 점차적으로 변형시켜 가면서 형성된 SiGe 완충층역이다. SiGe 완충층은 합금에서 변형완화나 에피층 계면 근처에서 변위제한을 위하여 사용되어진다[7]. SiGe 완충층의 사용은 Si/Si_{1-x}Ge_x MOD 구조의 중요한 특징이다. 이는 변위밀도를 감소시켜줄 뿐만아니라 합금박막에 형성된 변형의 점진적 변화를 가져다 준다[18]. SiGe 완충층 위에 1.0 μm 의 Si_{0.7}Ge_{0.3} 공간층이 있으며 그 위에 10 nm의 두께로 연속적으로 성장된 Si quantum well이 존재한다. 그리고 그것은 15 nm의 도우핑되지 않은 SiGe 공간층과 10^{18}

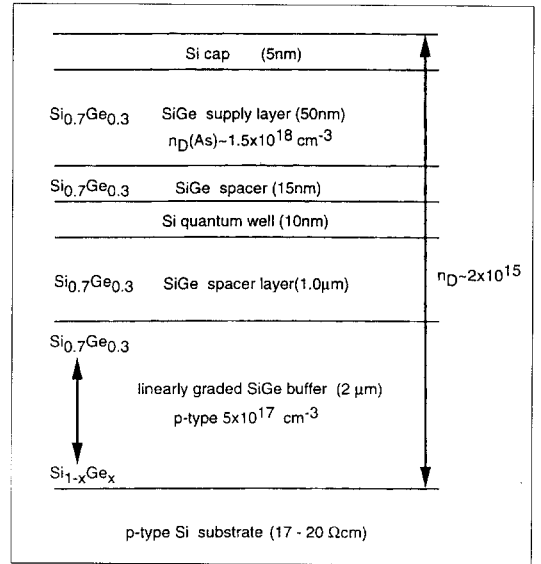


Fig. 1. A schematic diagram of the n-type Si/Si_{1-x}Ge_x quantum well structures.

[cm^{-3}] As 도우핑된 50 nm 두께의 SiGe 공급층에 의해서 분리되어 있다. As 도우핑된 SiGe 공급층은 5 nm 두께의 Si으로 씌어져 있다.

Quantum well은 표준공정을 통해 호일바 패턴으로 제작되었다. 약 20초간 산화물 에치(Buffered Oxide Etchant)에 담가 자연산화막을 제거한 후 시편은 700°C에서 7시간 동안 산소 분위기 하의 전기로에 넣어 건식 열산화막을 형성시켰다. 산화막의 두께는 엘립소메트리와 CV 측정에 의해서 약 200 Å으로 평가 되었다. Ohmic 접촉은 Cr(약 600 Å)/AuSb(약 10000 Å)/Cr(약 600 Å) /Au(약 10000 Å)으로 연속 열증착되었으며 300°C에서 15분간 질소분위기에서 합금화되었다. 게이트 금속화는 Cr(약 600 Å)/Au(약 10000 Å)으로 연속 열증착법에 의하여 형성되었다. 게이트가 형성된 호일바는 He³ 저온유지 장치에서 0.4 K까지 냉각시켜 저온 전자이동도를 측정하였다. 호일바의 길이와 폭은 각각 840 μm 와 60 μm 이었다.

3. 결과 및 고찰

2 차원적 전자기체(2 DEG)는 저온에서 고자장하의 Shubnikov-de Haas(SdH) 진동을 나타낸다[19]. Fig. 2는 0.4K 저온에서 길이저항($R_{\text{longitudinal}}$)과 호일저항(R_{Hall})의

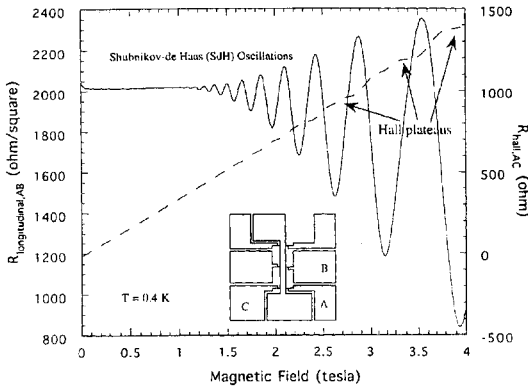


Fig. 2. The magnetic field (B) dependence of longitudinal ($R_{\text{longitudinal}}$) and Hall (R_{Hall}) resistance at a low temperature of 0.4K.

자장(B)의존성을 보여준다. 심오한 Shubnikov-de Haas (SdH) 진동이 홀을 정체(plateaus)와 함께 4 tesla까지의 자장변화에 대하여 길이지항(R_{AB}) 및 홀저항(R_{AC})에서 각각 관찰될 수 있다. 두가지 모두 Si quantum well에서 잘 발달된 2차원적 전자기체의 결과이다. SdH 진동은 고자장하에서 2차원적 전자기체와 관련된 에너지 상태 밀도의 단계적 변화 때문에 일어난다[19].

Fig. 3은 역자장($1/B$)의 함수로서 란다우준위 지수(Landau Level Index)를 나타내며 이 지수는 Fig. 2에서 길이지항의 자장의존도로 부터 SdH 진동 최저점들의 자장세기를 구하여 취해졌다. 차지된 란다우준위 지수는 자장세기를 증가시키에 따라 변화한다. 하나의 란다우준위로부터 다음 란다우준위로 페르미에너지가 이동하면서 하나의 진동 주기가 된다. 두 연속 정점사이의 자장치는 $n_s / (4eB_1 / h) - n_s / (4eB_2 / h) = 1$ 로 되며 장력변

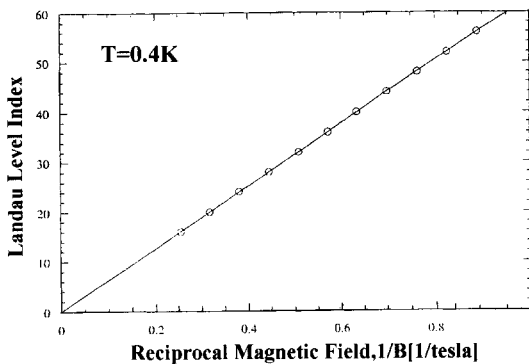


Fig. 3. Landau level index at longitudinal resistance minima as a function of reciprocal magnetic field, $1/B$.

형된 2DEG Si quantum well에서 이중퇴화(two fold degeneracy)된 경우 전자면밀도(n_s)는 $n_s = (4e/h) / [1/(B_1 - 1/B_2)]$ 로 나타난다[19]. 여기서 h 는 Planck 상수이다. 따라서 전자면밀도(n_s)는 Fig. 3에서 란다우준위 지수와 역자장($1/B$) 직선의 기울기로부터 구해질 수 있다. 전자이동도(μ_{el})는 $\mu_{el} = L/(n_s e W)$ 로 계산될 수 있으며 여기서 R 은 자장 인가전 즉 Fig. 4에서 $B=0$ tesla에서 길이지항 $R_{\text{longitudinal, AB}}$ 이며, L 과 W 는 각각 Si quantum well의 길이와 폭이다[19]. 자기저항 SdH 진동효과로부터 얻은 전자 면밀도는 $1.5 \times 10^{12} \text{ [cm}^{-2}]$ 그리고 상응하는 저온 전자이동도 $14200 \text{ [cm}^2\text{V}^{-1}\text{s}^{-1}]$ 가 0.4 K 저온에서 관찰되었다. 홀 효과에서 측정된 전자 면밀도는 $1.9 \times 10^{12} \text{ [cm}^{-2}]$ 이었다.

Fig. 4는 5, 2, 그리고 0.4 K 저온에서 길이지항($R_{\text{longitudinal}}$)의 자장의존성을 보여준다. 기대되는 바와 같이 Si quantum well에서 잘 발달된 2DEG로 부터 유래되는 SdH 진동이 저온에서 모두 관찰된다. 5K에서 보다 2K, 0.4K에서 더욱 선명한 SdH 진동 특성이 관찰된다. 2DEG에 의한 SdH 진동은 4K이하의 저온에서 주로 나타나는 현상으로 널리 알려져 있다.[25] 역자장($1/B$) 함수로서 란다우준위 지수의 직선을 SdH 진동 최저점들의 자장세기로 부터 구하여 2K 그리고 5K 에서의 전자 면밀도를 구할 수 있다. $1.5 \times 10^{12} \text{ [cm}^{-2}]$ 와 $1.6 \times 10^{12} \text{ [cm}^{-2}]$ 의 전자 면밀도가 2K 그리고 5K에서 각각 측정되었다. 그리고 상응하는 저온 전자이동도 $14000 \text{ [cm}^2\text{V}^{-1}\text{s}^{-1}]$ 그리고 $13900 \text{ [cm}^2\text{V}^{-1}\text{s}^{-1}]$ 의 전자이동도도 얻

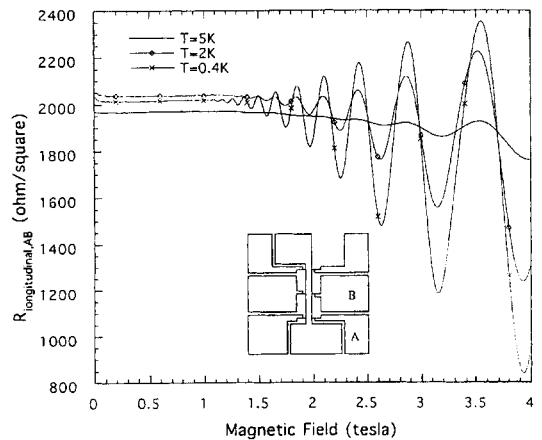


Fig. 4. The magnetic field (B) dependence of longitudinal ($R_{\text{longitudinal}}$) and Hall (R_{Hall}) resistance at a low temperatures of 5, 2, and 0.4K.

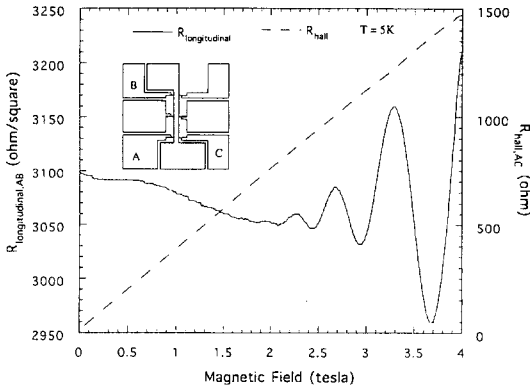


Fig. 5. The magnetic field (B) dependence of longitudinal ($R_{\text{longitudinal}}$) and Hall (R_{Hall}) resistance in Si/Si_{1-x}Ge_x quantum well structures without oxides at 5 K.

산화막이 형성된 Si/Si_{1-x}Ge_x quantum well 구조로 부터 2K 그리고 5K 저온에서 각각 관찰되었다.

Fig. 5는 5K에서 산화막 없는 Si/Si_{1-x}Ge_x quantum well 구조에서 길이저항과 홀저항의 자장의존도를 보여준다. 전자 면밀도는 $1.4 \times 10^{12} [\text{cm}^{-2}]$ 그리고 상응하는 저온 전자이동도 $20000 [\text{cm}^2\text{V}^{-1}\text{s}^{-1}]$ 이 산화막이 없는 Si/Si_{1-x}Ge_x quantum well 구조에서 자기저항 SdH 진동 효과로부터 측정됐다. 홀 효과에서 측정된 전자 면밀도는 $1.6 \times 10^{12} [\text{cm}^{-2}]$ 이었다. 열산화막이 없는 Si/Si_{1-x}Ge_x quantum well 구조와 비교해서 열산화막을 형성시킨 Si/Si_{1-x}Ge_x quantum well 구조에서의 낮은 전자이동도는 열산화막 형성과정에서 나타나는 상호확산, 변형완화 등과 같은 열열화현상에 기인된 것으로 믿어진다. 그렇지만 본 연구에서의 저온 전자이동도는 열산화막이 형성된 비슷한 Si/Si_{1-x}Ge_x quantum well 구조에서 이전에 발표되었던 저온 전자이동도 결과와 비교할 때 많이 개선된 결과이다[7].

열적안정성은 MOS제조 과정에서 매우 중요하다. 열적 안정성은 공정 과정 동안에 다양한 조건하에서 크게 영향을 받는 것으로 알려져 왔다[1, 4, 5, 18, 20]. 이와 같

이 열산화막을 갖고있는 Si/Si_{1-x}Ge_x quantum well 구조에서 전자이동도는 온도, 재료구조, 또는 조성의 변화와 같은 다양한 제조공정 조건을 최적화 함으로써 더욱 개선될 것이 기대된다. Si/Si_{1-x}Ge_x quantum well 구조에서 저온 전자이동도 성질, 즉 자기저항 SdH 진동효과 및 홀효과로부터의 전자면밀도, 전자이동도, 그리고 $\mu_e = e\tau_m/m^*$ ($m^* = 0.19m_0$)의 관계로부터 계산된 완화시간 (relaxation time, τ_m) 등이 Table 1에 요약되어 있다. tensile strained Si는 $E_g \sim 1.03 \text{ eV}$ 그리고 strain relaxed Si_{0.7}Ge_{0.3}은 $E_g \sim 1.05 \text{ eV}$ 의 에너지밴드 형태가 되며 이러한 에너지 밴드에서는 헤테로계면과 수직으로 high electron effective mass ($m_1^* = 0.98 m_0$) 그리고 low in-plane effective mass ($m_2^* = 0.19 m_0$)로 나타난다[7]. 따라서 Si/Si_{1-x}Ge_x quantum well 구조에서 relaxation time을 구하기 위해 Si에서의 in-plane effective mass ($m^* = 0.19 m_0$)를 이용하였다.

FET에 사용되는 2DEG의 전자면밀도는 일반적으로 $2 \times 10^{11} [\text{cm}^{-2}]$ 로 부터 $2 \times 10^{12} [\text{cm}^{-2}]$ 정도의 값을 많이 나타낸다. 본 연구에서 사용된 Si/Si_{1-x}Ge_x quantum well 구조에서는 산화막이 없는 경우 전자 면밀도는 $1.4 \times 10^{12} [\text{cm}^{-2}]$ 그리고 상응하는 저온 전자이동도 $20000 [\text{cm}^2\text{V}^{-1}\text{s}^{-1}]$ 이 관찰됐고, $1.6 \times 10^{12} [\text{cm}^{-2}]$ 의 전자 면밀도 $13900 [\text{cm}^2\text{V}^{-1}\text{s}^{-1}]$ 의 전자이동도가 열산화막이 형성된 경우 5K 저온에서 각각 관찰되었다.

4. 결 론

장력 변형된 Si quantum well에서의 잘 발달된 2차원적 전자기체가 열산화막을 형성시킨 Si/Si_{1-x}Ge_x MOD 구조에서 얻어졌다. 전자 면밀도는 $1.5 \times 10^{12} [\text{cm}^{-2}]$ 그리고 상응하는 전자이동도 $14200 [\text{cm}^2\text{V}^{-1}\text{s}^{-1}]$ 이 0.4K 저온에서 관찰됐고, 열산화막이 없는 Si/Si_{1-x}Ge_x quantum well 구조에서는 5K에서 전자이동도 $20000 [\text{cm}^2\text{V}^{-1}\text{s}^{-1}]$ 이 나타났다. 다양한 제조 공정조건의 최적화를 통해 산

Table 1. Results of Hall and Shubnikov-de Haas measurements at low temperature

Sample	T (K)	n_{Hall} ($\times 10^{12}\text{cm}^{-2}$)	n_{SH} ($\times 10^{12}\text{cm}^{-2}$)	μ_e ($\text{cm}^2\text{V}^{-1}\text{s}^{-1}$)	τ_m ($\times 10^{-5} \text{ s}$)
Si/Si _{1-x} Ge _x (with thermal oxides)	5	2.0	1.6	13900	1.50
	2	1.9	1.5	14000	1.51
	0.4	1.9	1.5	14200	1.54
Si/Si _{1-x} Ge _x (without oxides)	5	1.6	1.4	20000	2.16

화막을 형성시킨 Si/Si_{1-x}Ge_x quantum well 구조에서 저온 전자이동도의 개선이 가능하리라 사료되며 기존의 MOS 제작기술을 통한 미래 고속 디바이스 응용에 많은 기대가 된다.

감사의 글

이 논문은 1998학년도 광운대학교 교내 학술연구비의 지원에 의해 이루어졌으며 이에 감사드립니다. 또한 본 연구는 저자가 1996-1997 영국 외무성 Chevening Scholarship 후원으로 1년간 Dept. of Electrical and Electronic Eng., Imperial College, University of London, UK에서 수행한 실험을 기초로 한 것으로 Dr. T. Thornton, Dr. P. Green, Dr. M. Ahmad, Dr. J. Fernandez, J. Yeoh, S. Kaya, 등의 많은 조언과 시편제작 및 물성 측정 상의 도움에 대하여 감사드립니다.

참고문헌

- [1] P. Zaumseil and G.G. Fisher, K. Brunner, and K. Eberl, *J. Appl. Phys.* **81**, 6134 (1997).
- [2] A. Matsumura, T. J. Thornton, J. M. Fernandez, S. N. Holmes, J. Zhang, and B. A. Joyce, *J. Cryst. Growth* **157**, 373 (1995).
- [3] A. Matsumura, J. M. Fernandez, T. J. Thornton, R. S. Prasad, S. N. Holmes, X. M. Zhang, M. H. Xie, J. Zhang, and B. A. Joyce, *Semicon. Sci. Technol.* **10**, 1247 (1995).
- [4] F. K. LeGoues, *MRS Bulletin*, 38 (1996).
- [5] L. J. Schowalter, *MRS Bulletin*, 18 (1996).
- [6] L. J. Schowalter, *MRS Bulletin*, 45 (1996).
- [7] J. M. Fernandez, A. Matsumura, X. M. Zhang, M. H. Xie, L. Hart, J. Zhang, B. A. Joyce, and T. J. Thornton, *J. Materials Sci.: Materials in Electronics* **6**, 330 (1995).
- [8] R. S. Prasad, T. J. Thornton, S. Kanjanachuchai, J. M. Fernandez, and A. Matsumura, *Electron. Lett.* **31**, 1876 (1995).
- [9] K. Ismail, S. F. Nelson, J. O. Chu, and B.S. Meyerson, *Appl. Phys. Lett.* **63**, 660 (1993).
- [10] F. Schafner, D. Tobben, H. J. Herzog, G. Abstreiter, and B. Hollander, *Semicon. Sci. Technol.* **7**, 260 (1992).
- [11] S. F. Nelson, K. Ismail, T. N. Jackson, J. J. Nocera, and J. O. Chu, *Appl. Phys. Lett.* **63**, 794 (1994).
- [12] Y. H. Xie, E. A. Fitzgerald, D. Monroe, P. J. Silverman, and G.P. Watson, *J. Appl. Phys.* **73**, 8364 (1993).
- [13] K. Ismail, M. Arafa, K.L. Saenger, J.O. Chu, and B. S. Meyerson, *Appl. Phys. Lett.* **66**, 1077 (1995).
- [14] B. L. Adir, *Semiconductors and electronic devices*, 3rd ed. Englewood Cliffs, N. J.: Prentice-Hall Inc., 22 (1993).
- [15] H. Kakinuma and M. Akiyama, *J. Appl. Phys.* **81**, 7533 (1997).
- [16] J. Welser, J. L. Hoyt, and J. F. Gibbons, *IEEE Electron Device Lett.*, **15**, 100 (1994).
- [17] D. K. Nayak, J. C. Woo, J. S. Park, and K. P. Macwilliams, *IEEE Electron Device Lett.* **12**, 153 (1991).
- [18] C. Rolland, *MRS Bulletin*, 27 (1996).
- [19] S. Datta, *Electron Transport in Mesoscopic Systems*, Trumpington Street, Cambridge, Cambridge University Press 6 (1995).
- [20] J. Tersoff and F. K. LeGoues, *Phys. Rev. Lett.* **72**, 3570 (1994).