
접합 부분의 농도 변화를 갖는 PtSi-nSi 소자에서 신뢰성 분석

이 용 재*

Reliability Analysis in PtSi-nSi Devices with Concentration Variations
of Junction Parts

Yong-Jae Lee*

요 약

측정 온도 변화와 n-형 실리콘 기판 농도의 변화를 갖는 백금 쇼트키 다이오드에서 신뢰성 특성을 분석하였다. 신뢰성 측정분석의 파라미터는 순방향 바이어스에서 포화전류, 임계전압과 이상인자이고, 소자의 모양에 따라서 역방향 바이어스에서 항복전압이다. 소자의 모양은 가장자리 효과를 위한 진직사각형과 정사각형이다. 결과로써, 백금과 엔-실리콘 접합 부분에서 증가된 농도에 의해 순방향 임계전압, 장벽높이와 역방향 항복전압은 감소되었지만 이상인자와 포화전류는 증가되었다. 순방향과 역방향 바이어스 하에서 신뢰성 특성의 추출된 전기적 파라미터 값들은 측정온도(실온, 50°C, 75°C)에서 더 높은 온도에서 증가되었다. 진직사각형 소자가 가장자리 부분의 터널링 효과에 의해 역방향 항복 특성에서 정사각형 소자보다 감소되었다.

Abstract

We analyzed the reliability characteristics in platinum schottky diodes with variations of n-type silicon substrates concentrations and temperature variations of measurements. The parameters of reliability measurement analysis are saturation current, turn-on voltage and ideality factor in the forward bias, the breakdown voltage in the reverse bias with device shapes. The shape of devices are square type and long rectangular type for edge effect.

As a result, we analyzed that the forward turn-on voltage, barrier height, dynamic resistance and reverse

* 동의대학교 전자공학과

※ 이 논문은 1998학년도 동의대학교 자체 학술연구조성비의 지원을 받아 작성 되었음.

접수일자 : 1998년 8월 13일

breakdown voltage were decreased but ideality factor and saturation current were increased by increased concentration in platinum and n-silicon junction parts. In measurement temperature(RT, 50°C, 75°C), the extracted electrical parameter values of reliability characteristics were increased at the higher temperature under the forward and reverse bias. The long rectangular type devices were more decreased than the square type in reverse breakdown voltage by tunneling effects of edge part.

I. 서 론

초집적회로에서 다품종 소량생산 부분의 요구에 많은 구동 전류와 고속소자가 요구되며, 쌍극성 트랜지스터가 많이 이용되고 있다. 이 경우 고속 응용은 크램프 회로 셀에 의한 회로가 주로 사용된다. 이때 신뢰성 있는 여러 임계전압의 쇼트키 다이오드가 필요하며, 소자 제작에서 몇 단계의 추가적인 공정이 필요하다.^[1]

이 개선된 임계전압은 또 다른 파라미터의 나빠지는 특성을 초래할 수 있는데, 이런 특성의 신뢰성 분석 파라미터 추출이 요구된다. 따라서 순방향과 역방향의 전류-전압 특성 파라미터들은 집적회로의 제작 전에 단위 회로에 대한 속도 특성 시뮬레이션 때에 기본 입력 자료가 되며, 고속, 저 전력 소모의 논리소자를 위해서 실리콘의 재료에서 신뢰성을 고려한 백금 스퍼터와 실리콘 접합의 분석이 필요하다. 접합 부분의 불순물의 주입은 표면에서 전계의 크기가 커짐에 따라 전하 캐리어의 열이온 방출 때문에 위치 에너지의 유기된 영상력이 낮아지므로 증가된 쇼트키 효과가 유효장벽 높이를 낮추는 역할을 한다.^[2,3]

본 연구는 집적회로에서 초고속 크램프 소자로 이용되는 쇼트키 다이오드의 제작으로 백금과 n-실리콘 접합을 형성시키며, n-실리콘 기판의 농도 변화는 낮은 농도의 5족의 인을 가속기로 주입시킨 정류성 접합의 실리콘 기판 농도를 변화시킨 소자를 제작한다.

특성 분석은 접합의 농도 변화와 온도 변화(상온, 50°C, 75°C)가 소자에 미치는 순방향과 역방향 전류-전압 특성 분석과 파라미터 추출을 하고자 하며, 소자의 모양이 가장 자리 효과에 미치는 특성과 신뢰성을 분석하고자 한다.

II. 소자의 설계 및 제작

신뢰성 분석을 위한 백금 쇼트키 다이오드 제작을 위해 기판은 <111>, 비저항이 0.8-1.2 [Ω·cm] n형 실리콘 웨이퍼를 사용하였다.

소자의 설계는 가장자리 효과를 고려한 950[μm] × 50 [μm]의 긴 직사각형 소자와 50[μm] × 50[μm] 정사각형 다이오드이다.

소자 제작의 주요 공정 순서는 그림1과 같이 진행하였다. 전반적인 소자 제작의 공정은 실리콘의 저항성 접촉을 위한 POCl_3 처리와 접합 부분의 농도 변화를 위한 공정으로 나눌 수 있다. 이온 주입 공정은 n-형의 5족 원소인 이온으로써, 에너지는 35[KeV]의 일정한 에너지로 불순물(인) 주입량 2×10^{12} , 5×10^{12} , 8×10^{12} 및 1.2×10^{13} [원자/cm²]로 주입하였다. 이 불순물 주입 이온의 활성화를^[4] 위하여 923[°C]에서 30분간 질소 분위기에서 어닐링 처리로써 가능하였고, 이를 SUPREM IV(공정분석용 프로그램) 시뮬레이션으로 확인하였다.

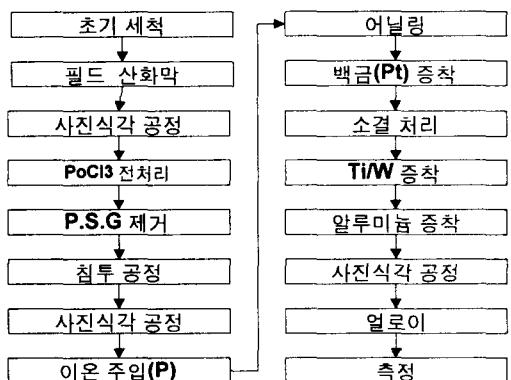


그림 1. 소자 제작 공정 순서도

Fig. 1. Fabrication Process Sequence of Devices

접촉 금속은 백금으로 증착은 3×10^6 [Torr]의 진공상태에서 아르곤을 유입시켜서 스퍼터 식각을 2분간 행한 후 약 600[Å]의 백금 증착 후 550[°C] 질소 분위기에서 소결 처리로써 백금과 실리콘의 반응으로 백금 실리사이드를 형성^[4]시켰다.

실리사이드의 형성 확인은 공정 중에 면저항 측정으로 백금 증착 후의 22.3 - 22.8[Ω/□]에서 소결 후 3.8 - 4.0[Ω/□]으로 접촉 저항이 낮아졌으며, 이는 백금의 저항도 보다 백금 실리사이드의 저항도가 낮아지는 것으로 소자 제작 시에 소자의 기생 저항 성분을 감소^[1,4,5]시킨다. 이 기술은 최근 MOSFET 게이트 전극의 살리사이드 (SALICIDE)로도 각광을 받고 있다^[1,3].

전극 형성은 백금 실리사이드와 알루미늄의 금속 학적 원활한 접착을 위해 확산 장벽 금속으로 티타늄과 텉스텐 합금의 Ti/W(Ti:10% 타겟)를 백금과 동일한 진공도에서 1분간 아르곤 분위기에서 표면에 이물질 제거를 위한 스퍼터 식각 후 6분간 1250[Å]을 증착 시킨 다음 순수 알루미늄을 그위에 증착 후 마스크를 통한 식각 작업 후 전극을 형성시켰다.

III. 순방향 특성 측정 및 결과 분석

그림1의 과정에 의한 전공정으로 설계 제작된 소자의 제작 단면도는 그림2와 같으며, 개별소자의 표시는 모델링 표시이며, 접합의 금속부분의 두께를 나타낸다.

이를 소자의 순방향특성과 역방향 전류-전압의 전기적 특성의 결과 파라미터의 추출 자료는 복잡한 회로 분석 때 쇼트키 다이오드의 프로그램의 입력 자료가 될 수 있다. 순방향 임계전압의 측정을 위해 백금실리사이드와 n형 실리콘 접합 부분의 순방향과 역방향의 전류밀도가 1[A/cm²] 일 때의 전압을 기준값으로 설정하였다^[3,4].

임계전압의 기준전류 밀도에 따른 쇼트키 접합 부분의 정사각형과 진직사각형 다이오드는 넓이에 따라 각각 25[μA], 925[μA]를 임계값으로 정하였다. 접합 부분 농도와 온도 변화에 따른 상온의 측정 결과가 그림3이다.

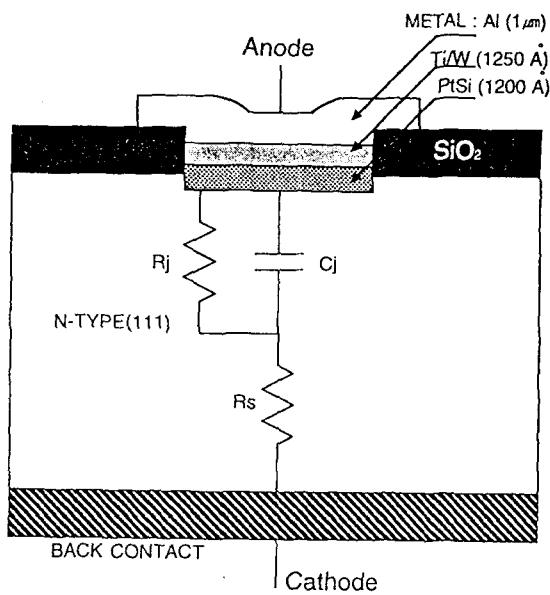


그림 2. 소자의 단면도

Fig. 2. Cross Sectional View of Devices

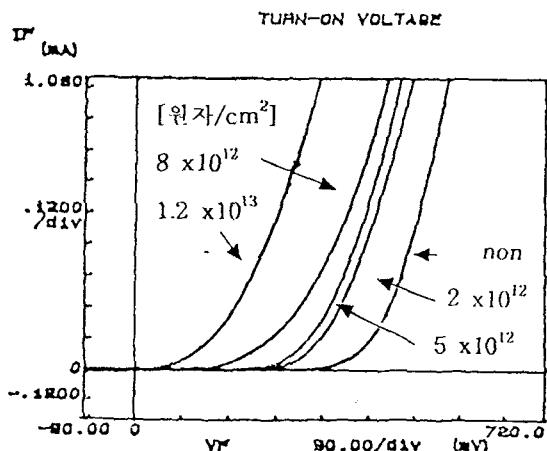


그림 3. 순방향 임계전압 특성

Fig. 3. Turn-on voltages characteristics of Forward Bias

각 경우의 여러 소자의 특성 측정 결과에서, 기판자체 농도에서 온도 변화(상온, 50°C, 75°C)에 따른 임계전압은 0.38 - 0.32[V]이고, 접합 부분 농도 변화량이 2×10^{12} , 5×10^{12} , 8×10^{12} 및 1.2×10^{13} [원자/cm³]인 각 소자에서의 온도 변화(상온, 50°C,

75°C)에 따른 순방향 임계전압의 특성은 0.29-0.22, 0.26-0.16, 0.23-0.14 및 0.15-0.04[V]로 각각 측정되었다.

또 온도의 영향으로 변화될 수 있는 특성의 임계전압 결과가 그림4로써, 온도 변화는 상온(27°C), 50°C, 75°C의 상태에서 임계전압 변화는 동일한 농도에서 온도증가에 따라 감소되는 특성이 나타났다. 이 특성의 설명은 온도 증가에 따라 반도체 내부에서 열전자의 왕성한 운동 정도에 따라 터널링 성분의 증가로 해석되며^[3], 열이온의 해석으로 유도 추출식1로 전류량의 증가가 잘 적용된다.

순방향 전류-전압 특성은 순방향 바이어스 상태에서 전류전도의 메카니즘은 열방출 이론에 따른 다음식1이다.^[3,4]

$$J_{TE} = [A^{**} T^2 \exp(-q \frac{\Phi_{BN}}{kT})] [\exp(\frac{qV_F}{kT}) - 1] \quad (1)$$

여기에서 A^{**} 리차르드슨 상수, T 절대온도, Φ_{BN} 은 장벽 높이, k 는 볼츠만 상수이며, 또 온도가 증가할수록 전체 전도전류는 증가하며, 순방향 임계전압 증가에 따라 전류도 증가됨을 보인다.

소자에서 가장자리가 미치는 특성으로 기판 농도와 온도의 변화에 따른 접합의 포화전류, 이상인

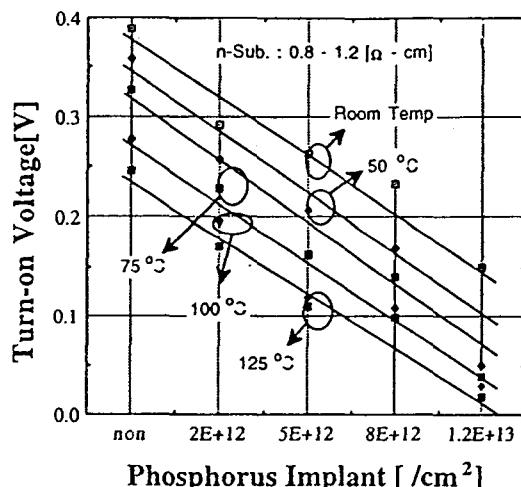


그림 4. 온도 변화에 따른 임계전압의 특성
Fig. 4. Characteristics of Turn-on Voltage according to Temperature Variations

자와 장벽높이를 추출하기 위해 순방향 특성에서 전류 축을 로그 축으로 하여 전류-전압 특성의 기울기를 외삽법으로 추출하였다. 인의 농도 증가에 따른 포화전류의 특성변화는 325[pA], 953[pA], 8.50[nA]로 증가하는 경향으로 측정된 결과가 그림 5이다. 이 결과는 쇼트키 다이오드의 전류 형성식의 결과에서 장벽이 접합의 농도 증가로 터널링 성분의 증가로 포화전류가 많아지는 이론과 동일한 결과이다.

이 결과에서 불순물 주입량과 온도 변화에 따른 이상인자는 포화전류의 측정결과로 부터 식(2)로 표현되는 이상인자(n)를 구하면 각각 1.04, 1.05, 1.07, 1.67, 1.82로 추출되었다.

$$n = (q/KT)V / \ln(J/J_s) \quad (2)$$

$$\Phi_{BN} = \frac{kT}{q} \ln(A^{**} T^2 / J_s) \quad (3)$$

이 결과의 의미는 온도 변화에 따라 전류가 형성되는 성분과 현상을 설명하는데, 식(2)에서 이상인자 n 값이 1일 때는 전류성분이 거의 열 이온 방출에 의한 성분이며, 1보다 점점 커감에 따라 열 이온 방출과 함께 접합 장벽으로 전자가 관통한 터널링 현상^[3,5]으로 기여하는 전류가 점점 증가함을 의미한다.

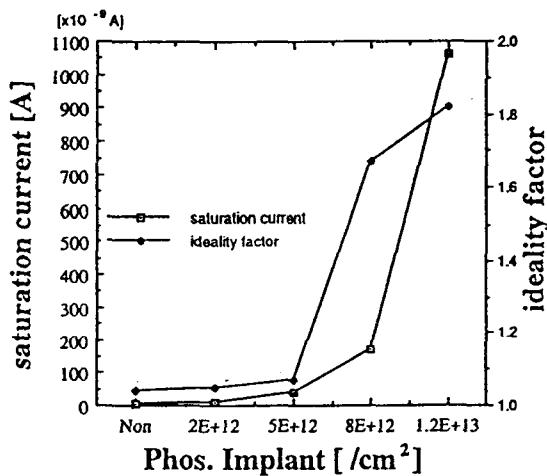


그림 5. 이상인자와 포화전류의 관계
Fig. 5. Relationship of Saturation Current and Ideality Factor

식 2,3의 의미에서 온도 변화에 따라 전류-전압 특성의 전류 성분에 미치는 가장 큰 영향의 접합 장벽의 높이(ϕ_{BN})는 식(3)에 의해 각각 0.77, 0.76, 0.74eV로 조금 감소되며, 순방향 전압 인가 때의 낮은 임계전압 특성을 나타낸다.

IV. 역방향 특성 측정 및 결과 분석

낮은농도의 정류성 접합에서 역방향 인가에서 공핍층 증가로 높은 전계가 소자내에 형성된다. 이 전계는 결국 역방향 항복 특성에 결정적인 영향을 미치며, 이분석은 역방향 항복전압을 측정하는 것이다. 특성에서 전류가 급격히 변화하는 정도의 기준 전류밀도가 $10[\text{A}/\text{cm}^2]$ 일 때를 전압값을 기준으로 측정하였다. 기준전류 밀도는 설계 넓이에 따라 긴 직사각형 소자는 $4750[\mu\text{A}]$, 정사각형은 $250[\mu\text{A}]$ 에서 각각 기준 전류점이며, 불순물과 온도의 변화에 따른 항복전압을 측정한 결과가 그림6이다. 역방향 전압이 인가되었을 때 전류-전압 특성은 역시 열이온 이론식1에서 V_F 대신 V_R 대체 시킨 식(4)에 따른다.^[1,4]

$$J_{BR} = [A^{**} T^2 \exp(-q \frac{\phi_{BN}}{kT})] [\exp(\frac{qV_R}{kT}) - 1] \quad (4)$$

이 식(4)에서 역방향 전압 V_R 이 조금만 증가해도 $\exp(\frac{qV_R}{kT})$ 는 0이 되어서 역방향 포화값에 도달되어, 항복에 도달하는 접합의 공핍층 전계의 세기는 수 $10^6 [\text{V}/\text{cm}]$ 에 이른다.

쇼트키 다이오드의 불순물 주입량과 온도 변화를 변수로 하여, 항복전압을 측정한 결과가 그림6이다. 온도 변화에 따라서 저농도에서는 역방향 전압 인가 시 강한 역방향 전계가 형성되어 약한 부위의 캐리어에 의해 애벌런치(Avalanche) 항복 현상으로 항복이 일어나며, 중간정도의 농도에서는 눈사태의 전자 전류 성분과 터널링의 전자 전류 성분이 농도의 증가에 따라서 일정율로 공존하며, 고농도에서는 터널링에 의한 전자의 항복현상^[3,5]이 나타난다.

기판농도의 증가에 따라 항복 특성 전압은 38.6

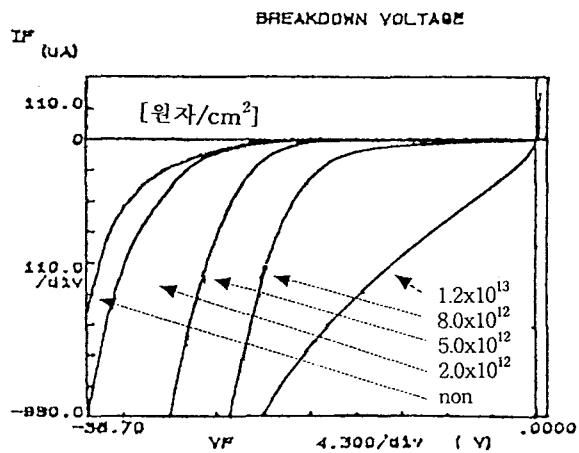


그림 6. 농도에 따른 항복전압 특성

Fig. 6. Characteristics of Breakdown Voltage according to Concentration

-45.3[V], 29.7-36.2[V], 28.4-29.5[V], 24.4-27.1 [V], 11.2-8.1[V]로 농도에 따라서 전체적으로 감소한 결과가 그림6이다.

이 결과 분석은 접합에서 접합 부분의 낮은 농도에서 항복 특성은 눈사태 현상에 의한 애벌런чу 항복성분이며, 고농도가 될수록 터널링 전류 성분의 증가로 인해 항복전압이 낮아지는 결과를 도출한다. 이는 고농도가 될수록 공핍층이 짧아져서 단위 길이 당 전계의 세기가 크기 때문에 전자가 터널링 할 수 있는 확률이 접합 농도 증가만큼 증가되기 때문에 전류량이 증가된 결과이다.

소자의 측정 온도 증가는 항복전압이 증가하는 결과가 나타났으며, 기판의 접합의 주입 농도가 $1.2 \times 10^{13} [\text{원자}/\text{cm}^2]$ 와 같이 다량 주입 시에는 장벽을 통한 전자의 터널링이 용이하게 공핍영역이 충분히 얕아지면서 거의 저항성 특성을 보였다.

온도 변화에 따라서 항복전압의 증가는 열방출 이론에 의해 증가된 포화전류와 순 바이어스에서의 장벽높이는 영 전압 보다 약간 크며, 역 바이어스의 장벽높이는 영 전압 보다 약간 낮은 값이 추출되었다. 기판 농도와 온도 변화에 따른 역 방향 항복전압의 추출 결과가 그림7이다.

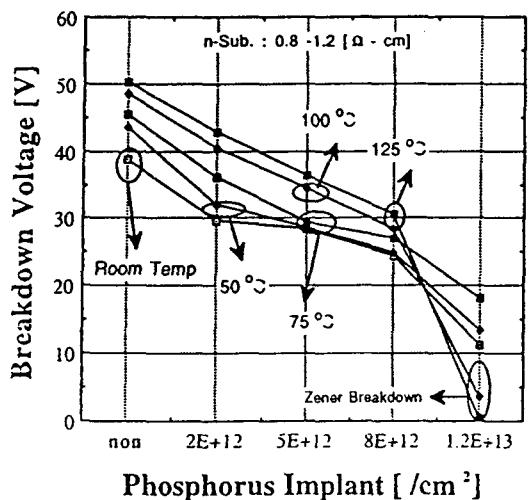


그림 7. 온도 변화에 따른 역방향 항복 특성
Fig. 7. Characteristics of Reverse Bias Breakdown According to Temperature Variations

V. 결 론

실리콘의 접촉 부위에 농도를 이온 주입으로 불순물을 주입 시켜서 이부분과 백금을 접촉시킨 소자를 제작하였다. 이때 n-실리콘과 백금은 어닐링을 통해 백금 실리사이드(PtSi)가 형성된 접합인 쇼트키 다이오드가 되었다. 이 소자는 접합 부분이 이온 주입으로 기판 농도의 변화와 동일한 특성을 예측할 수 있는 결과가 나타났다.

전류-전압 특성에서 순방향 특성은 인의 이온 주입의 증가량에 따라서 임계전압이 낮아지며, 가장 자리 효과의 소자도 정사각형 소자의 특성 보다 임계전압이 낮게 나타났다. 장벽높이는 이론적인에너지 대의 금속과 반도체의 일함수의 차이와 같이 낮아졌으며, 동적 저항은 감소되었다.

역방향 항복 전압은 이온 주입량이 증가함에 따라 공핍층의 길이는 짧아지면서, 항복 전압값이 줄어드는 특성을 나타내는데, 기판 자체의 농도에서의 애벌런치 항복에서 불순물의 증가로 고농도의 접합이 되면서 터널링에 의한 전자의 증가로 항복 전압값이 감소되어졌다.

온도 변화에 따른 전류-전압 특성 결과는 측정

온도 증가에 따라서 열 방출 이온으로 인하여 임계전압, 이상인자, 장벽높이는 증가되었고, 역방향 전류-전압 특성은 측정 온도 증가에 따라서 동일 농도의 소자에서 항복전압이 증가되는 특성을 보였다.

참고문헌

- [1] S. Odanaka, A. Hiroki "Potential Design and Transport Property of $0.1 \mu\text{m}$ MOSFET with Asymmetric Channel Profile" IEEE Trans. on Electron Device, Vol.44, No.4, pp595-600, 1997
- [2] R. Raghunathan, D. Alok, and B. J. Baliga, "High Voltage 4H-SiC Schottky Barrier Diodes", IEEE Elec. Dev. Lett. Vol.16, 1995
- [3] S. M. Sze, "Physics of Semiconductor Devices", 2-nd Edition, pp. 279-284, 1983
- [4] J. Crofton, et al "High-Temperature Ohmic Contact to n-type 6H-SiC using Nickel", Appl. Phys. Vol. 77, pp.1317-1320, 1995
- [5] T. Teraji, S. Hara, H. Okushi, and K. Kajimura, "Ideal Ohmic Contact to n-type 6H-SiC by Reduction of Schottky Barrier Height", Appl. Phys. Lett. 71 Vol.5, 1997



李 龍 宰(Yong-Jae Lee)

- 1974년 3월~1981년 2월 경북 대학교 공과대학 전자 공학과(공학사)
1981년 3월~1983년 2월 연세 대학교 대학원 전자공학과 (공학석사)
1983년 3월~1986년 8월 연세대학교 대학원 전자 공학과 (공학박사)
1985년 3월~1988년 2월 한국전자통신연구원 집적회로 개발부 선임연구원
1991년 7월~1992년 7월 The University of Texas at Austin. Microelectronics Research Center U.S.A. Post Dr.
1988년~현재 동의대학교 공과대학 전자공학과 정교수
*주관심 분야 : MOSFET,MOS 소자 개발, 특성화, 바이폴라 소자 공정 및 특성 개선, ASIC 설계 등.