

# 무선 적외선 데이터 전송을 위한 4-Mbps 송·수신기 칩의 설계

## (Design of 4-Mbps Transceiver Chip for Wireless Infrared Data Transmission)

金鑛昨\*, 崔正烈\*, 崔仲鎬\*

(Kwangoh Kim, Jungryoul Choi, and Joongho Choi)

### 요 약

본 논문은 무선 적외선 데이터 전송을 위한 4-Mbps 송·수신기 칩의 설계에 관한 것이다. 수신부는 아날로그 프런트-엔드, 클럭 복원 및 프레임 발생 회로, 복조기로 이루어져 있으며 송신부는 변조기와 발광 다이오드 구동기로 이루어져 있다. 여러 단의 증폭기로 구성된 아날로그 프런트-엔드는 DC 크기 및 오프셋 성분을 보상함으로써 다양한 적외선 송·수신 환경으로의 적용을 가능하게 하였다. 데이터 변·복조는 4-Mbps 데이터 전송 방식인 4PPM (pulse position modulation) 방식을 사용하여 IrDA 규격과 호환성을 맞추었다. 설계한 칩은 0.8- $\mu\text{m}$  2-poly, 2-metal CMOS 표준공정을 사용하여 제작하였으며,  $\pm 2.5\text{V}$ 의 전원 전압에 대하여 소비 전력은 122mW 이다.

### Abstract

This paper describes the design of a 4-Mbps wireless infrared data transceiver chip. The receiver consists of the analog front-end, clock recovery and frame generator, and demodulator. The transmitter consists of the demodulator and LED driver. The versatile analog front-end consisting of multiple amplifiers makes it possible for the chip to be applied to various infrared environments by compensating DC and offset signal components. A 4PPM (pulse position modulation) scheme is used for data transfer in order to meet the IrDA standards. The chip was fabricated in a 0.8- $\mu\text{m}$  2-poly, 2-metal CMOS technology and dissipates 122mW for  $\pm 2.5\text{V}$  supply.

### I. 서 론

무선 전송 방식을 이용하여 컴퓨터와 컴퓨터, 컴퓨터와 주변 기기 사이의 데이터 전송 시스템을 구현하는 추세가 급격히 확산되고 있다<sup>[1]</sup>. 이는 데이터의 교환을 위하여 별도의 외부 저장 장치나 케이블 및

커넥터 등을 이용할 필요가 없기 때문이다. 또한 데이터 처리에서 이동성 (mobility)이 중요해짐에 따라 무선 방식을 사용한 데이터 전송의 필요성은 더욱 부각되기 시작하였다.

무선 데이터 전송에 사용되는 전송 매체로서 RF (radio frequency)와 적외선 방법이 있다. RF 방식은 무선 LAN (wireless local area network) 시스템을 구현하여 유한한 장소 내에서는 장애물에 구애받지 않고 사용할 수 있는 장점이 있다. 반면 적외선 방식은 RF 방식보다 현저히 낮은 단가로 송신 및 수신 하드웨어를 구현할 수 있고, 주파수 할당 문제가 없기 때문에 소량의 데이터를 전송하는데 있어서 매우 유리하다<sup>[2]</sup>.

\* 正會員, 서울市立大學校 半導體工學科

(Department of Semiconductor Engineering, University of Seoul)

※ 본 논문은 1997년도 서울대학교 반도체공동연구소의 교육부 반도체분야 학술연구조성비 (과제번호: ISRC 97-E-2020)에 의해 수행되었습니다.

接受日字:1998年5月26日, 수정완료일:1999年1月30日

무선 적외선 방식은 여러 가지 응용에 맞추어 다양한 규격으로 발전되어 왔지만 현재 IrDA (infrared data association) 규격이 무선 적외선 방식의 표준으로서 자리를 잡아가고 있다<sup>[3]</sup>. 이러한 IrDA 규격의 물리적 계층 (physical layer)의 장점으로는 낮은 단가 및 소비 전력, 직진 방향성에 의한 간섭 (interference) 방지 기능, 높은 잡음 처리 능력, 용이한 PC 호환성 등이 있다. IrDA 규격의 전송 속도는 수 kbps부터 115.2kbps, 0.576Mbps, 1.152Mbps 및 4Mbps로 발전하고 있다. 이 중 115.2kbps가 저가의 전송 시스템에서 널리 사용되고 있으며 이는 간단한 자료의 전송에 적합하다. 그러나 멀티미디어로 대표되는 대용량의 데이터를 전송하거나 무선 LAN 시스템의 일부로 포함되기 위해서는 수 Mbps 이상의 전송 속도가 필요하며 이를 위한 송신기 및 수신기 모듈의 개발이 활발히 진행되고 있다.

무선 적외선 데이터 전송을 위한 송·수신기 칩은 지난 수년간 다양하게 발전하여 왔다<sup>[4-7]</sup>. 이에선 적외선 수광 및 발광 소자를 송·수신 칩과 함께 집적화 하는 방법<sup>[6]</sup>과 칩의 외부 소자로서 수광 및 발광 소자를 사용하는 방법<sup>[5-7]</sup>이 있으며, 낮은 단가의 시스템 구현을 위하여 후자의 방법이 사용되어 왔다. 최근에는 무선 적외선을 통한 데이터의 전송 속도를 보다 향상시키기 위한 효율적인 송·수신기 칩의 개발이 진행되고 있다.

본 논문에서 IrDA의 4Mbps 규격을 지원하는 무선 적외선 데이터 송·수신기 칩을 설계하였다. 데이터 전송 방식은 4-PPM (pulse position modulation) 방식을 채택하였다. 설계한 칩에 포함된 다기능 아날로그 프론트-엔드 (versatile analog front-end)는 입력 신호의 DC 성분 및 증폭기의 오프셋 전압을 보상할 수 있으므로 보다 높은 전송 속도 및 다양한 적외선 발광, 수광 소자와의 결합 환경을 제공할 수 있다.

2장에서 칩의 전체 구조 및 무선 적외선 전송 신호 체계에 대하여 논하였으며 3장에서는 각 칩의 구성 블록 및 회로 설계에 대하여 설명하였다. 4장에서 0.8- $\mu$ m CMOS 공정을 사용하여 제작한 칩의 측정 결과를 제시하였으며 5장은 결론으로 구성되어 있다.

## II. 시스템 구조

그림 1은 본 논문에서 설계한 무선 적외선 데이터

전송을 위한 4-Mbps 송·수신기 칩의 구조를 나타낸다. 이 칩은 외부 소자인 수광 다이오드 (photo diode) 및 발광 다이오드 (light-emitting diode)와 결합하여 무선 적외선 송·수신 시스템의 물리적 계층을 구성한다. 전체 칩은 크게 수신부와 송신부로 구성되어 있다. 수신부는 아날로그 프론트-엔드, 클럭 복원 (clock recovery) 및 프레임 발생 회로 (frame generator), 복조기 (demodulator)로 구성되어 있으며 송신부는 변조기 (modulator)와 발광 다이오드 구동기 (driver)로 구성되어 있다.

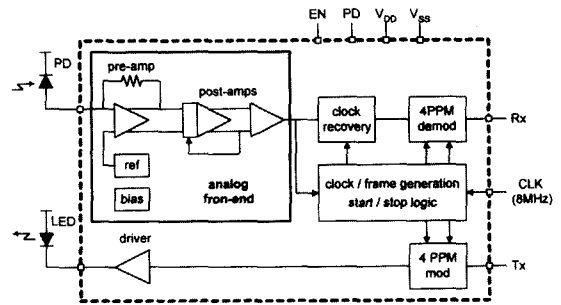


그림 1. 무선 적외선 데이터 전송을 위한 4-Mbps 송·수신기 칩의 블록도

Fig. 1. Block diagram of 4-Mbps transceiver chip for wireless infrared data transmission.

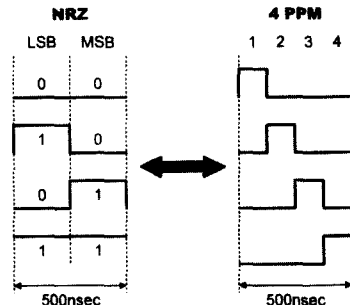


그림 2. 4-PPM (pulse position modulation)의 데이터 파형

Fig. 2. Data waveform of 4-PPM (pulse position modulation).

현재 4Mbps의 전송 방식에 사용되는 IrDA 규격은 4-PPM 방식을 사용한다. 이 방식은 그림 2에서 볼 수 있는 바와 같이 NRZ (non-return-to-zero) 형태의 두 비트 데이터를 한 심벌 내의 4 위치 중 한 곳으로 표현한다. 따라서 4-Mbps 데이터 전송을 위하여 한 심벌의 크기는 500nsec가 되며 125nsec로 분할되는 4 위치 중 한 곳에 펄스가 발생한다. 4-PPM

방식을 사용하지 않는 경우 칩은 복조기 및 변조기를 바이패스 (bypass) 하여 8Mbps (125nsec 펄스)의 데이터 전송을 수행할 수 있다.

적외선 신호는 수광 다이오드를 통하여 전기 신호 (전류)로 검출된다. 이 신호는 아날로그 프런트-엔드를 거치면서 전압 신호로 변환되어 디지털 이진 레벨을 갖도록 충분히 증폭된다. 이 신호와 입력 클럭 신호를 사용하여 클럭 복원 회로는 내부 동기 클럭을 발생하고 이를 이용하여 데이터 수신 동작을 동기화시킨다. 동기화된 데이터는 복조기를 사용하여 4-PPM 데이터로부터 NRZ 형태로 변환된다. 이때 데이터 전송의 시작 및 정지 시간 등과 같은 타이밍 정보는 심벌 프레임 발생 회로에 의해 조절된다. 한편, 송신부의 입력에 인가된 NRZ 데이터는 변조기를 통하여 4-PPM 형태로 변조된다. 이 데이터는 발광 다이오드 구동기에 의해 출력 전류로 변환되어 발광 다이오드를 구동하게 된다.

### III. 회로 설계

#### 1. 아날로그 프런트-엔드 설계

수광 다이오드와 함께 수신기의 무선 적외선 수신 성능을 결정하는 블록은 아날로그 프런트-엔드이며 이의 블록도가 그림 3에 나타나 있다. 아날로그 프런트-엔드는 수광 다이오드에서 검출된 전류 신호를 전압 형태로 변환하여 이를 디지털 이진 레벨로 충분히 증폭시킨다. 수광 다이오드를 외부 소자로 사용하므로 이를 칩과 결합하는 과정에서 발생할 수 있는 잡음의 증가 및 기생 캐패시턴스에 의한 속도의 감소 등에 대해 고려해야 한다. 아날로그 프런트-엔드는 pre-amplifier, 2단 post-amplifier 및 보상 (compensation) 회로로 구성되어 있다. 모든 구성 블록은 공통의 잡음을 제거하기 위하여 완전-차동 (fully-differential) 형태의 신호를 처리하도록 설계하였다.

검출된 전류를 전압 신호로 변환하는 pre-amplifier는 부계환 (negative feedback) 저항  $R_F$ 를 사용하는 트랜스-임피던스 (trans-impedance) 형태의 증폭기로 구성된다. 이러한 preamplifier의 3-dB 대역폭은

$$f_{3dB} = \frac{1}{2\pi} \frac{A_1}{R_F C_P} \quad (1)$$

와 같이 나타낼 수 있다. 여기서  $A_1$ 는 개방 루프

(open-loop) 증폭기의 전압 이득이고,  $C_P$ 는 수광 다이오드 및 모든 연결선으로부터 기인하는 기생 캐패시턴스의 합이다. 설계한 증폭기의 전압 이득은 20dB,  $R_F$ 는 5k $\Omega$ 이며  $C_P$ 는 측정된 결과 약 50 pF 정도이다. 이때 식 (1)에 의한 pre-amplifier의 주파수 대역폭은 7MHz이다. Pre-amplifier에서 검출할 수 있는 최소의 전류 크기가 수신부의 sensitivity 성능이 되며 이는 pre-amplifier 회로의 입력 단에서 증가적으로 구할 수 있는 잡음의 크기에 의하여 결정된다. 그림과 같이 DC-접속된 트랜스-임피던스 증폭기에서 증가의 입력 전류를 구하면<sup>[9]</sup>, 본 논문에서 설계에 사용된 소자 및 회로 변수 값에 대하여 20nA의 값을 얻을 수 있으며 이는 pre-amplifier가 처리할 수 있는 최소의 전류 값이 된다.

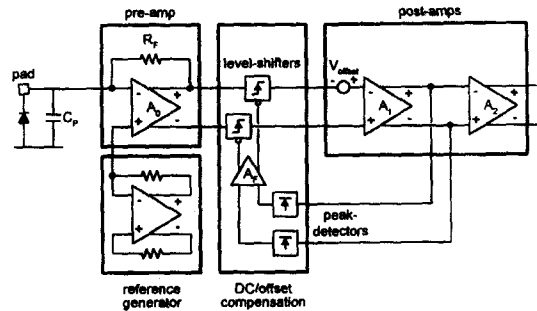


그림 3. 아날로그 프런트-엔드 블록도  
Fig. 3. Block diagram of analog front-end.

그림 3에서 pre-amplifier는 수광 다이오드와 증폭기의 입력을 직접 연결한 DC-접속 형태이기 때문에 차동 증폭을 위해서는 올바른 기준 전압이 필요하며 이를 구현한 것이 그림 3에 나타난 기준 전압 발생기이다. 기준 전압 발생기는 반복 바이어싱 (replica biasing) 개념을 사용하여 pre-amplifier에 사용된 증폭기와 동일한 형태로 만들었다. 따라서 공정 및 온도 변화에 대하여 pre-amplifier에서 필요한 기준 전압 값과 기준 전압 발생기의 출력 값은 트래킹 할 수 있다.

그림 4는 pre-amplifier 및 post-amplifier에 사용되는 개방 루프 증폭기 회로를 나타낸다. 전압 이득은 트랜지스터  $M_1$ - $M_5$ 로 이루어진 차동 증폭기에 의하여 얻으며  $M_6$ - $M_9$ 는 출력 버퍼이다. 2개의 저항  $R_B$ 와 트랜지스터  $M_{10}$ - $M_{14}$ 는 완전 차동 회로를 위한 공통-모

드 제환 (common-mode feedback) 회로이다. 이 증폭기의 3-dB 주파수 대역폭은 32MHz이므로 아날로그 프런트-엔드의 주파수 대역폭은 식 (1)에 의해 결정됨을 알 수 있다.

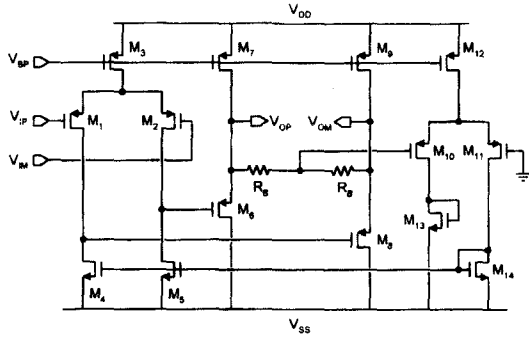


그림 4. 완전-차동 증폭기 회로도  
Fig. 4. Circuit schematic of fully-differential amplifier circuit.

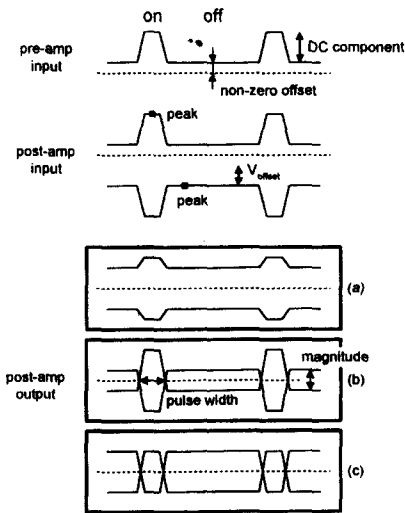


그림 5. DC 크기 및 옵셋 성분에 대한 보상 기법  
Fig. 5. Compensation scheme of DC and offset components.

수광 다이오드와 pre-amplifier, pre-amplifier와 post-amplifier의 연결은 DC-접속 방식이기 때문에 증폭해야 할 신호에는 원하는 성분 뿐 아니라 다양한 DC 크기 및 옵셋 성분이 포함될 수 있다<sup>[10]</sup>. DC 접속 방식에서는 그림 5에 나타난 바와 같이 on 데이터를 전송할 때 신호의 DC 크기 성분이 포함되고 off 데이터를 전송할 때는 0이 아닌 옵셋 신호 또는 수광 다이오드의 암전류 (dark current), 누설 전류

(leakage current) 등이 포함된다. 또한 증폭기의 옵셋 전압 (offset voltage)에 의하여 post-amplifier의 증폭이 제대로 이루어지지 않을 수 있다. 이러한 성분들이 작은 경우 (그림 5(b))는 신호의 펄스 폭이 증가하거나 그 크기가 감소하는 등의 성능 저하를 가져올 수 있다<sup>[11]</sup>. 큰 경우 (그림 5(a))는 증폭기가 포화 상태에 이르게 되어 증폭 동작을 수행하지 못하게 되며, 그림 3에 나타난 보상 회로는 이러한 문제점을 해결하기 위하여 사용되었다. 그림 5에 나타난 바와 같이 2개의 피크 검출기 (peak detector)를 사용하여 증폭기의 두 차동 출력 신호에 대한 피크 값을 검출하면 이에는 on 신호의 DC 크기 성분, 0이 아닌 off 신호의 크기 및 증폭기의 옵셋 전압 등이 포함된다. 따라서 이를 사용하여 post-amplifier로 인가되는 입력의 DC 레벨을 미리 조절하면 그림 5(c)에서 알 수 있는 바와 같이 post-amplifier의 출력에서 바이어스 레벨에 대하여 대칭인 균형-차동 (balanced-differential) 파형을 얻을 수 있다.

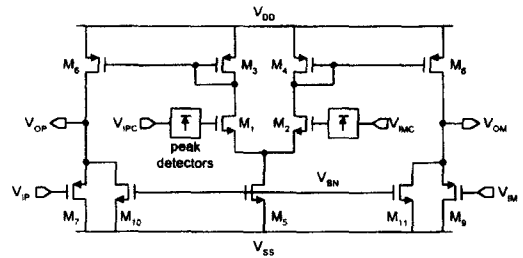


그림 6. DC 크기 및 옵셋 성분에 대한 보상 회로도  
Fig. 6. Circuit schematic of compensating DC and offset components.

그림 6은 피크 검출기와 레벨 조절기로 이루어진 보상 회로를 나타낸다. 두 피크 검출기는 첫 번째 post-amplifier의 출력 단에서 각각의 피크 값을 검출하며 이는 M1-M5로 이루어진 제환 증폭기를 통하여 레벨 조절기에 인가된다. 트랜지스터 M6-M9로 이루어진 레벨 조절기는 2개의 source follower 회로이며 이의 바이어스 전류를 M6, M10 및 M8, M11을 통해 각각 변경함으로써 DC 크기 성분을 조절할 수 있다. 보상 회로는 완전 차동 형태의 회로를 사용하므로 피크 검출 시 발생할 수 있는 리플 (ripple) 전압 및 누설 전류에 의한 피크 값의 변화를 상쇄할 수 있다.

이러한 보상 회로를 포함한 다기능 아날로그 프런트-엔드는 DC 크기 성분을 보상할 수 있으므로 on 데

이터의 전송시 발생할 수 있는 신호의 크기 변화에 무관할 수 있다. 따라서 다양한 종류의 발광 및 수광 다이오드 조합을 사용할 수 있으며 그 사용 거리에 따른 제한을 완화할 수 있게 된다. 일반적으로 off 데이터의 전송시 발광 다이오드를 완전히 꺼야 하며, on 데이터의 전송시 발광 다이오드를 켜야 하므로 발광 다이오드 및 그 구동기에서 큰 스위칭 전류를 만들어야 하며, 발광 다이오드의 on/off 동작에 필요한 시간이 요구된다. 본 논문에서 설계한 보상 회로는 off 데이터의 0이 아닌 옅색 성분을 보상할 수 있으므로 발광 다이오드를 완전히 끌 필요가 없다. 따라서 발광 다이오드의 구동에 필요한 스위칭 전류를 감소시킬 수 있으며 고속의 데이터 전송을 위한 구조로서 사용될 수 있다. 또한 CMOS 트랜지스터를 사용하여 만든 증폭기에서 발생하는 비교적 큰 옅색 전압의 문제를 해결할 수 있다.

2. 디지털 블록의 설계

아날로그 프론트-엔드 블록에서 증폭된 디지털 이진 신호는 클럭 복원 회로를 거치면서 동기화된다. 그림 7은 DLL (delay locked loop)을 사용한 클럭 복원 회로를 나타낸다. 클럭 복원을 위한 preamble 데이터의 위상과 외부 클럭 CLKIN를 지연시킨 내부 클럭 CLKSYN의 위상을 비교하여 전하 펌프 (charge pump) 회로를 구동한다.

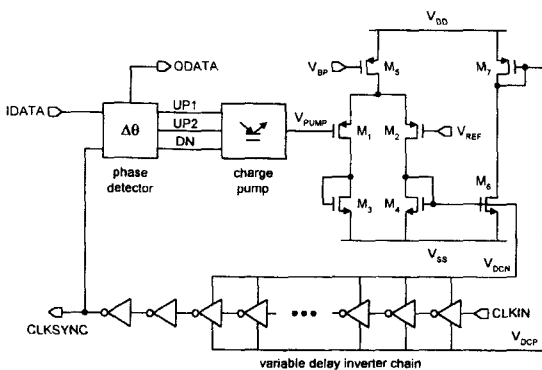


그림 7. 클럭 복원을 위한 DLL 블록도  
Fig. 7. Block diagram of DLL (delay locked loop) circuit for clock recovery.

그 출력은 저주파수 대역 통과 필터 및 M<sub>1</sub>-M<sub>7</sub>로 구성된 회로를 통하여 가변 지연 시간 인버터 체인의 제어 신호로 사용된다. 클럭 복원에 사용되는 데이터는 4-PPM 신호이므로 펄스의 발생 밀도가 일정하기

때문에 수정된 Hogge 위상 검출기를 사용하였다<sup>[12]</sup>. 전하 펌프 회로는 차동 증폭기 형태의 전류 스위치를 사용하여 구현하였으며 가변 인버터 체인의 셀은 전류-제어 인버터로 구성하였다. 이 회로의 정착 시간은 6  $\mu$ sec 이하이며 타이밍 지터는 4.5nsec이다.

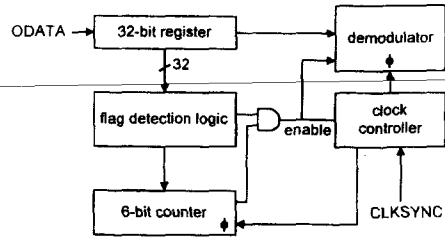


그림 8. 프레임 신호 발생 블록도  
Fig. 8. Block diagram of frame generator.

수신된 4-PPM 신호를 NRZ 데이터로 복조하기 위해서는 전송하고자 하는 데이터의 프레임 정보를 찾아야 하며, 이는 IrDA 규격에 의하여 정해진 시작 및 정지 플래그 신호를 이용하여 얻을 수 있다. 그림 8은 시작 및 정지 플래그 신호를 이용하여 프레임 펄스를 발생하는 회로의 블록도이다. 32개의 register 체인을 이용하여 32개의 펄스로 이루어진 시작 및 정지 플래그 신호를 저장한다. 시작 및 정지 플래그에 해당하는 32개의 펄스열이 인가되는 경우 이를 검출하여 125nsec의 시작 및 정지 프레임 펄스를 발생시킨다. 발생된 시작 프레임 펄스는 6-비트의 카운터를 구동하며, 이 카운터의 MSB 신호 및 시작 프레임 펄스를 이용하여 32개의 펄스열을 갖는 시작 플래그의 데이터를 register 체인으로부터 비운다. 이때 복조기는 클럭이 차단되고 바이패스 동작을 수행한다. 모든 4-PPM 데이터가 복조되면 정지 플래그가 검출되고 125 nsec의 정지 프레임 펄스가 발생된다. 이를 사용하여 카운터 및 복조기를 리셋하고 각각의 클럭 신호를 차단한다.

내부 클럭과 동기화된 4-PPM 신호를 각각에 대응되는 두 비트의 NRZ 신호로 복조하는 복조기의 블록도가 그림 9(a)에 있다. 프레임 발생 회로에서 생성된 시작 프레임 펄스를 이용하여 복조기를 초기화시킨다. 4-PPM 신호를 이루는 4개의 펄스가 병렬화 되며 이를 바탕으로 NRZ 신호가 결정된다. 그림 2에서 알 수 있는 바와 같이 NRZ 신호의 LSB에 '1'을 갖기 위해서는 두 번째나 네 번째 위치에 펄스가 존재해야

하며, MSB에 '1'을 갖기 위해서는 세 번째나 네 번째 위치에 펄스가 존재하면 된다. 따라서 세 구간의 펄스를 조합하면 2-비트의 신호로 변환할 수 있고 이를 직렬화 하여 NRZ 형태의 신호로 복조한다. 외부 클럭과 동기화된 두 비트의 NRZ 신호를 각각에 대응하는 4-PPM 신호로 변조하는 변조기의 클럭도가 그림 9(b)에 있다. 일련의 NRZ 신호를 두 비트로 병렬화한 후 제어 회로에서 생성된 기준 파형과 비교하여 일련의 4개의 위치 중 한곳에 펄스를 발생하여 PPM 신호로 변조한다. 그림 9에서 출력단에 추가되는 D-FF는 신호 처리 블록들의 지연 시간의 차이에서 기인하는 글리치(glitch) 성분을 제거하기 위하여 사용된다.

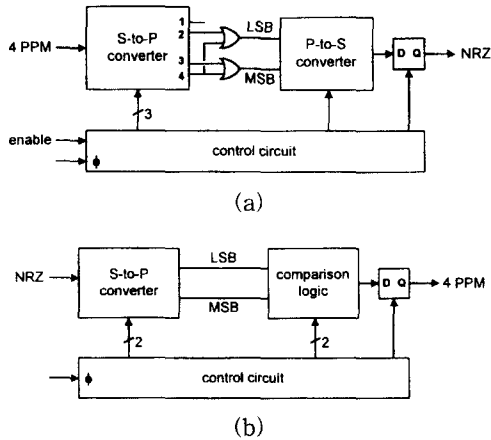


그림 9. 복조기 및 변조기의 블록도 (a) 복조기, (b) 변조기  
Fig. 9. Block diagram of (a) demodulator and (b) modulator.

IV. 실험 결과

본 논문에서 설계한 무선 적외선 송·수신기 칩은 0.8- $\mu\text{m}$  2-poly, 2-metal CMOS 표준공정을 사용하여 제작되었고,  $\pm 2.5\text{V}$ 의 전원 전압에서 동작한다<sup>[13]</sup>. 설계된 칩의 레이아웃이 그림 10에 있으며 그 면적은 1.2 x 1.5mm<sup>2</sup>이다. 아날로그 프런트-엔드의 잡음 처리 능력을 높이기 위하여 디지털 블록에서 기인하는 스위칭 잡음을 격리해야 하며, 따라서 큰 스위칭 전류가 발생하는 발광 다이오드 구동기와는 물리적 거리가 가장 먼 곳에 위치한다.

그림 11는 on 데이터의 DC 크기 성분 ( $I_{\text{SIG}}$ ), off 데이터의 0이 아닌 오프셋 성분 ( $I_{\text{OFF}}$ )에 대한 아날로그 프런트-엔드 블록의 실험 결과를 나타낸다. 출력 파형

의 오차는 그림 5에 나타난 바와 같이 펄스 폭의 값을 측정하여 증가적으로 얻을 수 있었다. 보상해야 하는 DC 크기 및 오프셋 성분이 큰 경우, 보상이 충분하지 못할 때 펄스 폭이 20 ~ 30% 증가하는 것을 볼 수 있지만, 이 신호는 클럭 복원 회로에 의하여 슬리밍(slimming)되어 125 nsec의 폭을 갖는 펄스로 얻을 수 있다.

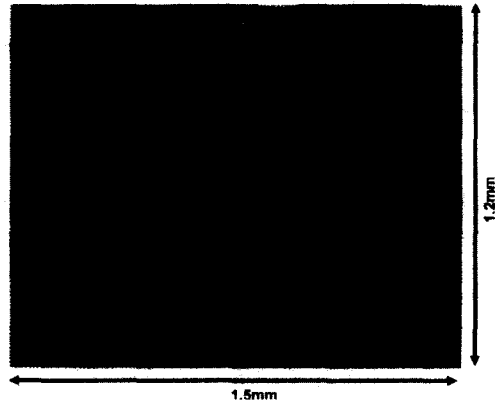


그림 10. 송·수신기 칩의 전체 레이아웃  
Fig. 10. Layout of transceiver chip.

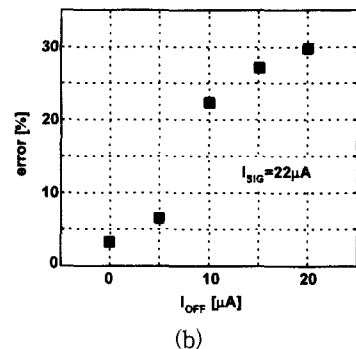
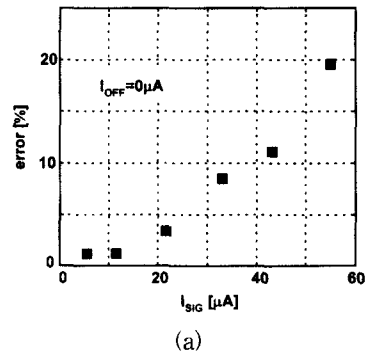


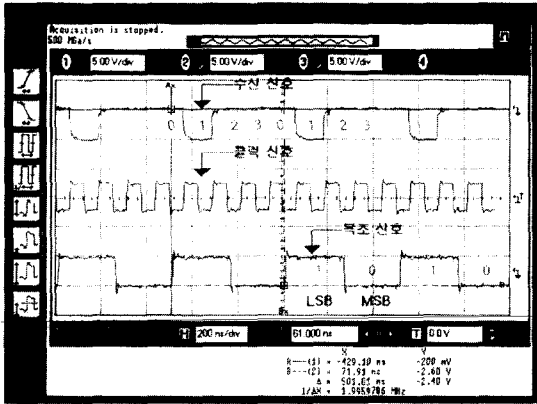
그림 11. 다양한 DC 크기 및 오프셋 성분에 대한 아날로그 프런트-엔드의 측정 결과 (a)  $I_{\text{SIG}}$  (b)  $I_{\text{OFF}}$   
Fig. 11. Measurement results of analog front-end. (a)  $I_{\text{SIG}}$  (b)  $I_{\text{OFF}}$

측정된 결과 및 사양을 표 1에 요약하였다.

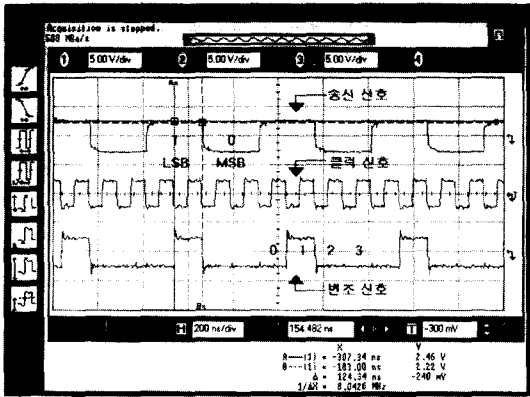
표 1. 4-Mbps IrDA 송·수신기 칩의 성능 측정 결과

Table 1. Measured characteristics of the 4Mbps IrDA transceiver chip.

사양	값	비고
데이터 전송 속도 [Mb/s]	4	
데이터 전송 방식	4PPM	
수신 대역폭 [MHz]	7	$C_p = 50 \text{ pF}$
입력 동작 잡음 [nA]	20	
입력 동작 영역 [ $\mu\text{A}$ ]	< 80	
출력 구동 전류 [mA]	> 5	
소비 전력 [mW] @ $\pm 2.5 \text{ V}$	122	정상 동작
	13	대기 상태
칩 면적 [ $\text{mm}^2$ ]	$1.5 \times 1.2$	$0.8 \mu\text{m}$ , 2-poly 2-metal



(a)



(b)

그림 12. 측정 결과 (a) 수신단 (b) 송신단  
Fig. 12. Measurement results of (a) receiver path and (b) transceiver path.

그림 12(a)은 아날로그 프런트-엔드, 클럭 복원 및 프레임 펄스 발생 회로, 복조기로 이루어진 수신단 전체에 대한 측정 결과를 나타낸다. 칩의 전기적 특성을 살피기 위해, 수광 다이오드에서 검출하는 전류 대신 등가의 전류원을 입력으로 인가하였다. 그림에 나타난 바와 같이 한 심벌 안에서 두 번째 위치에 펄스가 있는 4-PPM 신호 "0100"이 입력으로 인가되면 LSB-MSB 순서로 "10"의 NRZ 신호로 변환된다. 그림 12(b)은 변조기와 발광 다이오드 구동기로 이루어진 송신단의 전기적 측정 결과를 나타낸다. 송신하고자 하는 데이터가 LSB-MSB 순서로 "10"이 인가되면 한 심벌 안의 4개의 구간 중 두 번째 위치에서 펄스가 발생하는 변조된 4-PPM 신호가 출력된다. 범용의 수광 및 발광 다이오드를 사용하여 실험한 결과 약 30 cm까지 데이터를 전송하는데 성공하였다. 설계된 칩의

### V. 결론

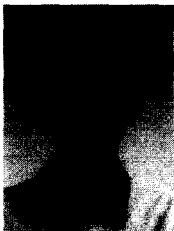
본 논문에서 고속의 무선 적외선 데이터를 전송하는데 필요한 송·수신기 칩을 설계하였다.  $0.8\text{-}\mu\text{m}$  CMOS 표준공정으로 제작한 칩과 범용의 수광 다이오드 및 발광 다이오드를 결합하여 구현한 하드웨어의 실험을 통하여 현재 IrDA 규격의 가장 빠른 전송 속도인 4Mbps로 데이터를 전송할 수 있음을 검증하였다. 입력 신호의 DC 크기 및 윗셋 성분을 보상할 수 있는 다기능 아날로그 프런트-엔드를 갖춘 송·수신기 칩은 다양한 무선 적외선 환경에 적용할 수 있을 뿐 아니라 보다 빠른 속도의 데이터 전송으로의 확장을 가능하게 하였다. 이 칩은 수광 및 발광 소자와 더불어 대용량의 데이터 전송 뿐 아니라 무선 LAN 시스템과 결합이 기대되는 무선 적외선 데이터 전송 시스템을 용이하게 구현할 수 있는 기초 부품의 역할을 수행할 수 있다.

### 참고 문헌

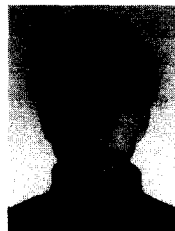
[1] K. Pahlavan, A. Zahedi, and P. Krishnamurthy, "Wideband local access: wireless LAN and wireless ATM," *IEEE Communications Mag.*, vol. 35, no. 11, pp. 34-40, Nov. 1997.

- [2] B. Travis, "Ease file transfers with IrDA-protocol wireless infrared," *Electronics Device Newsletters*, pp. 59-68, Mar. 1995.
- [3] Infrared Data Association, IrDA Physical Layer Documentation ver. 1.2, 1997.
- [4] Crystal Semiconductor Inc., *CS8130 Multistandard Wireless Infrared Transceiver Data Manual*, 1995.
- [5] VLSI Technology Inc., *VL82C147 PCI Bus-to-4.0 Mbps Interface Chip Data Manual*, 1996.
- [6] Hewlett Packard Inc., *HSDL-1100 Infrared Transceiver Chip Technical Data*, 1997.
- [7] IBM Corporation, *IBM31T1101 Infrared Transceiver Data Manual*, 1997.
- [8] J. G. Proakis, *Digital Communication (2nd Ed.)*, McGraw-Hill, New York, NY 1989.
- [9] J. Gowar, *Optical communication systems (2nd Ed.)*, Prentice-Hall, New York, 1993.
- [10] Y. Ota and G. Swartz, "Burst mode digital data receiver," *United States Patent*, no. 5,430,766, 1995.
- [11] J. Yang, J. Choi, D. Kuchta, K. Stawiasz, P. Pepeljugoski, and H. Ainspan, "A 3.3V 20-channel 500Mb/s/ch optical receiver with integrated optical detectors in 1.2um GaAs," *IEEE Int. Solid-State Circuits Conf.*, pp. 206-207, San Francisco, CA, 1998.
- [12] T. H. Lee and J. F. Bulzacchelli, "A 155-MHz clock recovery delay- and phase-locked loop," *IEEE Jour. Solid-State Circuits*, vol. 27, pp. 1736-1746, Dec. 1992.
- [13] 최중호, 김광오, 최정렬, "4-Mbps 무선 적외선 데이터 송·수신기 칩", 제 5회 한국반도체 학술대회 논문집, pp. 369-370, Feb. 1998

저 자 소 개



**金 鑛 晥(正會員)**  
 1975년 4월 7일생. 1998년 2월 서울시립대학교 반도체공학과 공학사. 1998년 3월 ~ 현재 서울시립대학교 대학원 반도체공학과 석사과정 재학중. 주관심분야는 아날로그/디지털 집적회로 설계



**崔 正 烈(正會員)**  
 1975년 10월 2일생. 1998년 2월 서울시립대 반도체공학과 공학사. 1998년 3월 ~ 현재 서울시립대학교 대학원 반도체공학과 석사과정 재학중. 주관심분야는 아날로그/디지털 집적회로 설계



**崔 仲 鎭(正會員)**  
 1987년 2월 서울대학교 전자공학과 공학사. 1989년 2월 서울대학교 전자공학과 공학석사. 1993년 12월 University of Southern California 전기공학과 공학박사. 1994년 ~ 1996년 IBM T. J. Watson Research Center Postdoc Fellow. 1996년 ~ 현재 서울시립대학교 전자전기공학부 조교수. 주관심분야는 아날로그/디지털 집적회로 설계