

RTMOCVD법에 의해 제조된 Ta₂O₅ 박막의 특성

Characteristics of Ta₂O₅ thin film prepared by RTMOCVD

소 명 기* D. L. Kwong**
So, Myoung-Gi Kwong, Dim Lee

Abstract

Ultra thin Ta₂O₅ gate dielectrics were prepared by RTMOCVD (rapid thermal metal organic chemical vapor deposition) using Ta source TaC₁₂H₃₀O₅N and O₂ gaseous mixtures. As a result, Ta₂O₅ thin films showed significantly low leakage current compared to SiO₂ of identical thickness, which was due to the stabilization of the interfacial layer by NO (SiO_xN_y) passivation layer. The conduction of leakage current in Ta₂O₅ thin films was described by the hopping mechanism of Poole-Frenkel (PF) type.

Keywords : RTMOCVD, Ta₂O₅ thin films, leakage current

1. 서 론

Ta₂O₅ 박막은 높은 유전상수 ($\epsilon=20\sim25$)를 나타내므로 ULSI에서 캐퍼시터 절연막으로 널리 이용되고 있으며,[1] 최근 게이트 절연재료로 SiO₂를 대체시키려는 연구가 활발히 진행되고 있다.[2] 그 이유는 현재 고집적화를 위해 2nm이하의 SiO₂ 두께를 요구하지만 이와같은 초박막화에 기인된 높은 누설전류의 문제가 야기되기 때문이다. 그러므로 동일한 SiO₂ 두께에 비해 고유전 상수를 가지며 낮은 누설전류를 가지는 Ta₂O₅박막을 제조하려는 시도가 많이 보고되고 있다.

이와같은 Ta₂O₅ 박막은 스퍼터링법과 CVD법에 의해 제조되고 있는데 스퍼터링법에 의해 제조된 Ta₂O₅박막은 초기 비정질 상태에서는 누설전류가 낮으나 후처리과정 중 누설전류가 급격히 증가하는 단점을 가지고 있으며 CVD법에 의해 제조된 Ta₂O₅ 박막은 전기적인 특성면에서는 미흡하지만 집적도면에서 우수한 특성을 갖는다고 보고되고 있다.

특히 CVD법은 증착방법에 따라 플라즈마를 이용한 저온공정[3] 및 후처리시 분위기 변화[4-7] 등으로 Ta₂O₅ 박막내에 존재하는 공공과 결함들을 감소시켜 막을 치밀화 함으로써 계면에서 space charge의 이동을 제어하여 절연 특성 및 누설 전류에 대한 개선을 시도하고 있으나 여전히 게이트 절연재료의 초박막화에 따른 높은 누설전류를 해결하지 못하고 있는 실정이다. 또한 박막의 전기적 특성을 향상시키기 위해 누설 전류에 대한 전도기구를 규명하는 것

* 강원대학교 신소재공학과 교수

** Professor, Dept. of Electrical and Computer Engineering, University of Texas at Austin, TX

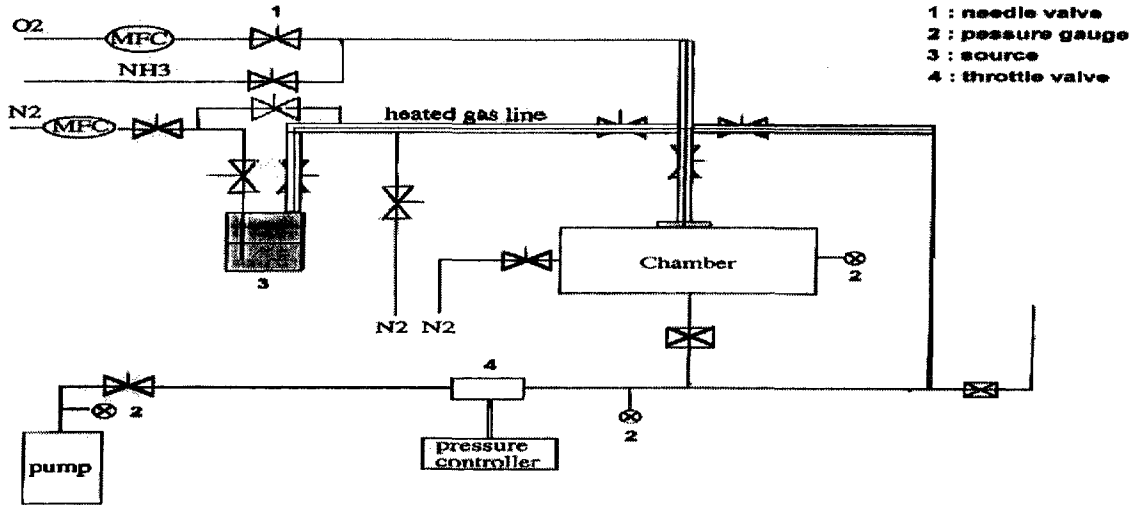


Fig. 1. Schematic diagram of the experimental apparatus for RTMOCVD for Ta₂O₅ thin films.

은 매우 중요한데 현재까지 초박막 Ta₂O₅에 대한 전도기구 또한 아직 확실하게 규명되어 있지 않다.

그러므로 본 연구에서는 급속열처리가 가능한 RTMOCVD법을 이용하여 초박막 Ta₂O₅(<15Å)를 제조하고 in-situ로 짧은 시간 후처리하여 누설 전류를 개선시키고자 하였으며 이때 누설전류에 대한 전도기구를 규명하여 게이트절연재료로 SiO₂의 대체 가능성을 알아보하고자 하였다.

2. 실험방법

본 실험에서는 p-type (100) Si 기판을 사용하여 RTMOCVD법으로 Ta₂O₅ 박막을 제조하였으며 사용한 실험장치의 개략도는 Fig. 1과 같다.

준비된 기판의 자연 산화막을 제거한 후 chamber 내로 장입시켜, 고순도 N₂ gas로 여러번 purging한 후 NH₃ gas를 주입하여 800°C에서 20초 동안 NO 하부부동막을 형성하였다. Ta₂O₅ 박막을 제조하기 위해 Ta의 출발물질로 TaC₁₂H₃₀O₅N을 사용하였으며 O의 출발물질로 O₂ gas를 사용하였다.

이때 Ta의 출발물질의 증기압을 일정하게 유지시키기 위해 bubbler의 온도를 140°C로 유지시켰으며 운반가스로 예열된 N₂ gas를 사용하였고 출발물질의 응고를 방지하기 위해 반응관을 열선으로 가열하여 chamber 내로 이동시켰다. Chamber 내의 압력을 3torr로 유지한 후 lamp를 가열하여 420°C에서 20초간 Ta₂O₅ 박막을 형성하였으며 in-situ로 dry O₂ 분위기, 600°C에서 후처리를 행하였다. Fig. 2에 본 연구에 사용된 Ta₂O₅ 게이트 절연막의 제조공정을 개략적으로 나타내었다.

제조된 Ta₂O₅ 절연막 위에 상부전극으로 Al을 코팅하여 Al/NO+Ta₂O₅/P-Si의 LOCOS isolated MOS 캐퍼시터를 구성한 후 누설전류를 측정하였다. 박막의 화학양론을 알아보기 위해 XPS 실험을 행하였으며 SiO₂막과 비교를 위해 HF C-V(1MHz)에 의해 Teq (equivalent oxide thickness)를 측정하였다.

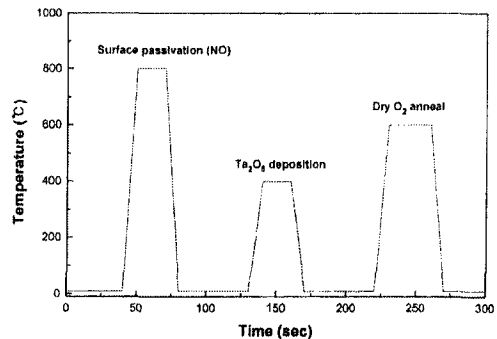


Fig. 2. Fabrication process for Ta₂O₅ gate dielectrics.

3. 결과 및 고찰

3.1. Ta₂O₅ 박막 특성

RTMOCVD법에 의해 NO 하부부동막 위에 증착시킨 Ta₂O₅ 박막의 XPS 스펙트럼 결과를 Fig. 3에 나타내었다.

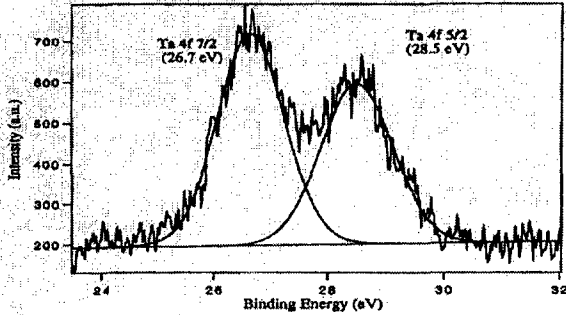


Fig. 3. XPS spectrum of Ta₂O₅ thin films

이 그림에서 보면 Ta 4f_{7/2}과 Ta 4f_{5/2}의 peak이 각각 26.7eV와 28.5eV에서 나타나는데, 특히 Ta 4f_{7/2}의 peak 값인 26.7eV는 Ta⁵⁺와 관련된 이론적 화학양론 값의 범위인 26.9±0.2eV와 잘 일치하고 있다. 이는 증착된 Ta₂O₅ 박막이 Si에 의하여 Ta⁴⁺ (25.1eV)나 Ta²⁺ (23.9eV)로 환원되지 않았음을 의미하며, 본 연구에서 사용된 NO 하부부동막이 좋은 보호역할을 하였기 때문으로 생각된다. 그러므로 Si과 Ta₂O₅ 사이에 계면층으로 존재하는 NO 부동막은 이들 사이에 양질의 계면을 제공해 줄뿐만 아니라 증착과정 또는 후열처리시에 Si 표면이 산화되는 것을 방지함을 알 수 있다. Bare Si 위에 Ta₂O₅가 증착되면 표면산화에 의해 상당량의 SiO₂ 막이 형성된다고 보고되고 있다. 이 경우 SiO₂의 두께가 증가함에 따라 Ta₂O₅ 박막의 유전상수가 감소할 뿐만 아니라 SiO₂와 Si사이의 구조적인 mismatch로 인해 내부응력이 증가하여 불안정한 계면이 형성된다.

Son 등에 의하면 불안정한 Si-SiO₂ 계면에 약간의 질소원자가 결합되면 내부압축응력이 완화되고 또한 계면이 개선되어 전기적 성질이 향상된다고 보고하고 있다.[8] 이와 같은 이유에 의해 본 연구에서는 Si 위에 NO 하부부동막을 형성하고 그 위에 Ta₂O₅ 박막을 증착시켰으며 Fig. 3의 결과로부터

NO하부부동막은 Ta의 환원과 Si의 산화를 동시에 방지하여 안정된 계면을 형성하였으며 이로 인해 화학양론적인 양질의 Ta₂O₅ 박막이 증착된 것으로 생각된다.

3.2 누설전류

Fig. 4에 게이트전압(V_g)이 -1.0V일 때 te_q에 따른 Ta₂O₅ 박막과 열산화막의 누설전류밀도(J_g)의 변화를 나타내었다. 그림에서 보는 바와 같이 본 연구에서 구성한 Al/NO+Ta₂O₅ 구조가 열산화막을 이용한 구조보다 낮은 누설전류밀도를 나타내며 특히 te_q이 13Å과 25Å 사이에서 거의 10³배 정도 낮은 누설전류밀도 값을 보이고 있다. 그 이유는 앞 절에서 설명한 바와 같이 NO 하부부동막이 Ta₂O₅ 박막의 증착과정 중 O₂에 의한 산화를 방지하여 안정한 계면을 형성하고 계면상태밀도가 감소하였기 때문이다. 또한 dry O₂ 분위기에서 후처리한 결과, 증착된 Ta₂O₅박막 내에 존재하는 결함, 즉 산소공공 등에 산소원자들이 확산해 들어가 Ta-O 결합이 증가하고 그 결과 Ta₂O₅ 박막이 치밀화되어 누설전류 밀도가 감소한 것으로 생각된다. 한편 이 그림에서 보면 V_g=-1.0V에서 J_g≈10⁻³ A/cm²를 나타낸 두께가 13Å임을 알 수 있는데 이 두께는 지금까지 보고된 te_q 값 중에서 가장 얇은 막이다. 그러므로 30 Å 미만의 SiO₂ 두께에서 피할 수 없는 직접 터널링에 기인된 높은 누설 전류 값은 본 연구에서 제작된 Ta₂O₅박막에 의해 개선 될 수 있으며 ULSI 게이트 절연체재료로의 가능성을 나타낸다고 사료된다.

Fig. 5에 증착된 Ta₂O₅ 박막의 전도기구를 알아보기 위해 te_q = 20Å에서 E_{eff}^{1/2}에 따른 누설전류밀도의 변화를 나타내었다. 여기서 E_{eff}는 V_g/te_q로 정의된다. 일반적으로 누설전류의 전도기구는 크게 Poole-Frenkel (PF) type 혹은 hopping type과 Fowler-Nordheim (FN) tunneling type으로 나뉘어 지는데[9] 이들에 대한 표현식은 다음과 같다.

$$J = \sigma_0 E \cdot \exp \left(- \frac{\left(\frac{q^3 E}{\pi \epsilon} \right)^{1/2}}{2kt} \right) \quad (1)$$

$$J = \frac{q^3 E^2}{8\pi h \phi_B} \cdot \exp\left(-\frac{8\pi (2 m_l \phi_B^3)^{\frac{1}{2}}}{3qhE}\right) \quad (2)$$

여기서

- σ_0 : the conductivity without the image force effect
- E : the applied electric field strength
- ϕ_B : the energy difference between the Fermi level of the Al electrode and the conduction band of Ta₂O₅ film
- h : the Plank constant
- m_l : the effective mass of a tunneling electron

(1)식은 PF 전도기구를 나타내며 (2)식은 FN 터널링전도를 나타낸다. 이들 식에서 보면 먼저 (1)식은 누설전류밀도와 가해진 전기장과의 관계가 $\log(J/E)$ vs $E^{1/2}$ plot이 양의 slop를 갖는 직선으로 표현되며(2)식에서는 이들과의 관계가 $\log(J/E^2)$ vs $1/E$ plot이 음의 기울기를 갖는 직선으로 표현됨을 알 수 있다.

그러므로 Fig. 5에서 나타난 바와 같이 J_g/E_{eff} vs $E_{eff}^{1/2}$ plot이 양의 기울기를 갖는 직선으로 나타나고 있으므로 본 연구에서 제조된 Ta₂O₅ 절연체의 전도는 터널링 보다 PF 전도기구에 의해 지배된다고 볼 수 있다.

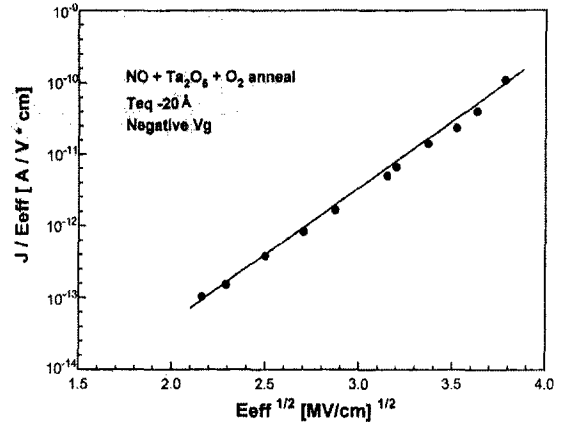


Fig. 5. Current-Voltage characteristics in the Poole-Frenkel plot.

4. 결론

RTMOCVD법에 의해 Ta₂O₅ 박막을 제조한 결과 다음과 같은 결론을 얻을 수 있었다.

- 1) NO 하부부동층의 제조 및 Ta₂O₅ 박막 증착 그리고 후처리를 동일한 chamber 내에서 연속적으로 수행한 결과 동일한 두께의 SiO₂ 박막보다 누설전류밀도가 10³배 정도 낮은 양질의 초박막(<15Å) 절연체를 제조할 수 있었다.
- 2) 초박막 Ta₂O₅의 누설전류에 대한 전도기구는 Poole-Frenkel type을 나타내었다.

후 기

본 연구는 '95년도 강원대학교 학술진흥재단의 해외연구지원에 의하여 이루어졌으며, 이에 감사드립니다.

참고 문헌

- [1] Y. Numasawa, S. Kamiya, M. Zenke, and M.

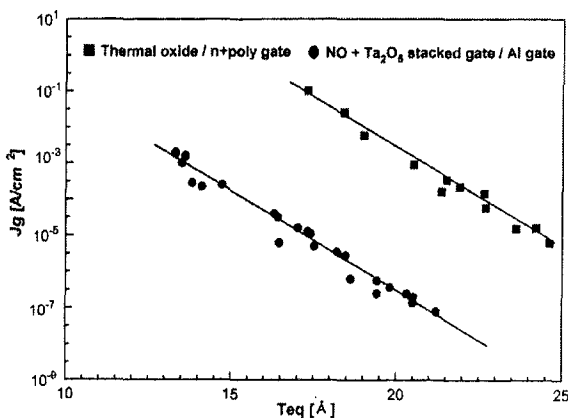


Fig. 4. Leakage current density as a function of Teq

- Sakamoto, "Ta₂O₅ Plasma CVD Technology for DRAM Stacked Capacitors", *IEDM Tech Dig.*, pp. 43, 1989
- [2] H. F. Luan, B. Z. Wu, L. G. Kang, B. Y. Kim, R. Vrtis, D. Roberts, and D. L. Kwong, "Ultra Thin High Quality Ta₂O₅ Gate Dielectric Prepared by in-situ Rapid Thermal Processing", *IEDM Tech Dig.*, pp. 609, 1998
- [3] 김진범, 이승호, 소명기, "PECVD법으로 증착된 Ta₂O₅ 박막의 누설전류에 미치는 RTA의 영향", *한국재료학회지*, 제 4권, 제 5호, pp. 550, 1994
- [4] S. Kamiyama, P. Y. Lesaichere, H. Suzuki, A. Sakai, I. Nishiyama, and A. Ishitani, "Ultrathin Tantalum Oxide Capacitor Dielectric Layers Fabricated Using Rapid Thermal Nitridation Prior to Low Pressure Chemical Vapor Deposition", *J. Electrochem. Soc.*, vol. 140, pp. 1617, 1993
- [5] H. Shinriki, M. Hiratani, A. Nakao, and S. Tachi, "Effect of Oxygen and Crystallized Extremely Thin CVD-Ta₂O₅ Films", *Ext. Abstr. Int. Conf. Solid State Dev. Mater.*, pp. 198, 1991
- [6] S. Kamiyama, T. Saeki, H. Mori, and Y. Numasawa, "Highly Reliable 2.5nm Ta₂O₅ Capacitor Process Technology for 256Mbit DRAM's", *IEDM Tech Dig.*, pp. 827, 1991
- [7] S. Tanimoto, M. Matsui, K. Kamisako, K. Kuroiwa, and Y. Tarui, "Investigation on Leakage Current Reduction of Photo-CVD Tantalum Oxide Films Accomplished by Active Oxygen Annealing", *J. Electrochem. Soc.*, vol. 39, pp. 320, 1992
- [8] K. A. Son, A. Y. Mao, B. Y. Kim, F. Liu, E. D. Pylant, D. A. Hess, J. M. White, D. L. Kwong, D. A. Roberts, and R. Vrtis, "Ultrathin Ta₂O₅ Films Growth by Chemical Vapor Deposition of Ta(N(CH₃)₂)₅ and O₂ on Bare and SiO_xN_y-Passivated Si (100) for Gate Dielectric Application", *J. Vac. Sci. Technol.*, vol. A16, pp. 1670, 1998
- [9] S. Zaima, T. Furuta, Y. Koide, and Y. Yasuda, "Conduction Mechanism of Leakage Current in Ta₂O₅ Films on Si Prepared by LPCVD", *J. Electrochem. Soc.*, vol. 137, pp. 2876, 1990