

수소 플라즈마 처리에 의한 실리콘 직접 접합 특성에 관한 연구

論文

49C - 7 - 9

A Study on the Characteristics of Silicon Direct Bonding by Hydrogen Plasma Treatment

崔祐範*·朱哲民**·金東南**·成萬永***
(Woo-Beom Choi · Chul-Min Ju · Dong-Nam Kim · Man Y. Sung)

Abstract – The plasma surface treatment, using hydrogen gas, of the silicon wafer was investigated as a pretreatment for the application to silicon-on-insulator (SOI) wafers using the silicon direct bonding technique. The chemical reactions of hydrogen plasma with surfaces were used for both the surface activation and the removal of surface contaminants. As a result of exposure of silicon wafer to the plasma, an active oxide layer was formed on the surface, which was rendered hydrophilic. The surface roughness and morphology were estimated as functions of plasma exposing time as well as of power. The surface became smoother with decreased incident hydrogen ion flux by reducing plasma exposing time and power. This process was very effective to reduce the carbon contaminants on the silicon surface, which was responsible for a high initial surface energy. The initial surface energy measured by the crack propagation method was 506 mJ/m², which was up to about three times higher than that of a conventional RCA cleaning method.

Key Words : SOI, Silicon Direct Bonding, Hydrogen Plasma, RCA Cleaning

1. 서 론

전기적으로 절연성이 있는 산화막 상에 활성 실리콘층을 지닌 SOI(Silicon-On-Insulator) 기판은 소자간 분리를 매우 쉽게 이를 수 있기 때문에 SOI 기판의 실현에 따라 고집적화, 저소비 전력화, 고속화를 비롯해 고내압화, 고기능 소자화, 내방사선, 고부가가치 등을 기대할 수 있어, 고속용 CMOS(Complementary Metal Oxide Semiconductor), 전력용 반도체소자 및 마이크로 센서 등의 제작에 있어 이미 실용화가 진행되고 있다[1-3]. SOI 기판의 제작기술로는 SOS(Silicon-On-Sapphire), ZMR(Zone-Melt Recrystallization), SIMOX (Separation by Implanted Oxygen), SDB(Silicon Direct Bonding) 방법 등이 있는데, 품질이나 범용성 면에서 SDB와 SIMOX 방법으로 제작된 SOI 기판이 가장 실용화에 가까운 것으로 여겨지고 있다[4]. 그런데 SIMOX 방법을 이용한 SOI 기판의 제작시 산소 이온 주입에 있어 200KeV 정도의 높은 가속 에너지와 10^{18} atoms/cm² 이상의 많은 도즈(dose)량에 따른 활성 실리콘층의 결정성 파괴와 열산화막과 비교해 저하된 절연특성을 갖는 메몰 산화막(buried oxide)과 같은 문제점을 안고 있어 이에 대한 기술개발이 현재 집중적으로 이루어지고 있는 실정이다.

이에 비해 SDB 방법으로 제작된 SOI 기판은 메몰 산화막으로 열산화막을 사용하기 때문에 절연특성이 우수하며, 소자 설계에 따라 다양한 두께가 요구되는 메몰 산화막의 제작에 있어서도 열산화막이 성장하는 한 두께에 대한 제한이 없다는 장점을 갖는다. 또한 활성 실리콘층은 벌크(bulk) 기판에 대한 연삭(grinding) 공정과 연마(polishing) 공정을 통해 제조되기 때문에 기본적으로 벌크 기판과 같은 우수한 단결정성을 유지하게 된다[5].

기존의 SDB 방법은 화학 약품을 이용해 기판 표면에 Si-OH 그룹들로 이루어진 친수화(hydrophilic) 층을 형성시키고 두 장의 기판을 접촉시켜 OH 이온들간의 수소 결합을 통해 초기 접합을 이룬 뒤, 1100°C 온도에서 2시간동안 열처리를 통해 접합 강도를 높이게 된다[6-8]. 그러나 화학적 전처리를 이용한 표면 활성화 방법은 다음과 같은 문제점을 발생시킨다. 첫째, 친수화 처리에 사용된 화학 약품이 기판 표면으로부터 충분히 제거되지 않고 접합 계면에 남게되어 접합 강도의 저하 및 비접합영역(void)의 생성과 같은 접합 특성에 나쁜 영향을 미치게 된다. 둘째, 수용액 상태의 화학 약품은 기판 전체적으로 균일한 반응을 얻기가 어려워 부분적인 표면 거칠기의 증가를 야기할 수 있다. 셋째, 화학 반응 특성이 서로 다른 각종 재료가 형성되어 있는 기판에는 적용할 수 없다. 넷째, 다량의 유독성 화학 약품의 사용으로 인해 공정 후에 약품 폐기에 많은 어려움을 유발하게 되는 등의 문제점이 발생하게 되어, 최근 플라즈마를 이용한 전처리 방법 등이 연구되어지고 있다[9,10].

본 논문에서는 SOI 기판의 형성에 있어서 RCA 세척보다 우수한 접합 특성을 갖는 새로운 SDB 공정 개발에 관한 연

* 正會員 : 高麗大 電氣工學科 博士課程

** 準會員 : 高麗大 電氣工學科 碩士課程

*** 正會員 : 高麗大 電氣工學科 教授 · 工博

接受日字 : 2000年 1月 25日

最終完了 : 2000年 6月 16日

구의 일환으로 수소 플라즈마에 의한 실리콘 기판 표면의 활성화를 통하여 보다 효과적인 표면의 오염물 제거와 접합 강도를 증대시킬 수 있는 방법을 제안하였다. 수소 입자와 산화막과의 충돌 과정에서 실리콘 기판 표면의 원자 결합이 파괴되고, 이로 인해 기판 표면에 비공유결합(dangling bond)이 생성되면서 기판 표면이 활성화된 친수화 층이 형성됨을 확인할 수 있었다. 아울러, 수소 플라즈마 공정 조건에 따른 AES (Auger Electron Spectroscopy) 분석, FTIR(Fourier Transform Infrared Spectroscopy) 분석, contact angle 측정, AFM(Atomic Force Microscope) 분석을 통하여 표면의 화학적 조성 변화, morphology 변화를 실험적으로 측정하여 고찰하였으며, 이를 통해 접합에 대한 동작 기구를 해석하여 보았다. 아울러, 본 연구를 통해 개발된 수소 플라즈마 처리 방법에 의해 형성된 SOI 기판에 대한 IR(Infrared) 분석, SEM(Scanning Electron Microscope) 분석 및 접합 강도 분석을 통한 SOI 기판의 접합 특성을 실험적으로 연구하여 그 결과를 검토하였다.

2. 실험방법

본 연구에서 SOI 기판의 제작을 위해 두 가지 형태의 실리콘 기판이 사용되었다. 즉, SOI 활성 실리콘 층(active silicon layer)이 되는 열산화막이 성장된 접합 기판(bonded wafer)과 접합 기판을 지지하는 열산화막이 없는 지지 기판(base wafer)이 이용되었으며, 접합 기판과 지지 기판은 모두 두께가 500 μm , 직경이 4인치, 저항율이 10~20 Ωcm , 방향성이 (100)으로 봉소(boron)가 도핑된 p형 실리콘 기판이 사용되었다. 활성 실리콘 층이 형성될 접합 기판에는 1100°C의 온도에서 습식 산소 분위기로 5시간동안 열산화하여 1.2 μm 두께의 산화막을 성장시켰다.

두 실리콘 기판은 다음과 같은 수소 플라즈마 공정을 통해 표면 활성화를 얻을 수 있었는데, 실리콘 기판은 음극인 rf-power 소스 위에 위치시켜 양극으로 대전된 수소 입자에 의해 충돌이 일어나도록 하였다. 입력 rf-power는 50~200W 사이의 범위에서 변화시켰으며, 플라즈마 노출시간은 10~600초 사이로 하였다. 또한, 진공 챔버의 초기 진공도는 2×10^{-5} Torr까지 배기하였으며, 수소 플라즈마 공정 중의 진공도는 200 mTorr를 유지하였다. 200 mTorr의 진공도를 유지하기 위해 수소 가스는 200 sccm으로 일정하게 흘려주었다. 아울러, 기존의 RCA 세척 방법과의 특성 비교를 위해 80°C의 NH₄OH:H₂O:H₂O₂(1:1:5) 용액에서 5분간 친수화 처리 공정에 의해 시편을 준비하였다.

수소 플라즈마 처리 후에 두 기판을 탈이온수에 약 5분간 담가두어 기판 표면이 물에 의해 wetting이 되도록 하였으며, wetting된 두 기판은 회전 건조기를 이용해 건조한 후 (110) 기준면들을 서로 정렬함으로써 두 장의 기판들을 한 쌍으로 하여 상온에서 초기 접합이 일어나도록 하였다. 상온에서 접합된 기판 쌍들은 접합 강도를 높이기 위해 산소 분위기에서 300~1100°C 사이의 온도 범위로 2시간 동안 열처리 공정을 수행하였다.

3. 결과 및 고찰

1.1 표면 조성 변화 분석 및 고찰

SDB 공정에 있어서 실리콘 기판 표면에 존재하는 오염물을 효과적으로 제거하는 것이 접합 강도와 같은 기계적 특성 및 전기적 특성이 우수한 SOI 기판의 제작을 위해서는 필수적이다. 특히, 탄소 유기물이 실리콘 기판 표면에서 가장 일반적으로 검출되는 오염물로서, 수소 플라즈마는 탄화수소나 탄화플루오르와 같은 탄소 유기물과의 반응을 통해 휘발성 있는 수소 화합물을 형성하게 되어 실리콘 기판 표면으로부터 쉽게 제거할 수 있게 한다. 수소 플라즈마 처리 후에 실리콘 기판 표면의 화학적 조성이 AES 분석을 통해 조사되었다. 그럼 1은 AES 분석을 통해 조사된 지지 기판의 표면 조성을 나타내고 있다. 세척하지 않은 실리콘 기판의 표면에서는 약 22 at. % 정도의 탄소가 검출되었으며, RCA 세척으로 준비된 시편의 경우 약 13 at. % 정도 검출되었다. 반면 수소 플라즈마 처리로 준비된 시편에서는 탄소가 3 at. % 이하로 검출됨을 관찰할 수 있는데, 이는 수소 플라즈마가 탄소와 반응을 통해 휘발성 있는 수소 화합물의 형태로 제거된다는 사실을 확인해주고 있다.

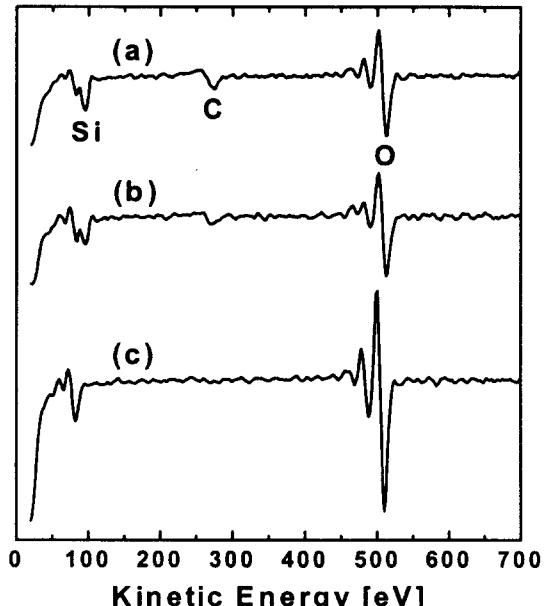


그림 1 실리콘 기판 표면의 처리 방법에 따른 표면 조성의 변화: (a) 처리하지 않은 실리콘 기판, (b) RCA 세척된 실리콘 기판, (c) 수소 플라즈마 처리된 실리콘 기판

Fig. 1 Auger spectra from the untreated silicon wafer (a), the wafer after RCA clean (b) and hydrogen plasma exposure (c)

한편, 그림 1로부터 수소 플라즈마 처리를 한 시편에서 산소 농도가 다른 시편에 비해 많이 검출되고 있음을 볼 수 있는데, 이는 수소 플라즈마 처리 후에 실리콘 기판 표면에 활성화된 산화막이 성장되었음을 나타낸다. 수소 플라즈마에 의해 성장된 산화막의 두께 변화를 확인하기 위해 깊이에 따른 조성을 분석하였다. 실리콘 기판의 깊이에 따른 Si, O, C 원자 조성비는 AES 분석으로 조사하였으며, 10A/min의 속도로 시편을 쟁작해가며 각 원소의 상대적 양을 얻었다. 수소 플라즈마 처리에 의한 기판 표면의 변화는 두 가지 공정 파라미터인 플라즈마 노출 시간과 플라즈마 power의 영향에 대해 각각 조사되었다. 그림 2는 플라즈마 power를 100W로 일정하게 하고 플라즈마 노출 시간을 증가시켜며 처리된 시편에 대해 AES 분석을 통해 얻어진 profile을 나타내고 있다. 수소 플라즈마 처리를 하지 않은 시편에서는 산화막의 두께가 약 10Å 정도로 관찰되고 있는데, 이는 일반적으로 실리콘 기판의 표면에 존재하는 자연 산화막임을 확인할 수 있다.

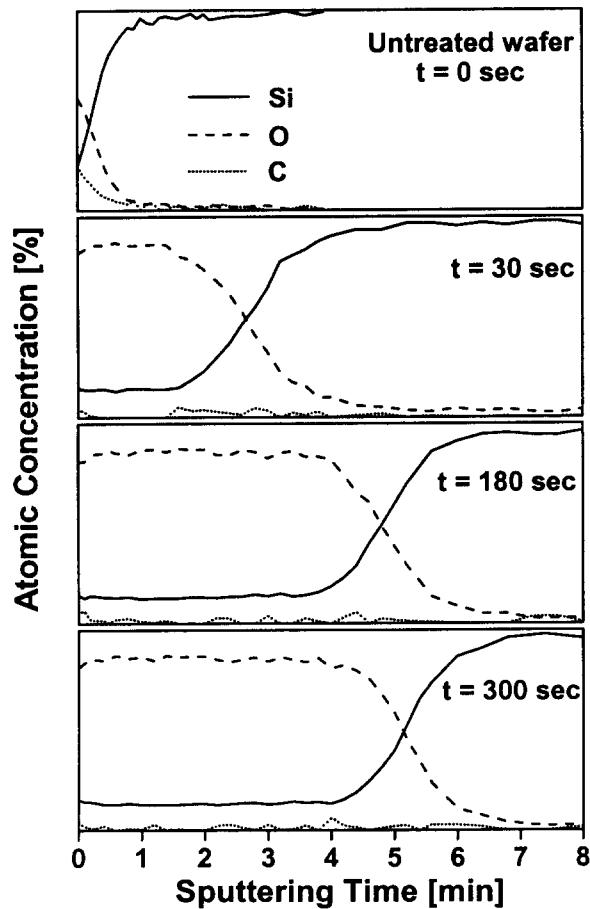


그림 2 실리콘 기판의 수소 플라즈마 처리 후에 노출 시간에 따른 산화막의 변화를 나타내는 깊이에 따른 AES profile

Fig. 2 AES depth profiles for SiO_2/Si before and after hydrogen plasma treatment

자연 산화막이 성장된 실리콘 기판 표면에 대해 수소 플라즈마 처리를 한 시편 모두에서 산화막이 증가하는 것이 관찰되었다. 10A/min의 AES 분석 속도를 두께로 환산해 수소 플라즈마 처리 시간에 따른 산화막의 두께 변화를 종합하여 그림 3에 나타내었으며, 이로부터 다음과 같은 결과들을 얻을 수 있다. 수소 플라즈마 처리 시간에 대해 산화막이 초기에는 지수함수적으로 증가하다가 일정 두께 이상에서는 더 이상 증가하지 않고 포화되는 양상을 보여주고 있다. 본 AES 분석에서 포화되는 산화막의 두께가 약 70Å 정도인 것으로 조사되었다.

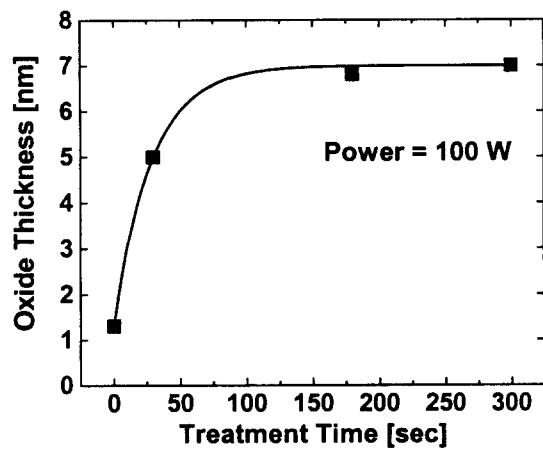


그림 3 100W의 플라즈마 power에서 플라즈마 노출 시간에 따른 산화막 두께의 변화

Fig. 3 Oxide thickness as a function of plasma exposing time at plasma power of 100 watt

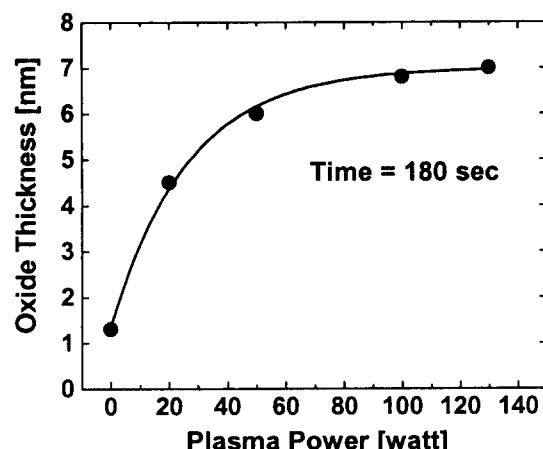


그림 4 3분의 플라즈마 노출 시간에서 플라즈마 power에 따른 산화막 두께의 변화

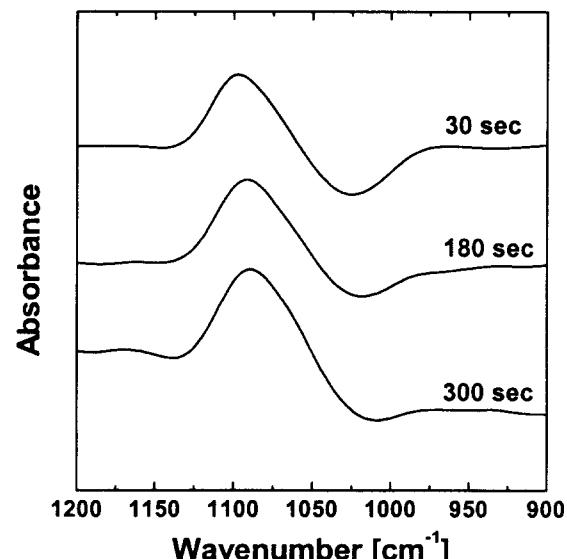
Fig. 4 Oxide thickness as a function of plasma power at plasma exposing time of 3 min

이는 수소 플라즈마의 충돌과정에서 기판 내부에 결합이 발생하게 되고, 시편이 대기애 노출되면 대기중의 산소와 결합 간의 반응을 통해 산화막이 성장된 것으로 사료된다. 플라즈마 노출 시간이 증가함에 따라 기판 내부의 결합이 발생하는 깊이가 증가하게 되어 산화막의 두께가 증가하지만, 수소 플라즈마는 어느 일정 이상의 깊이까지는 결합을 발생시킬 수 없어 산화막의 두께가 포화되는 것으로 사료된다. 이와 같은 현상은 플라즈마 power에 대해서도 비슷한 양상으로 관찰되었다. 그림 4는 플라즈마 노출 시간을 3분으로 일정하게 하고 플라즈마 power를 증가시켜가며 처리된 시편에 대해 AES 분석으로 얻어진 수소 플라즈마 power에 따른 산화막의 두께 변화를 보여주고 있다. 플라즈마 power에 대해서도 산화막이 처음에는 지수함수적으로 증가하다가 포화되는 양상을 보이고 있다.

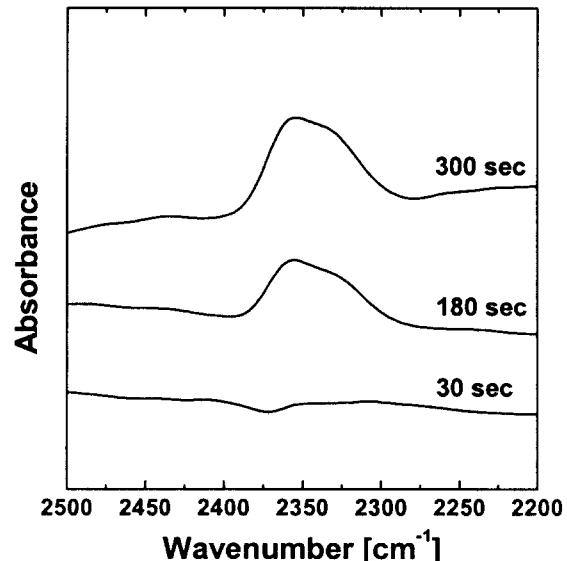
그림 5는 플라즈마 power를 100W로 일정하게 하고 플라즈마 노출 시간을 증가시켜가며 처리된 지지 기판에 대해 FT-IR 분석으로 얻어진 결과를 보여주고 있다. FT-IR 분석은 수소 플라즈마 처리를 하지 않은 시편을 기준값(reference data)으로 하여 수소 플라즈마 처리된 시편에 대한 FT-IR 분석으로 얻어진 값들을 기준값으로 빼고 난 peak들을 구해내어 수소 플라즈마 처리 후에 어떠한 변화가 발생했는지가 조사되었다. 그림 5(a)에서 수소 플라즈마 처리 후에 1100 cm^{-1} 의 파수(wavenumber)에서 peak이 나타남을 확인할 수 있는데, 이는 산화막에 의한 peak으로 실리콘 기판 표면이 플라즈마에 노출된 후에 불안정한 산화막이 형성되었음을 나타낸다. 앞서 언급한 바와 같이 AES 분석을 통해서도 산화막이 성장한다는 사실과 일치하는 결과를 나타내고 있다. 플라즈마 노출 시간이 증가함에 따라 산화막의 peak이 낮은 파수로 천이(shift)되는 것이 그림 5(a)에서 관찰되는데, 이는 SiO_x 구조의 산화막에서 x가 2보다 작은 값을 갖는 산화막이 형성됨을 나타낸다. 즉, 플라즈마 노출 시간이 길어짐으로 기판 내에 더 많은 결합이 발생하게 되고, 이 결합과 대기중의 산소와의 결합 과정에서 산소가 부족한 산화막이 형성되어 결합 에너지가 작은 공유결합에서 결합 에너지가 큰 이온결합의 형태로 바뀌면서 짧은 파수로 천이된 peak이 검출된 것으로 사료된다. 그림 5(b)로부터 수소 플라즈마 처리 후에 2350 cm^{-1} 의 파수에서 peak이 나타남을 확인할 수 있는데, 이는 산화막 내의 Si-H 결합에 의한 peak으로 30초간 플라즈마 처리를 한 시편에서는 관찰되지 않다가 3분 이상 플라즈마 처리를 한 시편에서는 peak이 증가되고 있음을 보여주고 있다. 이는 플라즈마 노출 시간이 증가하면서 기판 내의 결합과 수소와의 반응을 통해 Si-H 결합을 이루게 되는 것으로 사료된다. 일반적으로 Si-H 결합은 Si-OH 결합에 비해 전자 친화력(electron affinity)이 작아 소수성을 나타내게 되는데 이는 contact angle 측정으로도 확인되었다. 그림 6은 플라즈마 노출 시간을 3분으로 일정하게 하고 플라즈마 power를 증가시켜가며 처리된 시편에 대해 FT-IR 분석을 통해 얻어진 결과들로 노출 시간에 따른 결과와 같은 경향을 나타내고 있다.

수소 플라즈마 공정 조건에 따른 실리콘 직접 접합 특성에 관한 연구

하고 플라즈마 노출 시간을 증가시켜가며 처리된 시편에 대해 contact angle 분석을 통해 얻어진 결과를 보여주고 있다.



(a)



(b)

그림 5 플라즈마 노출 시간 변화에 따른 FT-IR 흡수 스펙트럼: (a) SiO_x 결합, (b) Si-H 결합

Fig. 5 FT-IR absorbance spectra arising from SiO_x stretching variation (a) and Si-H stretching variation (b)

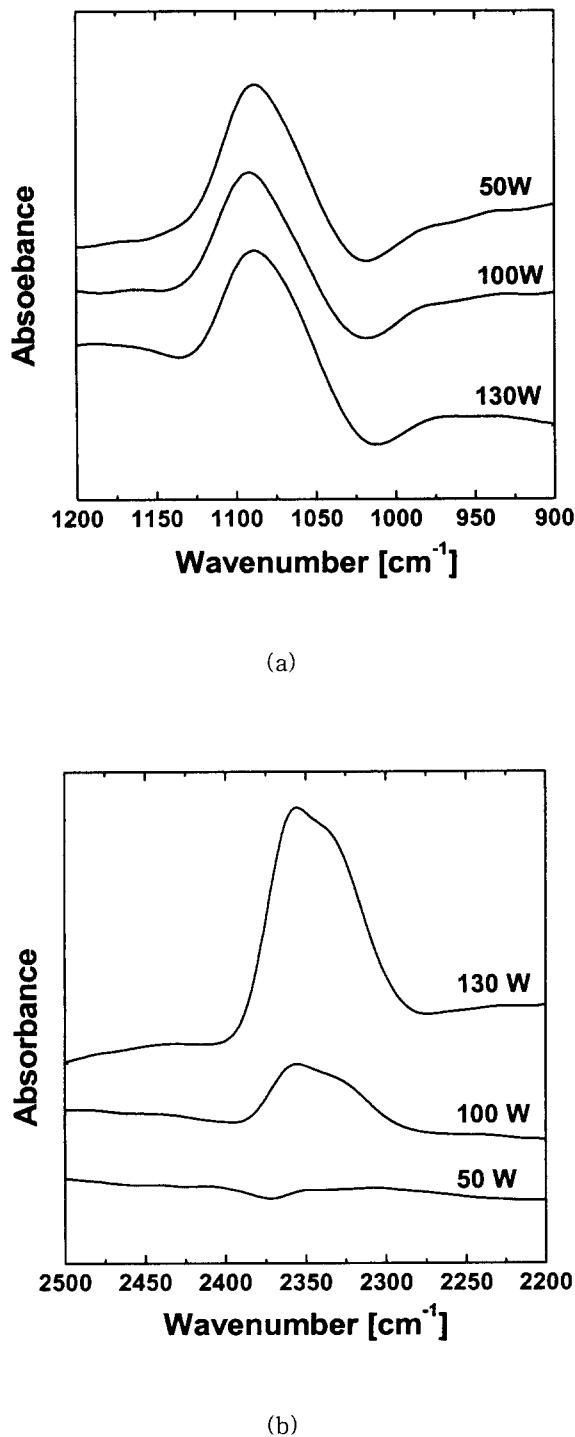
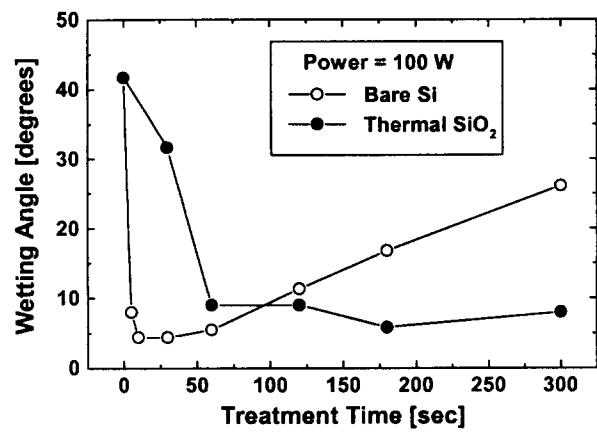
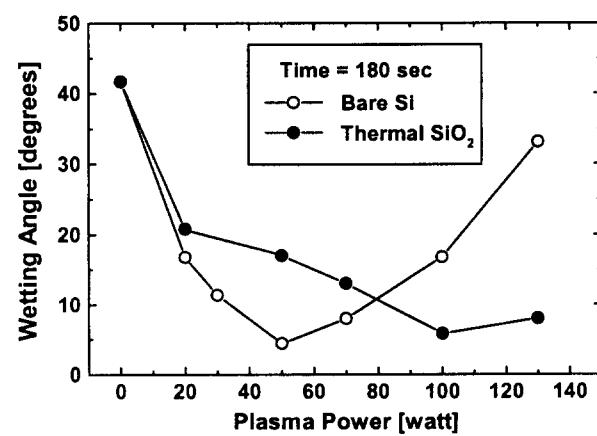


그림 6 플라즈마 power 변화에 따른 FT-IR 흡수 스펙트럼:
(a) SiO_x 결합, (b) Si-H 결합

Fig. 6 FT-IR reflectance spectra arising from SiO_x stretching variation (a) and Si-H stretching variation (b)



(a)



(b)

그림 7 수소 플라즈마 처리 조건에 따른 지지 기판과 접합 기판의 contact angle의 변화: (a) 플라즈마 노출 시간, (b) 플라즈마 power

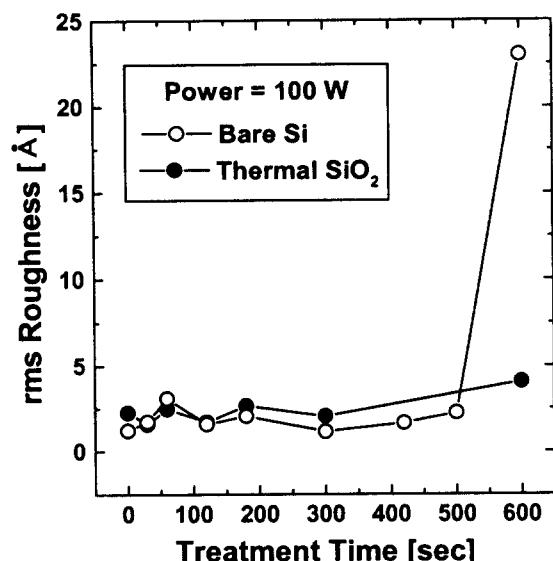
Fig. 7 Influence of plasma exposing time (a) and plasma power (b) on the contact angle

열산화막이 없는 지지 기판과 열산화막이 성장된 접합 기판 모두 플라즈마 처리 전에는 contact angle이 41° 로 소수성을 나타내었다. 접합 기판의 경우 처음 열산화막을 성장할 당시는 산화막 표면의 불안정으로 인해 친수성을 지니고 있었지만, 장시간 기판을 대기 중에서 보관한 후에는 표면이 안정화되어 소수성을 나타내었다. 수소 플라즈마 처리 후에는 두 기판 모두 소수성에서 친수성으로 바뀌었음을 확인할 수 있었다. 지지 기판의 경우 수소 플라즈마에 노출되자마자 표면의 활성화가 급격히 이루어져 contact angle이 5.5° 이하로

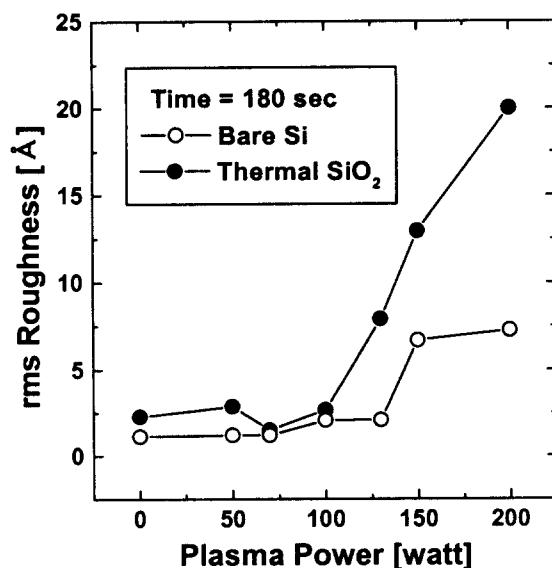
감소하였으나, 노출 시간이 증가됨에 따라 다시 친수성을 잃기 시작했다. 이는 FT-IR 분석에서 언급하였듯이 노출 시간이 증가함에 따라 기판 표면에 Si-H 결합이 증가하면서 소수성을 나타내는 것으로 사료된다. 열산화막이 성장된 접합 기판의 경우는 기판 표면이 계속적으로 수소 플라즈마에 의해 활성화됨으로 인해 시간의 증가에 따라 활성화 정도도 증가하다가 포화되는 양상을 보여주고 있다. 양쪽 기판 모두에서 친수성을 얻기 위해서는 1분에서 3분 사이의 시간동안의 수소 플라즈마 처리 공정이 필요함을 확인할 수 있었다. 그림 7(b)는 플라즈마 노출 시간을 3분으로 일정하게 하고 플라즈마 power를 증가시켜가며 처리된 시편에 대해 contact angle 분석을 통해 얻어진 결과를 보여주고 있다. 지지 기판의 경우 플라즈마 power가 50W가 될 때까지는 계속적으로 contact angle이 감소하다가 50W 이상의 power에 대해서는 점점 친수성을 잃어 가는 것이 관찰된다. 이는 FT-IR 분석에서 확인한바와 같이 플라즈마 power가 증가함에 따라 기판 표면에 Si-H 결합이 증가하면서 소수성을 나타내는 것으로 사료된다. 접합 기판의 경우는 노출 시간에 대한 영향에서와 같이 계속적으로 활성화가 이루어지다가 포화되는 것으로 조사되었다. 양쪽 기판 모두에서 친수성을 얻기 위해서는 50W에서 100W 사이의 power로 플라즈마 처리 공정을 수행하는 것이 필요할 것으로 사료된다.

3.2 표면 거칠기 변화 분석 및 고찰

SDB 공정에 있어서 가장 중요한 공정 파라미터 중의 하나인 표면 거칠기는 가능한 10Å 이하의 peak-to-valley 거칠기를 갖는 실리콘 기판과 거칠기 증가를 야기하지 않는 표면 활성화 공정을 사용하는 것이 매우 중요시되고 있다[10]. AFM 분석을 통하여 플라즈마 power 및 노출 시간에 따른 실리콘 기판의 표면 거칠기에 대한 변화 양상을 조사하였다. 수소 플라즈마 노출시간 변화에 따른 표면 거칠기 변화는 지지 기판과 접합 기판 모두에 대해 100W의 rf-power에서 플라즈마 처리를 한 후에 조사되었다. 지지 기판의 경우 그림 8(a)에 나타난 것과 같이 10~500초 사이의 시간동안 플라즈마 처리한 시편의 표면 거칠기는 노출시간에 따른 변화가 거의 없는 것으로 관찰되었다. 이는 수소 입자의 충돌에너지가 실리콘 기판의 표면을 침식할 정도로 큰 운동에너지를 갖지 않음으로 인해 거칠기 변화가 나타나지 않는 것으로 사료된다. 그러나 10분간 수소 플라즈마에 노출된 지지 기판의 표면 거칠기는 급격히 증가된 것이 관찰되었다. 따라서, 열산화막이 없는 지지 기판은 거칠기 증가가 발생하지 않도록 10분 이내의 짧은 시간동안 플라즈마에 노출되어야 한다. 열산화막이 성장된 접합 기판의 경우 플라즈마 노출 시간에 따른 표면 거칠기의 영향이 열산화막이 없는 지지 기판과 비교해 크지 않음이 관찰된다. 반면 플라즈마 power에 대한 표면 거칠기의 영향은 노출 시간의 결과와는 반대의 경향이 관찰되었다. 플라즈마 power 변화에 따른 표면 거칠기의 변화는 수소 플라즈마 노출시간을 3분으로 일정하게 고정하여 조사하였다. 플라즈마 power를 변화시켜가며 지지 기판 표면 거칠기를 조사한 결과 50~130W 범위의 rf-power에서 실리콘 표면의 거칠기는 rf-power가 증가함에 따라 그림 8(b)에서와



(a)



(b)

그림 8 표면 거칠기의 변화: (a) 플라즈마 노출 시간, (b) 플라즈마 power

Fig. 8 Effect of plasma exposing time (a) and plasma power (b) on the rms roughness

같이 조금씩 증가하는 양상을 보이긴 했으나, 그 변화는 측정 오차 범위 안에 있을 정도로 매우 작은 값을 나타내었다. 150W 이상의 rf-power에서 거칠기가 다소 급하게 증가하는 경향을 보여주긴 했지만, 노출 시간에 대한 영향보다는 적게

증가하는 것으로 조사되었다. 접합 기판의 표면 거칠기는 플라즈마 power에 의해 크게 영향을 받는 것이 관찰되었다. 이는 130W 이상의 rf-power에 의해 큰 운동에너지를 갖게 된 수소 입자와 비정질 열산화막이 충돌하는 경우에 열산화막이 식각될 정도의 큰 운동에너지가 표면에 전달됨으로 거칠기의 증가가 발생하는 것으로 사료된다. 이 경우 표면 거칠기는 rf-power에 선형적인 관계를 가지고 증가하는 것으로 보인다.

3.3 수소 플라즈마 처리시 실리콘기판 접합 계면 특성 및 고찰

SDB 공정에 있어 표면 활성화 정도가 높고 표면 거칠기가 작을수록 초기 접합의 신뢰도를 높일 수 있기 때문에, 지지 기판의 경우 100W에서 1분간 처리된 시편을 선택하였으며, 열산화막이 성장된 접합 기판의 경우 100W에서 3분간 처리된 시편을 선택하여 초기 접합 공정을 수행한 결과 그림 9와 같이 void가 없는 SOI 기판을 얻을 수 있었다. 반면, 표면 활성화 정도가 낮은 는 기판의 접합특성을 관찰하기 위해, 지지 기판의 경우 100W에서 3분간 처리된 시편을 선택하였으며, 열산화막이 성장된 접합 기판의 경우 50W에서 3분간 처리된 시편을 선택하여 초기 접합 공정을 수행한 결과 그림 10과 같이 접합이 이루어지지 않은 void가 관찰되었다. 기판 전체적으로 void가 없이 초기 접합이 이루어진 SOI 기판을 1100°C 온도에서 2시간동안 열처리하여 접합 강도를 높인 후에 기판의 접합된 계면 상태를 확인하기 위해 SEM 분석을 실시하였다. 그림 11(a)는 3만배로 접합 계면을 확대해 찍은 SEM 사진을 있다. 1.2 μm 의 매몰 산화막이 성장된 접합 기판이 사진의 위쪽에 있는 부분이고 접합 기판을 지지하는 열산화막이 없는 지지 기판이 아래에 있는 부분이다. 중간에 겹쳐 보이는 층이 1.2 μm 의 매몰 산화막을 나타내고 있다. 그림 11(b)는 접합 계면을 다시 30만배로 확대해 찍은 사진으로 계면이 연속성을 이루며 접합이 이루어져 있음을 보여주고 있으며, 이상과 같은 SEM 분석을 통해 수소 플라즈마에 의해 접합된 SOI 기판의 접합 계면은 산화막과 실리콘과의 연속적인 접합이 이루어질 수 있음을 확인할 수 있었다. 이후 CMP(Chemical Mechanical Polishing) 공정을 수행하여 활성 실리콘 박막(active silicon layer)이 형성된 SOI 기판을 제작하였다. 그림 12는 CMP 공정 후에 550nm 두께의 실리콘 박막이 형성된 SOI 기판의 접합 계면을 3만 5천배로 확대해 찍은 사진으로 CMP 공정 후에도 계면이 연속성을 이루며 접합이 이루어져 있음을 보여주고 있다.

수소 플라즈마를 통해 표면이 활성화된 실리콘기판의 초기 접합 에너지는 약 500mJ/m²으로 조사되었는데, 이는 기존의 RCA 세척에 의해 얻어지는 160mJ/m²과 비교해 약 3배 이상의 높은 접합 에너지를 얻을 수 있음을 나타낸다. 이와 같은 큰 초기 접합 에너지는 수소 플라즈마에 의한 표면 활성화 및 탄소 오염물의 제거에서 기인된 것으로 사료된다. 초기 접합 에너지의 증가는 두 기판 계면에 void의 발생을 억제할 수 있으며 이후 열처리 공정중에 두 기판이 다시 떨어질 수 있는 가능성을 줄일 수 있어 접합 공정의 신뢰도를 향상시킨다. SOI 기판의 제작에 있어서 초기 접합 에너지가 클수록 이후 열처리 공정을 거치는 동안 접합된 SOI 기판이 다시 떨어질 위험성이 있다.

어지거나 공극(void)이 발생할 수 있는 여지를 줄일 수 있게 된다. 접합된 SOI 기판을 1100°C 온도에서 2시간 열처리 공정을 수행한 후에 접합 에너지는 약 2 J/m²로 증가하였다. 이는 일반적인 RCA 방법에 의해 접합된 SOI 기판의 접합 에너지와 비슷한 값으로서, 초기 활성화 공정 방법과는 무관하게 1100°C 온도에서 열처리한 후에는 Si-O-Si 원자 결합에 의한 접합이 일어나므로 접합 에너지는 비슷한 값으로 포화된다.

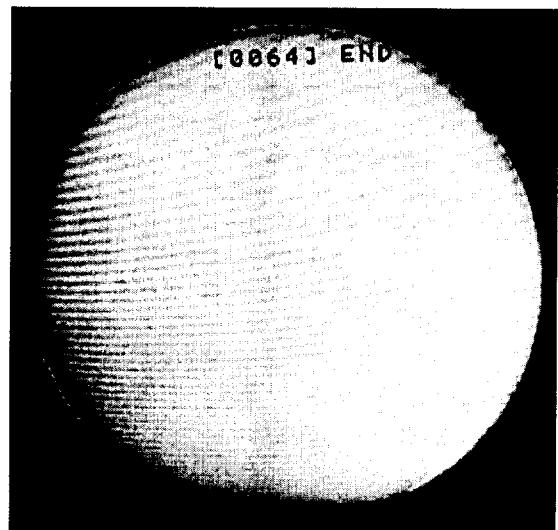


그림 9 접합 계면에 Void가 발생함이 없이 초기 접합된 SOI 기판의 IR 사진

Fig. 9 IR photograph of the initially bonded SOI wafer without void

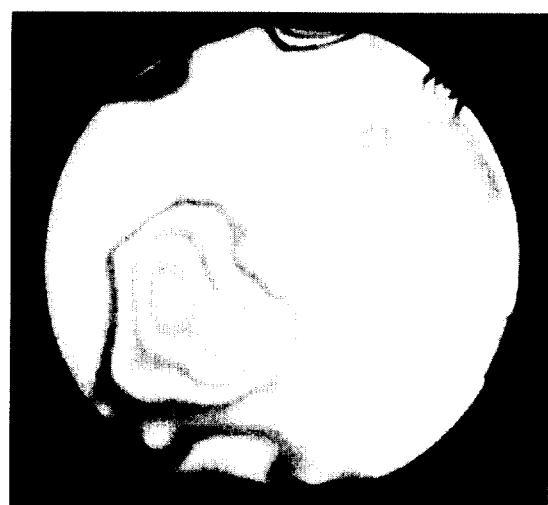
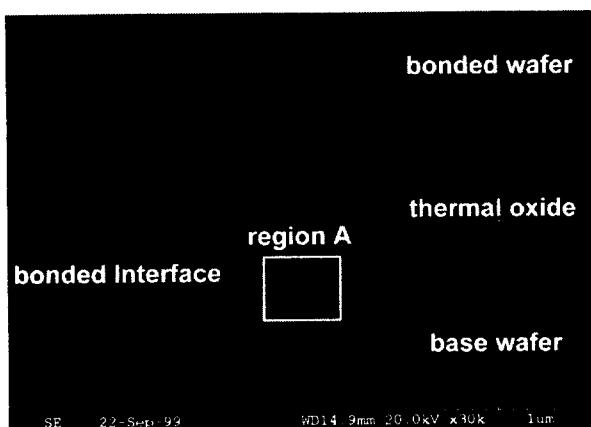
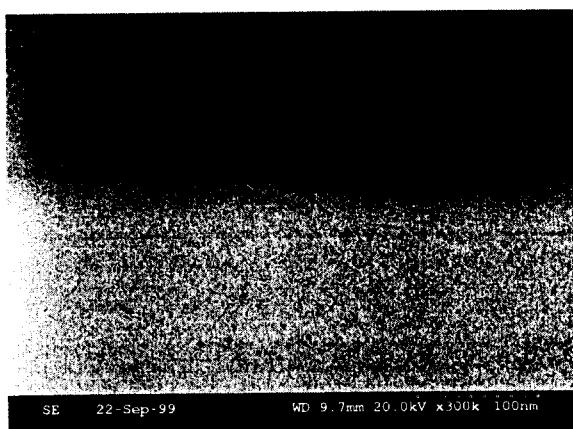


그림 10 접합 계면에 Void가 발생한 상태에서 초기 접합된 SOI 기판의 IR 사진

Fig. 10 IR photograph of the initially bonded SOI wafer with void



(a)



(b)

그림 11 SEM 단면 사진: (a) SOI 구조, (b) 영역 A의 접합 단면 부분

Fig. 11 Cross-sectional SEM photographs: (a) SOI structure, (b) bonded interface of region A

4. 결 론

본 논문에서는 수소 플라즈마 처리 공정에 의한 표면 활성화 공정을 이용한 SOI 기판 제작에 관한 연구를 수행하면서 다음과 같은 몇 가지 결과를 얻을 수 있었다.

수소 플라즈마 처리 후에 실리콘 기판 표면으로부터 SOI 기판의 접합 특성 및 전기적 특성 저하를 야기하는 탄소 오염물이 효과적으로 제거됨을 확인할 수 있었으며, 수소 플라즈마 처리 전 약 10Å 두께의 자연 산화막이 플라즈마 처리 후에 최고 70Å 까지 성장하는 것으로 AES 분석으로 확인되었다. 수소 플라즈마 rf-power와 노출 시간이 증가함에 따라 기판 표면에 Si-H 결합이 증가하게 되어 활성화가 저하되는 것이 FT-IR 분석을 통해 확인되었으며, AFM 분석을 통해

기판 표면 거칠기는 플라즈마 처리 후에 거의 증가하지 않는 것이 관찰되었으나, 수소 플라즈마에 장시간 노출된 실리콘 기판의 표면 거칠기는 급격히 증가되는 것으로 확인되었다. SDB 공정에 있어 표면 활성화 정도가 높고 표면 거칠기가 작을수록 초기 접합의 신뢰도를 높일 수 있기 때문에, 지지 기판의 경우 100W에서 1분간 처리된 시편을 선택하였으며, 열산화막이 성장된 접합 기판의 경우 100W에서 3분간 처리된 시편을 선택하여 초기 접합 공정을 수행한 결과 기판 전체적으로 void가 없는 SOI 기판을 얻을 수 있었다. 초기 접합된 기판에 대해 CMP 공정을 수행하여 550nm 두께의 활성 실리콘 박막이 형성된 SOI 기판을 제작하였다. 아울러, 수소 플라즈마를 통해 접합된 실리콘기판의 초기 접합 에너지가 약 500mJ/m²으로 기존의 RCA 세척에 의해 얻어지는 160mJ/m²과 비교해 약 3배 이상의 높은 접합 에너지를 얻을 수 있었다.

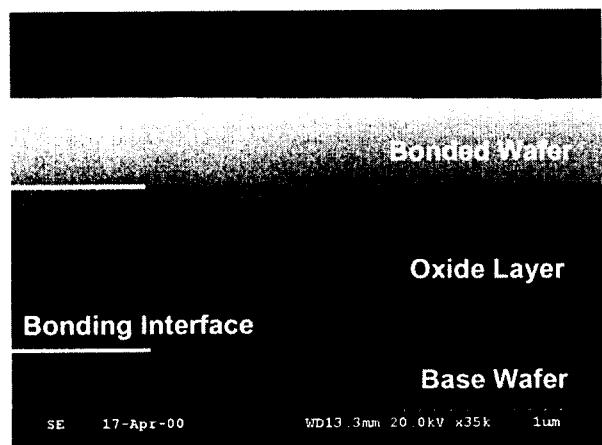


그림 12 550nm 두께의 실리콘 활성층이 형성된 SEM 단면 사진

Fig. 12 Cross-sectional SEM photograph of SOI wafer with 550nm-thick Si thin film

감사의 글

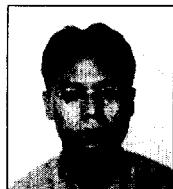
본 논문은 한국전력공사의 지원에 의하여 기초전력공학공동연구소의 주관으로 수행되었음.

참 고 문 헌

- [1] Y. Mastumoto, M. Iwakiri, H. Tanaka, M. Ishida and T. Nakamura, "A capacitive accelerometer using SDB-SOI structure," Sensors and Actuators A 53, pp. 267-272, 1996.
- [2] S. Matsumoto, Y. Hiraoka, T. Ishiyama, T. Sakai, T. Yachi, I. Yamada, A. Ito and Y. Arimoto, "Study on the device characteristics of a quasi-SOI power

- MOSFET fabricated by reversed silicon wafer direct bonding," IEEE Trans. Electron Devices 45 pp. 1940-1945, 1998.
- [3] H. Takagi, K. Kikuchi, R. Maeda, T. R. Chung and T. Suga, "Surface activated bonding of silicon wafers at room temperature," Appl. Phys. Lett. 68 pp. 2222-2224, 1996.
- [4] 홍진균, "SOI wafer 기술동향," 반도체산업, 7월호, pp. 64-76, 1998.
- [5] W. P. Maszara, "Silicon-on-insulator by wafer bonding: A review," J. Electrochem Soc., Vol. 138, p. 341-346, 1991.
- [6] B. E. Roberds and S. N. Farrens, "An atomic force microscopy study on the roughness of silicon wafers correlated with direct wafer bonding," J. Electrochem Soc., Vol. 143, pp. 2365-2371, 1996.
- [7] Q. Y. Tong and U. Gosele, "A model of low-temperature wafer bonding and its applications," J. Electrochem Soc., Vol. 143, pp. 1773-1779, 1996.
- [8] Q. Y. Tong and U. Gosele, "The role of surface chemistry in bonding of standard silicon wafers," J. Electrochem Soc., Vol. 144, pp. 384-389, 1997.
- [9] S. N. Farrens, J. R. Dekker, J. K. Smith and B. E. Roberds, "Chemical free room temperature wafer to wafer direct bonding," J. Electrochem. Soc. 142, pp. 3949-3955, 1995.
- [10] H. Takagi, R. Maeda, N. Hosoda and T. Suga, "Transmission electron microscope observations of Si/Si interface bonded at room temperature by Ar beam surface activation," Jpn. J. Appl. Phys., 38, pp. 1589-1594, 1999.

저 자 소 개



최우범 (崔祐範)

1970년 5월 14일 생. 1995년 고려대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 현재 고려대 전기공학과 박사과정. 주관심분야는 MEMS 및 파워 소자

Tel : 3290-3782

E-mail : janitor@elec.korea.ac.kr



김동남 (金東南)

1975년 1월 1일 생. 1999년 고려대 전기공학과 졸업. 현재 고려대 전기공학과 석사과정. 주관심분야는 강유전체 및 FRAM

Tel : 3290-4267

E-mail : kdnkdn@elec.korea.ac.kr



주철민 (朱哲民)

1976년 2월 5일 생. 1998년 고려대 전기공학과 졸업. 현재 고려대 전기공학과 석사과정. 주관심분야는 MEMS 및 파워 소자

Tel : 3290-4267

E-mail : 4hacker@elec.korea.ac.kr



성만영 (成萬永)

1974년 고려대 공대 전기공학과 졸업. 1976년 동 대학원 전기공학과 졸업(석사). 1980년 동 대학원 전기공학과 졸업(공부). 1986년-1988년 일리노이 주립대학 전기공학과 Associate Professor. 현 고려대 전기공학과 교수. 연구분야 : 반도체소자 모델링, Power MOS 소자, GaAs on Si, GaN소자 및 강유전체

Tel : 02-3290-3221

E-mail : semicad@kuccnx.korea.ac.kr