

# 새로운 데드타임 및 전압강하의 보상을 이용한 SVPWM 인버터의 성능개선

論 文
49B-9-8

## Improved Performance of SVPWM Inverter Based on Novel Dead Time and Voltage Drop Compensation

李 東 熙\* · 權 營 顏\*\*  
(Dong-Hee Lee · Young-Ahn Kwon)

**Abstract** - Recently, PWM inverters are widely utilized for many industrial applications, e.g. high performance motor drive, and PWM techniques are newly developed for an accurate output voltage. Among them space voltage vector PWM(SVPWM) inverter has high voltage ratio and low harmonics compared to the conventional sinusoidal PWM inverter. However, output voltage of PWM inverter is distorted and has error due to the conducting voltage drop of switching devices and the dead time that is inevitable to prevent the shoot-through phenomenon. This paper investigates 3-phase SVPWM inverter which has a new compensation method against dead time and voltage drop. Proposed algorithm calculates gate pulse periods which directly compensates the dead time and nonlinear voltage drop without modification of reference voltages. Direct compensation of gate pulse periods produces exact output voltage and does not need additional circuits. The proposed algorithm is verified through the simulation and experiments.

**Key Words** : Inverter, SVPWM, Dead time compensation, Voltage drop compensation

### 1. 서 론

최근 펄스폭변조(PWM) 방식 인버터가 고성능의 전동기 구동 등 많은 분야에 활용되고 있으며 정밀한 출력전압을 생성할 수 있는 PWM 방식이 다양하게 연구되고 있다[1-5]. 그중 공간전압벡터 펄스폭변조(SVPWM) 방식이 직류 전압의 이용률이 상대적으로 높고 일반적으로 사용되는 정현파 PWM 방식에 비해 전류 고조파 성분을 크게 억제할 수 있는 방식으로 알려져 있다[5-7]. PWM방식의 구현은 게이트 펄스의 인가시간을 직접 계산하는 디지털 구현 방식이 고조파 특성이 좋고 스위칭 주파수가 고정되며 구현이 용이하다는 점에서 널리 사용되고 있다. 그러나, PWM 인버터의 실제 출력전압은 스위칭 소자의 단락 방지를 위해 삽입된 데드타임과 스위칭 소자 및 프리휠링 다이오드에서의 전압 강하에 의해 지령 전압과는 오차를 가지게 된다. 데드타임에 의한 영향은 부하 전류의 방향에 따라서 데드타임을 고려하지 않으면 출력 전압에 왜형이 발생하게 되고, 스위칭 소자 및 프리휠링 다이오드에서의 전압 강하를 고려하지 않으면 실제 부하에 인가되는 출력전압에서 기본파 전압이 감소하는 문제가 발생한다. 근래에 데드타임에 의한 출력전압 왜형을 보상하기 위한 많은 연구가 이루어졌다[8-12]. 기존의 연구는 부가적인 하드웨어를 사용하여 인버터 출력전압 오차를 보상하거나[8] 한 주기동안의 평균 전압오차를 지령전

압에 더해서 인가하는 방식이다. 평균 전압오차는 실험을 통해서 측정되며 실험치를 기준으로 피드백 또는 피드포워드 방식으로 전압오차를 보상하게 된다[9-12]. 이러한 평균 전압오차를 보상하는 방식은 구현이 간단하지만 데드타임의 영향은 사용되는 스위칭 방식과 전류의 위상 및 크기에 의존적이므로 전류의 극성에 대한 평균전압오차의 보상만으로는 정밀한 출력전압의 생성이 어렵다. 또한, 스위칭 소자의 턴-온, 턴-오프 시간 및 비선형 스위칭 소자에서의 전압강하를 고려하지 않아서 전압오차가 발생하는 문제가 있다. 이러한 문제점을 고려하여 스위칭 소자의 턴-온, 턴-오프 시간 및 스위칭 소자의 전압강하의 영향을 근사적인 저항성분으로 고려하여 인버터의 게이트 펄스의 인가시간을 직접 계산하는 피드백 전류제어기를 가지는 방식에 관한 연구가 이루어졌다[13].

본 논문은 직접 디지털 구현에 의한 SVPWM 방식으로 구동되는 3상 전압형 인버터의 성능개선에 관한 연구로서 데드타임 및 스위칭 소자의 전압강하에 의한 출력전압의 왜형 및 오차를 직접 보상하는 방식을 제안한다. 본 논문에서 제시하는 데드타임 및 스위칭 소자의 전압강하에 대한 보상 방식은 3상 인버터에서 전압이 인가되는 유효시간의 관점에서 SVPWM을 구성하여 기준전압 지령치를 변경하지 않고 유효전압벡터의 인가시간을 보상하는 방식으로써 각 상의 스위칭 시간을 직접 계산함으로써 부가적인 회로의 사용 없이 매우 정밀한 출력전압을 생성하게 된다. 본 방식은 시뮬레이션과 실험을 통해 그 타당성을 검증한다.

### 2. SVPWM 인버터 해석 및 구현

SVPWM에서 지령전압은 벡터 공간상의 위치로 표현되며

\* 正 會 員 : 釜山大 工大 電氣工學科 博士課程

\*\* 會 員 : 釜山大 工大 電氣工學科 教授 · 工博

接受日字 : 2000年 6月 8日

最終完了 : 2000年 8月 29日

이 지령전압의 벡터 위치에 따라 인접한 유효벡터와 영전압 벡터의 합성으로 출력전압이 결정된다. 그림 1은 3상 인버터 시스템의 출력 가능한 6개의 유효벡터를 나타낸다. 각 유효벡터는 60°의 동일 간격을 가지는 6개의 벡터와 인버터의 상단 또는 하단의 스위치가 동시에 온 상태로 되는 영전압 벡터 2개를 포함하여 구성된다. 그리고, 한 주기내의 지령전압의 기준벡터와 평균이 동일하도록 유효벡터들을 합성함으로써 인버터의 출력전압을 생성할 수 있다. 유효벡터의 인가시간은 한 주기 내에서 적분으로부터 다음과 같이 결정할 수 있다.

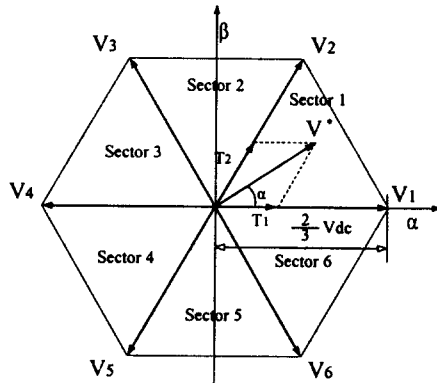


그림 1 3상 인버터의 공간 전압 벡터

Fig. 1 Space voltage vector of 3-phase inverter

$$\int_0^{T_s} V^* dt = \int_0^{T_1} V_n dt + \int_{T_1}^{T_1+T_2} V_{n+1} dt + \int_{T_1+T_2}^{T_s} V_o dt \quad (1)$$

단,  $T_s$  : Sampling period

$T_1, T_2$  : 유효전압 벡터의 인가시간

$V_n, V_{n+1}, V_o$  : 유효전압벡터 및 영전압벡터

각 유효벡터가 인가되는 시간은 다음과 같다[5].

$$T_1 = T_s \cdot a \cdot \frac{\sin(60^\circ - \alpha)}{\sin 60^\circ} \quad (2)$$

$$T_2 = T_s \cdot a \cdot \frac{\sin \alpha}{\sin 60^\circ} \quad (3)$$

$$T_o = T_s - (T_1 + T_2) \quad (4)$$

$$\text{단, } a = \frac{|V^*|}{\frac{2}{3} V_{dc}}, \quad \alpha = \theta - (m - 1) \cdot \frac{\pi}{3}$$

$m$  : 지령전압의 섹터 번호

$T_o$  : 영전압 벡터의 인가시간

이러한 방식으로 계산된 유효벡터의 인가시간  $T_o, T_1, T_2$ 는 각 상의 실제 게이트 신호의 인가시간을 의미하지는 않으며 각 상의 스위칭 소자를 온·오프 시키는 실제 시간은 계산된 유효전압벡터의 인가시간을 재구성하여 구해지게 된다. 이러한 스위칭 펄스의 인가시간에 대한 계산은 영전압벡터의 분할 방식에 따라 여러 구현이 가능하다.[14-15]

본 논문에서 데드타임 및 스위칭 소자의 전압강하에 대한

보상을 용이하게 하기 위한 SVPWM의 구성을 아래에 기술한다.

3상 대칭과 이상적인 인버터 드라이브의 가정에서 각 상에 인가되는 지령전압을 식(1)로부터 구하면 다음과 같다.

$$V_{MAX}^* = \frac{2}{3} V_{dc} \frac{T_1}{T_s} + \frac{1}{3} V_{dc} \frac{T_2}{T_s} \quad (5)$$

$$V_{MID}^* = -\frac{1}{3} V_{dc} \frac{T_1}{T_s} + \frac{1}{3} V_{dc} \frac{T_2}{T_s} \quad (6)$$

$$V_{MIN}^* = -\frac{1}{3} V_{dc} \frac{T_1}{T_s} - \frac{2}{3} V_{dc} \frac{T_2}{T_s} \quad (7)$$

$$V_{MAX}^* + V_{MID}^* + V_{MIN}^* = 0 \quad (8)$$

단,  $V_{MAX}^*, V_{MID}^*, V_{MIN}^*$ 는 각 상의 지령 전압의 크기를 비교하여 차례로 나타낸 전압이다.

식(5)-(7)로부터 유효벡터의 인가시간은 다음과 같다.

$$T_1 = (2 \cdot V_{MAX}^* + V_{MIN}^*) \frac{T_s}{V_{dc}} \quad (9)$$

$$T_2 = -(V_{MAX}^* + 2 \cdot V_{MIN}^*) \frac{T_s}{V_{dc}} \quad (10)$$

$$T_o = T_s - (T_1 + T_2) \quad (11)$$

식(5)-(7)에서 각 상 상단스위치의 스위칭 시간은 다음과 같다.

$$T_{MAX}^* = T_1 + T_2 \quad (12)$$

$$T_{MID}^* = T_2 \quad (13)$$

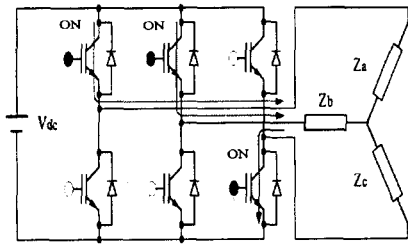
$$T_{MIN}^* = 0 \quad (14)$$

일반적으로 사용되는 영전압벡터를 한 샘플링 주기 내에서 양분하는 대칭 변조방식은 한 샘플링 주기 내에서 데드타임 구간이 3번씩 발생하게 되므로 본 논문에서는 데드타임의 영향을 감소하기 위하여 한 샘플링 주기 내에서 두 번의 데드타임을 발생하는 식(12)-(14)와 같은 게이트 펄스의 배열을 사용한다.

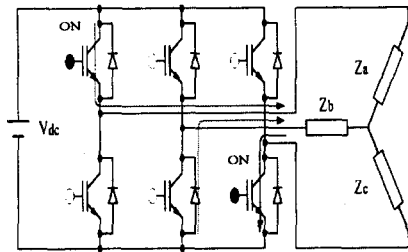
### 3. 데드타임 및 스위칭 소자의 전압강하 보상

3상 전압형 SVPWM 인버터의 출력전압은 실제로 있어서 스위칭 소자의 단락을 방지하기 위한 데드타임과 스위칭 소자의 비선형적인 전압강하로 인하여 왜곡된다. 이러한 출력전압의 왜형 및 오차를 보상하기 위한 대부분의 연구는 지령전압에 평균적인 출력전압의 오차를 더하여 보상하는 방식이다[9-12]. 본 논문에서는 데드타임과 스위칭 소자의 비선형 전압강하를 고려하여 2장에서 구한 스위칭 시간에 직접 보상하는 방식을 제안한다.

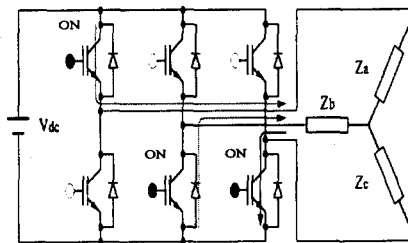
그림 2는 본 논문에서 적용한 SVPWM 방식으로 구동되는 3상 전압형 PWM 인버터에서  $V_{MID}^*$ 상의 전류가 양의 방향일 때, 유효전압이 인가되는 시간  $T_o, T_1, T_2$  그리고 데드타임 동안의 각 상전류의 경로를 나타낸다. 여기에서 각상의 전압을  $V_{MAX}^* = V_{as}, V_{MID}^* = V_{bs}, V_{MIN}^* = V_{cs}$ 로 가정한다.



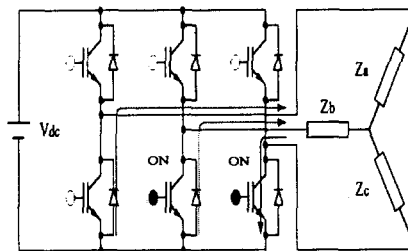
(a) 스위칭시간  $T_2$ 에서



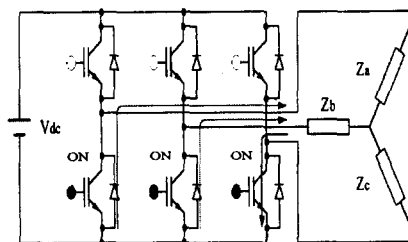
(b) 데드타임 2에서



(c) 스위칭시간  $T_1$ 에서



(d) 데드타임 1에서



(e) 스위칭 시간  $T_0$ 에서

그림 2  $I_{MID}$ 이 양의 방향일 때 전류 경로  
Fig. 2 Phase current path during  $I_{MID} > 0$

그림 3은  $V_{MID}$ 상의 전류가 양의 방향일 때, 그림 4는  $V_{MID}$ 상의 전류가 음의 방향일 때, 게이트 스위칭 패턴 및 부하의 출력전압을 나타낸다. 그림 3(b)는 데드타임을 고려한 실제의 게이트 스위칭 패턴을 나타낸다. 상단 스위치와 하단 스위치의 스위칭 패턴이 서로 바뀌는 순간의 단락을 방지하기 위하여 삽입된 데드타임 동안에는 스위칭 소자를 통하여 전류가 흐르지 않고 전류의 방향에 따라 프리휠링 다이오드를 통하여 전류가 흐르게 된다. 여기에서 데드타임 동안에는 6개의 스위칭 소자 중에서 항상  $V_{MAX}$  전압을 발생하는 상의 상단 스위치와  $V_{MIN}$  전압을 발생하는 상의 하단 스위치가 턴-온 되는 상태를 나타낸다. 이 구간에서  $V_{MID}$  전압을 발생하기 위한 상의 전류는 프리휠링 다이오드를 통해서 부하측으로 흐르는 상태가 된다. 그림 3(c)는 스위칭 소자 및 프리휠링 다이오드의 전압강하가 발생하지 않을 경우의 각 상의 부하 출력전압을 나타낸다. 그림 3과 4에서 전류의 방향에 따라서 유효전압이 인가되는 실제의 시간이 다르게 나타남을 알 수 있다.

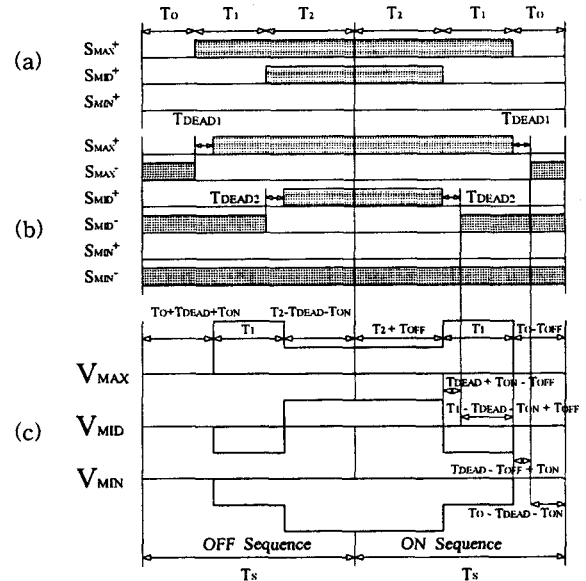


그림 3 게이트 펄스와 상전압 ( $I_{MID} > 0$ )

(a) 이상적인 게이트 펄스 패턴 (b) 실제 게이트 펄스 패턴 (c) 각 상의 출력전압

Fig. 3 Gate pulse and voltage ( $I_{MID} > 0$ )

(a) Ideal gate pulse pattern (b) Practical gate pulse pattern (c) Phase output voltage

그리고, 실제 부하단에 나타나는 스위칭 소자에 의한 전압 강하는 그림 2의 전류 경로에 따라 각 상 스위치의 턴-온 상태에서는 스위칭소자에서의 전압강하가 발생하고, 턴-오프 상태에서는 프리휠링 다이오드에서 전압 강하가 발생한다. 상전류  $I_{MID}$ 이 양의 방향일 때, 데드타임, 스위칭 소자의 온, 오프시간 및 전압강하, 프리휠링 다이오드의 전압강하를 고려한 실제 인버터의 출력전압은 다음과 같다.

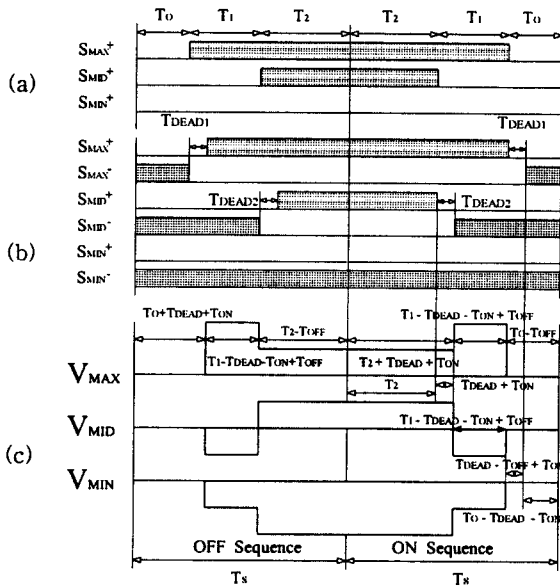


그림 4 게이트 펄스와 상전압 ( $I_{MID} < 0$ )  
 (a) 이상적인 게이트 펄스 패턴 (b) 실제 게이트 펄스 패턴 (c) 각 상의 출력전압

Fig. 4 Gate pulse and voltage ( $I_{MID} < 0$ )

(a) Ideal gate pulse pattern (b) Actual gate pulse pattern (c) Phase output voltage

$$\begin{aligned}
 V_{MAX} = & \left( \frac{1}{3} V_{dc} - V_{CE}(I_{MAX}) + V_{offT2} \right) \frac{(T_2 + T_{OFF})}{T_s} \\
 & + \left( \frac{1}{2} V_{dc} - V_{CE}(I_{MAX}) + V_{offT12} \right) \frac{(T_{DEAD} + T_{ON} - T_{OFF})}{T_s} \\
 & + \left( \frac{2}{3} V_{dc} - V_{CE}(I_{MAX}) + V_{offT1} \right) \frac{(T_1 - T_{DEAD} - T_{ON} + T_{OFF})}{T_s} \\
 & - (V_{FD}(I_{MAX}) - V_{offTD}) \frac{(T_{DEAD} - T_{OFF} + T_{ON})}{T_s} \\
 & - (V_{FD}(I_{MAX}) - V_{offTO}) \frac{(T_0 - T_{DEAD} - T_{ON})}{T_s} \quad (15)
 \end{aligned}$$

$$\begin{aligned}
 V_{MID} = & \left( \frac{1}{3} V_{dc} - V_{CE}(I_{MID}) + V_{offT2} \right) \frac{(T_2 + T_{OFF})}{T_s} \\
 & - (V_{FD}(I_{MID}) - V_{offT12}) \frac{(T_{DEAD} + T_{ON} - T_{OFF})}{T_s} \\
 & - \left( \frac{1}{3} V_{dc} + V_{FD}(I_{MID}) - V_{offT1} \right) \frac{(T_1 - T_{DEAD} - T_{ON} + T_{OFF})}{T_s} \\
 & - (V_{FD}(I_{MID}) - V_{offTD}) \frac{(T_{DEAD} - T_{OFF} + T_{ON})}{T_s} \\
 & - (V_{FD}(I_{MID}) - V_{offTO}) \frac{(T_0 - T_{DEAD} - T_{ON})}{T_s} \quad (16)
 \end{aligned}$$

$$\begin{aligned}
 V_{MIN} = & \left( -\frac{2}{3} V_{dc} + V_{CE}(I_{MIN}) + V_{offT2} \right) \frac{(T_2 + T_{OFF})}{T_s} \\
 & - \left( \frac{1}{2} V_{dc} - V_{CE}(I_{MIN}) - V_{offT12} \right) \frac{(T_{DEAD} + T_{ON} - T_{OFF})}{T_s} \\
 & - \left( \frac{1}{3} V_{dc} - V_{CE}(I_{MIN}) - V_{offT1} \right) \frac{(T_1 - T_{DEAD} - T_{ON} + T_{OFF})}{T_s} \\
 & + (V_{CE}(I_{MIN}) + V_{offTD}) \frac{(T_{DEAD} - T_{OFF} + T_{ON})}{T_s} \\
 & + (V_{CE}(I_{MIN}) + V_{offTO}) \frac{(T_0 - T_{DEAD} - T_{ON})}{T_s} \quad (17)
 \end{aligned}$$

$$\text{단, } V_{offT2} = \frac{V_{CE}(I_{MAX}) + V_{CE}(I_{MID}) - V_{CE}(I_{MIN})}{3} \quad (18)$$

$$V_{offT12} = \frac{V_{CE}(I_{MAX}) + V_{FD}(I_{MID}) - V_{CE}(I_{MIN})}{3} \quad (19)$$

$$V_{offT1} = \frac{V_{CE}(I_{MAX}) + V_{FD}(I_{MID}) - V_{CE}(I_{MIN})}{3} \quad (20)$$

$$V_{offTD} = \frac{V_{FD}(I_{MAX}) + V_{FD}(I_{MID}) - V_{CE}(I_{MIN})}{3} \quad (21)$$

$$V_{offTO} = \frac{V_{FD}(I_{MAX}) + V_{FD}(I_{MID}) - V_{CE}(I_{MIN})}{3} \quad (22)$$

$T_{ON}$ ,  $T_{OFF}$ 는 스위칭소자의 턴-온, 턴-오프 시간을 나타내고  $T_{DEAD}$ 는 데드타임이다.  $V_{CE}(I_{MAX})$ ,  $V_{CE}(I_{MID})$ ,  $V_{CE}(I_{MIN})$ 는 스위칭 소자의 전압강하를 의미하며  $V_{FD}(I_{MAX})$ ,  $V_{FD}(I_{MID})$ ,  $V_{FD}(I_{MIN})$ 는 프리휠링 다이오드 순방향 전압강하이다. 또한  $V_{offT1}$ ,  $V_{offTD}$ ,  $V_{offT2}$ ,  $V_{offT12}$ ,  $V_{offTO}$ 는 각 유효전압 및 영전압 벡터가 인가될 때, 스위칭 소자 및 프리휠링 다이오드에서의 전압강하에 의한 불평등 성분을 나타낸다.

상전류  $I_{MAX}$ 는 전압과 전류의 위상차가  $60^\circ$  이상 발생하지 않으면 항상 양의 방향이고  $I_{MIN}$ 은 음의 방향으로되며  $I_{MID}$  전류의 방향은 양의 방향 또는 음의 방향으로 정해진다. 따라서 스위칭 소자의 전압강하 및 프리휠링 다이오드의 순방향 전압강하에서 전류의 방향에 영향을 받는 성분은  $I_{MID}$  전류뿐이다. 본 논문에서 사용된 스위칭 소자는 모듈타입의 IGBT로 600V, 50A의 정격을 가지며 턴-온, 턴-오프 시간은  $0.65 \mu s$ 와  $0.7 \mu s$ 이다. 스위칭 소자 및 프리휠링 다이오드의 전압강하는 전류의 크기에 따라 비선형으로 증가하는 특성을 가진다. 본 논문에서는 상전류 크기에 대한 IGBT와 프리휠링 다이오드의 전압강하를 록-업 테이블을 작성하여 고려하였다. 실험 및 시뮬레이션에 사용된 IGBT 및 다이오드의 전압강하는 표 1과 같다.

표 1 IGBT와 프리휠링 다이오드의 순방향 전압강하  
 Table 1 Forward voltage drop of IGBT and free-wheeling diode

Current [A]	1.0	3.0	5.0	7.0	9.0	11.0	13.0	15.0
$V_{CE}[V], 25^\circ C$	0.886	1.191	1.377	1.517	1.631	1.729	1.815	1.893
$V_{FD}[V], 25^\circ C$	0.933	1.162	1.376	1.584	1.791	1.996	2.200	2.403

이상에서 데드타임과 스위칭 소자의 전압강하를 고려한 인버터의 게이트 펄스 유효 인가시간은 식 (15)-(22)로부터 다음과 같은 연립 방정식의 해가 된다.

$$A_{11} \cdot T_2 + A_{21} \cdot T_1 = y_1 \quad (23)$$

$$A_{12} \cdot T_2 + A_{22} \cdot T_1 = y_2 \quad (24)$$

$$A_{13} \cdot T_2 + A_{23} \cdot T_1 = y_3 \quad (25)$$

$$\text{단, } A_{11} = \frac{1}{3} V_{dc} - V_{CE}(I_{MAX}) + V_{FD}(I_{MAX}) + V_{offT2} - V_{offTO}$$

$$A_{21} = \frac{2}{3} V_{dc} - V_{CE}(I_{MAX}) + V_{FD}(I_{MAX}) + V_{offT1} - V_{offTO}$$

$$A_{12} = \frac{1}{3} V_{dc} - V_{CE}(I_{MID}) + V_{FD}(I_{MID}) + V_{offT2} - V_{offT0}$$

$$A_{22} = -\frac{1}{3} V_{dc} + V_{offT1} - V_{offT0}$$

$$A_{13} = -\frac{2}{3} V_{dc} + V_{offT2} - V_{offT0}$$

$$A_{23} = -\frac{1}{3} V_{dc} + V_{offT1} - V_{offT0}$$

$$y_1 = T_S(V_{MAX} + V_{FD}(I_{MAX}) - V_{offT0}) + T_{DEAD}(V_{dc}/6) + T_{ON}(V_{dc}/6) - T_{OFF}(V_{dc}/2 - V_{CE}(I_{MAX}) + V_{FD}(I_{MAX}) + V_{offT2} - V_{offT0})$$

$$y_2 = T_S(V_{MID} + V_{FD}(I_{MID}) - V_{offT0}) - T_{DEAD}(V_{dc}/3) - T_{ON}(V_{dc}/3) + T_{OFF}(V_{CE}(I_{MID}) - V_{FD}(I_{MID}) - V_{offT2} + V_{offT0})$$

$$y_3 = T_S(V_{MIN} - V_{CE}(I_{MIN}) - V_{offT0}) + T_{DEAD}(V_{dc}/6) + T_{ON}(V_{dc}/6) + T_{OFF}(V_{dc}/2 - V_{offT2} + V_{offT0})$$

4. 시뮬레이션 결과

본 연구의 시뮬레이션 및 실험에 사용된 3상 인버터 회로는 그림 5와 같다.

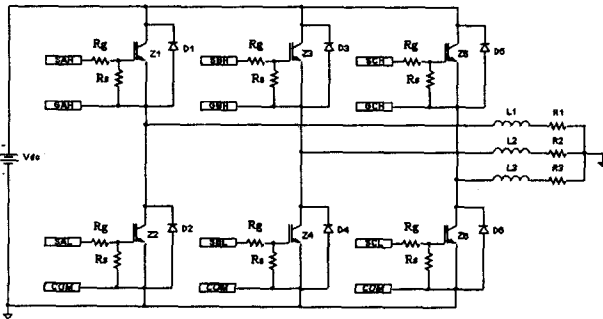
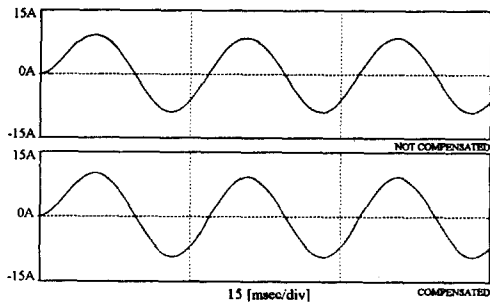
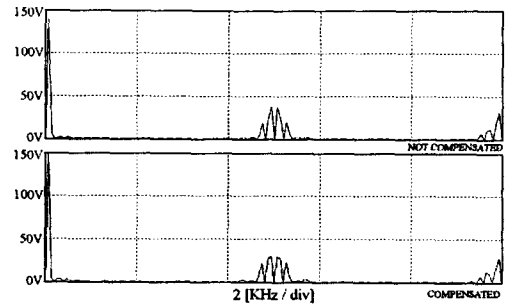


그림 5 3상 전압형 PWM 인버터  
Fig. 5 Three-phase voltage source PWM inverter

그림 6은 직류링크 전압 300V, 샘플링 시간 100μs, 주파수 60Hz, 지령전압의 최대치가 150V이며, 인버터의 전압해상도 0.3V, 데드타임 10μs 인 경우의 시뮬레이션 결과이다. 그림 6(a)는 부하 전류의 파형으로 상단의 파형은 데드타임 및 스위칭 소자의 전압강하를 보상하지 않은 경우이고 하단

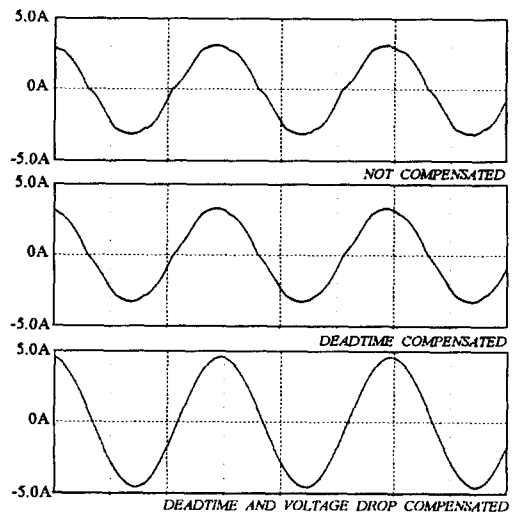


(a) 부하전류

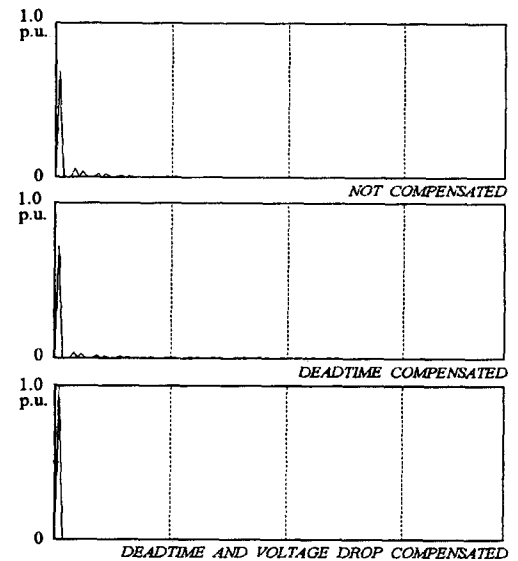


(b) 출력전압 FFT 분석

그림 6 시뮬레이션 결과 ( Vdc : 300V, Vref\* : 150V )  
Fig. 6 Simulation result ( Vdc : 300V, Vref\* : 150V )



(a) 부하전류 ( 0.1sec/div )



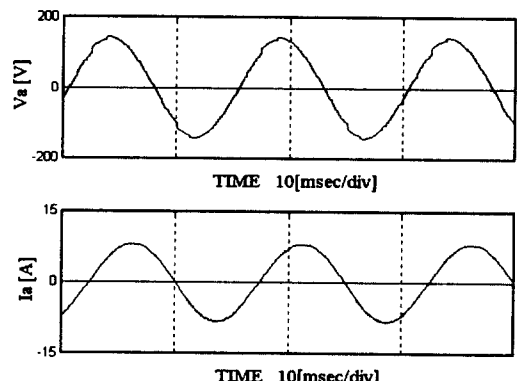
(b) 출력전압 FFT 분석 ( 2KHz/div )

그림 7 시뮬레이션 결과 ( Vdc : 12.5V, Vref\* : 5V )  
Fig. 7 Simulation result ( Vdc : 12.5V, Vref\* : 5V )

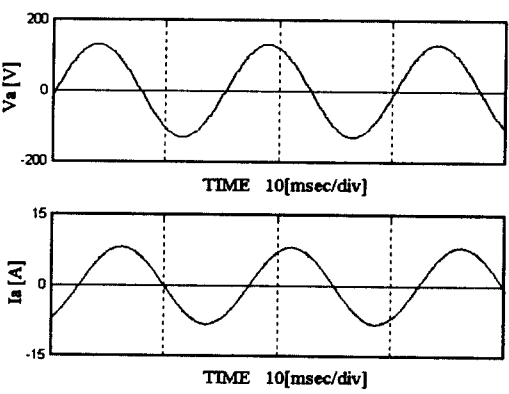
의 파형은 보상알고리즘을 적용한 경우이다. 그림 6(b)는 중성점과 한 상간의 부하단 출력전압에 대한 FFT 파형을 나타내고 있다. 데드타임 및 스위칭 소자의 전압강하를 보상하지 않은 경우에는 출력전압의 기본파의 크기가 지령치에 비해 오차를 가지며 제시된 데드타임 및 스위칭 소자의 전압강하를 보상하는 알고리즘을 적용한 경우에는 출력전압의 오차가 크게 감소하고 있음을 보이고 있다.

그림 7은 직류링크 전압 12.5V, 샘플링 시간 200 $\mu$ s, 지령 전압 최대치 5V, 주파수 6.667Hz, 인버터의 전압해상도 0.0625V인 경우의 시뮬레이션 결과이다. 각 그림은 데드타임 및 스위칭 소자의 전압강하를 보상하지 않았을 경우, 데드타임만 보상하였을 경우, 데드타임 및 스위칭 소자의 전압강하를 보상하였을 경우의 결과이다. 결과에서 데드타임과 스위칭소자의 전압강하를 보상하지 않는 경우에는 출력전압의 기본파의 오차가 31.51%, 데드타임만 보상하는 경우는 28.17%, 데드타임 및 스위칭 소자의 전압강하를 보상하였을 경우는 0.92%로 본 논문에서 제시하는 방식의 출력오차가 크게 감소함을 나타내고 있다.

그림 8은 평균전압 보상방식을 적용한 경우와 제시된 방식의 시뮬레이션 비교이다. 그림 8(a)는 참고문헌 [9]에서 제



(a) 평균전압 보상방식의 지령전압과 부하전류



(b) 제시된 보상방식의 지령전압과 부하전류

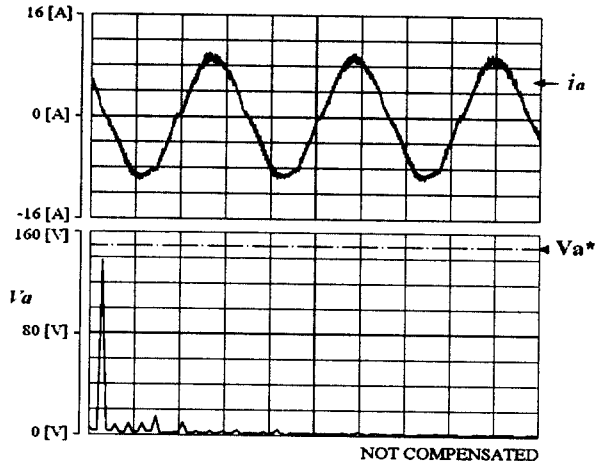
그림 8 시뮬레이션 결과 비교  
Fig. 8 Comparison of simulation results

시된 평균전압 보상방식을 적용한 인버터의 지령전압과 부하전류 결과이고 그림 8(b)는 본 논문에서 제시된 방식으로 구동되는 인버터의 시뮬레이션 결과이다. 본 방식이 지령전압의 왜곡없이 지령전압을 추종하기 위해 게이트 펄스의 인가시간만을 조절하여 데드타임의 영향을 보상하게 되므로 지령전압과 인버터 출력전압이 매우 정현적이며 부하전류의 오차도 매우 낮은 결과를 나타낸다.

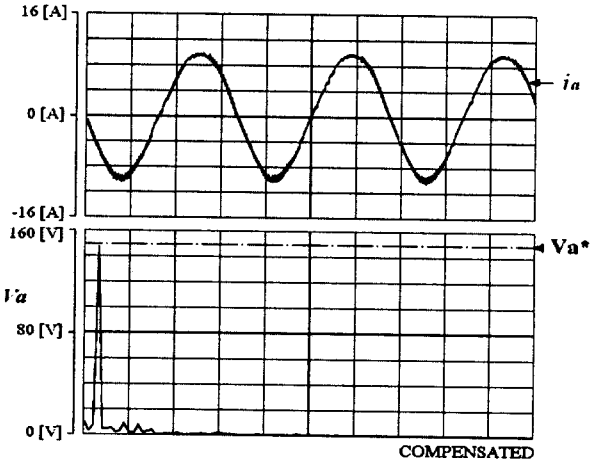
5. 실험 결과 및 검토

본 방식의 성능을 입증하기 위하여 4장에서 기술한 3상 인버터 시스템을 제작하고 실험을 수행하였다.

그림 9는 그림 6과 같이 직류링크 전압 300V, 샘플링 시간 100 $\mu$ s, 주파수 60Hz, 지령전압의 최대치가 150V이며 인

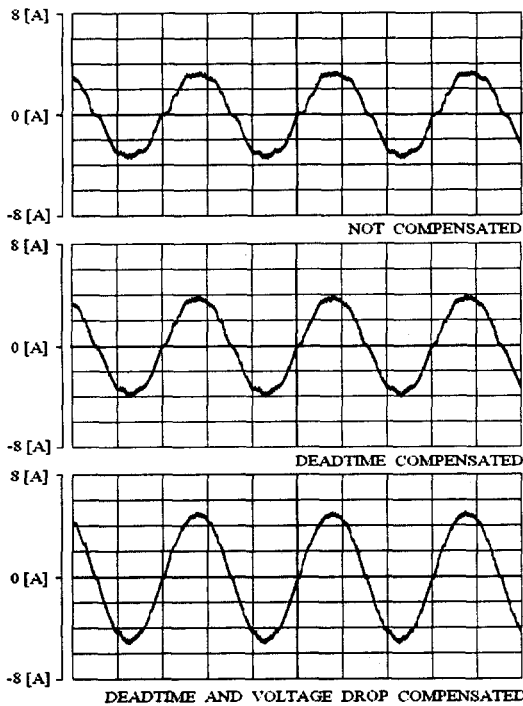


(a) 보상하지 않은 경우 ( 5ms/div, 0.2kHz/div )

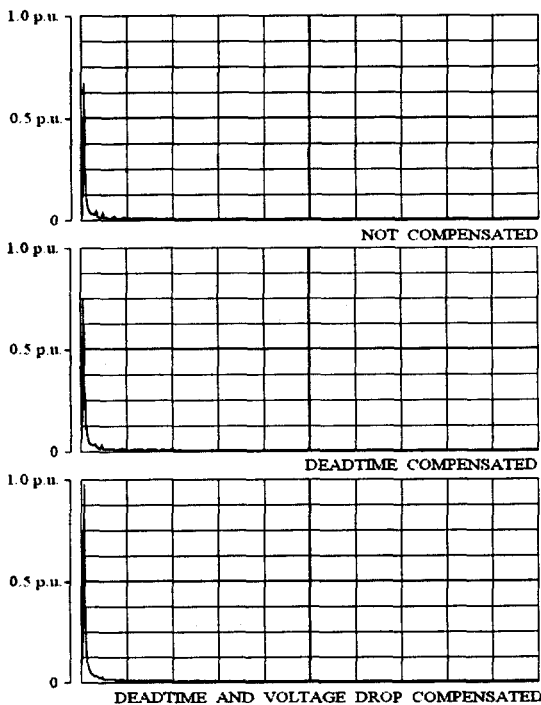


(b) 제안된 방식을 적용한 경우 ( 5ms/div, 0.2kHz/div )

그림 9 부하전류 및 출력전압의 FFT 파형 실험 결과  
( Vdc : 300V, Vref\* : 150V )  
Fig. 9 Load current and FFT waveform of output voltage  
( Vdc : 300V, Vref\* : 150V )



(a) 부하전류 ( 50ms/div )



(b) 출력전압 FFT 분석 ( 0.1kHz/div )

그림 10 실험 결과 (  $V_{dc} : 12.5V, V_{ref}^* : 5V$  )

Fig. 10 Experimental results (  $V_{dc} : 12.5V, V_{ref}^* : 5V$  )

버터의 전압해상도 0.3V, 데드타임 10 $\mu$ s인 경우의 실험결과이다. 그림 9(a)는 데드타임 및 스위칭 소자의 영향을 보상하지 않은 경우이며 그림 9(b)는 제시된 알고리즘을 적용한 경우의 전류파형과 부하단의 중성점과 한 상간의 출력전압에 대한 FFT 분석결과이다. 시뮬레이션 결과와 마찬가지로 제안된 보상방식에 의한 인버터의 부하전류의 왜형이 크게 개선되고 출력전압의 기본파 성분의 크기가 지령치에 잘 추종하고 있음을 보이고 있다.

그림 10은 그림 7과 같이 직류링크 전압 12.5V, 샘플링 시간 200 $\mu$ s, 지령전압 최대치 5V, 주파수 6.667Hz, 인버터의 전압해상도 0.0625V인 경우의 실험결과이다. 그림 10(a)는 데드타임 및 스위칭 소자의 영향을 보상하지 않은 경우, 데드타임을 보정한 경우 및 제시된 보상 알고리즘을 적용한 경우의 전류 파형이며 그림 10(b)는 부하단의 출력전압에 대한 FFT 분석결과이다. 시뮬레이션의 결과와 마찬가지로 본 논문에서 제시하는 방식의 출력오차가 크게 감소함을 나타내고 있다.

## 6. 결 론

최근 펄스폭변조(PWM) 방식 인버터가 고성능의 전동기 구동 등 많은 분야에 활용되고 있으며 정밀한 출력전압을 생성할 수 있는 PWM 방식이 다양하게 연구되고 있다. 본 논문은 직접 디지털방식으로 구현된 SVPWM 방식으로 구동되는 3상 전압형 인버터의 성능개선에 관한 연구로서 각 상의 스위칭 계산시간을 데드타임의 영향이 감소하는 방향으로 배열하고 데드타임과 스위칭 소자의 전압강하에 의한 출력전압의 왜형 및 오차를 직접 보상하는 방식을 제안하였다. 본 논문에서 제안한 데드타임 및 스위칭소자의 전압강하에 대한 보상 방식은 3상 인버터에서 전압이 인가되는 유효시간의 관점에서 기준전압 지령치를 변경하지 않고 각 상의 스위칭 인가시간을 계산하는 방식이다. 따라서 데드타임 및 스위칭 소자의 전압강하를 보상하기 위한 유효전압벡터의 인가시간에 대한 보상이 용이하며 각 상의 스위칭 시간을 직접 계산함으로써 부가적인 회로의 사용 없이 매우 정밀한 출력전압을 생성하게 된다. 제시된 시뮬레이션과 실험 결과에서 본 방식의 타당성 및 개선된 성능을 나타내었다.

## 참 고 문 헌

- [1] Gerald B. Kliman and Allan B. Plunkett, "Development of a Modulation Strategy for a PWM Inverter Drive," IEEE Transactions on Industry Applications, Vol. IFA-15, No. 1, pp. 72-79, January/February 1979.
- [2] Giuseppe S. Buja, "Optimum Output Waveforms in PWM Inverters," IEEE Transactions on Industry Applications, Vol. IA-16, No. 6, pp. 830-836, November/December 1980.
- [3] Marlin Varnovitsky, "Development and Comparative Analysis of a Pulse Width Modulation Strategy,"

- IEEE Transactions on IE, Vol. IE-31, No. 3, pp. 272-276, August 1984.
- [4] S. Fukeda, Y. Iwaji and H. Hasegawa, "PWM Technique for Inverter with Sinusoidal Output Current," IEEE Transactions on Power Electronics, Vol. 5, No. 1, pp. 54-61, January 1990.
- [5] H. W. Van der Broeck, H. C. Skudelny, "Analysis and Realization of a Pulse Width Modulator Based on Voltage Space Vectors," IEEE Transactions on Industry Applicationh Vol. IA-24, No. 1, pp. 142-150, January/February 1988.
- [6] Y. Murai, Y. Goshi, K. Matsui and I. Hoseno, "High Frequency Split Zero Vector PWM with Harmonic Reduction for Induction Motor Drive," IEEE Transactions on Industry Applications, Vol. 28, No. 1, pp. 105-112, January/February 1992.
- [7] Y. Iwaji and S. Fukuda, "A Pulse Frequency Modulation PWM Inverter for Induction Motor Drives," IEEE Transactions on Power Electronics, Vol. 7, No. 3, pp. 404-410, April 1992.
- [8] Y. Murai, T. Watanabe and H. Iwasaki, " Waveform Distortion and Correction Circuit for PWM Inverters with Switching Lag-Times," IEEE Transactions Industry Applications, Vol. IA-23, No. 5, pp. 881-886, September/October 1987.
- [9] T. Sukegawa, K. Kamiyama, K. Mizuno, T. Matsui and T. Okuyama, "Fully Digital, Vector-Controlled PWM VSI-Fed ac Drives with an Inverter Dead-Time Compensation Strategy," IEEE Transactions on Industry Applications, Vol. 27, No. 3, May/June 1991.
- [10] R. B. Sepe and J. H. Lang, "Inverter Nonlinearities and Discrete-Time Vector Current Control," IEEE Transactions on Industry Applications, Vol. 30, No. 1, January/February 1994.
- [11] A. R. Muñoz and T. A. Lipo, "On-Line Dead-Time Compensation Technique for Open-Loop PWM-VSI Drives," IEEE Transactions on Power Electronics, Vol. 14, No. 4, pp. 683-689, 1999.
- [12] D. Zhou and D. G. Rouaud, "Dead-Time Effect and Compensations of Three-Level Neutral Point Clamp Inverters for High-Performance Drive Applications," IEEE Transactions on Power Electronics, Vol. 14, No. 4, pp. 782-788, 1999.
- [13] J. W. Choi and S. K. Sul, "Inverter Output Voltage Synthesis Using Novel Dead Time Compensation," IEEE Transactions on Power Electronics, Vol. 11, pp. 221-227, March 1996.
- [14] F. Jenni and D. Wueest, "The Optimization Parameters of Space Vector Modulation," Power Electronics and Applications, 5th European Conference, Vol. 4, pp. 376-381, 1993.
- [15] Y. S. Lai and S. R. Bowes, "A New Suboptimal Pulse-Width Modulation Technique for Per-Phase Modulation and Space Vector Modulation," IEEE Trans. Energy Conversion, Vol. 12, No. 4, pp. 310-316, December, 1997.

## 저 자 소 개



**이 동 회 (李 東 熙)**

1970년 11월 11일생. 1996년 부산대 공대 전기공학과 졸업. 1998년 동 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정

Tel : 051-510-3086

E-mail : dhlee5@hyowon.pusan.ac.kr



**권 영 안 (權 營 顏)**

1955년 8월 29일생. 1978년 서울대 공대전기공학과 졸업. 1986년 동 대학원 전기공학과 졸업(공학). 1991년 스위스 취리히공대(ETH) 객원교수. 현재 부산대 공대 전기공학과 교수

Tel : 051-510-2372, 3086, Fax : 051-513-0212

E-mail : yakwon@hyowon.cc.pusan.ac.kr